

컴퓨터시스템 10주차 온라인 과제 1				
학과		학번		이름
1. 제출 기한 안에 아주 Bb의 “컴퓨터시스템 10주차 온라인 과제 1”에 제출합니다. 2. 제출 파일명: 컴퓨터시스템_10주차과제1_학번_이름.pdf 3. 답안지를 출력하여 학과, 학번, 이름, 페이지 번호를 기재하고, 답안을 자필로 작성합니다. 4. 마감일 이후에 제출하는 경우, 과제점수등급보다 한 등급 낮게 반영됩니다. 5. 해당 과제에 게시된 내용을 반드시 확인하여 답안을 제출합니다. 6. Do not copy.				

※ 다음 물음에 대해 답하시오.

[문제 1] 반도체 기억장치 중 다음이 설명하는 것은 무엇인가?

- 저장된 내용을 읽는 것만 가능하다. - 전원공급이 중단되어도 내용을 잃어버리지 않고 영구 저장할 수 있다. - 프로그램이나 변경될 수 없는 데이터를 저장하는 데 사용된다. - 대부분의 컴퓨터시스템에서 RAM과 함께 주기억장치의 일부분으로 사용하고 있다.
--

[문제 2] 다음 중 ROM 칩에 필요하지 않은 신호를 고르시오.

- ① 칩 선택신호 ② 주소 ③ 읽기 신호 ④ 쓰기 신호

[문제 3] 다음 중 전원공급이 중단되어도 내용이 지워지지 않으며 전기적으로 지우고 다시 쓸 수 있는 반도체 기억장치를 고르시오.

- ① ROM ② EPROM ③ EEPROM ④ SRAM

[문제 4] 주소선의 수가 12개이고 데이터 선의 수가 8개인 ROM의 내부조직을 나타낸 것을 고르시오.

- ① 1K × 8 ② 2K × 8 ③ 4K × 8 ④ 8K × 8 ⑤ 64K × 8

[문제 5] 32비트 CPU를 위한 주기억장치 모듈(용량 1K word)을 1K × 4비트 조직의 RAM을 이용하여 구성하려고 한다. 다음 중에서 어떤 방법을 이용해야 하는지 고르시오.

- ① 4개의 RAM들을 직렬연결 ② 4개의 RAM들을 병렬연결
 ③ 8개의 RAM들을 직렬연결 ④ 8개의 RAM들을 병렬연결

[문제 6] 4개의 512 × 4비트 RAM 칩들을 직렬로 연결하여 구성한 기억장치 모듈의 마지막 주소를 16진수로 표시하시오.

[문제 7] 2K × 8비트 RAM 칩들을 사용하여 2K × 64비트 기억장치 모듈을 구성하는 회로를 설계했을 때, 전체 기억장치 주소 영역의 첫 번째 주소와 마지막 주소를 16진수로 표시하시오.

[문제 8] 2K × 8비트 RAM 칩들을 사용하여 8K × 8비트 기억장치 모듈을 구성하는 회로를 설계했을 때, 전체 기억장치 주소 영역의 첫 번째 주소와 마지막 주소를 16진수로 표시하시오.

[문제 9] CPU가 기억장치를 500번 액세스하는 동안에, 원하는 데이터가 캐시(cache)에 있었던 횟수가 450번이었다면 캐시 적중률(cache hit rate)은 얼마인가?

[문제 10] 캐시 액세스 시간이 10ns이고 주기억장치 액세스 시간이 200ns인 시스템에서, 캐시 적중률이 0.8이라면 평균 기억장치 액세스 시간은 얼마인가?

컴퓨터시스템 10주차 온라인 과제 1 답안지				페이지 No. ()	
학과		학번		이름	