逻辑代数中有与普通代数相似的定理如:交换律、结合律、同一律等;(x)

卡诺图可以适用于所有的逻辑函数的化简;(x

ROM 也可以作为函数发生器来使用,且原则上来讲,利用 ROM 可以实现任何组合逻辑函数; (**v**)

译码器 74LS138 的八个输出分别对应由输入变量构成的八个最小项。(v)

用 8 选 1 数据选择器加上少量的非门可以实现任意的三变量函数; (▼)

异步计数器中,每一个触发器的时钟一定都是不一样的;(x)

用两片集成的4位二进制同步加法计数器和与非门,可以实现任何计数容量小于256的计数 器; (√)

 $F_1 = AB + \overline{A} \cdot \overline{B}$ 与 $F_2 = \overline{AB} + A\overline{B}$ 两函数的关系为: ()

A: 相同

B: 对偶

C: 反函数 D: 无关系

答案: C

F(A,B,C,D)=Σ(3,7,11,12,13,14,15)的最简与非一与非表达式是: ()

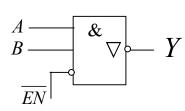
A. F=
$$\overline{\overline{AB} \cdot \overline{CD}}$$
 B. F=AB+CD C. F= $\overline{AB} + \overline{CD}$ D. F= $\overline{AB} * \overline{CD}$

C.
$$F = \overline{AB + CD}$$

答案: A 难度: 3

如图为三态门,当 \overline{EN} = 1 时,Y 为: ()

A. 0 B. 1 C. \overline{AB} D. 高阻

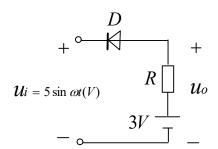


答案: D

下列电路中,输出电压的最大值是:(

B. 5V C. 3V

D. 8V



已知 74LS138 译码器的输入三个使能端($E_1=1,\overline{E_{2A}}=\overline{E_{2B}}=0$)时,地址码 $A_2A_1A_0$ =111, 则对应的输出为0的是:

A:
$$\overline{Y_0}$$

B: $\overline{Y_5}$ C: $\overline{Y_2}$ D: $\overline{Y_7}$

答案: D 难度: 2 知识点: 数字电路 / 组合逻辑电路/ 器件及应用

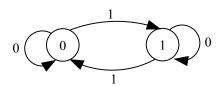
下图所示是触发器的状态图。

A. SR

B. D

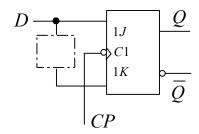
C. T

D. T ′



答案: C 难度: 2

为了将 JK 触发器改造为 D 触发器,图中所示电路中的虚线框内应为()。



A、或门 B、与门 C、非门 D、与非门

答案: C

下列中规模通用集成电路中,()属于时序逻辑电路。

A、多路选择器 74153 B、计数器 74161

C、并行加法器 74283

D、译码器 74138

答案: B

用 4 个触发器设计的二进制的计数器, 其最大计数容量是()

A. 16

B. 10

C. 4

D. 三

D. 8

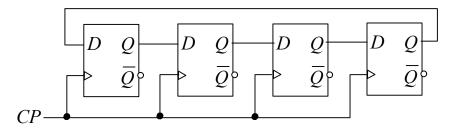
答案: A 难度: 2

某计数器的状态转换图如下,其计数的容量为

B. ∄. C. 四 001 000 010 011 100 110 101

答案: B 难度: 2

下列电路的逻辑功能为: ()



- A. 模 16 计数器
- C. 可以自启动的环形计数器
- E. 不可自启动的扭环形计数器

答案: D 难度: 2

- B. 可以自启动的扭环形计数器
- D. 不可自启动的环形计数器