数字电子技术基础试卷试题答案汇总

一、 填空题 (每空 1分, 共 20分)
1、逻辑代数中 3 种基本运算是(与运算、或运算、非运算)
2、逻辑代数中三个基本运算规则(代入规则、反演规则、对偶规则)
3、逻辑函数的化简有 <u>公式法</u> ,卡诺图两种方法。
4、A+B+C=A'B'C'
5、TTL 与非门的 u৷≤ U _{OFF} 时,与非门 <u>关闭 </u> ,输出 <u> 高电平 </u> ,u৷≥
Uon 时,与非门 <u>导通</u> ,输出 <u>低电平</u> 。
6、组合逻辑电路没有 <u>记忆</u> 功能。
7、竞争冒险的判断方法代数方法
8、触发器它 <u>2_</u> 稳态,主从 RS 触发器的特性方程 <u>Q' ='S+RQ' SR=0</u> ,
主从 JK 触发器的特性方 Q' ='JQ'+K'Q , D 触发器的特性方程 Q' ='D
二、 选择题(每题 1分, 共 10分)
1、相同为" 0"不同为" 1"它的逻辑关系是 (C)
A、或逻辑 B、与逻辑 C、异或逻辑
2、Y (A, B, C,) =Σ m (0, 1, 2, 3) 逻辑函数的化简式 (C)
A $Y = AB + BC + ABC$ B $Y = A + B$ C $Y = \overline{A}$ (A)
3,
·
B
A、Y= AB B、Y 处于悬浮状态 C、Y= A+B
4、下列图中的逻辑关系正确的是 (A
具交 [
A ≥1
<u> </u>
A,Y=A+B $B,Y=A+B$ $C,Y=AB$
5、下列说法正确的是 (A)
A、主从 JK 触发器没有空翻现象 B、JK 之间有约束
C、主从 JK 触发器的特性方程是 CP 上升沿有效。
6、下列说法正确的是
A、同步触发器没有空翻现象 B、同步触发器能用于组成计数器、移位寄存器。
C、同步触发器不能用于组成计数器、移位寄存器。
7、下列说法是正确的是 7、下列说法是正确的是
A、异步计数器的计数脉冲只加到部分触发器上 B、异步计数器的计数脉冲
同时加到所有触发器上 C、异步计数器不需要计数脉冲的控制
8、下列说法是正确的是 (A)
A、施密特触发器的回差电压 Δ U=U T+-UT- B、施密特触发器的回差电压越大,
化、滤出的温发品的凸型·尼温
力越强

- (C) 9、下列说法正确的是 A、多谐振荡器有两个稳态 B、多谐振荡器有一个稳态和一个暂稳态 C、多谐振荡器有两个暂稳态 10、下列说法正确的是 (A)A、555 定时器在工作时清零端应接高电平 B、555 定时器在工作时清零端应接低电平 C、555定时器没有清零端 三、 判断题(每题 1分,共 10分) $1 \cdot A + AB = A + B$ 2、当输入 9 个信号时,需要 3 位的二进制代码输出。 3、单稳态触发器它有一个稳态和一个暂稳态。 对 4、施密特触发器有两个稳态。 对 错 5、多谐振荡器有两个稳态。 6、D/A 转换器是将模拟量转换成数字量。 7、A/D 转换器是将数字量转换成模拟量。 错 8、主从 JK 触发器在 CP=1 期间,存在一次性变化。 对 9、主从 RS 触发器在 CP=1 期间, R、S 之间不存在约束。 错 10、所有的触发器都存在空翻现象。 化简逻辑函数 (每题 5分, 共 10分) 四、 1、 Y=AB+BC+AC+BC $2 Y (A, B, C_1) = \Sigma m (0, 1, 2, 3, 4, 6, 8, 9, 10, 11, 14)$ 画波形图 (每题 5分, 共 10分) 五、 1、 2、
- 六、 设计题 (每题 10分, 共 20分)
- 1、某车间有 A、B、C、D 四台发电机,今要求(1)A 必须开机(2)其他三台电动机中至少有两台开机, 如不满足上述要求, 则指示灯熄灭。 试用与非门完成此电路。
- 2、试用 CT74LS160 的异步清零功能构成 24 进制的计数器。
- 七、数制转换(10分)

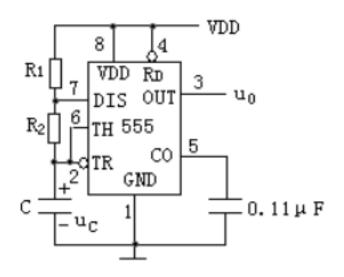
(156) ₁₀₌ (10011100) ₂₌ (234) ₈₌ (9C) ₁₆

(111000.11) ₂= (58.75) ₁₀= (70.6) ₈

八、 分析题(10分)

由 555 定时器组成的多谐振荡器。 已知 V_{DD} =12V、C=0.1 μ F、 R_1 =15 $K\Omega$ 、 R_2 =22K Ω 。试求:

- (1) 多谐振荡器的振荡频率。
- (2) 画出的 uc和 u。波形。



一、填空题

- 1、与运算、或运算、非运算。
- 2、代入规则、反演规则、对偶规则。
- 3、公式法、卡诺图法。
- 4 $A+B+C = \overline{A}B\overline{C}$
- 5、关闭、高电平、开通、低电平。
- 6、记忆
- 7、代数方法、卡诺图法。_

二、选择题

- 1、C 2、C 3、A 4、A 5、A
- 6、C 7、A 8、A 9、C 10、A

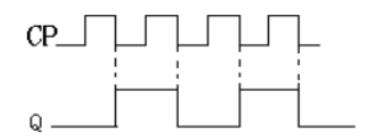
三、判断题

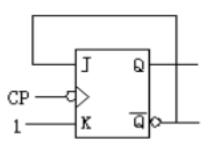
- 1, x 2, x 3, $\sqrt{}$ 4, $\sqrt{}$ 5, x
- 6、 x 7、 x 8、√ 9、 x 10、 x

四、化简逻辑函数

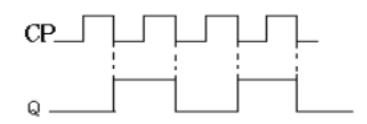
五、画波形图

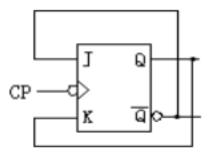
1、





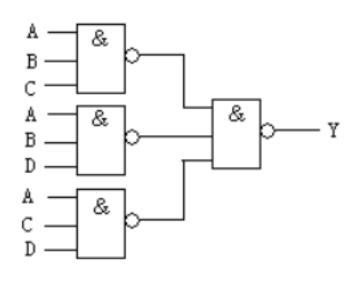
2、



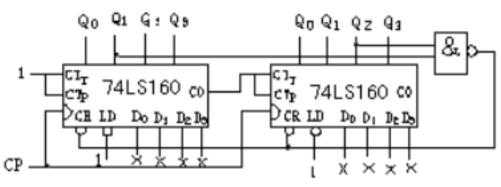


六、设计题

1、



2、

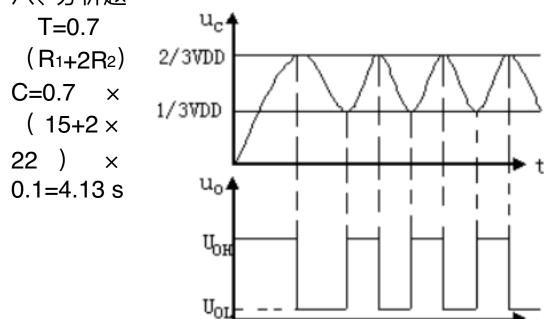


七、数

制转换

$$(156)$$
 10= (100111100) 2= (234) 8= $(9C)$ 16 (111000.11) 2= (56.75) 10= (70.6) 8

八、分析题



《数字电子技术》试卷

姓名:		班级:		考号:		成绩:	
-----	-------------	-----	--	-----	--	-----	--

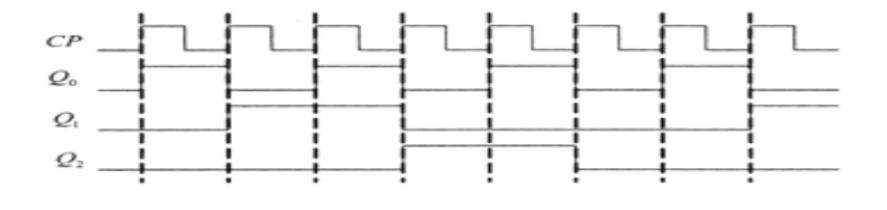
本试卷共 6 页,满分 100 分;考试时间: 90 分钟;考试方式:闭卷

题 号	_	=	Ξ	四 (1)	四 (2)	四 (3)	四 (4)	总分
得分								

一、填空题(每空 1分, 共 20分)

3~18) V 。

- 1. 有一数码 10010011,作为自然二进制数时, 它相当于十进制数 (147),作为 8421BCD 码时,它相当于十进制数 ()。
- 2. 三态门电路的输出有高电平、低电平和 (高阻态)3 种状态。
- 3. TTL 与非门多余的输入端应接(高电平或悬空)。
- 4. TTL 集成 JK 触发器正常工作时,其 R_d 和 S_d 端应接(高) 电平。
- 5. 已知某函数 $\mathbf{F} = \left(\mathbf{B} + \overline{\mathbf{A} + \mathbf{C} \mathbf{D}}\right) \left(\mathbf{A} \mathbf{B} + \overline{\mathbf{C} \mathbf{D}}\right)$, 该函数的反函数 $\overline{\mathbf{F}} = \left(\mathbf{C} \mathbf{D}\right)$
- 6. 如果对键盘上 108 个符号进行二进制编码,则至少要(7)位二进制数码。
- 7. 典型的 TTL 与非门电路使用的电路为电源电压为 (5) V,其输出高电平为 (3.6) V,输出低电平为 (0.35) V, CMOS 电路的电源电压为
- 9. 将一个包含有 32768 个基本存储单元的存储电路设计 16 位为一个字节的 ROM。该 ROM 有(11)根地址线,有(16)根数据读出线。
- 10. 两片中规模集成电路 10 进制计数器串联后,最大计数容量为(100) 位。
- 12. 某计数器的输出波形如图 1 所示,该计数器是(5)进制计数器。



- 二、单项选择题(本大题共 15 小题, 每小题 2 分, 共 30 分)

(在每小题列出的四个备选项中只有一个是最符合题目要求的, 请将其代码填写在题后的括号 内。错选、多选或未选均无分。)

- 1. 函数 F(A,B,C)=AB+BC+AC 的最小项表达式为 (A)。

 - A. $F(A,B,C) = \Sigma m (0, 2, 4)$ B. $(A,B,C) = \Sigma m (3, 5, 6, 7)$

 - C. $F(A,B,C) = \Sigma m (0, 2, 3, 4)$ D. $F(A,B,C) = \Sigma m (2, 4, 6, 7)$

2. 8 线-3 线优先编码器的输入为 I_0 $-I_7$,当优先级别最高的 I_7 有效时, 其输出 $Y_2 \bullet Y_1 \bullet Y_0$ 的值是(C)。

- A. 111 B. 010 C. 000 D. 101

3. 十六路数据选择器的地址输入(选择控制)端有(C) 个。

A. 16 B.2 C.4

D.8

4. 有一个左移移位寄存器, 当预先置入 1011 后, 其串行输入固定接 0, 在 4 个移位脉冲 CP 作用下,四位数据的移位过程是(A)。

A. 1011--0110--1100--1000--0000

B. 1011--0101--0010--0001--0000

C. 1011--1100--1101--1110--1111

D. 1011--1010--1001--1000--0111

5. 已知 74LS138 译码器的输入三个使能端 (E₁=1, E_{2A} = E_{2B}=0)时,地址码 A₂A₁A₀=011, 则输出 $Y_7 \sim Y_0$ 是(C)。

- A. 11111101 B. 10111111 C. 11110111 D. 11111111

6. 一只四输入端或非门,使其输出为 1的输入变量取值组合有 (A) 种。

A. 15

B. 8 C . 7

D. 1

7. 随机存取存储器具有 (A) 功能。

A. 读/写 B. 无读/写 C. 只读 D. 只写

- 8. N个触发器可以构成最大计数长度(进制数)为 (D) 的计数器。

A.N B.2N C.N ² D.2

9. 某计数器的状态转换图如下,

其计数的容量为 (B)

A. 八 B. 五

D. \equiv C. 四

000 001 010 111 100 110 101

10. 已知某触发的特性表如下(A、B为触发器的输入)其输出信号的逻辑表达式为

(C) .

А	В	Q ⁿ⁺¹	说明
0	0	Q ⁿ	保持
0	1	0	置 0
1	0	1	置 1
1	1	Q ⁿ	翻转

A. $Q^{n+1} = A$ B. $Q^{n+1} = \overline{A}Q^n + AQ^n$ C. $Q^{n+1} = AQ^n + \overline{B}Q^n$ D. $Q^{n+1} = B$

11. 有一个 4 位的 D/A 转换器,设它的满刻度输出电压为 10V,当输入数字量为 1101

时,输出电压为(A)。

A. 8.125V B.4V C. 6.25V D.9.375V

12. 函数 F=AB+BÇ 使 F=1 的输入 ABC组合为 (D)

A. ABC=000 B. ABC=010 C . ABC=101

D. ABC=110

13. 已知某电路的真值表如下,该电路的逻辑表达式为 (C) 。

A. Y = C B. Y = ABC C. Y = AB + C D. Y = BC + C

 A
 B
 C
 Y
 A
 B
 C
 Y

 0
 0
 0
 0
 1
 0
 0
 0

 0
 0
 1
 1
 0
 1
 1
 1

 0
 1
 0
 0
 1
 1
 0
 1
 1

 0
 1
 1
 1
 1
 1
 1
 1
 1

14. 四个触发器组成的环行计数器最多有 (D) 个有效状态。

A.4 B. 6 C. 8 D. 16

逻辑函数 F=AB+B ¯ 的反函数 ¯ =()

A. $(\overline{A} + \overline{B})(\overline{B} + C)$

B. (A+B)(B+ C)

C. $\overline{A} + \overline{B} + C$

D. $\overline{A} \overline{B} + \overline{B} C$

三、判断说明题(本大题共 2 小题,每小题 5 分,共 10 分) (判断下列各题正误,正确的在题后括号内打"√" ,错误的打"×"。)

1、逻辑变量的取值, 1比0大。 (×)

2、D/A 转换器的位数越多,能够分辨的最小输出电压变化量就越小($\sqrt{}$)。

3. 八路数据分配器的地址输入(选择控制)端有 8 个。(×)

4、因为逻辑表达式 A+B+AB=A+B或立,所以 AB=0成立。(×)

5、利用反馈归零法获得 N 进制计数器时,若为异步置零方式,则状态 SN只是短暂的过渡状态,不能稳定而是立刻变为 0 状态。(√)

- 6. 在时间和幅度上都断续变化的信号是数字信号, 语音信号不是数字信号。 ($\sqrt{}$)
- 7. 约束项就是逻辑函数中不允许出现的变量取值组合, 用卡诺图化简时, 可将约束项当作 1,

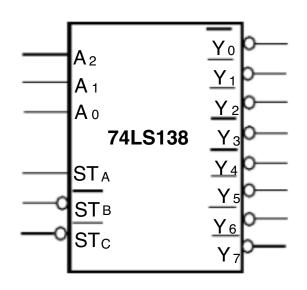
也可当作 0。(√)

- 8. 时序电路不含有记忆功能的器件。 (×)
- 9. 计数器除了能对输入脉冲进行计数,还能作为分频器用。 $\sqrt{}$)
- 1. 对下列 Z 函数要求: (1)列出真值表; (2)用卡诺图化简; (3)画出化简后的逻辑图。 (8分)

$$\begin{cases} z = A\overline{B} + \overline{A} \cdot \overline{B} \cdot C + \overline{A} \cdot B \cdot \overline{C} \\ BC = 0 \end{cases}$$

2. 试用 3线—8线译码器 74LS138 和门电路实现下列函数。 (8分)

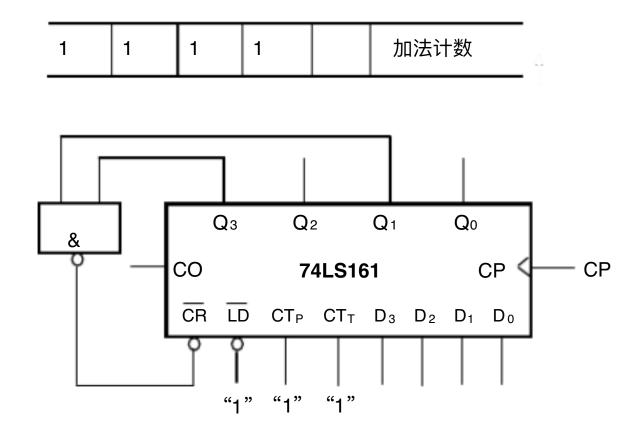
$$Z (A \setminus B \setminus C) = AB + \overline{A}C$$

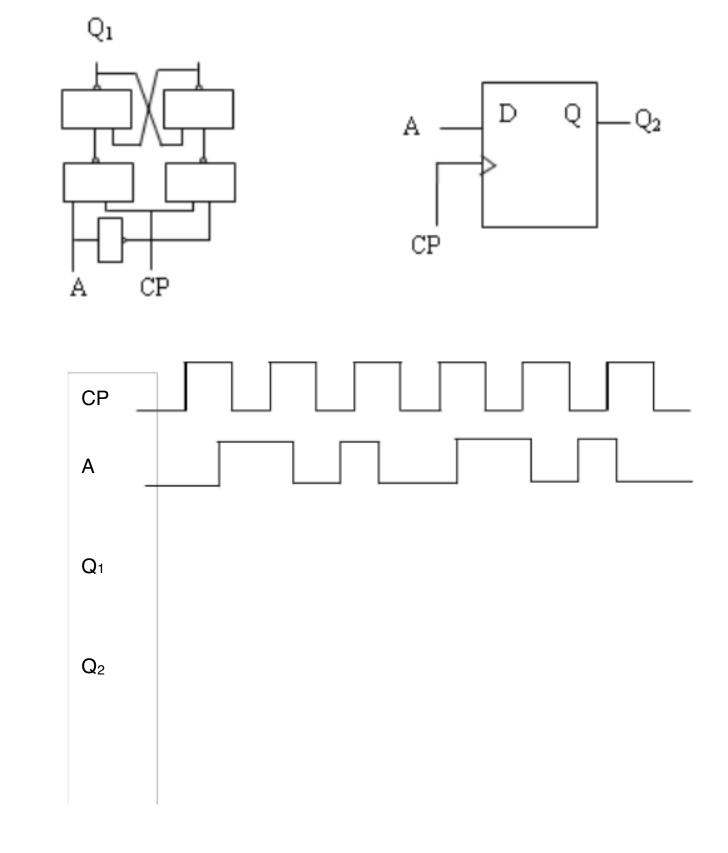


3. 74LS161 是同步 4 位二进制加法计数器,其逻辑功能表如下,试分析下列电路是几进制计数器,并画出其状态图。 (8分)

74LS161 逻辑功能表

CR	LD	СТР	СТт	СР	Q ₃ Q ₂ Q ₁ Q ₀
0	×	×	×	×	0 0 0 0
1	0	×	×		D3 D2 D1 D0
1	1	0	×	×	Q3 Q2 Q1 Q0
1	1	×	0	×	Q ₃ Q ₂ Q ₁ Q ₀





《数字电子技术》 A卷标准答案

- 一、填空题(每空 1分,共 20分)
- 1. 147 , 93

高阻

- 3. 高电平或悬空

高

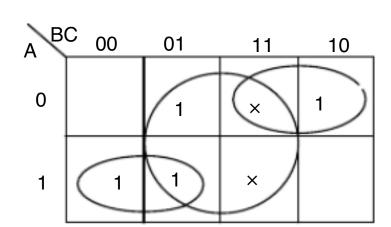
- 5. **F** = $\overline{BACD} + \overline{ABC} + \overline{D}$
- 6. 7
- 7. 5
- , 3.6 , 0.35 , 3—18
- 8. 10111111
- 9
- . 11 , 16

- 10. 100
- 11.
- $Y_1 = \overline{A}B$; $Y_2 = \overline{A}B + AB$; $Y_3 = AB$
- 13. 5
- . 低
- 二、选择题(共 30分,每题 2分)
 - 2 3 4 5 6
 - A C C A C A
- 7 8 9 1 1 1 1 14 1 0 1 2 3
- A D B C A D C D B
- 三、判断题(每题 2分,共 20分)
 - 3 2 \times $\sqrt{}$ \times \times
- 5 $\sqrt{}$
- 6 7
- 8
- - 10

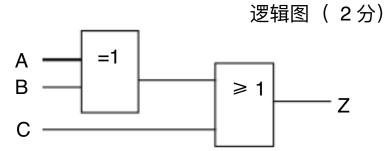
- 四、综合题(共 30分, 每题 10分)
- 1. 解: (1) 真值表 (2分)

- (2)
- 卡诺图化简 (2分)

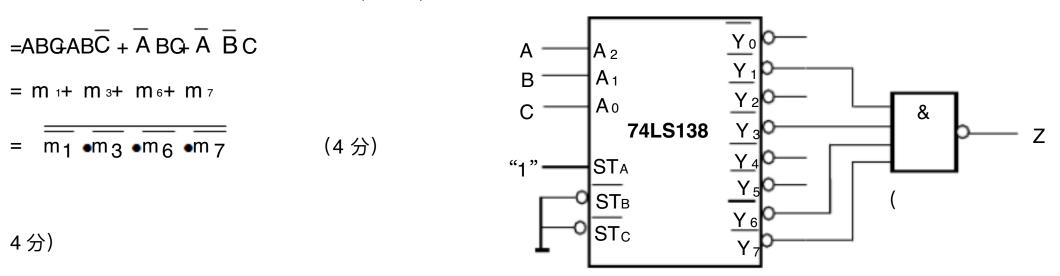
A	В	С	Z
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	×
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	×



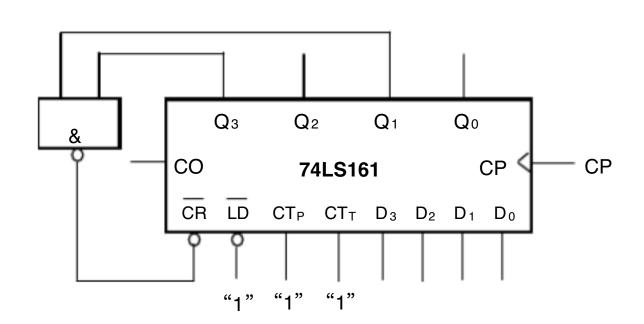
- (3) 表达式 (2分,
 - $\overrightarrow{AB} + \overrightarrow{AB} + C = A \oplus B + C$ BC=0
- (4)



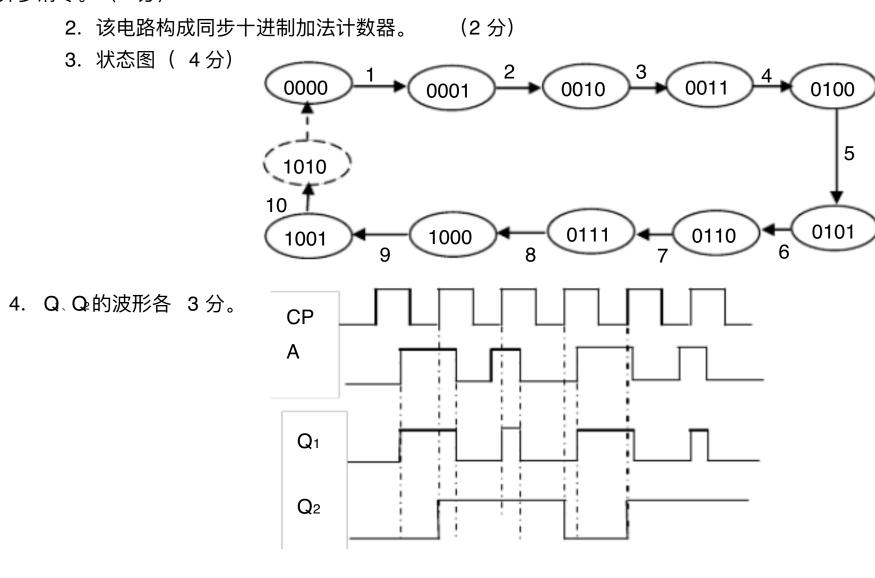
2. \mathbb{R} : $Z(A, B, C) = AB + \overline{A} C = AB(C + \overline{C}) + \overline{A}C(B + \overline{B})$



3. 解:



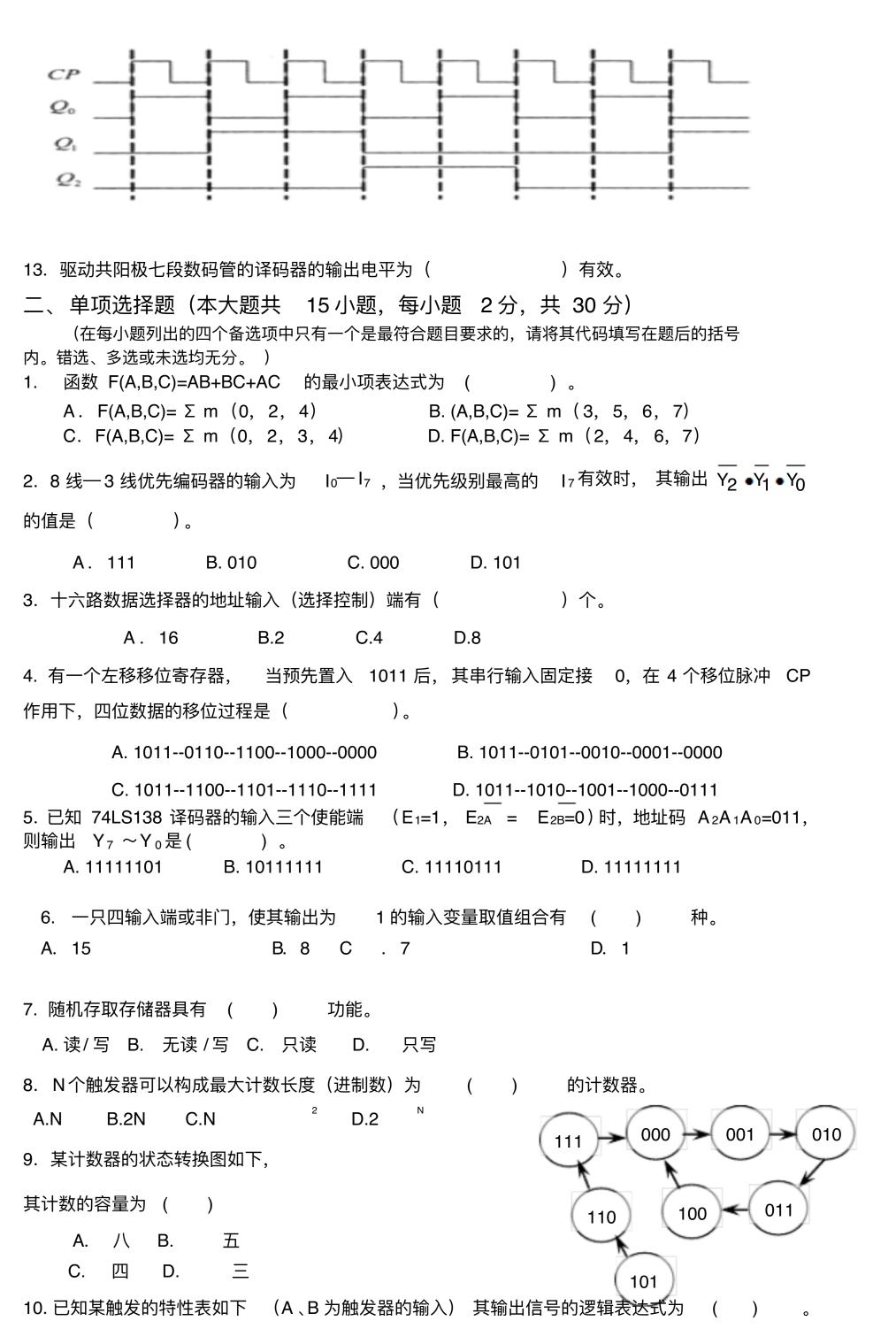
1. 当 74LS161 从 0000 开始顺序计数到 1010 时,与非门输出" 0",清零信号到来, 异步清零。(2分)



《数字电子技术》试卷

姓名:	班级: _		_ 考号:		成绩:			
本试卷共 <i>(</i>	6 页,满分 10	0 分;考证	忧时间: 9	90 分钟;	考试方式:	闭卷		
题号一	=	三	四 (1)	四 (2)	四 (3)	四 (4)	总 分	
得分								
一、填空题(每至	2 1分,共2	20 分)						
1. 有一数码 1001			付,它相当	行十进制 数	数 (),作	为 8421B	CI
码时,它相当于十进 2. 三态门电路的输出)	3 种状态				
3. TTL 与非门多余					0			
			_	! 	\ н	1 17		
4. TTL 集成 JK 触	人格止吊工作的	,具 □d	和Sd编	i必按()电	ᢡ.		
5. 已知某函	数 $F = (B + $	A +CD	(AB + C	D),	该 函 数	的反图	函数 F	=
()。							
6. 如果对键盘上 1	08 个符号进行二	_进制编码,	则至少要	<u> </u>) 位二:	进制数码。	
7. 典型的 TTL 与‡	 	路为电源印	 包压为	()	V,其输出	出高电平为	()
V,输出低电平为() V	, CMOS	: 电路的电	,源电压为	() V .	
8.74LS138 是 3 约						Λ ₂ Α ₁ Α ₀ =1 ·	10 时 输出	H.
	_			Ж , ТП 1897	,	12/1/10-1	ינמר , נא סי	4
$Y_7 Y_6 Y_5 Y_4 Y_3 Y_2 Y_1 Y_1$	0)	0					
9.将一个包含有 3	2768 个基本存储	者单元的存 值	诸电路设计	- 16 位	为一个字章	节的 ROM	Ͷ。该 RO	M
有()相	艮地址线,有()根数据	读出线。				
10. 两片中规模集成	电路 10 进制i	计数器串联	后,最大ì	十数容量为	()	位。	
11. 下图所示电路中	, Y ₁ =	(); Y ₂ =	: (); Y ₃	=
() 。		. –	,	.,				
, , ,	A	-	\vdash	Y 1				
	в		┛└┤┼	Y ₂				
	Т		L-L	_				
		L						

12. 某计数器的输出波形如图 1 所示,该计数器是()进制计数器。



А	В	Q ⁿ⁺¹	说明
0	0	Q ⁿ	保持
0	1	0	置 0
1	0	1	置 1
1	1	Q ⁿ	翻转

A. Qⁿ⁺¹ = A B. Qⁿ⁺ = ĀQⁿ + AQⁿ C. Qⁿ⁺ = AQⁿ + BQⁿ D. Qⁿ⁺¹ = B

11. 有一个 4 位的 D/A 转换器,设它的满刻度输出电压为 10V, 当输入数字量为 1101

时,输出电压为()。
 A. 8.125V B.4V C. 6.25V D.9.375V

12. 函数 F=AB+BÇ 使 F=1 的输入 ABC组合为()
 A. ABC=000 B. ABC=010 C . ABC=101 D. ABC=110

13. 已知某电路的真值表如下,该电路的逻辑表达式为 () 。
 A. Y = C B. Y = ABC C. Y = AB + C D. Y = BC + C

Α	В	С	Υ	А	В	С	Υ
0	0	0	0	1	0	0	0
0	0	1	1	1	0	1	1
0	1	0	0	1	1	0	1
0	1	1	1	1	1	1	1

14. 四个触发器组成的环行计数器最多有 () 个有效状态。

A.4 B. 6 C. 8 D. 16

15. 逻辑函数 F=AB+B C 的反函数 F ⇒()

A. $(\overline{A} + \overline{B}) (\overline{B} + C)$

B. (A+B) (B+ €)

C. $\overline{A} + \overline{B} + C$

D. $\overline{A} \overline{B} + \overline{B} C$

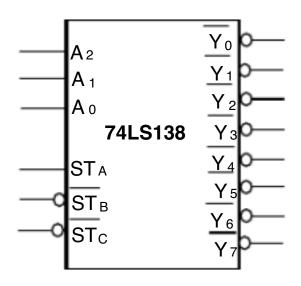
Ξ	、判断说明题(本大题共 2 小题,每小题 5 分,共 10 分) (判断下列各题正误,正确的在题后括号内打"√" ,错误的打"×"。)	
1、	逻辑变量的取值,1比0大。 ()	
2、	D/A 转换器的位数越多,能够分辨的最小输出电压变化量就越小()
3.	八路数据分配器的地址输入(选择控制)端有 8个。()	
4、	因为逻辑表达式 A+B+AB=A+B成立,所以 AB=0成立。()	

5、利 用 反 馈 归 零 法 获 得 N 进 制 计 数 器 时 , 若 为 异 步 置 零 方 式 , 则 状 剂
SN 只 是 短 暂 的 过 渡 状 态 , 不 能 稳 定 而 是 立 刻 变 为 0 状 态 。()
6. 在时间和幅度上都断续变化的信号是数字信号,语音信号不是数字信号。 ()
7. 约束项就是逻辑函数中不允许出现的变量取值组合, 用卡诺图化简时, 可将约束项当作
也可当作 0。()
8. 时序电路不含有记忆功能的器件。 (
10. 优先编码器只对同时输入的信号中的优先级别最高的一个信号编码 . ()) 四、综合题(共 30分)
1. 对下列 Z 函数要求: (1)列出真值表; (2)用卡诺图化简; (3)画出化简后的逻辑图。
(8分)
$\begin{cases} Z = A\overline{B} + \overline{A} \cdot \overline{B} \cdot C + \overline{A} \cdot B \cdot \overline{C} \\ BC = 0 \end{cases}$
(1) 真值表 (2分) (2)卡诺图化简 (2分)

(3) 表达式 (2分)

逻辑图 (2分)

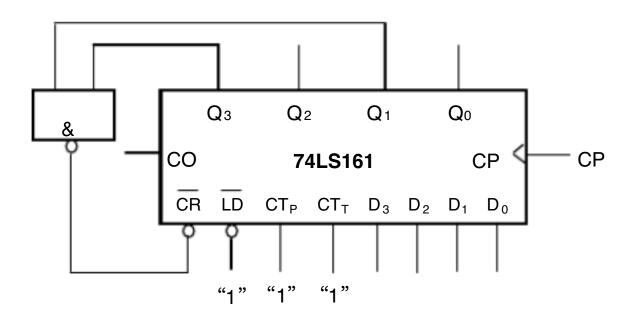
2. 试用 3 线— 8 线译码器 74LS138 和门电路实现下列函数。 (8 分) Z (A、B、C) = AB+ A C

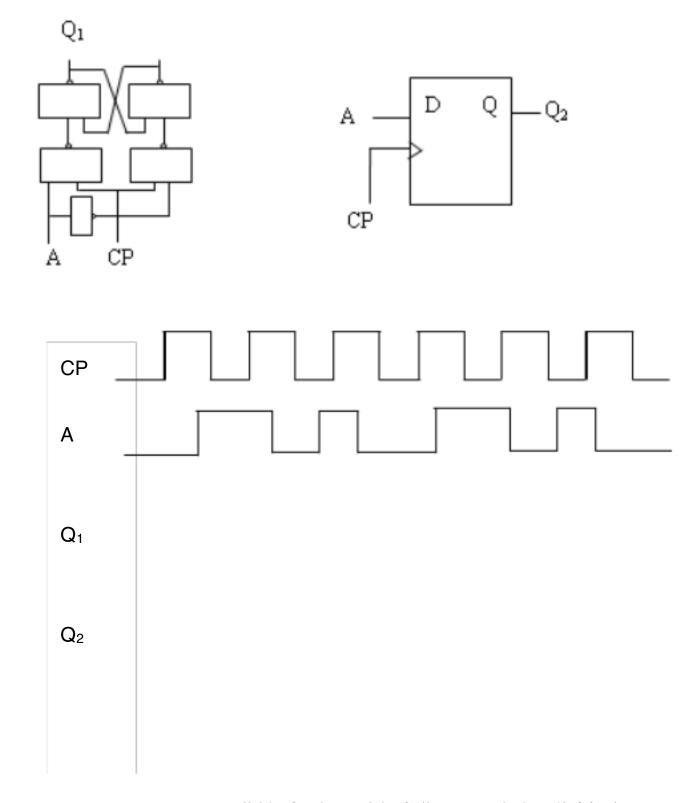


3. 74LS161 是同步 4 位二进制加法计数器,其逻辑功能表如下,试分析下列电路是几进制计数器,并画出其状态图。 (8分)

74LS161 逻辑功能表

CR	LD	СТР	СТт	СР	Q3 Q2 Q1 Q0
0	×	×	×	×	0 0 0 0
1	0	×	×		D ₃ D ₂ D ₁ D ₀
1	1	0	×	×	Q3 Q2 Q1 Q0
1	1	×	0	×	Q3 Q2 Q1 Q0
1	1	1	1		加法计数





《数字电子技术》 A卷标准答案

一、填空题(每空 1分,共 20分)

1. 147 , 93

2.

高阻

3. 高电平或悬空

4

高

5. $\overline{\mathbf{F}} = \mathbf{B} = \mathbf{ACD} + \mathbf{ABC} + \mathbf{D}$

- 6. 7 7. 5
- , 3.6 , 0.35 , 3—18
- 8. 10111111
- 9
- . 11 , 16

- 10. 100
- 11.
- $Y_1 = \overline{A}B$; $Y_2 = \overline{A}B + AB$; $Y_3 = AB$

- 13. 5
- 14
- . 低
- 二、选择题(共 30分,每题 2分)
- 三、判断题(每题 2分, 共 20分)

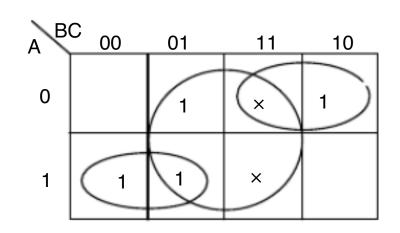
0

四、综合题(共 30分, 每题 10分)

- 1. 解: (1) 真值表 (2分)

卡诺图化简 (2分)

A	В	С	Z
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	×
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	×



表达式 (2分, (3)

(4)

逻辑图 (2分) =1 ≥ 1 Z С

解: Z(A, B, C) = AB+AC=AB(C+C)+AC(B+B)

=ABGABC + ABG-ABC

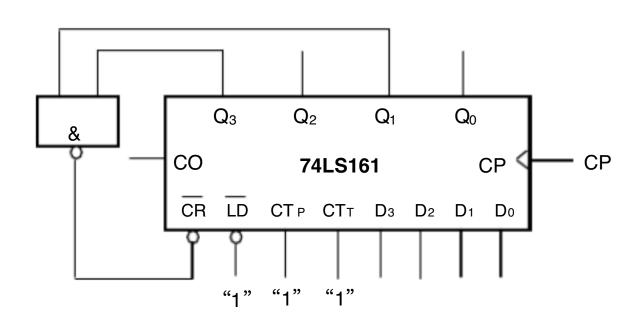
 $= m_1 + m_3 + m_6 + m_7$

(4分) $= m_1 \cdot m_3 \cdot m_6 \cdot m_7$

 A_2 В **A** 1 A٥ С 74LS138 Z STA STB STc

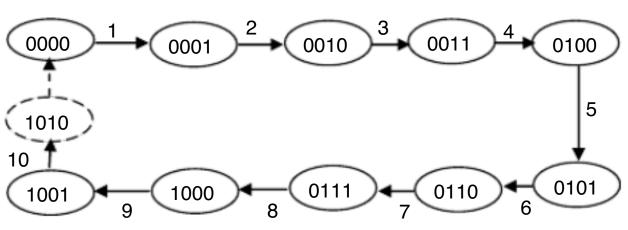
4分)

3. 解:

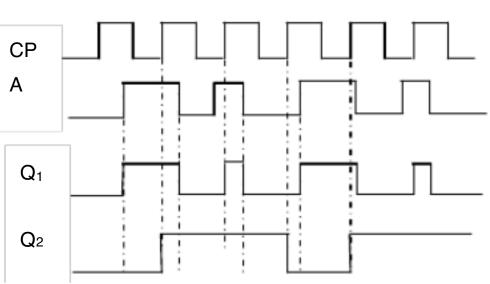


- 1. 当 74LS161 从 0000 开始顺序计数到 1010 时,与非门输出" 0",清零信号到来, 异步清零。(2分)
 - 2. 该电路构成同步十进制加法计数器。 (2分)

3. 状态图 (4分)



4. Q、Q 的波形各 3分。



一、填空题: (每空 3 分, 共 15 分)
1. 逻辑函数有四种表示方法,它们分别是(
表达)和(卡诺图)。
2. 将 2004 个" 1
3. 由 555 定时器构成的三种电路中, (施密特触发器)和(单稳态触发器)是脉冲的整形电
路。
4. TTL 器件输入脚悬空相当于输入(高)电平。
5. 基本逻辑运算有 : (与)、(或)和(非)运算。
6. 采用四位比较器对两个四位数比较时,先比较(最高位)位。
7. 触发器按动作特点可分为基本型、 (同步型)、(主从型)和边沿型;
8. 如果要把一宽脉冲变换为窄脉冲应采用 (积分型单稳态) 触发器
9. 目前我们所学的双极型集成电路和单极型集成电路的典型电路分别是(TTL)电路和
(CMOS)电路。
10. 施密特触发器有(2)个稳定状态 .,多谐振荡器有(0)个稳定状态。
11. 数字系统按组成方式可分为功能扩展电路、功能综合电路 两种;
12. 两二进制数相加时,不考虑低位的进位信号是 (半) 加器。
13. 不仅考虑两个 _本位 _相加,而且还考虑来自 _低位进位 _相加的运算电路,称为全加器。
14. 时序逻辑电路的输出不仅和 输入有关,而且还与电路初始状态有关。
15. 计数器按 CP脉冲的输入方式可分为 _同步计数器和异步计数器。
16. 触发器根据逻辑功能的不同,可分为 SR、D、T、
JK、T'等。
17. 根据不同需要,在集成计数器芯片的基础上,通过采用反馈归零法,预置数法,进位
输出置最小数法 等方法可以实现任意进制的计数器。
18. 4. 一个 JK 触发器有 <u>2</u> 个稳态,它可存储 <u>0</u> 位二进制数。
19. 若将一个正弦波电压信号转换成同一频率的矩形波,应采用
20. 把 JK 触发器改成 T 触发器的方法是 <u>J=K=T</u> 。
21. N 个触发器组成的计数器最多可以组成2的N次方进制的计数器。
22. 基本 RS 触发器的约束条件是SR=0。
23. 对于 JK 触发器,若 $J = K$,则可完成 触发器的逻辑功能;若 $J = K$,则

可完成 _____ D____触发器的逻辑功能。

二. 数制转换(5分):

- 1, (11.001) 2 = (3.2) 16 = (3.125) 10
- 2、(8 F. FF) 16 = (10001111.1111111) 2 = () 10
- 3, (25.7) 10 = (11001.1011) 2 = (19.B) 16
- 4、(+1011B) 原码=() 於码=() 於码
- 5、(-1010101) 反码=(1010110)补码

三. 函数化简题: (5分)

1、 化简等式

$$Y = ABC + ABC + ABC$$

$$Y = \overline{AB} + AC + \overline{BC}$$

2 用卡诺图化简函数为最简单的与或式(画图)

$$Y = \Sigma m(0, 2, 8, 10)$$

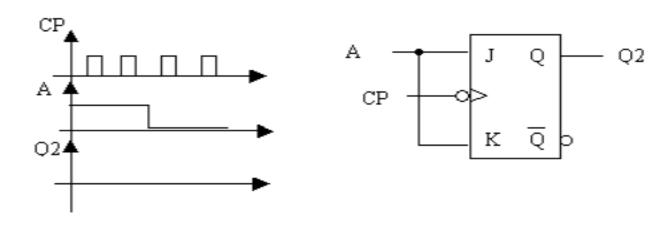
四. 画图题: (5分)

1. 试画出下列触发器的输出波形 (设触发器的初态为 0)。 (12分)

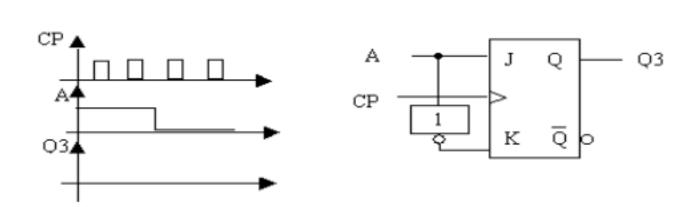
1.



2.



3.



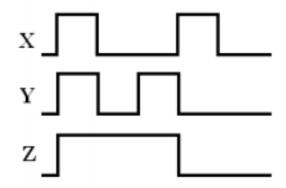
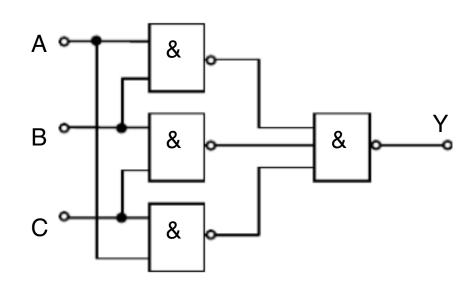
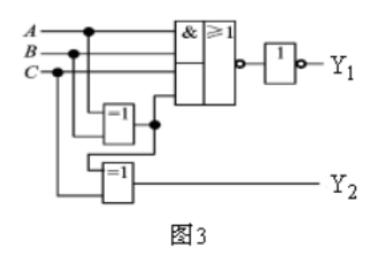


图 3 波形图

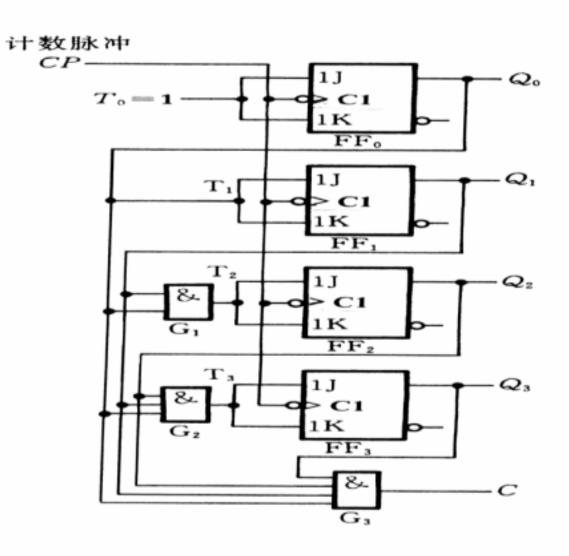
- 五. 分析题 (30 分)
- 1、分析如图所示组合逻辑电路的功能。



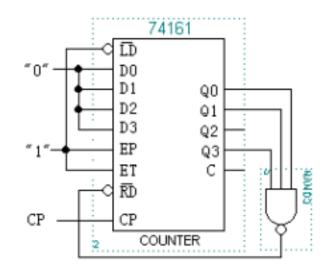
- 2. 试分析如图 3 所示的组合逻辑电路。 (15 分)
- 1) . 写出输出逻辑表达式;
- 2) . 化为最简与或式;
- 3). 列出真值表;
- 4). 说明逻辑功能。



3. 七、分析如下时序电路的逻辑功能,写出电路的驱动方程、状态方程和输出方程,画出电路的状态转换图。 (20)



- 4. 74161 组成的电路如题 37 图所示,分析电路,并回答以下问题
 - (1) 画出电路的状态转换图 (QQQQ);
 - (2) 说出电路的功能。 (74161 的功能见表)

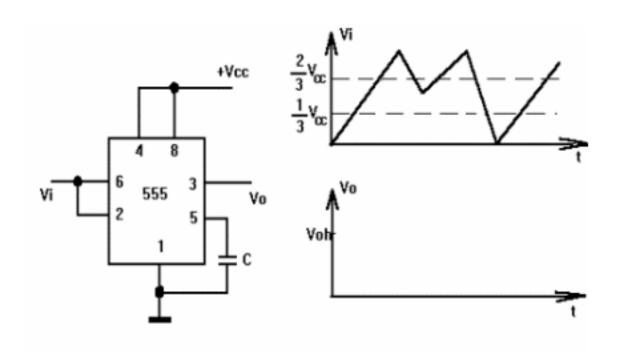


	74161功能表								
CP	$\overline{\mathbb{R}}_{\!\scriptscriptstyle D}$	LD	EP	ET	工作状态				
X	0	X	X	X	置零				
Λ	1	0	×	X	预置数				
X	1	1	0	1	保持				
X	1	1	X	0	保持(但C=0)				
Γ	1	1	1	1	计数				

题 37图

六. 设计题: (30分)

- 1. 要求用与非门设计一个三人表决用的组合逻辑电路图,只要有 2 票或 3 票同意,表决就通过(要求有真值表等)。
- 2. 试用 JK 触发器和门电路设计一个十三进制的计数器 ,并检查设计的电路能否自启动。 (14分)
- 七. (10分) 试说明如图 5 所示的用 555 定时器构成的电路功能,求出 UT+ 、UT- 和 Δ UT ,并画出其输出波形。 (10分)



答案:

- 一. 填空题
- 1. 真值表、逻辑图、逻辑表达式、卡诺图;
- 2. 0;
- 3. 施密特触发器、单稳态触发器
- 4. 高
- 5. 与 、或 、非
- 6. 最高
- 7. 同步型 、主从型
- 8. 积分型单稳态
- 9. TTL 、 CMOS;
- 10. 两、0;
- 11. 功能扩展电路、功能综合电路
- 12. 半
- 13. 本位(低位) , 低位进位
- 14. 该时刻输入变量的取值,该时刻电路所处的状态
- 15. 同步计数器, 异步计数器
- 16. RS触发器 , T触发器 , JK 触发器 , T´ 触发器, D触发器
- 17. 反馈归零法,预置数法,进位输出置最小数法
- 18. 两 , 一
- 19. 多谐振荡器
- 20. J=K=T
- 21. 2ⁿ
- 22. RS=0
- 二. 数制转换(10):
- 1, (11.001) 2 = (3.2) 16 = (3.125) 10
- 2 (8 F. FF) $_{16}$ = (10001111.11111111) $_{2}$ = (143.9960937) $_{10}$
- 3, (25.7) 10 = (11001.1011) 2 = (19.B) 16
- 4、(+1011B) 原码=(01011) 反码=(01011) 补码
- 5、(-101010B) 原码= (1010101) 反码=(101010)补码

三. 化简题:

1、利用 摩根定律证明公式

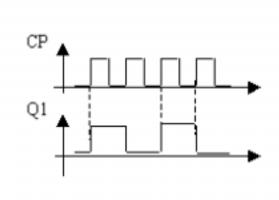
2、画出卡诺图

AB				
CD	00	01	<u>, 11 , </u>	10
00	m ₀	_m ₄	m ₁₂	m ₈
01	m_1	m ₅	m ₁₃	m ₉
11	m ₃	m ₇	m ₁₅	m ₁₁
10	m ₂	m ₆	m ₁₄	m ₁₀

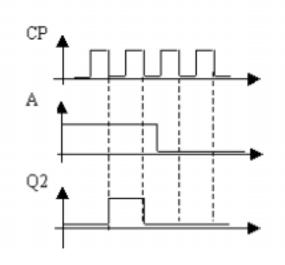
化简得 Y = \overline{AC} + \overline{AD}

四. 画图题:

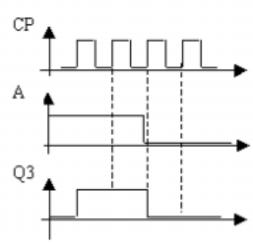
1.



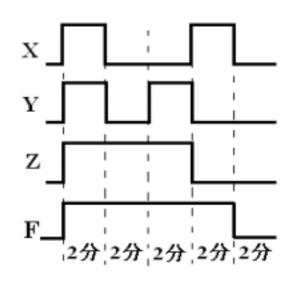
2.



3.



2.



五. 分析题 20分)

1. 1、写出表达式

$$Y_1 = \overline{AB}$$
 $Y_2 = \overline{BC}$ $Y_3 = CA$

$$Y = AB + BC + CA$$

2、画出真值表

Α	В	С	Υ
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

3、当输入 A、B、C中有 2 个或 3 个为 1 时,输出 Y为 1,否则输出 Y为 0。所以这个电路实际上是一种 3 人表决用的组合电路:只要有 2 票或 3 票同意,表决就通过。2.

(1) 逻辑表达式

$$Y_1 = AB + (A \oplus B)C$$

 $Y_2 = A \oplus B \oplus C$

(2) 最简与或式:

$$Y_1 = AB + AC + BC$$

 $Y_2 = \overline{ABC} + \overline{ABC} + A\overline{BC} + ABC$

(3) 真值表

ABC	Y 1	Y ₂
000	0	0
001	1	0
010	1	0
011	0	1
100	1	0
101	0	1
110	0	1
111	1	1

- (4) 逻辑功能为:全加器。
 - 3. 1)据逻辑图写出电路的驱动方程:

$$T_0 = 1$$

$$T_1 = Q_0$$

$$T_2 = Q_0Q_1$$

$$\mathsf{T}_3 = \mathsf{Q}_0 \mathsf{Q}_1 \; \mathsf{Q}_2$$

2) 求出状态方程:

$$Q_0^{n+} = Q_0$$

$$Q_1^{n+} = Q_0 \overline{Q_1} + \overline{Q_0} Q_1$$

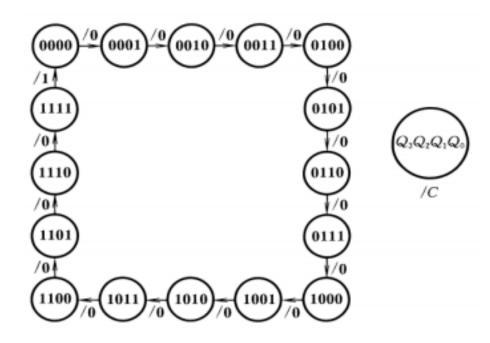
$$Q_2^{n+} = Q_0 Q_1 \overline{Q_2} + \overline{Q_0 Q_1} Q_2$$

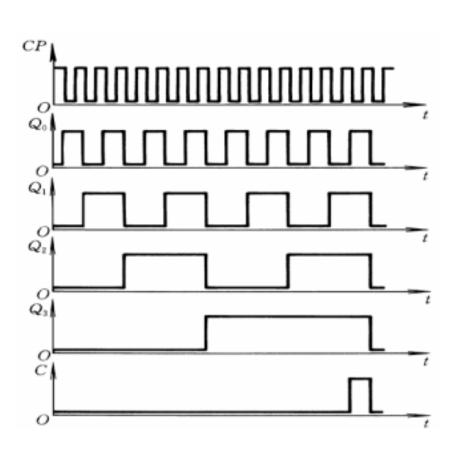
$$Q_3^{n+} = Q_0 Q_1 Q_2 \overline{Q_3} + \overline{Q_0 Q_1 Q_2} Q_3$$

- 3) 写出输出方程: C= Q₀Q₁Q₂Q₃
- 4) 列出状态转换表或状态转换图或时序图:
- 5) 从以上看出,每经过 16 个时钟信号以后电路的状态循环变化一次;同时,每经过 16 个时钟脉冲作用后输出端 C 输出一个脉冲,所以,这是一个十六进制记数器, C 端的输出就是进位。

СР	Q_3	Q_2	Q_1	Q_0	等效十进制数	С
0	0	0	0	0	0	0
1	0	0	0	1	1	0
2	0	0	1	0	2	0

			• •			
15	1	1	1	1	15	0
16	0	0	0	0	0	0

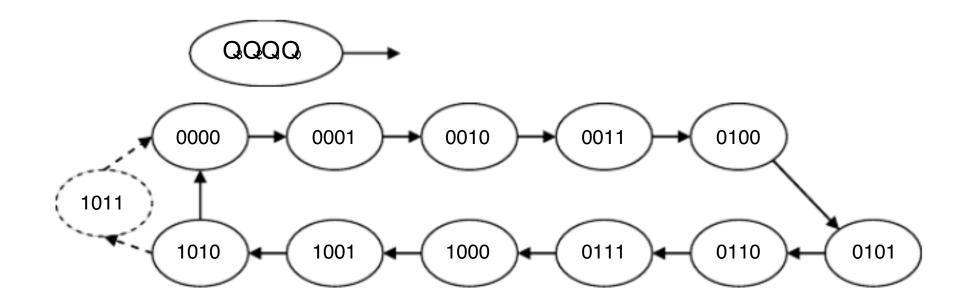




解: (1) 状态转换表:

Q_3^n	Q ⁿ ₂	Q ⁿ ₁	Q_0^n	Q ⁿ⁺¹ 3	Q ⁿ⁺¹ 2	Q ⁿ⁺¹ ₁	Q^{n+1} 0
0	0	0	0	0	0	0	1
0	0	0	1	0	0	1	0
0	0	1	0	0	0	1	1
0	0	1	1	0	1	0	0
0	1	0	0	0	1	0	1
0	1	0	1	0	1	1	0
0	1	1	0	0	1	1	1
0	1	1	1	1	0	0	0
1	0	0	0	1	0	0	1
1	0	0	1	1	0	1	0
1	0	1	0	1	0	1	1
1	0	1	1	0	0	0	0

状态转换图:



(2) 功能: 11 进制计数器。从 0000 开始计数,当 QQQQ 为 1011 时,通过与非门异步清零,完成一个计数周期。

六. 设计题:

1.

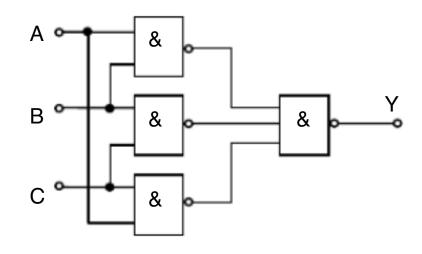
1、画出真值表

Α	В	С	Υ
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1
	0 0 0 0 0 1	0 0 0 0 0 1 0 1 1 0 1 0	0 0 0 0 0 1 0 1 0 0 1 1 1 0 0 1 0 1 1 1 0

2 写出表达式

$$Y = AB + BC + CA$$

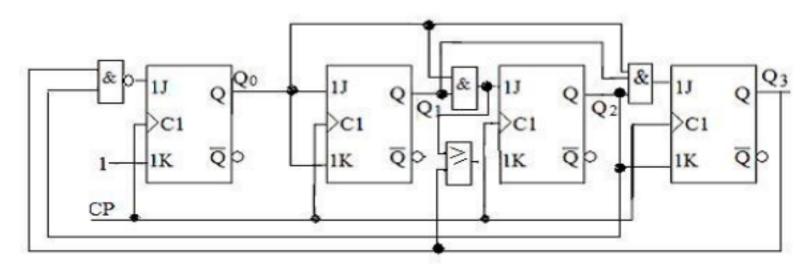
3画出逻辑图



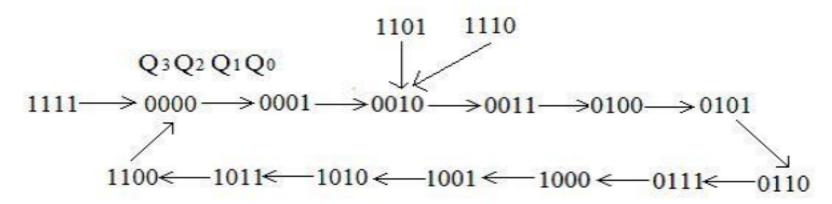
2.解:根据题意,得状态转换图如下:

$$Q_3Q_2Q_1Q_0$$
 $0000 \longrightarrow 0001 \longrightarrow 0010 \longrightarrow 0011 \longrightarrow 0100 \longrightarrow 0101$
 $1100 \longleftarrow 1011 \longleftarrow 1010 \longleftarrow 1000 \longleftarrow 0111 \longleftarrow 0110$

$$\begin{split} \mathbb{Q}_{3}^{n+l} &= \mathbb{Q}_{3} \overline{\mathbb{Q}}_{2} + \overline{\mathbb{Q}}_{3} \mathbb{Q}_{2} \mathbb{Q}_{1} \mathbb{Q}_{0} \\ \mathbb{Q}_{2}^{n+l} &= \overline{\mathbb{Q}}_{3} \mathbb{Q}_{2} \overline{\mathbb{Q}}_{1} \overline{\mathbb{Q}}_{0} + \overline{\mathbb{Q}}_{2} \mathbb{Q}_{1} \mathbb{Q}_{0} \\ \mathbb{Q}_{1}^{n+l} &= \overline{\mathbb{Q}}_{1} \mathbb{Q}_{0} + \mathbb{Q}_{1} \overline{\mathbb{Q}}_{0} \\ \mathbb{Q}_{0}^{n+l} &= \overline{\mathbb{Q}}_{0} \overline{\mathbb{Q}}_{3} \overline{\mathbb{Q}}_{2} \\ \mathbb{J}_{3} &= \mathbb{Q}_{2} \mathbb{Q}_{1} \mathbb{Q}_{0} \text{ , } \mathbb{K}_{3} = \mathbb{Q}_{2} \\ \mathbb{J}_{2} &= \mathbb{Q}_{1} \mathbb{Q}_{0} \text{ , } \mathbb{K}_{2} = \mathbb{Q}_{3} + \mathbb{Q}_{1} \mathbb{Q}_{0} \\ \mathbb{J}_{1} &= \mathbb{K}_{1} = \mathbb{Q}_{0} \\ \mathbb{N} \mathbb{N} \colon \mathbb{J}_{0} &= \overline{\mathbb{Q}}_{3} \overline{\mathbb{Q}}_{2} \text{ , } \mathbb{K}_{0} = 1 \end{split}$$



能自启动。因为:



七.
$$U_{r+} = \frac{2}{3}V_{cc}$$
 , $U_{r-} = \frac{1}{3}V_{cc}$, $\Delta U_r = \frac{1}{3}V_{cc}$, 波形如图 5 所示

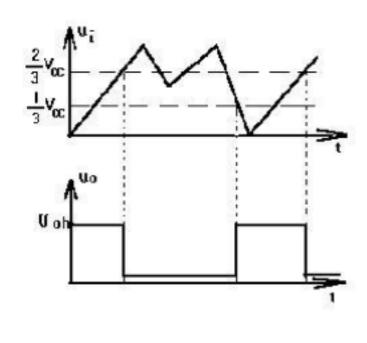


图 5

一、填空题: (每空 3分, 共 15分)

1. 逻辑函数有四种表示方法,它们分别是(〕	真值表、)、(逻辑图式)、(、	逻辑
表达)和(、卡诺图)。			
2. 将 2004 个" 1"异或起来得到的结果是() 。		
3. 由 555 定时器构成的三种电路中, ()和()是脉冲的整形电	路。
4. TTL 器件输入脚悬空相当于输入()电平。		
5. 基本逻辑运算有 : ()、()和()运算。	
6. 采用四位比较器对两个四位数比较时,先比较()	位。	
7. 触发器按动作特点可分为基本型、 () 、 () ;	和边沿型;	
8. 如果要把一宽脉冲变换为窄脉冲应采用 () 触发器		
9. 目前我们所学的双极型集成电路和单极型集成电路	的典型电路分别是	()电路和()
电路。			
10. 施密特触发器有() 个稳定状态 ., 多谐	指振荡器有()个稳定状态。	
11. 数字系统按组成方式可分为 、	两种	1;	
12. 两二进制数相加时,不考虑低位的进位信号是	() 力	口器。	
13. 不仅考虑两个相加,而且还考虑	恩来自	_相加的运算电路, 称	为全
加器。			
14. 时序逻辑电路的输出不仅和有关,	而且还与	有关。	
15. 计数器按 CP脉冲的输入方式可分为	和	o	
16. 触发器根据逻辑功能的不同,可分为	· · · · · · · · · · · · · · · · · · ·	·	`
等。			
17. 根据不同需要,在集成计数器芯片的基础上,通	过采用	·	`
等方法可以实现任意进制的技术器。			
18. 4. 一个 JK 触发器有个稳态,它可存储	皆 位二进制	当数 。	
19. 若将一个正弦波电压信号转换成同一频率的矩形	波,应采用	电路。	
20. 把 JK 触发器改成 T 触发器的方法是	o		
21. N 个触发器组成的计数器最多可以组成	进制的计数	强 。	
22. 基本 RS 触发器的约束条件是。			
23. 对于 JK 触发器, 若 J = K , 则可完成	T 触发器的		,则
可完成触发器的逻辑功能。			

二. 数制转换(5分):

- 1, (1 1. 0 0 1) 2 = () 16 = () 10
- 2、(8 F. FF) 16 = () 2 = () 10
- **3**、(25.7) 10=()2=()16
- 4、(+1011B) 原码=()科码
- 5、 (-101010B) 原码= () 內码=()补码

三. 函数化简题: (5分)

1、 化简等式

$$Y = \overline{ABC} + \overline{ABC} + \overline{ABC}$$

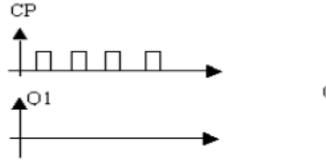
$$Y = \overline{AB} + AC + \overline{BC}$$

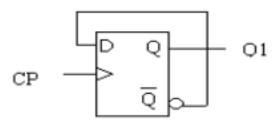
2 用卡诺图化简函数为最简单的与或式(画图)

$$Y = \sum m(0, 2, 8, 10)$$

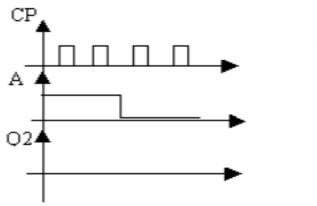
四. 画图题: (5分)

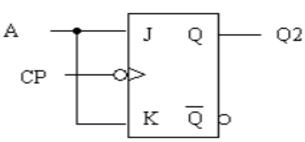
1. 试画出下列触发器的输出波形 (设触发器的初态为 0)。 (12 分) 1.



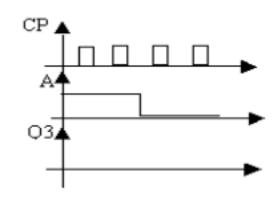


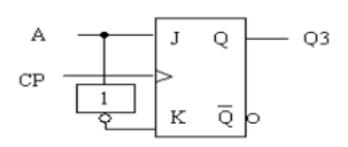
2.





3.





2. 已知输入信号 X, Y, Z 的波形如图 3 所示,试画出 F = XYZ + X ·YZ + XYZ + XY ·Z 的波形。

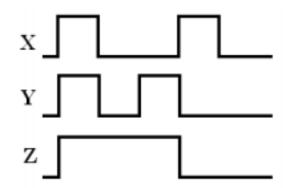
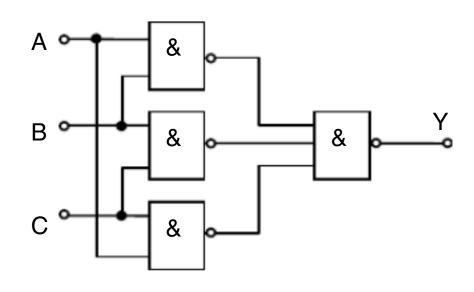


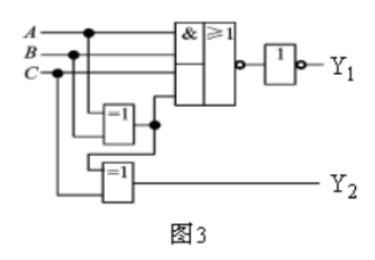
图 3 波形图

五. 分析题 (30 分)

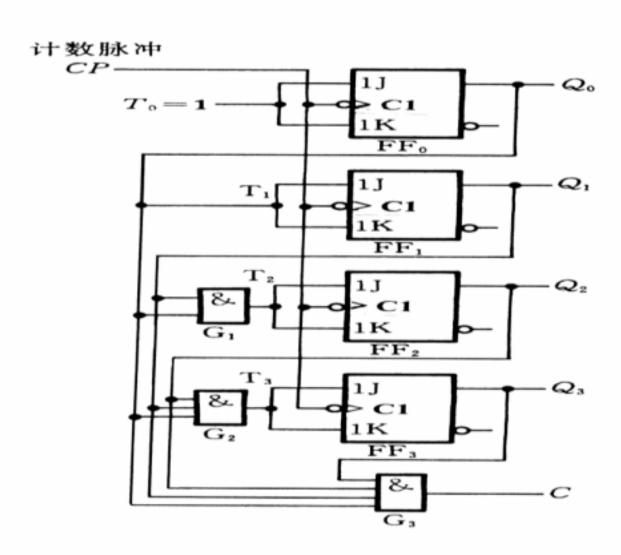
1、分析如图所示组合逻辑电路的功能。



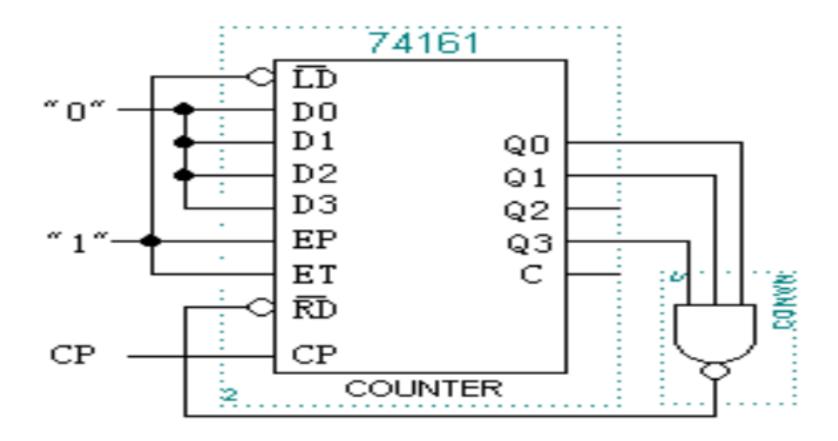
- 2. 试分析如图 3 所示的组合逻辑电路。 (15 分)
- 1) . 写出输出逻辑表达式;
- 2) . 化为最简与或式;
- 3). 列出真值表;
- 4). 说明逻辑功能。



3. 七、分析如下时序电路的逻辑功能,写出电路的驱动方程、状态方程和输出方程,画出电路的状态转换图。 (20)



- 4. 74161组成的电路如题 37图所示,分析电路,并回答以下问题
 - (1) 画出电路的状态转换图 (QQQQ);
 - (2) 说出电路的功能。 (74161的功能见表)



74161功能表

CP	RD	LD	EP	ET	工作状态		
\times	0	\times	\times	\times	置零		
丕	1	0	\times	\times	预置数		
\times	1	1	0	1	保持		
×	1	1	\times	0	保持(但C=0)		
ÆL	1	1	1	1	计数		

题 37图

六. 设计题: (30分)

- 1. 要求用与非门设计一个三人表决用的组合逻辑电路图,只要有 2 票或 3 票同意,表决就通过(要求有真值表等)。
- 2. 试用 JK 触发器和门电路设计一个十三进制的计数器 , 并检查设计的电路能否自启动。 (14分)
- 七. (10分) 试说明如图 5 所示的用 555 定时器构成的电路功能,求出 UT+ 、UT- 和 Δ UT ,并画出其输出波形。 (10分)

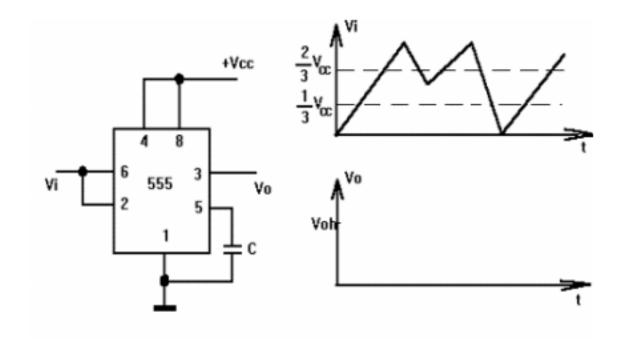


图 5

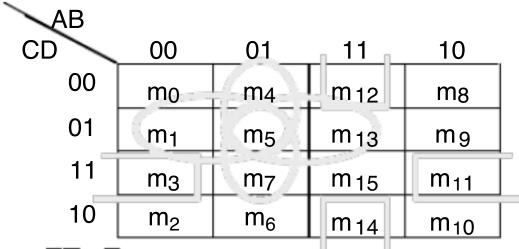
答案:

- 一. 填空题
- 1. 真值表、逻辑图、逻辑表达式、卡诺图;
- 2. 0;
- 3. 施密特触发器、单稳态触发器
- 4. 高
- 5. 与 、或 、非
- 6. 最高
- 7. 同步型 、主从型
- 8. 积分型单稳态
- 9. TTL 、 CMOS;
- 10. 两、0;
- 11. 功能扩展电路、功能综合电路
- 12. 半
- 13. 本位(低位) , 低位进位
- 14. 该时刻输入变量的取值,该时刻电路所处的状态
- 15. 同步计数器, 异步计数器
- 16. RS触发器 , T触发器 , JK触发器 , T´ 触发器, D触发器
- 17. 反馈归零法,预置数法,进位输出置最小数法
- 18. 两 , 一
- 19. 多谐振荡器
- 20. J=K=T
- 21. 2ⁿ
- 22. RS=0
- 二. 数制转换(10):
- 1, (11.001) 2 = (3.2) 16 = (3.125) 10
- 2 (8 F. FF) $_{16}$ = (1 0 0 0 1 1 1 1 1 1 1 1 1 1 1 1 1) $_{2}$ = (1 4 3. 9 9 6 0 9 3 7) $_{10}$
- 3, (25.7) 10 = (11001.1011) 2 = (19.B) 16

三. 化简题:

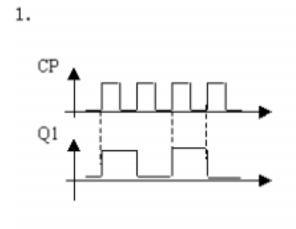
1、利用 摩根定律证明公式

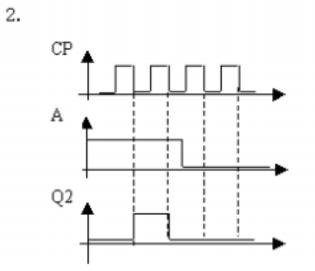
2、画出卡诺图

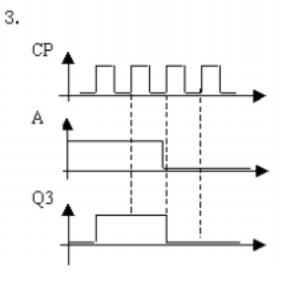


4 变量卡诺图

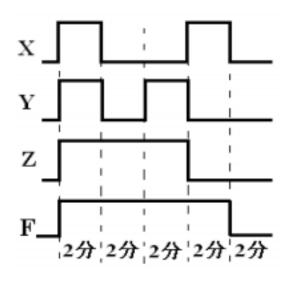
四. 画图题:







2.



五. 分析题 20分)

1. 1、写出表达式

$$Y_1 = \overline{AB}$$
 $Y_2 = \overline{BC}$ $Y_3 = \overline{CA}$

$$Y = AB + BC + CA$$

2、画出真值表

Α	В	С	Υ
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1

3、当输入 A、B、C中有 2 个或 3 个为 1 时,输出 Y为 1,否则输出 Y为 0。所以这个电路实际上是一种 3 人表决用的组合电路:只要有 2 票或 3 票同意,表决就通过。2.

(1)逻辑表达式

$$Y_1 = AB + (A \oplus B)C$$

$$Y_2 = A \oplus B \oplus C$$

(2) 最简与或式:

$$Y_1 = AB + AC + BC$$

$$Y_2 = \overline{A}\overline{B}C + \overline{A}\overline{B}\overline{C} + A\overline{B}\overline{C} + ABC$$

(3) 真值表

ABC	Y ₁	Y ₂
000	0	0
0 0 1	1	0
010	1	0
011	0	1
100	1	0
101	0	1
110	0	1
111	1	1

- (4) 逻辑功能为:全加器。
 - 3. 1)据逻辑图写出电路的驱动方程:

$$T_0 = 1$$

$$T_1 = Q_0$$

$$\mathsf{T}_2 = \mathsf{Q}_0 \mathsf{Q}_1$$

$$\mathsf{T}_3 = \mathsf{Q}_0 \mathsf{Q}_1 \; \mathsf{Q}_2$$

2) 求出状态方程:

$$Q_0^{n+1} = \overline{Q_0}$$

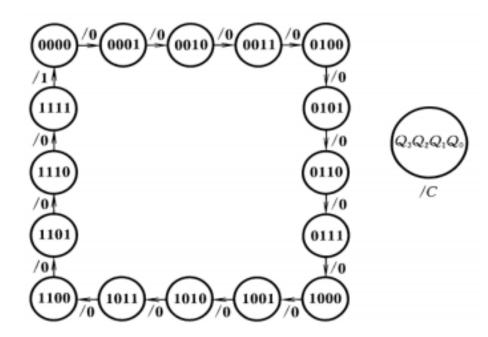
$$Q_1^{n+} = Q_0 \overline{Q_1} + \overline{Q_0} Q_1$$

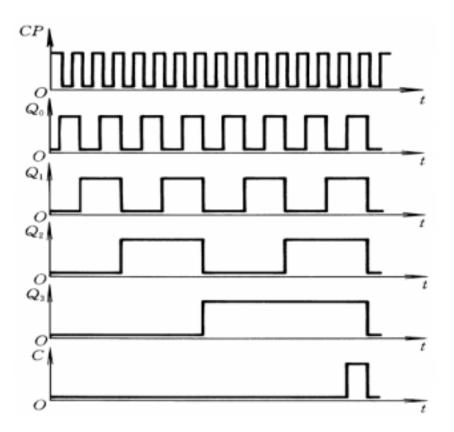
$$Q_2^{n+} = Q_0 Q_1 \overline{Q_2} + \overline{Q_0 Q_1} Q_2$$

$$Q_3^{n+1} = Q_0 Q_1 Q_2 \overline{Q_3} + \overline{Q_0 Q_1 Q_2} Q_3$$

- 3) 写出输出方程: $C = Q_0Q_1Q_2Q_3$
- 4) 列出状态转换表或状态转换图或时序图:
- 5) 从以上看出,每经过 16 个时钟信号以后电路的状态循环变化一次;同时,每经过 16 个时钟脉冲作用后输出端 C 输出一个脉冲,所以,这是一个十六进制记数器, C 端的输出就是进位。

CP	Q_3	Q_2	Q_1	Q_0	等效十进制数	С
0	0	0	0	0	0	0
1	0	0	0	1	1	0
2	0	0	1	0	2	0
			,,			
15	1	1	1	1	15	0
16	0	0	0	0	0	0

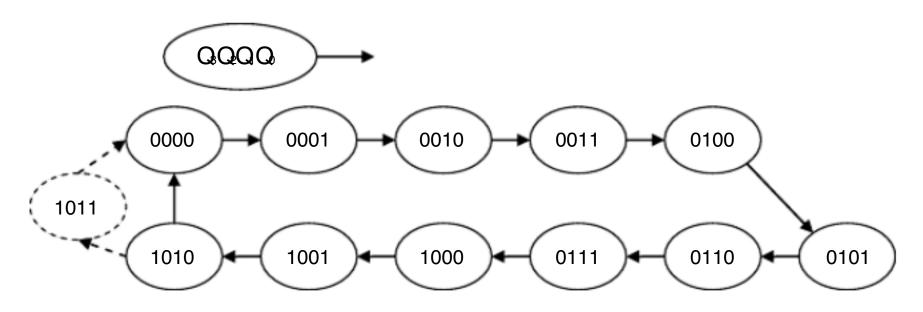




解: (1) 状态转换表:

Q_3^n	Q^{n}_{2}	Q^n_1	Q_0^n	Q^{n+1} ₃	Q^{n+1} ₂	Q ⁿ⁺¹ ₁	Q^{n+1}_{0}
0	0	0	0	0	0	0	1
0	0	0	1	0	0	1	0
0	0	1	0	0	0	1	1
0	0	1	1	0	1	0	0
0	1	0	0	0	1	0	1
0	1	0	1	0	1	1	0
0	1	1	0	0	1	1	1
0	1	1	1	1	0	0	0
1	0	0	0	1	0	0	1
1	0	0	1	1	0	1	0
1	0	1	0	1	0	1	1
1	0	1	1	0	0	0	0

状态转换图:



(2) 功能: 11 进制计数器。从 0000 开始计数,当 QQQQ 为 1011 时,通过与非门异步清零,完成一个计数周期。

六. 设计题:

1.

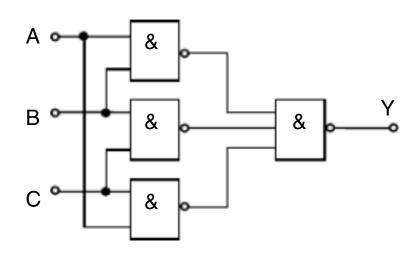
1、画出真值表

_/	١	В	С	Υ
_)	0	0	0
C)	0	1	0
C)	1	0	0
C)	1	1	1
1		0	0	0
1		0	1	1
1		1	0	1
_1		1	1	1

2 写出表达式

$$Y = AB + BC + CA$$

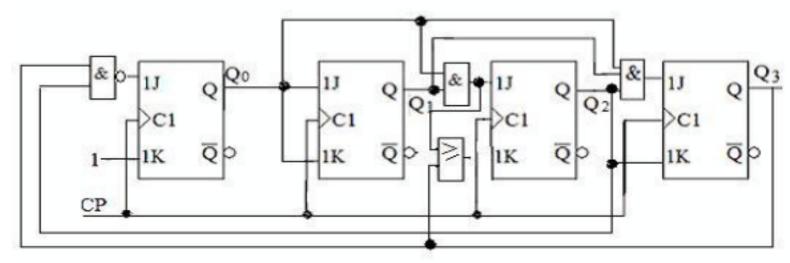
3画出逻辑图



2.解:根据题意,得状态转换图如下:

$$\begin{split} \mathbb{Q}_{3}^{n+l} &= \mathbb{Q}_{3} \overline{\mathbb{Q}}_{2} + \overline{\mathbb{Q}}_{3} \mathbb{Q}_{2} \mathbb{Q}_{1} \mathbb{Q}_{0} \\ \mathbb{Q}_{2}^{n+l} &= \overline{\mathbb{Q}}_{3} \mathbb{Q}_{2} \overline{\mathbb{Q}_{1}} \overline{\mathbb{Q}}_{0} + \overline{\mathbb{Q}}_{2} \mathbb{Q}_{1} \mathbb{Q}_{0} \\ \mathbb{Q}_{1}^{n+l} &= \overline{\mathbb{Q}}_{1} \mathbb{Q}_{0} + \mathbb{Q}_{1} \overline{\mathbb{Q}}_{0} \\ \mathbb{Q}_{0}^{n+l} &= \overline{\mathbb{Q}}_{0} \overline{\mathbb{Q}_{3}} \overline{\mathbb{Q}}_{2} \\ \mathbb{J}_{3} &= \mathbb{Q}_{2} \mathbb{Q}_{1} \mathbb{Q}_{0} , \mathbb{K}_{3} = \mathbb{Q}_{2} \\ \mathbb{J}_{2} &= \mathbb{Q}_{1} \mathbb{Q}_{0} , \mathbb{K}_{2} = \mathbb{Q}_{3} + \mathbb{Q}_{1} \mathbb{Q}_{0} \\ \mathbb{J}_{1} &= \mathbb{K}_{1} = \mathbb{Q}_{0} \end{split}$$

所以: $J_0 = \overline{Q_3Q_2}, K_0 = 1$



能自启动。因为:

$$\begin{array}{c} 1101 & 1110 \\ Q_3Q_2Q_1Q_0 & & & & \\ 1111 \longrightarrow 00000 \longrightarrow 0001 \longrightarrow 0010 \longrightarrow 0011 \longrightarrow 0100 \longrightarrow 0101 \\ \hline \\ 1100 \longleftarrow 1011 \longleftarrow 1010 \longleftarrow 1001 \longleftarrow 1000 \longleftarrow 0111 \longleftarrow 0110 \end{array}$$

七.
$$U_{T+} = \frac{2}{3}V_{CC}$$
, $U_{T-} = \frac{1}{3}V_{CC}$, $\Delta U_{T} = \frac{1}{3}V_{CC}$, 波形如图 5 所示

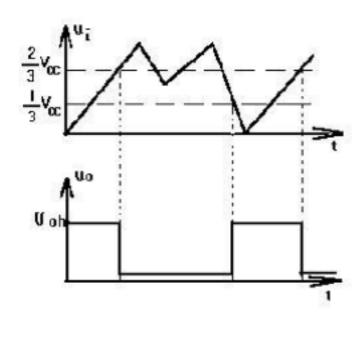
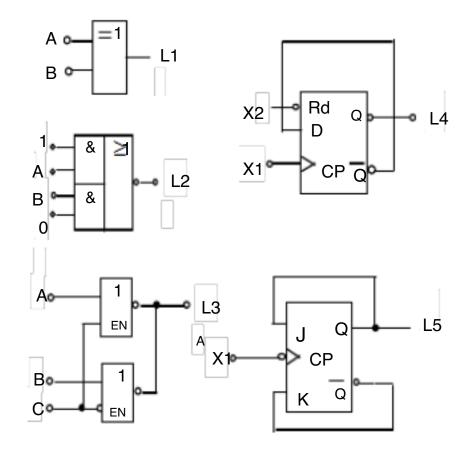


图 5

一. 1. (15分)

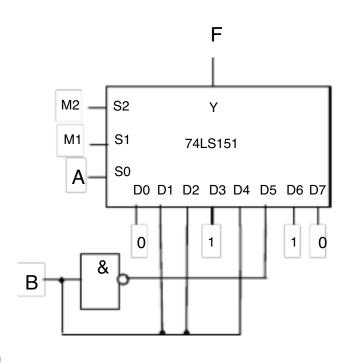
试根据图示输入信号波形分别画出各电路相应的输出信号波形 L1、L2、L3、L4、和 L5。设各触发器初态为" 0"。

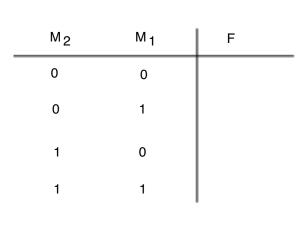


二. (15分)

已知由八选一数据选择器组成的逻辑电路如下所示。试按步骤分析该电路在 M1、M2 取不同值时(M1、M2 取值情况如下表所示)输出 F的逻辑表达式。

八选一数据选择器输出端逻辑表达式为: $Y=\Sigma$ m_iD_i ,其中 m_i 是 $S_2S_1S_0$ 最小项。





三. (8分)

试按步骤设计一个组合逻辑电路, 实现语句"A>B', A、B均为两位二进制数, 即 A(A₁、

Ao) , B (B₁、B₀) 。要求用三个 3 输入端与门和一个或门实现。

四. (12分)

试按步骤用 74LS138 和门电路产生如下多输出逻辑函数。

$$Y_1 = AC$$

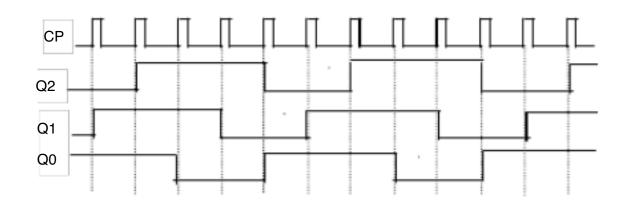
$$Y_2 = \overline{ABC} + ABC + BC$$

$$Y_3 = \overline{BC} + AB\overline{C}$$

74LS138逻辑表达式和逻辑符号如下所示。

五. (15分)

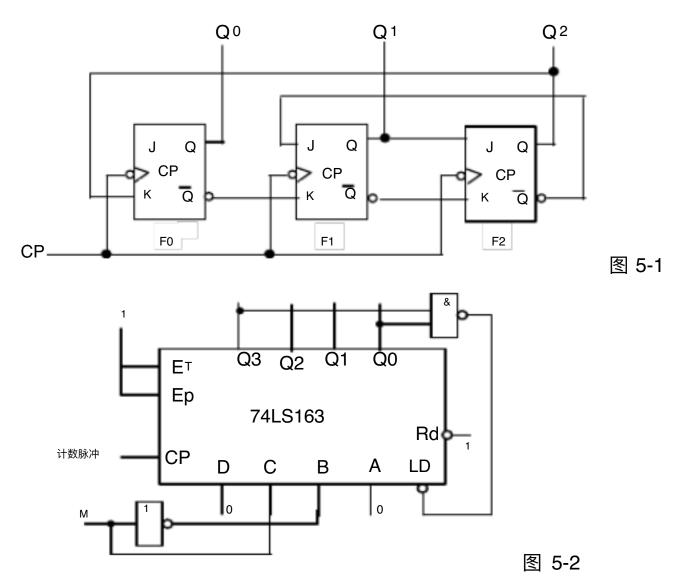
已知同步计数器的时序波形如下图所示。试用维持 - 阻塞型 D 触发器实现该计数器。要求按步骤设计。



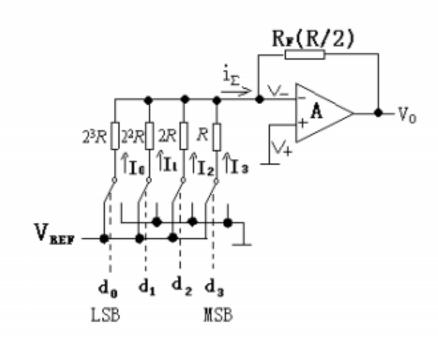
六. (18分)

按步骤完成下列两题

- 1. 分析图 5-1 所示电路的逻辑功能:写出驱动方程,列出状态转换表,画出完全状态转换图和时序波形,说明电路能否自启动。
- 2. 分析图 5-2 所示的计数器在 M=0 和 M=1 时各为几进制计数器,并画出状态转换图。



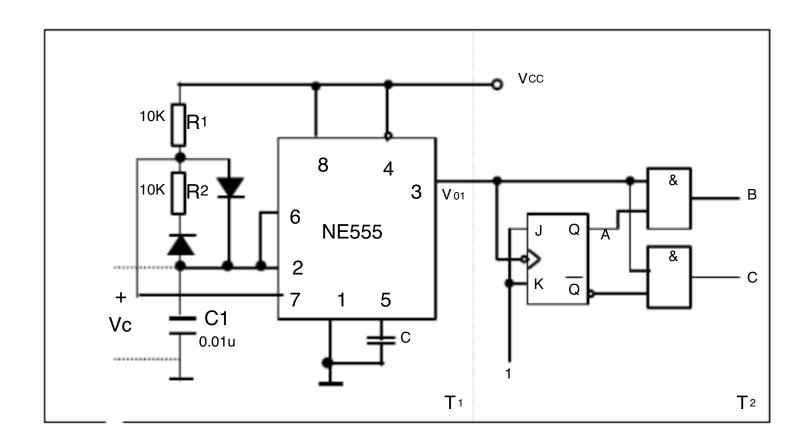
七.

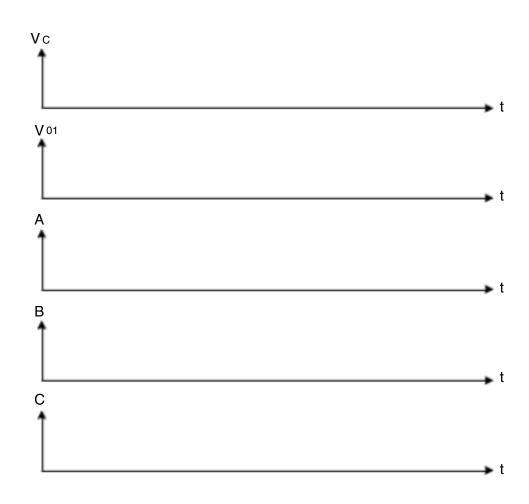


八. (10分) 电路下如图所示,按要求完成下列问题。

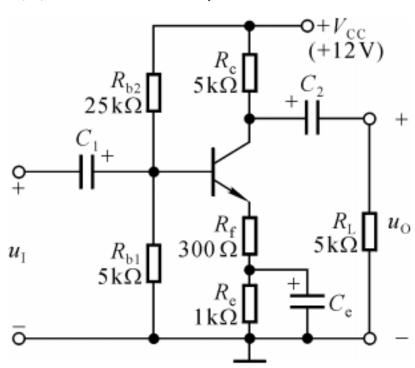
1. 指出虚线框 T1 中所示电路名称 .

2. 对应画出 V_C 、 V_{01} 、A、B、C 的波形。并计算出 V_{01} 波形的周期 T=? 。

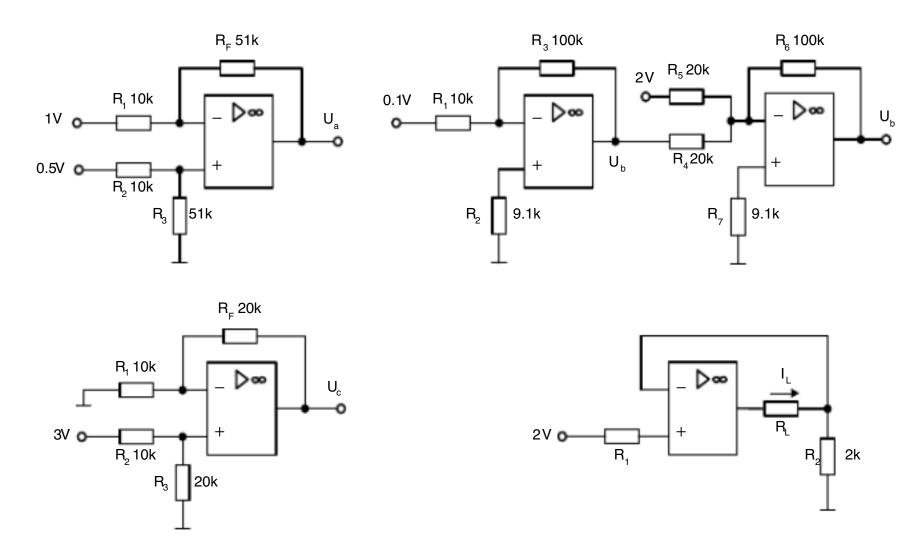




- 一. (20 分) 电路如图所示,晶体管的 β = 100, Vbe = 0.7v。
- (1) 求电路的静态工作点 ;
- (2) 画出微变等效电路图 ,求 Au 、 r_i 和 r_o ;
- (3) 若电容 Ce 开路,则将引起电路的哪些动态参数发生变化?并定性说明变化趋势

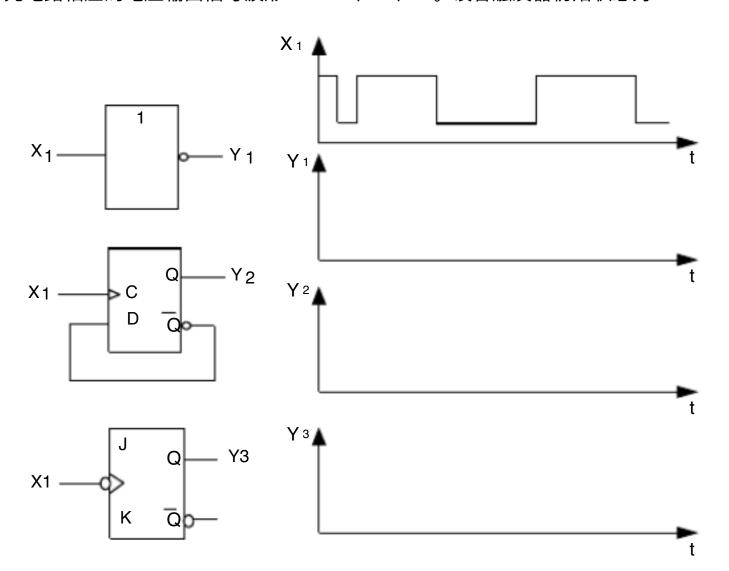


二. (15 分) 求图示电路中 Ua、Ub、Ub、Uc及 IL。

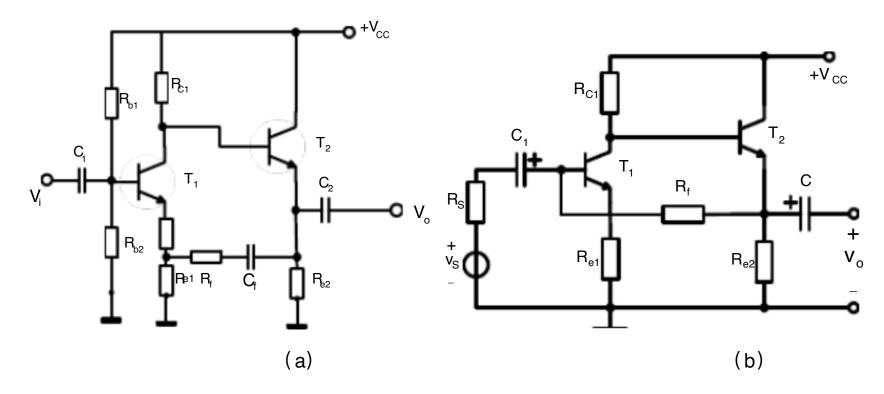


三. (8分)逻辑单元电路符号和具有"画出各单元电路相应的电压输出信号波形

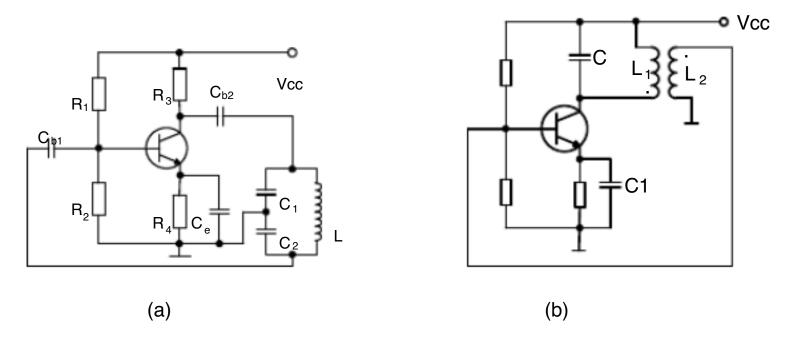
0"、" 1"逻辑电平输入信号 X₁如下图所示,试分别 Y₁、Y₂、Y₃。设各触发器初始状态为" 0"态。



四. (8分) 判断下面电路中的极间交流反馈的极性(要求在图上标出瞬时极性符号) 。如为负反馈,则进一步指明反馈的组态。



五. (8分) 根据相位平衡条件判断下列各电路能否产生自激振荡(要求在图上标出瞬时极性符号)。



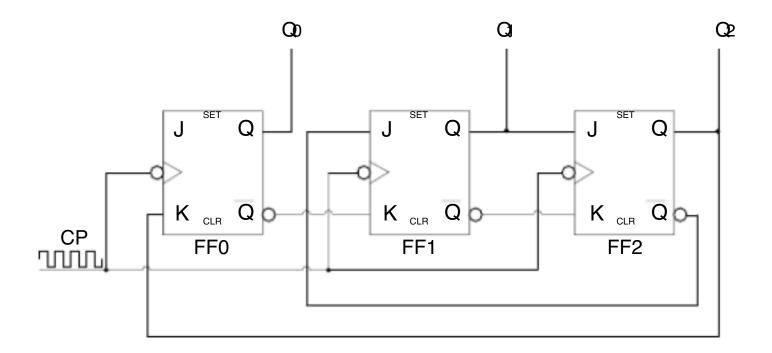
六. (12 分) 某车间有 A、B、C、D四台电动机, 今要求:

- (1) A 机必须开机;
- (2) 其他三台电动机中至少有两台开机。

如果不满足上述要求,则指示灯熄灭。设指示灯熄灭为 0 亮为 1, 电动机的开机信号通过某种装置送到各自的输入端, 使该输入端为 1, 否则为 0。试用与非门组成指示灯亮的逻辑图。

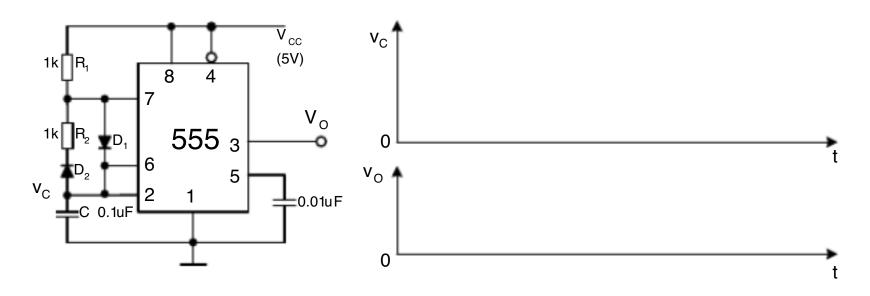
七. (16分)设图示电路初始状态是"000",要求完成以下各问:

- (1) 写出各触发器的驱动方程;
- (2) 写出各触发器的状态方程;
- (3) 列出状态转换表;
- (4) 试分析图示电路是几进制计数器。



八. (12分) 下图为由 555 定时器构成的多谐振荡器电路。

- (1) 对应画出图中 Vc 和 Vo 的波形(要求标出对应电压值)
- (2) 设图中二极管为理想器件, 计算 Vo 波形的周期 T 及占空比 q (%)。

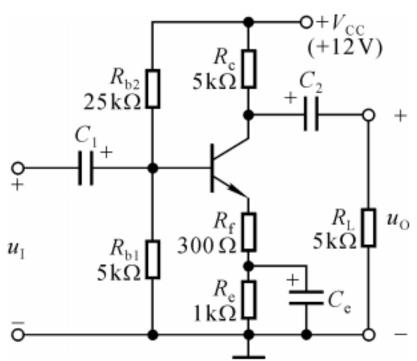


附:

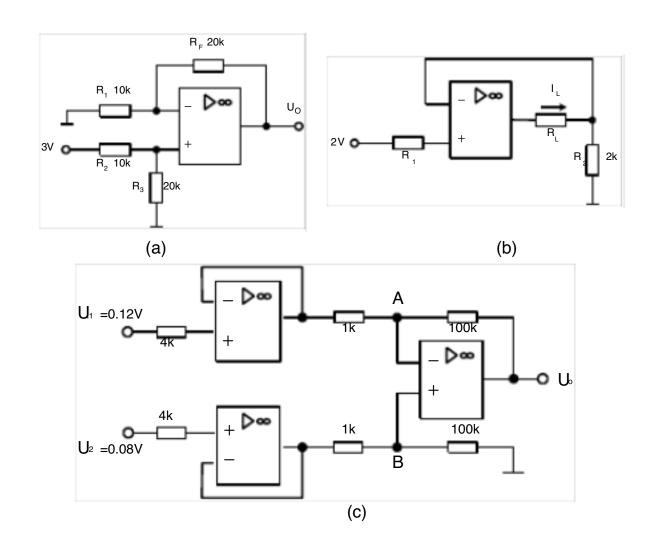
555 功能表

复位端 触发端		阈值端	放电端	输出端
(4)	(2)	(6)	(7)	(3)
0	×	×	对地短路	0
1	>1/3Vcc	>2/3Vcc	对地短路	0
1	<1/3Vcc	<2/3Vcc	对地开路	1
1	>1/3Vcc	<2/3Vcc	保持原态	保持原态

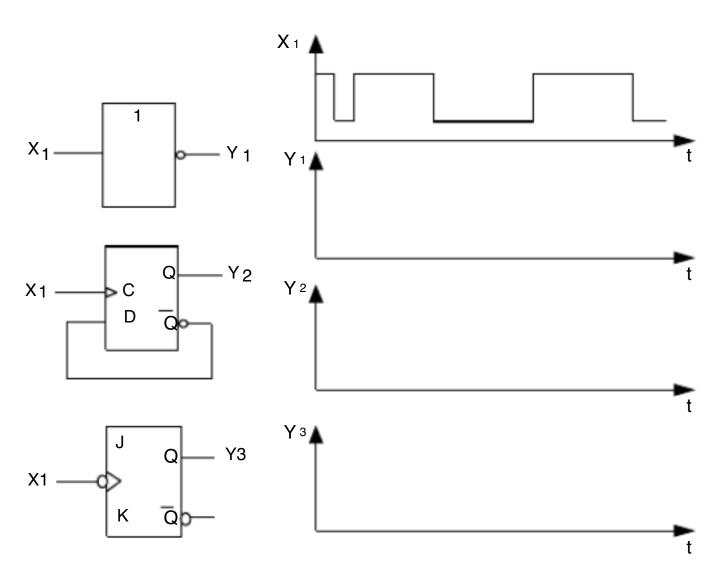
- 一. (20 分) 电路如图所示,晶体管的 β = 100, Vbe = 0.7v。
- (1)求电路的静态工作点
- (2) 画出微变等效电路图 ,求 $Au \ r_i$ 和 r_o ;
- (3) 若电容 Ce 开路,则将引起电路的哪些动态参数发生变化?并定性说明变化趋势。



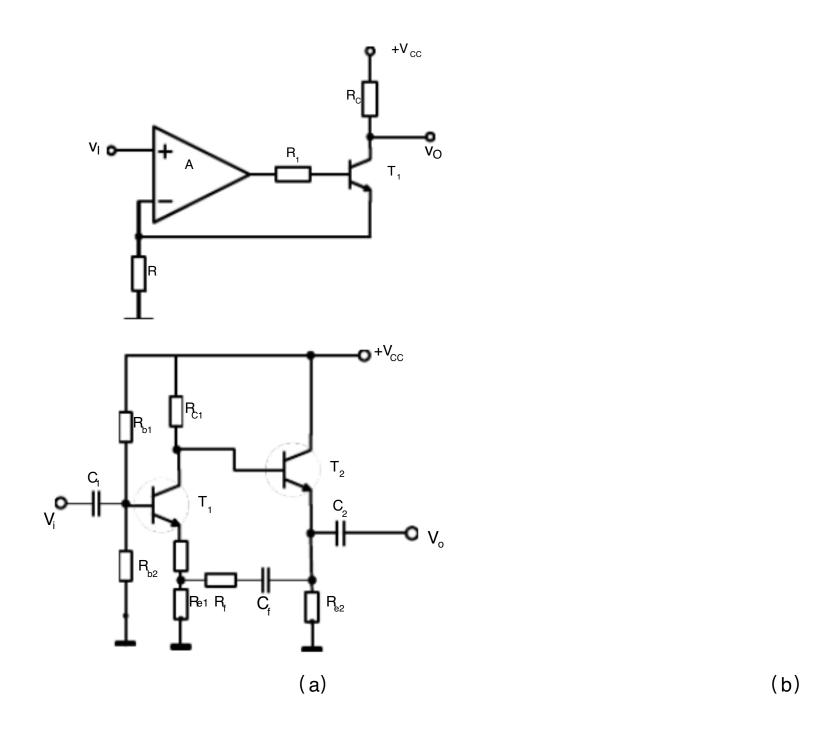
二. (15 分) 计算图 a 和图 c 中的 U 和图 b 中 I L 的值,设所有运放均为理想运算放大器。



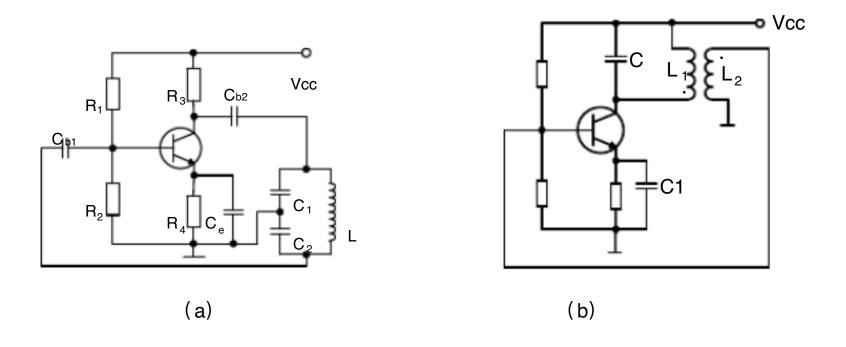
三. $(9\ \mathcal{G})$ 逻辑单元电路符号和具有" 0"、" 1" 逻辑电平输入信号 X_1 如下图所示,试分别 画出各单元电路相应的电压输出信号波形 Y_1 、 Y_2 、 Y_3 。设各触发器初始状态为" 0"态。



四. (8分) 判断下面电路中的极间交流反馈的极性(要求在图上标出瞬时极性符号) 。如为负反馈,则进一步指明反馈的组态。



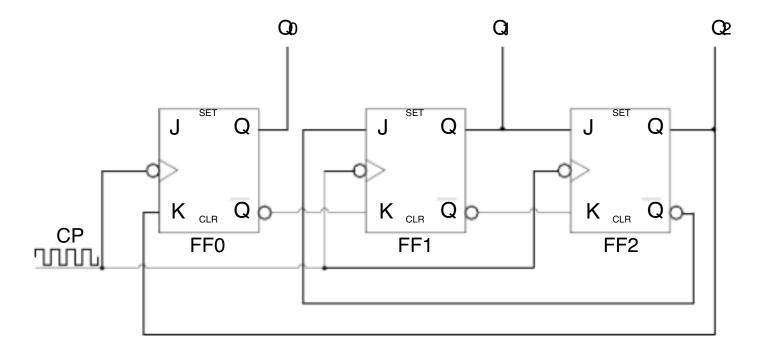
五. (8分) 根据相位平衡条件判断下列各电路能否产生自激振荡(要求在图上标出瞬时极性符号)。



六. (12 分) 某车间有 3 台电机, 两台以上电机停机时为故障发生 ,此时报警灯亮,设计一个显示故障情况的电路,并用与非门加以实现,写出具体实现步骤。

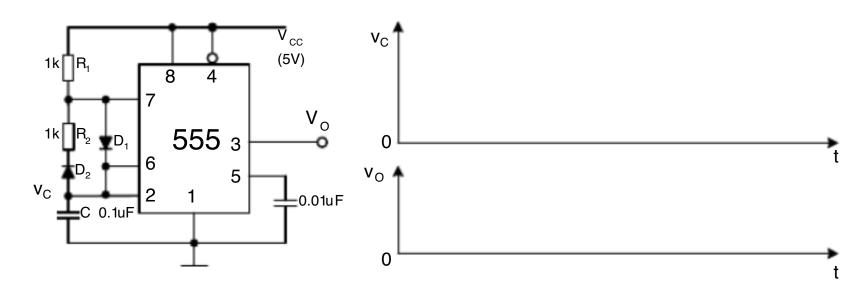
七. (16分)设图示电路初始状态是"000",要求完成以下各问:

- (5) 写出各触发器的驱动方程;
- (6) 写出各触发器的状态方程;
- (7) 列出状态转换表;
- (8) 试分析图示电路是几进制计数器。



八. (12分) 下图为由 555 定时器构成的多谐振荡器电路。

- (1) 对应画出图中 Vc 和 Vo 的波形(要求标出对应电压值)
- (2) 设图中二极管为理想器件, 计算 Vo 波形的周期 T 及占空比 q (%)。



附:

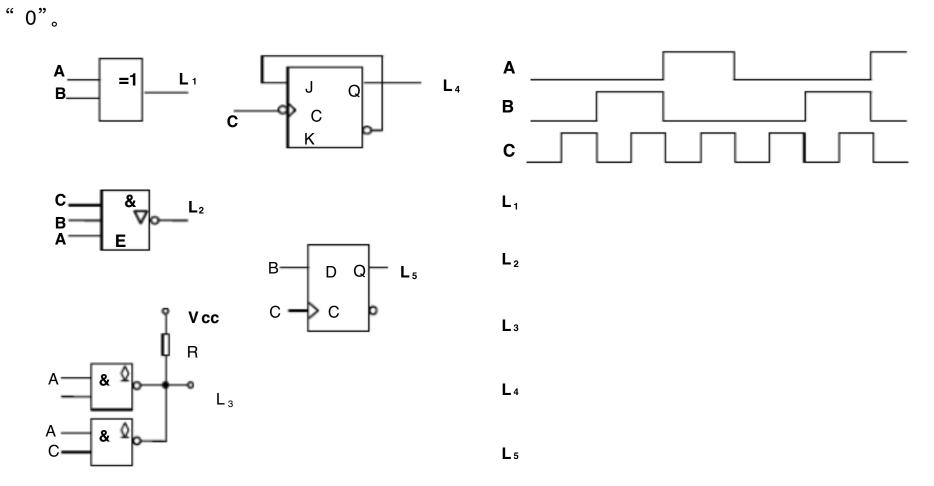
555 功能表

复位端	触发端 阈值화		放电端	输出端
(4)	(2)	(6)	(7)	(3)
0	×	×	对地短路	0
1	>1/3Vcc	>2/3Vcc	对地短路	0
1	<1/3Vcc	<2/3Vcc	对地开路	1
1	>1/3Vcc	<2/3Vcc	保持原态	保持原态

1. (20分)

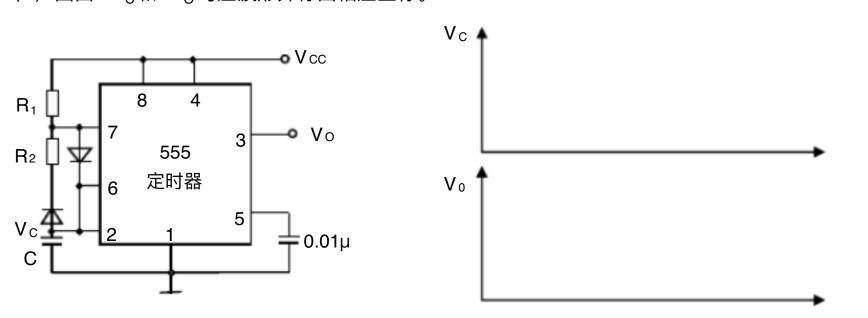
试根据图示输入信号波形分别画出下列各

TTL 电路的输出波形,设图中触发器初态为



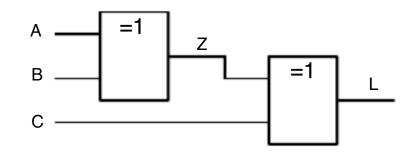
2. (15分)

- (1) 指出图中由 555 定时器所组成电路的名称;
- (2) 已知 $R_{1}=R_{2}=2k\Omega$, $C=0.01\mu$ 计算的 V_{0} 频率以及占空比;
- (3) 画出 V_C和 V_O对应波形并标出相应坐标。



3. (20分)

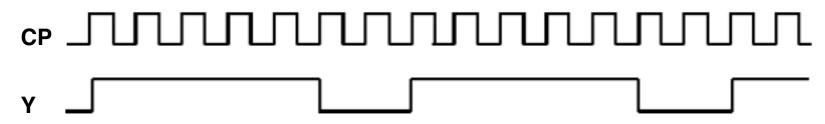
(1) 试通过逻辑表达式、真值表分析图示电路的逻辑功能。



(2) 试用 74138 和与非门实现该电路的逻辑功能。

4. (10分)

试用 74161 和与非门实现下列脉冲产生电路:



(要求说明 74161 实现几进制计数器,并画出状态转换图、电路图)

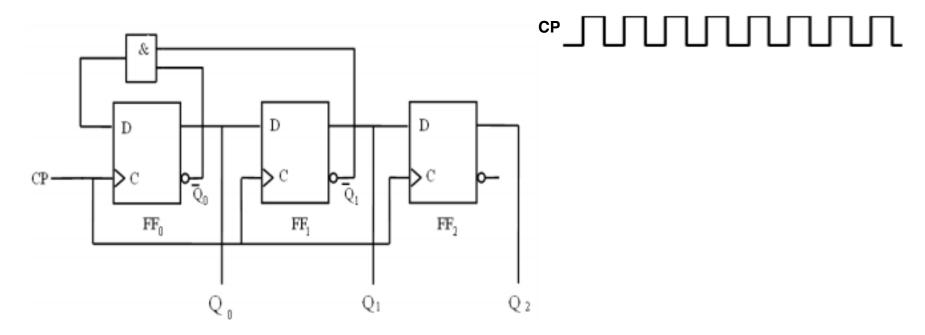
5. (20分)

设计一裁判表决电路,一个主裁判两票,三个副裁判每人一票,多数票同意为通过。

- (1) 画出真值表。
- (2) 限用最少的与非门实现该电路并画出电路图。 (化简时用卡诺图)。
- (3) 用一片数据选择器 74LS151 实现

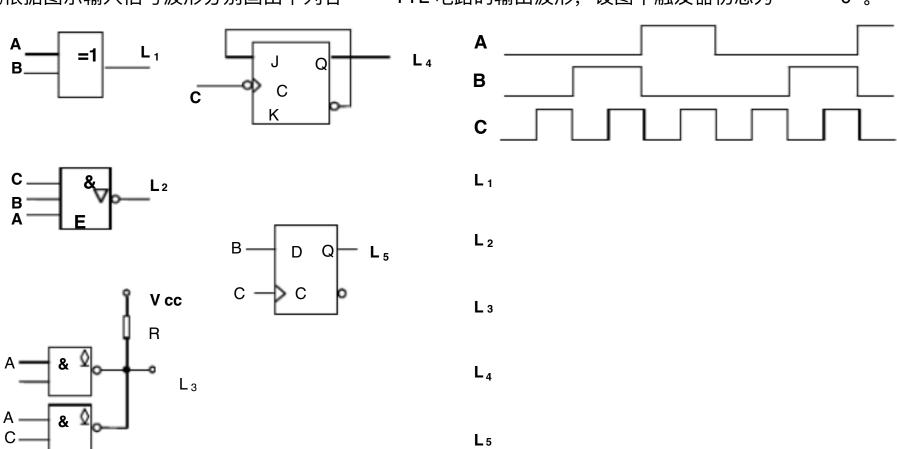
6. (15分)

按步骤分析图示电路:写出驱动方程,状态方程,列出状态转换表,画出状态转换图和时序波形图。



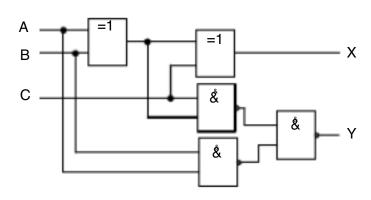
1. (20分)

试根据图示输入信号波形分别画出下列各 TTL 电路的输出波形,设图中触发器初态为" 0"。



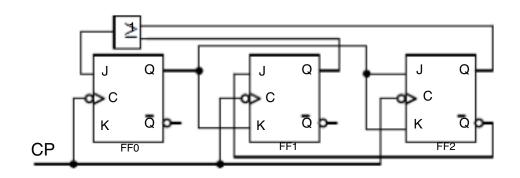
2. (15分)

- (1) 分析图示逻辑电路:写出输出 X、Y的表达式,列真值表,简述逻辑功能;
- (2) 用 3线-8线译码器 74138 实现该电路(允许附加与非门)。

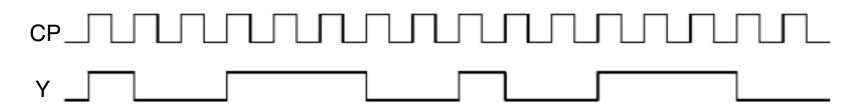


- 3. (15 分) 设计一裁判表决电路,一个主裁判两票,三个副裁判每人一票,多数票同意为通过。
- (1) 画出真值表。
- (2) 限用最少的与非门实现该电路并画出电路图。 (化简时用卡诺图)。
- 4. (20 分) 按步骤分析图示电路: 写出驱动方程和状态方程, 列出状态转换表, 画出完全

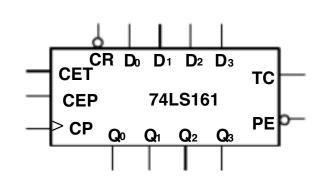
状态转换图和时序波形, 说明电路能否自启动。

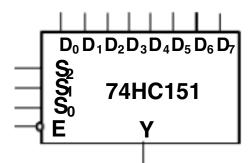


5. (15分) 试用 74161、74151 和与非门实现下列脉冲产生电路:

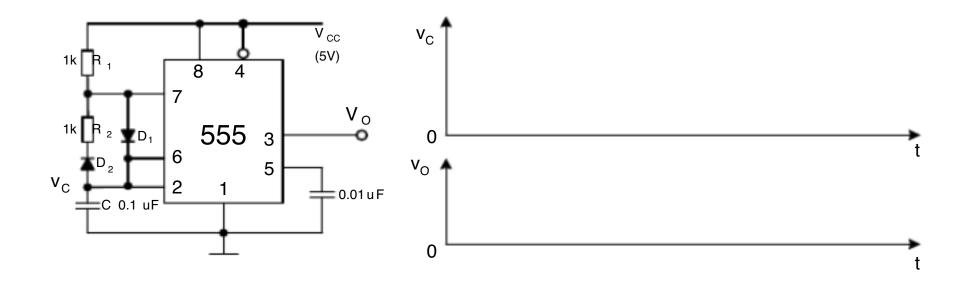


- (1) 说明 74161 实现几进制计数器,并画出状态转换图;
- (2) 根据题目中要实现的脉冲波形确定 74151 的输入;
- (3) 画出逻辑电路图。





- 6.(15 分) 下图为由 555 定时器构成的应用电路。
 - (1) 说明该电路的名称,以及电容 C上的充电回路和放电回路;
 - (2) 对应画出图中 Vc和 Vo的波形(要求标出对应电压值) ;
 - (3) 设图中二极管为理想器件, 计算 Vo 波形的周期 T 及占空比 q(%)。



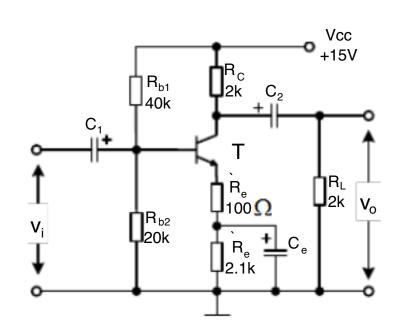
1. (20 分)填空:

(1)	目前,最常用的两种半导体材料是()和()。
(2)	场效应管属于()控制器件,反映其控制能力的参数为();
	双极型三极管属于()控制器件,反映其控制能力的参数为 (
)。
(3)	集成运放只有()截止频率,当信号频率高于此频率时,增益会显著(
)。
(4)	电压放大电路共有()种组态,分别为()组态、()组态
	和()组态。
(5)	理想运放只有在()应用条件下, 两个输入端才同时符合虚短和虚断的原
	则。
(6)	在调试共射放大电路时,输出波形同时出现了截止失真和饱和失真,为减小失
	真,应首先调整()。
(7)	差放两个输入端的信号分别为 2.1v 和 2v, 差模信号为() v, 共模信号为(
) _{V°}
(8)	功放电路效率是指()功率与()功率的比值。
(9)	集成三端稳压器 W7805 的额定输出电压为() v; W7912 的额定输出电压
	为()v。

2. (18分)

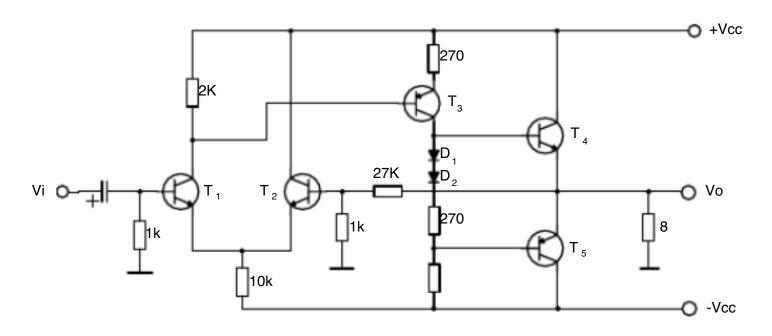
多级放大电路如下图所示。已知 T 的 β = 100, $V_{BE} \approx 0.6v$, C_1, C_2 ,的容量足够 大。

- (1) 估算 T 的静态工作点并求出其 r_{be} ;
- (2) 画出该放大电路的简化微变参数等效电路;
- (3) 计算电压放大倍数 $\stackrel{\circ}{A}$ v 、输入电阻 R_i 和输出电阻 R_o 。



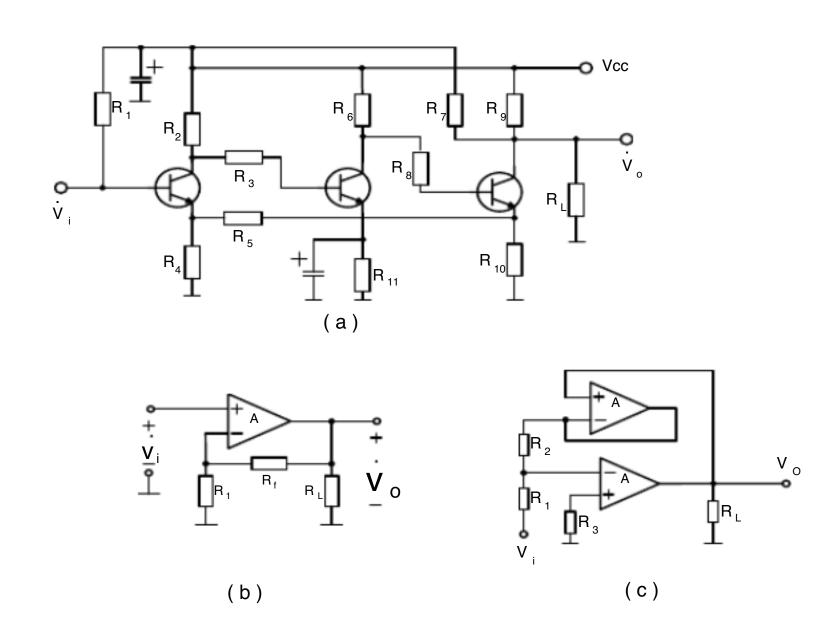
- 3. (12 分) 电流扩大电路如图所示。已知图示电路中各三极管的 β 均为 60, V_{BE} 均 为 0.7v, 饱和压降 V_{CES}均为_2V, 二极管的导通压降为 0.7v, Vcc = 24v.求: 第 1 页 (共 4 页) (1). 确定电路反馈极性及反馈类型。

 - (2). 估算电路的电压放大倍数 Avf。
 - (3). 电路输出最大电压 Vomax 时,它的 Vi 为多大?
 - (4). 求电路的最大输出功率 Pmax (设 T1、T2 的 Vces=1v)。



4. (15分)

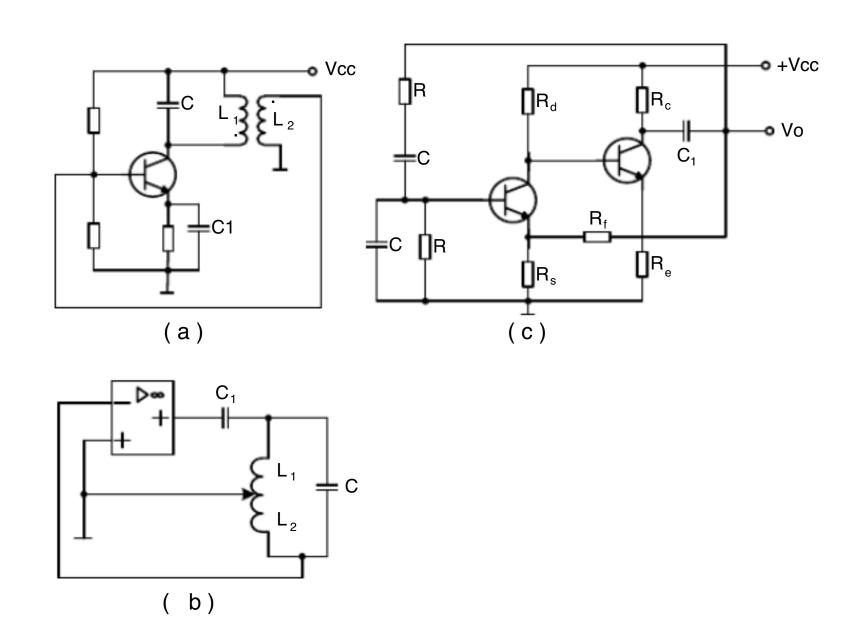
图示各电路由无级间交流反馈, 若有, 则用瞬时极性法判断其反馈极性。对其 中的负反馈需说明反馈类型,并按深度负反馈条件写出电路的电压放大倍数 Å vf 的 表达式(要求必要的步骤);对正反馈,则只须说明反馈极性。



5. (10分)

根据相位平衡条件判断下列各电路能否产生自激振荡 (要求在图上标出瞬时极性符号),各图中标明 C_1 的电容为耦合电容或旁路电容。

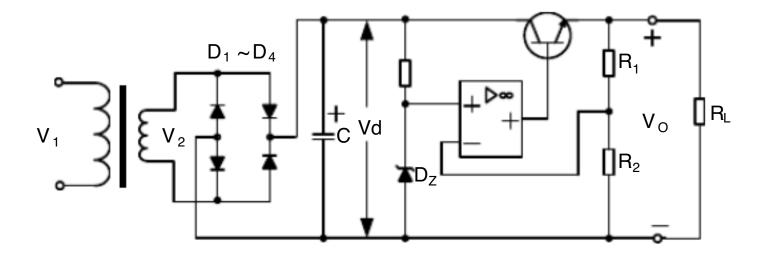
- (1) 图 (a)、(b) 电路若可振荡,试说明理由并写出其振荡频率的表达式;若不能振荡,请修改成能振荡的电路。
- (2) 图 (c) 电路中当 Rs= $1k\Omega$, R_f 取何值时才能使电路起振,写出振荡频率的表达式。



6. (10分)

图示电路,已知变压器副边电压 $V_2=12v$,稳压管 Dz 的稳定电压 $V_2=4.5v$, $R_1=R_2=3K\Omega$ 。解答:

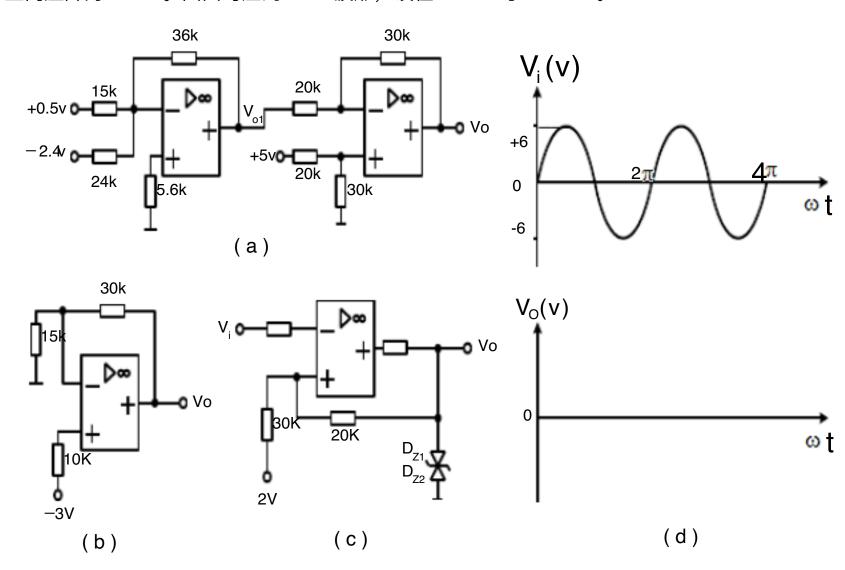
- (1) 说明 D_1 、 D_2 、 D_3 、 D_4 构成什么电路,其最高反向电压应不低于多少;
- (2) 简述电容 C 的作用。若 C 的容量较大, V_d 大约时多少伏?
- (3) 计算 Vo 的大小。



7. (15 分)

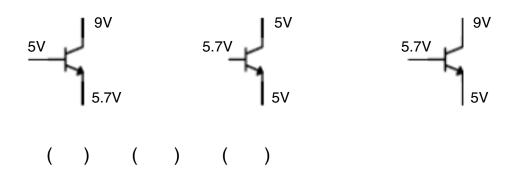
解答下列各题,设图中运放为理想器件。

- 1) 求图 (a)、(b) 中的输入电压 V_{o1}、V_{o2}和 Vo;
- 2)已知图(c)中的输入电压 V_i 波形如图(d)所示, D_{z1} 和 D_{z2} 的稳定电压为 5.3v,正向压降为 0.7v。画出对应的 V_0 波形,设在 t=0 时 $V_0=6v$ 。



1	填空	(20	分)
•	·	١.	_	////

- (1)双极型三极管属于 () 控制器件,反映这种控制能力的参数叫 ()。 场效应管属于 () 控制器件,反映这种控制能力的参数叫 ()。
- (2)测得某 NPN 三极管各电极对地电位如下图, 试将下列三种情况下管子的工作状态 (即放大、截止、饱和)分别填入括号内。



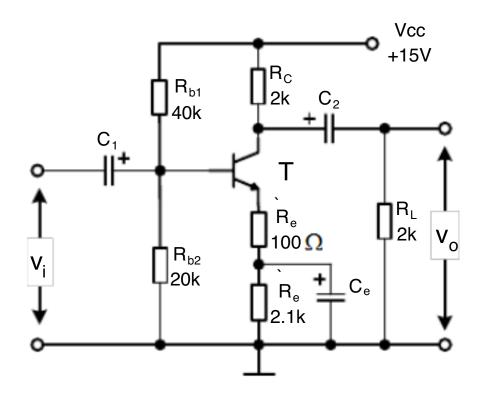
- (3) 差动放大电路对差模信号有() 作用,对共模信号有() 作用;运算放大器第一级通常采用() 放大电路,以克服直接耦合带来的() 漂移。
 - (4) 乙类互补对称功率放大电路的输出电压波形存在()失真。
- (5) 放大电路中引入负反馈会使放大器放大倍数(),放大倍数的稳定性 ()。
- (6) 正弦波振荡电路要产生持续振荡,必须同时满足() 平衡和() 平衡 条件。
 - (7)集成三端稳压器 W7805 的额定输出电压为 () V; W7912 的额定输出电压为 () V。
- (8)运算放大器只有() 截止频率,当信号频率高于此截止频率时, 运算放大器的 增益会显

著 ()。

2. (18分)

图示放大电路,已知三极管 T 的 $\beta = 100$, $V_{BE}=0.6V$ 。

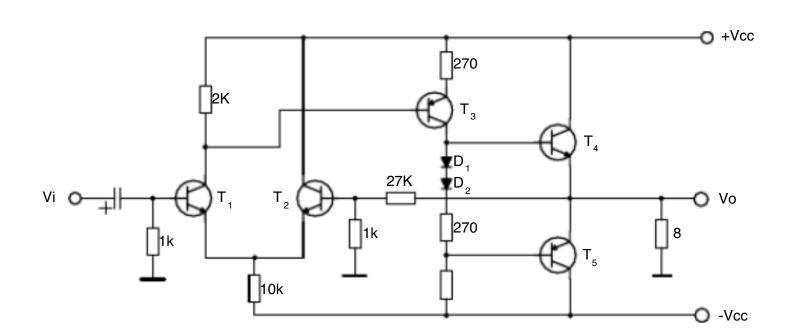
- (1) 估算 T 的静态工作点(I_B 、 I_C 、 V_{CE})并求其 r_{be} ;
- (2) 画放大电路的微变等效电路;
- (3) 计算放大电路的电压放大倍数 \mathbf{A}_{V} 、输入电阻 \mathbf{R}_{i} 和输出电阻 \mathbf{R}_{o} 。



3. (12分)

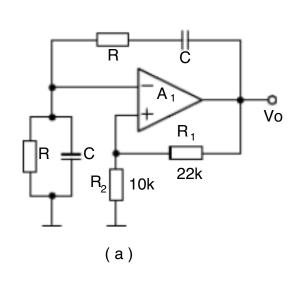
已知图示电路中各三极管的 β 均为 60, V_{BE} 均为 0.7v,饱和压降 V_{CES} 均为 2V,二极管的导通压降为 0.7v,Vcc=24v.求:

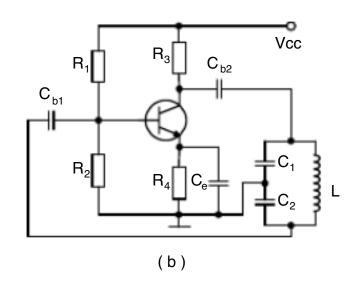
- (1) 静态电流 I_{c1}、I_{c2};
- (2) 按深度反馈计算电压放大倍数;
- (3) 计算输入电压为 0.5v (有效值) 时电路的输出功率和效率。
- (4) 计算不失真最大输出功率和效率。



4. (10分)

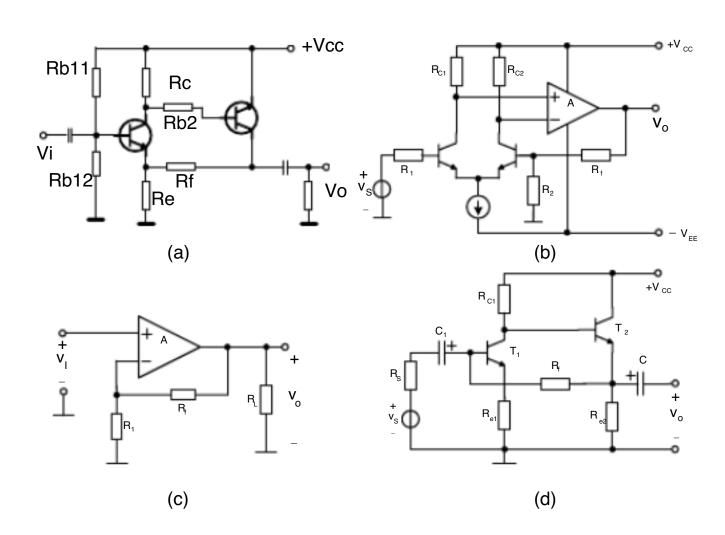
- (1) 图 (a) 所示 RC 串并联正弦振荡电路接好后,不能振荡
 - ① 请找出图中的错误并在图中加以改正。
 - ② 改正后的电路如振荡频率 $f_{0=480Hz}$,试确定 R 的值(其中 C=0.01 μ F)。
- ③ 若将负反馈支路上的电阻 R_1 改为可稳幅的热敏电阻,问 R_1 应有怎样的温度系数?
 - (2) 利用相位平衡条件判断图(b)电路能否产生振荡(标出瞬时极性) ,如能,求振 荡频率(其中 $C_{1}=C_{2}=47pF$,L=1.6mH)。





5. (12分)

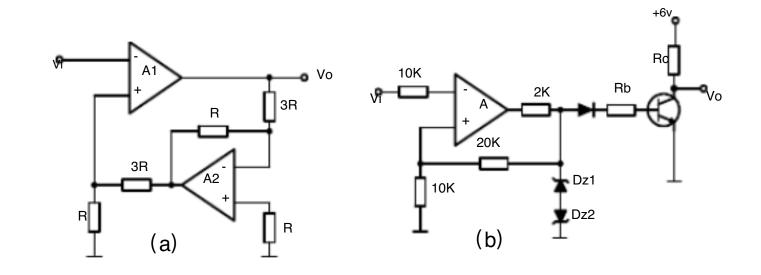
- (1) 图示各电路有无级间交流反馈,若有,则用瞬时极性法判断其反馈极性(在图上标出瞬时极性)。对其中的负反馈说明反馈类型。
- (2) 对于其中的负反馈,试分别定性说明其反馈对放大电路输入、输出电阻的影响, 指出是稳定输出电压还是稳定输出电流。
- (3) 试计算其中两个负反馈放大器的电压放大倍数。

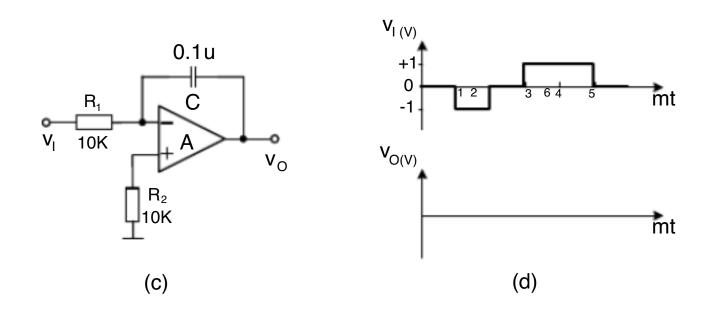


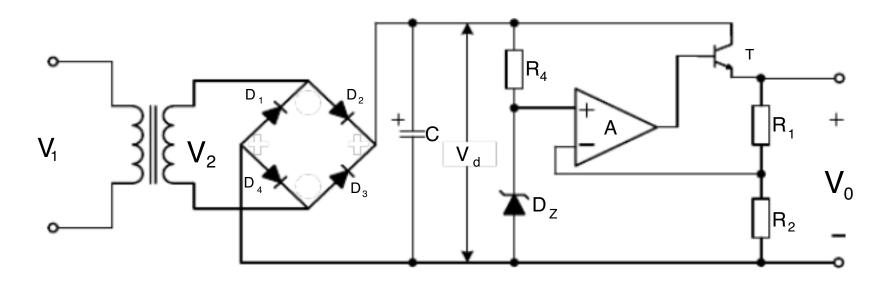
6. (20分)

图(a)、(b)、(c)(e)中的运放均为理想器件,试解答:

- (1) 写出图 (a)中 Vo的表达式
- (2) 图(b) 电路中稳压管 Dz₁、Dz₂ 稳压值为 6v(稳压管正向可忽略) , 求: 当 Vi=3v 时 Vo=?
- (3) 设 V_O 的初始值为 O 伏,对应图(d)输入波形 V_I 画输出波形 V_O ,并标出 V_O 的峰值大小。
- (4) 已知图 (e) 电路中 Vi 波形如图 (f) 所示, 画出对应的 Vo 波形。





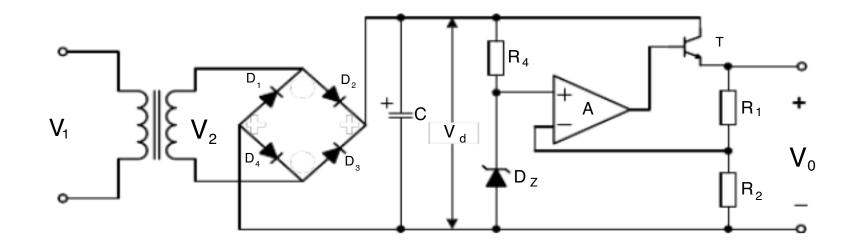


7. (8分)

串联型稳压电路如下图所示, $V_{2}=12V$ (有效值),稳压管 D_Z 的稳定电压 $V_{Z}=4.5V$, $R_1=R_2=3k\Omega$ 。

求: (1) 说明 D_1 、 D_2 、 D_3 、 D_4 构成什么电路 ?

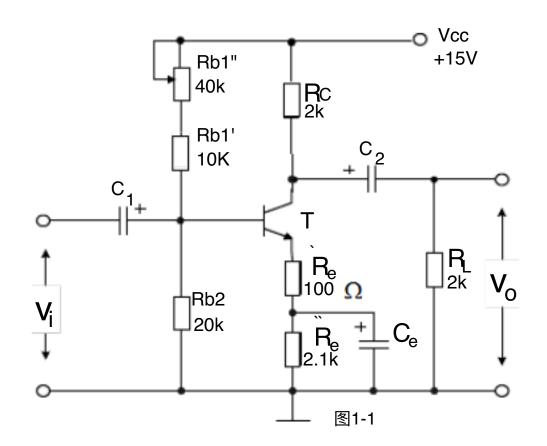
- (2) 当 C 足够大时,估算整流滤波电路的输出电压 Va;
- (3) 计算 Vo 的大小。

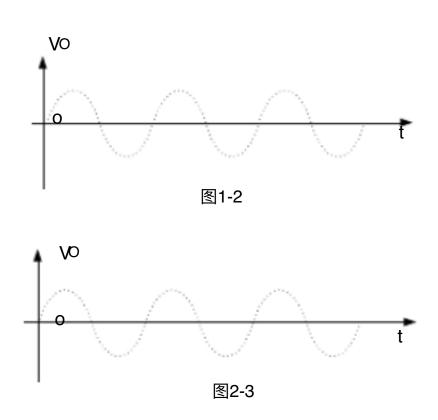


Vi=10sin ω t (mV).

试求: 1。确定当 Rb1"=30K 时电路的静态工作点

- 2. 画出放大电路中频时微变等效电路
- 3. 确定当 Rb1"=30K 时该电路的中频 Av 、Ri、Ro。
- 4. 回答下列问题
 - ①当 Rb1"调至零时,在图 1-2 中定性画出电路输出 Vo相应的波形。
 - ②当 Vim ≥ V_{CC}/A_V 时,在图 1-3 中定性画出电路输出 V_○相应的波形。
 - ③当 f= f L 时放大倍数 A v =?
 - ④电路中 Ce 接至三极管 T 的发射极时 ,放大倍数增大还是减小?





二、(18分) 功率放大电路如图 2-1 所示,已知 三极管的 β =100, V_{CES} =0 V , T1、T2 完全对称。

试求: 1.电路的最大输出功率 Pom、效率 η。

- 2.每只功放管的最大管耗。
- 3.回答下列问题:
- ① T5、T6和 R3构成什么电路? 说出它在电路中的作用。
- ② T3、R1和 R2构成的电路在该功率放大电路所起的作用是什么?
- ③ 若 V_{BE3}=0.7V, 试确定静态时 V_{AB}、V_{BE1} 和 V_{BE2} 的值。

三、(18分)图示 3-1 是用运算放大器构成的音频信号发生器的简化电路。

试求: 1。 ①判断电路是否满足振荡的相位条件?

②接通电源后,若出现如图 3-2 所示的失真应如何调整 R1。

冬

2-1

- ③ Rp 为联动可调电阻,可从 0 调到 14.4K Ω ,试求振荡频率的调节范围。
- ④若 R_T 为可稳幅的热敏电阻,应该具有什么样的温度系数。

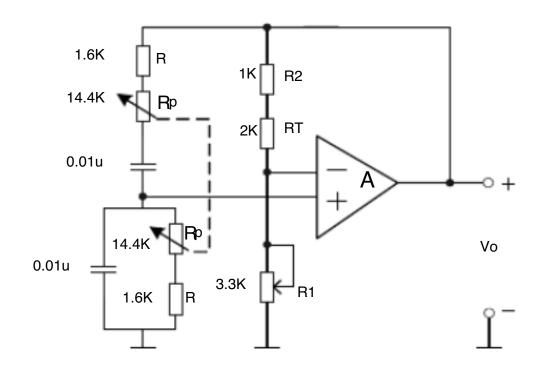
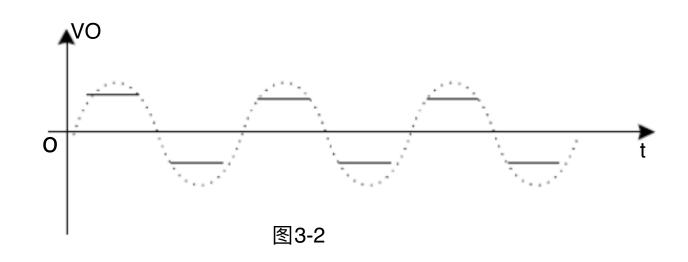
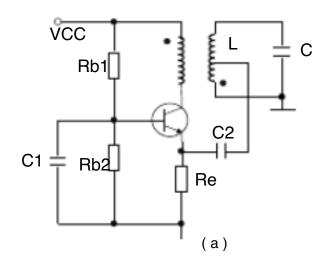
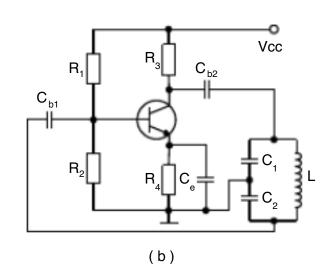


图 3-1



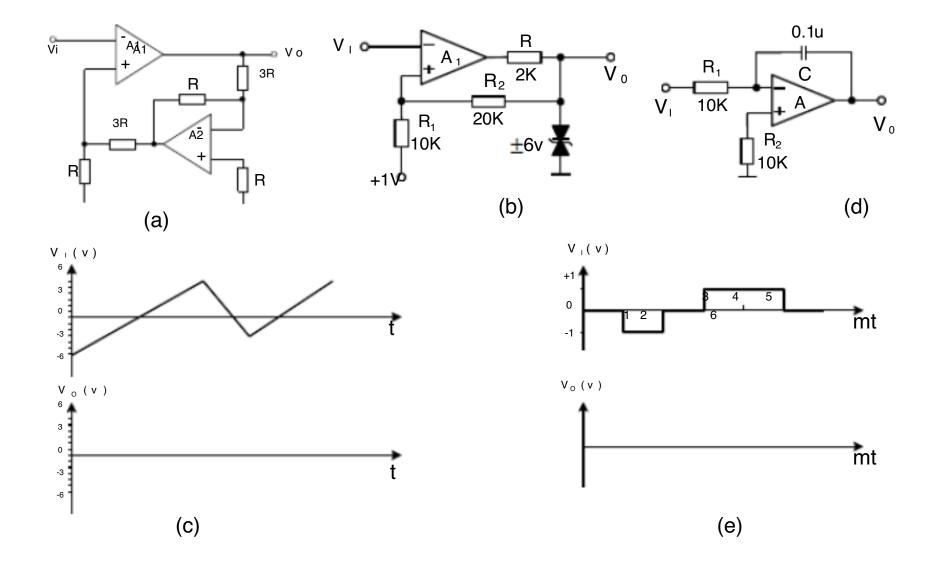
2. 利用相位条件判断图 3-3、图 3-4 电路能否振荡。

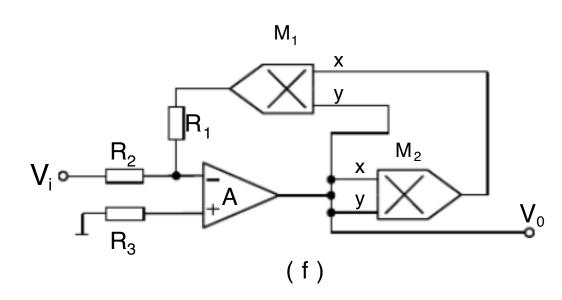




四、(20 分)图(a)、(b)、(d)、(f)中的运放均为理想器件,试解答:

- (1) 写出图 (a)、图 (f) 电路 V_O 的表达式。
- (2)求出图(b)上门限触发电压 V_{T+} 和下门限触发电压 V_{T-} ;对应图(c)输入波形 V_I 画输出波形 V_O ,并标出 V_{T+} 、 V_{T-} 和 V_O 的幅值 V_{D} 的幅值 V_{D}
- (3)写出图 $(d)V_O$ 的表达式;设 V_O 的初始值为 0 伏,对应图(e)输入波形 V_I 画输出 波形 V_O ,并标出 V_O 的峰值大小。





- 五、(12 分)(1) 图示各电路有无级间交流反馈,若有,则用瞬时极性法判断其反馈极性 (在图上标出瞬时极性)。对其中的负反馈说明反馈类型。
- (2) 对于其中的负反馈,试分别定性说明其反馈对放大电路输入、输出电阻的影响, 指 出是稳定输出电压还是稳定输出电流。
 - (3) 试写出两个负反馈放大器的电压放大倍数表达式。
- 六、(12) 如图所示桥式整流滤波及稳压电路,已知变压器副边电压有效值为 6V。
 - (1) 二极管 D1 D4 构成什么电路, 其最高反向电压应不低于多少伏。
 - (2) 电容 C(已知 C 足够大)两端的电压为多少伏? 7805 的 3、2 端之间的电压为多少伏?
 - (3) 求该电路输出电压的最大值 Vomax 和最小值 Vomin 的表达式。

