

复习题答案

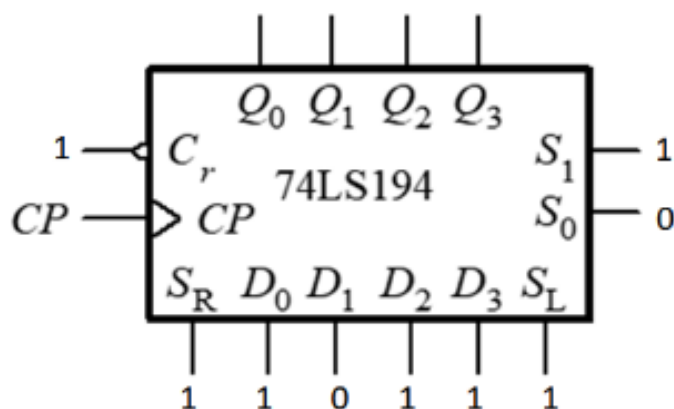
1、74xx148 是优先编码器，具有对优先级最高端口进行编码的功能，输入端口为 $I_7' - I_0'$ ；输出端为 $Y_2' - Y_0'$ ；均为低电平有效，如果 $I_2' = I_4' = I_5' = 0$ ，那么输出 Y_2' ； Y_1' ； Y_0' 为 ()。

- A、110 B、010 C、001 D、101

说明：见 P144 表 9，对 I_5' 优先编码，反码输出 010。

2、若可逆移位寄存器 74LS194 连接如图，现态 $Q_0Q_1Q_2Q_3=0010$ 的次态为 ()，若 S_1S_0 变为 11，则 $Q_0Q_1Q_2Q_3$ 为 ()。

- A、0100；1111 B、0010；1011 C、0100；1011 D、以上均有误



说明：见 P305 表 8，相当于表中： $\overline{CR}=1$ ， $M_1=1$ ， $M_0=0$ ， $DSR=1$ ， $DSL=1$ ，则由表知：左移输入 1，次态应为 0101；若 M_1M_0 变为 11，则由表知为并行输入，应显示 1011。

3、化简函数 $F_1=(AC+A'BC+B'C)'$

解：法 1：

$$\begin{aligned} Y_1 &= \overline{AC + \overline{A}BC + \overline{B}C} = \overline{AC} \cdot \overline{\overline{A}BC} \cdot \overline{\overline{B}C} = (\overline{A} + \overline{C})(A + \overline{B} + \overline{C}) \cdot (B + \overline{C}) \\ &= (\overline{AB} + \overline{AC} + \overline{AC} + \overline{BC} + \overline{C})(B + \overline{C}) = (\overline{AB} + \overline{C})(B + \overline{C}) = \overline{BC} + \overline{ABC} + \overline{C} = \overline{C} \end{aligned}$$

法 2：先算取反号下， $Y=AC+A'BC+BC+B'C$

$$=C(A+A'B)+B'C=C(A+B)+B'C=AC+BC+B'C=AC+C=C$$

则 $Y_1 = \overline{C}$

法 3: 用卡诺图化简

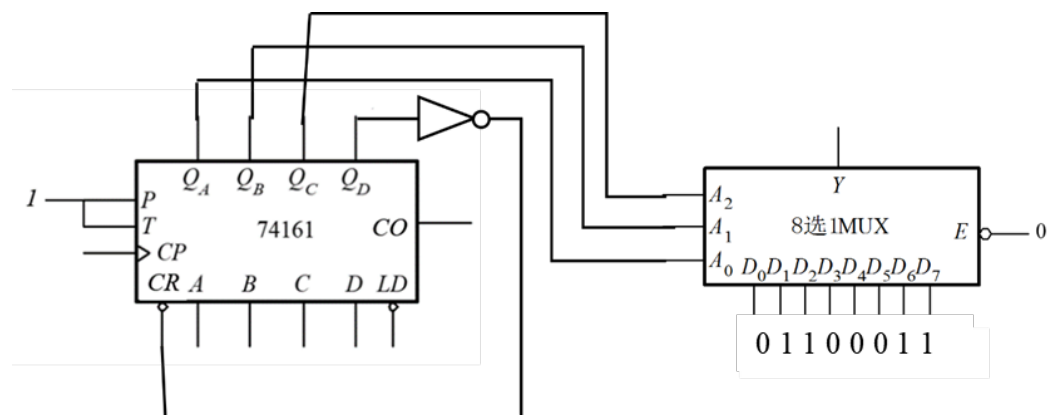
$$Y = AC + A'BC + BC + B'C = ABC + AB'C + A'BC + AB'C + A'B'C = C$$

则 $Y_1 = \overline{C}$

BC		A			
		00	01	11	10
A	0	0	1	1	0
	1	0	1	1	0

F 的卡诺图

4、下图为 74LS161 (四位同步清零异步置数二进制计数器, Q_D 和 D 分别为输入和输出的最高位) 和 8 选 1 数据选择器。



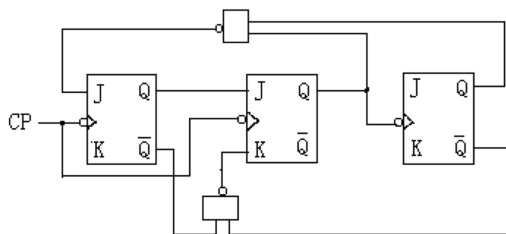
请分析其功能:

解: 74161 构成 8 进制计数器 ($Q_D-Q_A=0000 \rightarrow 0111 \rightarrow 1000$, 但异步清零使得 1000 不会显示), 每个计数输出改变一个地址, 使得“01100011”的序列信号从左向右的先后顺序输出。

5、 $F = AC' + A'B$ 如何产生竞争冒险, 如何消除竞争冒险?

解: 当 $B=1, C=0$ 时, $F = A' + A$, 会产生竞争冒险; 无冒险表达式 $F = AC' + A'B + BC'$

6、分析下图中计数器的逻辑功能, 逻辑门为与非门, 要求: (1) 写出时钟方程 (2) 写出状态方程 (3) 列表计算 (4) 画状态图 (5) 画时序图 (6) 该电路是几进制, 能否自启?



c (1) 写出方程式

时钟方程 $CP_1=CP_2=CP$, $CP_3=Q_2^n$

驱动方程

$$\begin{cases} J_1 = \overline{Q_2^n Q_3^n} \\ K_1 = 1 \end{cases} \quad \begin{cases} J_2 = Q_1^n \\ K_2 = \overline{Q_1^n} \cdot \overline{Q_3^n} \end{cases} \quad \begin{cases} J_3 = 1 \\ K_3 = 1 \end{cases}$$

(2) 写出状态方程

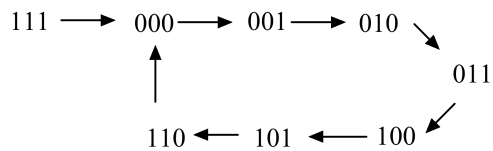
$$\begin{cases} Q_1^{n+1} = \overline{Q_2^n Q_3^n} \cdot \overline{Q_1^n} \\ Q_2^{n+1} = Q_1^n \overline{Q_2^n} + \overline{Q_1^n} \cdot \overline{Q_3^n} \cdot \overline{Q_2^n} \\ Q_3^{n+1} = \overline{Q_3^n} \end{cases}$$

(3) 列表计算

Q_3^n	Q_2^n	Q_1^n	Q_3^{n+1}	Q_2^{n+1}	Q_1^{n+1}
0	0	0	0	0	1
0	0	1	0	1	0
0	1	0	0	1	1
0	1	1	1	0	0
1	0	0	1	0	1

1	0	1	1	1	0
1	1	0	0	0	0
1	1	1	0	0	0

(4) 画状态图



异步七进制计数器；能自启。

(5) 画时序图，略

7、两种方法设计六十进制计数器，要求用同步置数，异步清零的 CC40161 两片实现。

解：低位片 CC40161 实现十进制，另一片实现六进制。

十进制用异步清零端则 $Q_3Q_2Q_1Q_0=1010$ (十进制数 10) ,时 $\overline{CR} = 0$; 如用同步置数端则 $Q_3Q_2Q_1Q_0=1001$ (十进制数 9) , $\overline{LD} = 0$, 同时接地使 $D_3D_2D_1D_0=0000$ 。

六进制用异步清零端则 $Q_3Q_2Q_1Q_0=0110$ (十进制数 6) ,时 $\overline{CR} = 0$; 如用同步置数端则 $Q_3Q_2Q_1Q_0=0101$ (十进制数 5) , $\overline{LD} = 0$, 同时接地使 $D_3D_2D_1D_0=0000$ 。

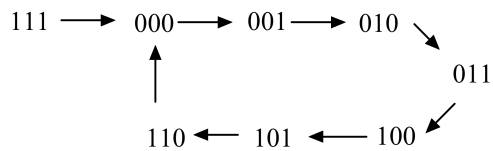
8、数据选择器实现逻辑函数。

9、全加器，全减器，裁判电路设计。采用与非门实现。

10、JK 触发器，D 触发器波形图。

1	0	1	1	1	0
1	1	0	0	0	0
1	1	1	0	0	0

(4) 画状态图



异步七进制计数器；能自启。

(5) 画时序图，略

7、两种方法设计六十进制计数器，要求用同步置数，异步清零的 CC40161 两片实现。

解：低位片 CC40161 实现十进制，另一片实现六进制。

十进制用异步清零端则 $Q_3Q_2Q_1Q_0=1010$ (十进制数 10) ,时 $\overline{CR} = 0$; 如用同步置数端则 $Q_3Q_2Q_1Q_0=1001$ (十进制数 9) , $\overline{LD} = 0$, 同时接地使 $D_3D_2D_1D_0=0000$ 。

六进制用异步清零端则 $Q_3Q_2Q_1Q_0=0110$ (十进制数 6) ,时 $\overline{CR} = 0$; 如用同步置数端则 $Q_3Q_2Q_1Q_0=0101$ (十进制数 5) , $\overline{LD} = 0$, 同时接地使 $D_3D_2D_1D_0=0000$ 。

8、数据选择器实现逻辑函数。

9、全加器，全减器，裁判电路设计。采用与非门实现。

10、JK 触发器，D 触发器波形图。