0 load/store 의 경우

- PC 값을통하여 Instruction을 Setching 그에 맞는 번호의 register을 있는다. 있은 register의 data를 ALVOII 남자는데 만약 immediate를 사용하면 Sign-extendition ALVOII 넘겨르다. ALV는 ALV Operation signals 통하여 ALV의 연선이 갖았된다.

이때 ALU는 addres를 제한다. loadinemory를 영고 register on 값을 엉덩이트한다. Store도 마찬가지로 ALU를 하고 memory에 resister 값을 러방한다. 이런 고다 경 흩어서 ALU 연산 고다경과같은 시각에 다음 PC 값도 계산이 되고, 그 값이 PC에 처랑된다.

@ ALU एएख इट

- PC 값을 통해서 Instruction을 Setchard 그에 맞는 번호의 register을 읽고, 그 값을 ALV에 넣어 ALV Operation signal에 따라 연산을 한다. 그기고 그렇과 를 register에 거강한다. (ALV에는 inmediate 값이 들어갈수 있다. 그래서 immediate 값을 불으려면 sign-extend를 하다한다.

D branches 39

- PC 값은 통해서 Instruction은 fetch라여 그에 맞는 번호의 register은 없는다. ALU론통해서 O 언니는 체크한다. 그래서 PC+4로 갈 것인기, 다는 어떤 target address 인 (PC+4+?x4)로 이동할 것인기 결정하여 PC에 그 값은 시상한다.

2.

- k stage pipeline의 경우, 첫 instruction은
k cycle의 끝에 도달한다. 이후, 나머기 n-1의
instruction 들은 n-1 cycle 등만 한 사이를에
한 instruction이 실행되므로 N개의 instructions
를 k Stage pipeline에서 실행하려면 k+n-1
Cycles 가 필요하다.

addi \$50, \$51, 5

NOP

3.

NOP add \$52,\$50,\$51

addi \$53, \$50, 15

MOP

addi \$54, \$52, \$51

4.

①EX/MEM Stage에 있는 Rd를 위한 registernum Lerthol ID/EX Stage에 있는 Rsor Rt를 위한 register number 값과 같은 때

① MEM/WB stageon 있는 Rd를 위한 register
number 간이 ID/EX stageon 있는 Rs or Rt를
위한 register number 간과 같은 때

5. 다음강에 그렸습니다.

6.

① ID/EX StageOII4 Memory Read를하고,
ID/EX StageOII4 Memory Read를하고,
ID/EX StageOII4 Memory Read를하고,
ID/EX StageOII4 Memory Read를하고,
Register Number 값과 같은 때

