

第9章 触发器与时序逻辑电路

9.1 双稳态触发器（重点）

9.2 寄存器

9.3 计数器（重点）

9.4 555定时器与应用

9.5 应用举例（自学）

1

时序逻辑电路的特点

电路的输出状态不仅取决于当时的输入信号，而且与电路原来的状态有关，当输入信号消失后，电路状态仍维持不变。这种具有存贮记忆功能的电路称为**时序逻辑电路**。

时序逻辑电路的输出状态不只与当时的输入有关，还与原来的输出状态有关。而组合逻辑电路的输出状态完全由当时的输入变量的组合状态决定，与电路的原状态无关。

触发器是构成时序电路的基本逻辑单元，按逻辑功能可分为：**双稳态触发器**、单稳态触发器、无稳态触发器（多谐振荡器）。

2

9.1 双稳态触发器

双稳态触发器：是一种具有记忆功能的逻辑单元电路，它能储存一位二进制码。包含RS触发器、JK触发器和D触发器等。

特点：

1. 有两个稳定状态“0”态和“1”态；
2. 能根据输入信号将触发器置成“0”或“1”态；
3. 输入信号消失后，被置成的“0”或“1”态能保存下来，即具有记忆功能。

现态和次态的概念：

现态 Q_n ：触发器接收输入信号之前的状态。

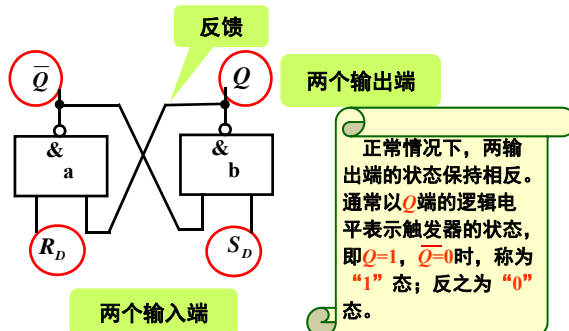
次态 Q_{n+1} ：触发器接收输入信号之后的状态。

3

一、RS触发器

1、基本RS触发器

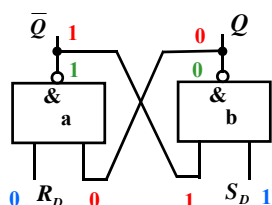
组成：用2个“与非”门（或“或非”门）交叉连接而成。



输入 $R_D=0$ ， $S_D=1$ 时

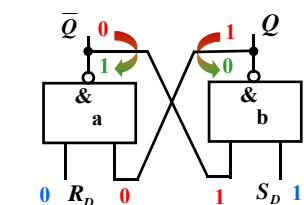
置“0”！

若原状态： $Q=0$ $\bar{Q}=1$



输出仍保持： $Q=0$ $\bar{Q}=1$

若原状态： $Q=1$ $\bar{Q}=0$



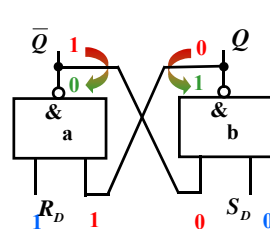
输出变为： $Q=0$ $\bar{Q}=1$

5

输入 $R_D=1$ ， $S_D=0$ 时

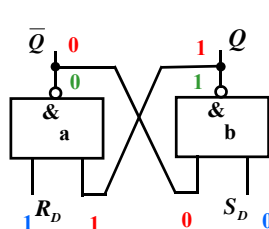
置“1”！

若原状态： $Q=0$ $\bar{Q}=1$



输出变为： $Q=1$ $\bar{Q}=0$

若原状态： $Q=1$ $\bar{Q}=0$



输出保持： $Q=1$ $\bar{Q}=0$

6

输入 $R_D=1, S_D=1$ 时

保持!

若原状态: $Q=1, \bar{Q}=0$

输出保持原状态:
 $Q=1, \bar{Q}=0$

若原状态: $Q=0, \bar{Q}=1$

输出保持原状态:
 $Q=0, \bar{Q}=1$

7

输入 $R_D=0, S_D=0$ 时

输出: 全是1

注意: 当 R_D, S_D 同时由0变为1时, 翻转快的门输出变为0, 另一个不得翻转。因此, 该状态为不定状态。

功能表

R_D	S_D	Q	\bar{Q}
1	1	保持原状态	
0	1	0	1
1	0	1	0
0	0	不定状态	

复位端 置位端

逻辑符号 8

基本RS 触发器特点:

- (1) 具有两个稳态 ($\bar{Q}=0, Q=1$ 或 $\bar{Q}=1, Q=0$), 称为双稳态触发器。
- (2) 可触发使之翻转 (使 R_D, S_D 之一为0时可翻转)。
- (3) 具有记忆功能 (R_D, S_D 都为1时, 保持原来状态)。
- (4) 当 R_D, S_D 同时由0变为1时, 翻转快的门输出变为0, 另一个不得翻转。因此, 该状态为不定状态。

功能表

R_D	S_D	Q	\bar{Q}
1	1	保持原状态	
0	1	0	1
1	0	1	0
0	0	不定状态	

复位端 置位端

逻辑符号 9

基本RS触发器应用举例: 单脉冲发生器

基本RS触发器功能表

R_D	S_D	Q	\bar{Q}
1	1	保持原状态	
0	1	0	1
1	0	1	0
0	0	不定状态	

10

基本RS触发器应用举例: 单脉冲发生器

基本RS触发器功能表

R_D	S_D	Q	\bar{Q}
1	1	保持原状态	
0	1	0	1
1	0	1	0
0	0	不定状态	

11

基本RS触发器应用举例: 单脉冲发生器

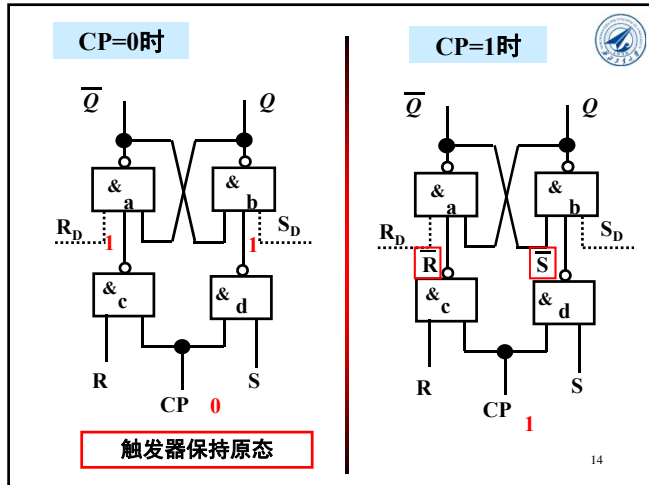
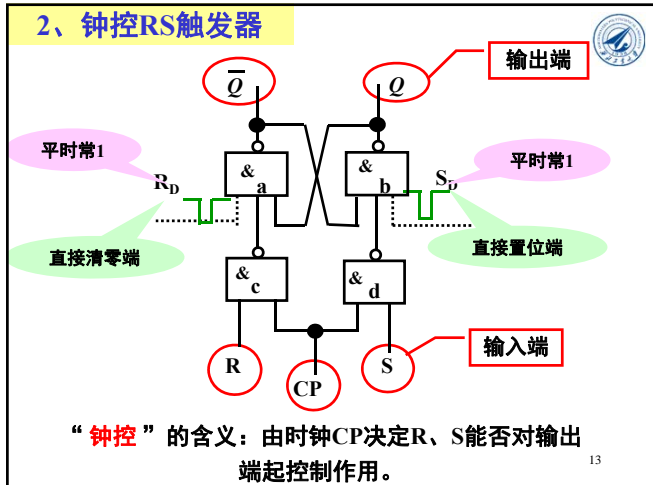
负脉冲 正脉冲

基本RS触发器功能表

R_D	S_D	Q	\bar{Q}
1	1	保持原状态	
0	1	0	1
1	0	1	0
0	0	不定状态	

12

2、钟控RS触发器



钟控RS触发器的功能表

CP	S	R	Q
0	×	×	保持
1	0	0	保持
1	0	1	0
1	1	0	1
1	1	1	不定

简化的功能表

S	R	Q _{n+1}
0	0	Q _n
0	1	0
1	0	1
1	1	不定

Q_{n+1} — 下一状态 (CP过后)
Q_n — 原状态

由它的功能表可见：
在R、S不相等时，Q服从于S！

逻辑符号

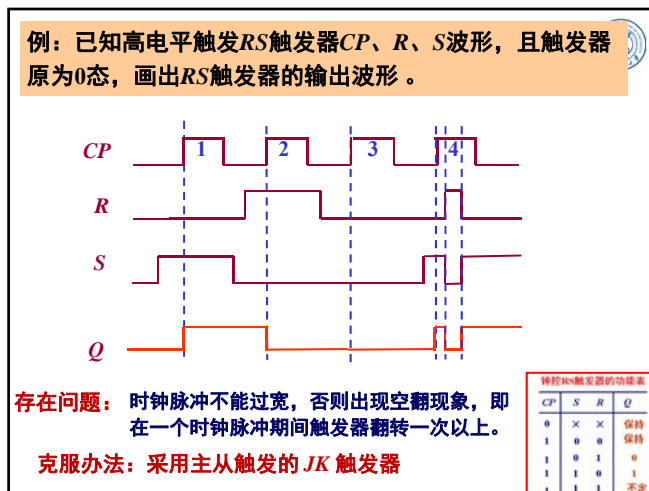
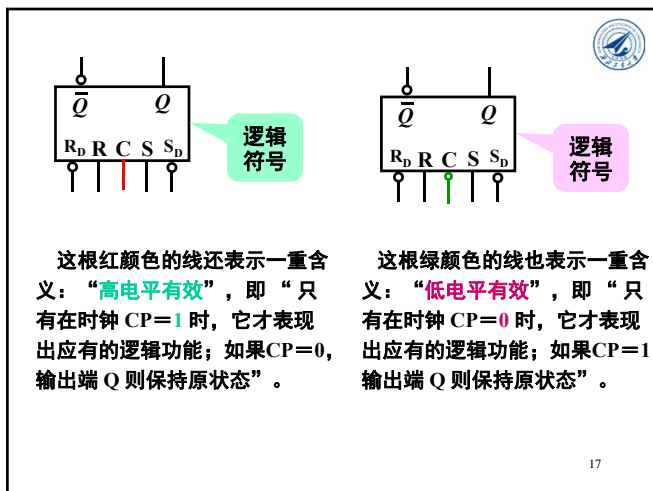
钟控RS触发器的功能表

CP	R	S	Q
0	×	×	保持
1	0	0	保持
1	0	1	0
1	1	0	1
1	1	1	不确定

钟控RS触发器的小结

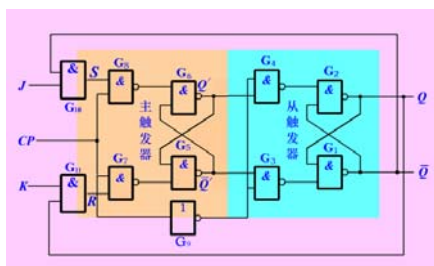
(1) 当CP=0时，无论R、S为何种取值组合，输出端均“保持原态”；

(2) 只有当CP=1时，将c门和d门打开，控制端R、S的取值组合才会在输出端有所反映，即有所谓“功能表”。



二、JK触发器

为防止出现不确定状态及改善空翻现象，可以采用主从型结构的JK触发器。



主从型JK触发器

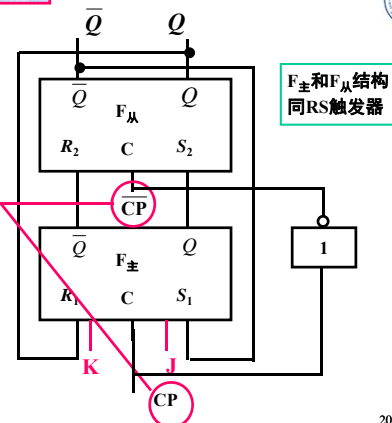
JK触发器的功能最完善，有两个控制端J、K。

19

JK触发器工作原理

电路结构

反相， $F_{主}$ 和 $F_{从}$ 不能同时工作



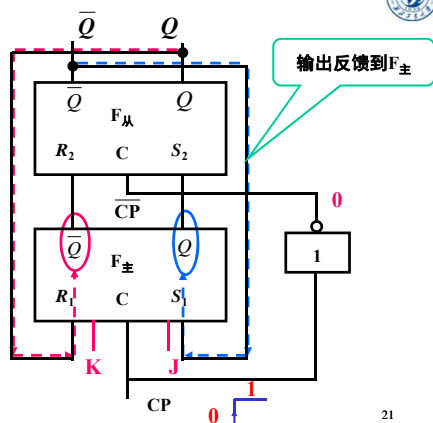
$F_{主}$ 和 $F_{从}$ 结构同RS触发器

20

工作原理

$F_{从}$ 关闭

$F_{主}$ 打开

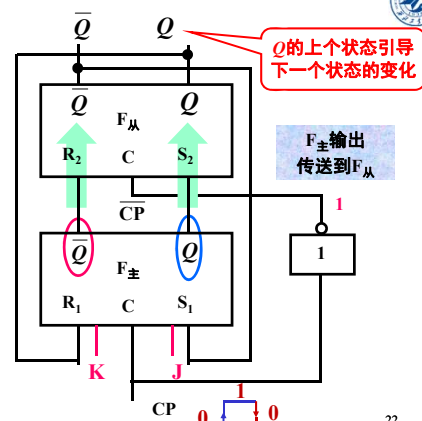


21

工作原理

$F_{从}$ 打开

$F_{主}$ 关闭



22

由此可见，主从触发器一个CP只能翻转一次。

翻转时刻描述：

上升沿处，接收J、K信息，输出交叉反馈到 $F_{主}$ ，Q不变化

下降沿处，根据接收到的J、K信息输出传递到 $F_{从}$ ，Q变化。

CP

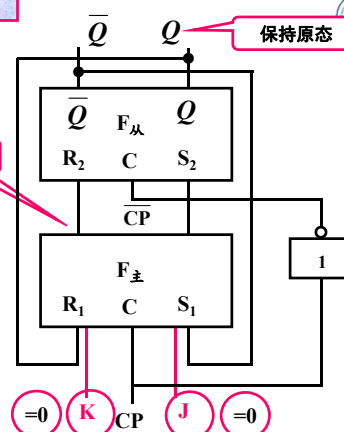
23

JK触发器的功能

J=K=0时：

被封锁

保持原态



钟控RS触发器功能表

S	R	Q_{n+1}
0	0	Q_n
0	1	0
1	0	1
1	1	不定

24

JK触发器的功能

J=1, K=0时:
分两种情况
($Q=0, Q=1$)

主从RS触发器功能表

S	R	Q_{n+1}
0	0	Q_n
0	1	0
1	0	1
1	1	不定

25

JK触发器的功能

J=1, K=0时:
分两种情况
($Q=0, Q=1$)

F_主被封保持原态

主从RS触发器功能表

S	R	Q_{n+1}
0	0	Q_n
0	1	0
1	0	1
1	1	不定

26

JK触发器的功能

J=0, K=1时:
同样原理:

主从RS触发器功能表

S	R	Q_{n+1}
0	0	Q_n
0	1	0
1	0	1
1	1	不定

27

JK触发器的功能

J=K=1时:
 $Q_{n+1} = \bar{Q}_n$

主从RS触发器功能表

S	R	Q_{n+1}
0	0	Q_n
0	1	0
1	0	1
1	1	不定

28

JK触发器功能表

J	K	Q_{n+1}
0	0	Q_n
0	1	0
1	0	1
1	1	\bar{Q}_n

JK触发器的功能小结:

- 当J=0、K=0时，具有保持功能；
- 当J=0、K=1时，具有复位功能；
- 当J=1、K=0时，具有置位功能；
- 当J=1、K=1时，具有翻转功能。

特性方程:
 $Q_{n+1} = J\bar{Q}_n + \bar{K}Q_n$

逻辑符号

下降沿翻转

29

主从型JK触发器工作波形图举例

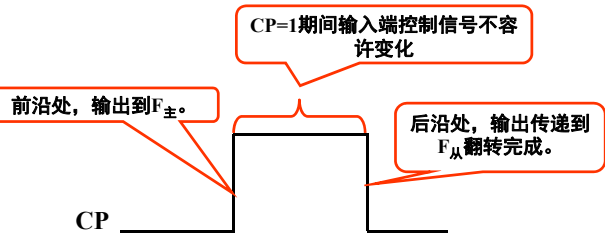
接收JK信号

Q状态转变

置1 清0 翻转 翻转

30

主从触发方式的翻转过程：



克服办法：采用边沿触发的方式

31

三、D触发器

为了免除CP=1期间输入控制电平不许改变的限制，可采用**边沿触发**方式。其特点是：触发器只在**时钟跳转时发生翻转**，而在CP=1或CP=0期间，输入端的任何变化都不影响输出。

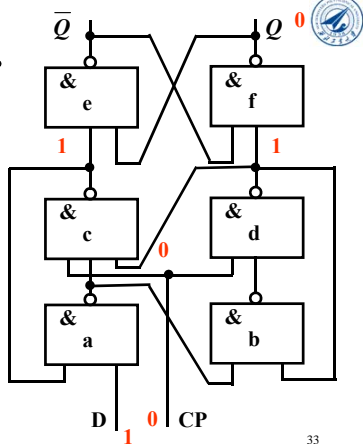
如果翻转发生在上升沿就叫“**上升沿触发**”或“**正边沿触发**”。如果翻转发生在下降沿就叫“**下降沿触发**”或“**负边沿触发**”。下面以上升沿触发的D触发器为例讲解。

32

设原态 $Q=0$ ，并设 $D=1$ 。

CP=0期间：

- (1) c、d被锁，c、d的输出均为1。

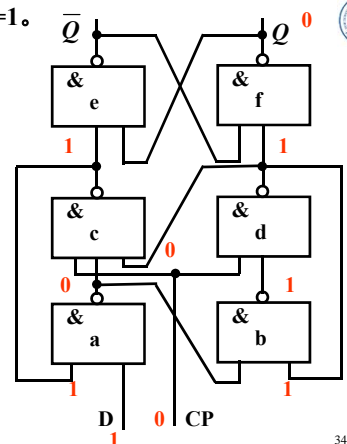


33

设原态 $Q=0$ ，并设 $D=1$ 。

CP=0期间：

- (1) c、d被锁，c、d的输出均为1。
(2) $c=1$ 、 $d=1$ 反馈到a、b的输入，a、b输出为0、1。



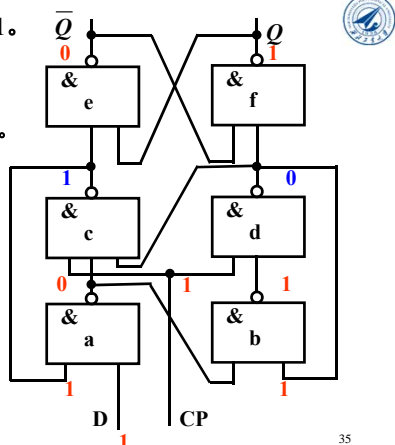
34

设原态 $Q=0$ ，并设 $D=1$ 。

CP正沿到达时：

c、d开启，使 $c=1$ ， $d=0$ 。

Q翻转为1



35

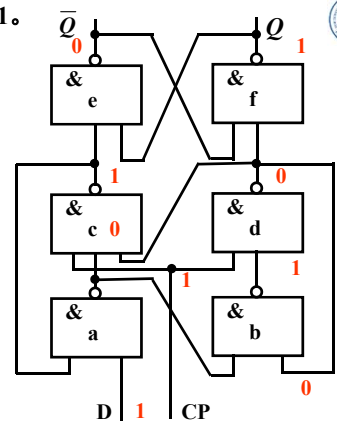
设原态 $Q=0$ ，并设 $D=1$ 。

CP正沿过后：

$d=0$ 将c封锁，并使 $b=1$ ，维持 $d=0$ 。

因此以后CP=1期间D的变化不影响输出。

D=0时的翻转，请大家自己分析。



36

边沿触发的D触发器功能表

CP	D	Q_{n+1}
0	×	Q_n
1	×	Q_n
↑	0	0
↑	1	1

D 触发器的特性方程：
 $Q_{n+1} = D$

触发方式在逻辑符号中的表示：

37

时序图 下降沿触发的D触发器：

画波形图的要领：

- (1) 何时翻转取决于时钟脉冲到来的时刻；
- (2) 翻转成何种状态取决于时钟到来之前控制端的状态。

38

五、触发器逻辑功能的转换

被转换的触发器的功能包含目的触发器的功能。

例如：JK触发器

1. 当J=0、K=0时，具有保持功能；
2. 当J=1、K=1时，具有翻转功能；
3. 当J=0、K=1时，具有复位功能；
4. 当J=1、K=0时，具有置位功能。

因此，JK触发器可以转换成其他多种触发器。

39

1、转换方法

(1) 转换要求

(1) 转换步骤：

- ① 写已有、待求触发器的特性方程；
- ② 将待求触发器的特性方程变换为与已有触发器一致；
- ③ 比较两个的特性方程，求出转换逻辑；
- ④ 画电路图。

40

2、JK → D

“JK”的特性方程： $Q_{n+1} = J\overline{Q_n} + \overline{K}Q_n$

“D”的特性方程：
 $Q_{n+1} = D = D\overline{Q_n} + DQ_n$

转换图

∴ J = D, K = D-bar

41

9.2 寄存器

❖ 定义
 在数字电路中，用来存放二进制数据或代码的电路称为寄存器。

❖ 组成原理
 寄存器是由具有存储功能的触发器组合起来构成的。

- ∴ 一个触发器可以存储1位二进制代码，
- ∴ 存放n位二进制代码的寄存器，需用n个触发器来构成。

42

❖ 按功能分类

(1) 基本寄存器（数码寄存器）

只能并行送入数据，需要时也只能并行输出。

(2) 移位寄存器

数据可以在移位脉冲作用下依次逐位右移或左移。

- 数据传输方式
- 并行输入、并行输出
 - 串行输入、串行输出
 - 并行输入、串行输出
 - 串行输入、并行输出

可见，它十分灵活，因此用途也很广。

43

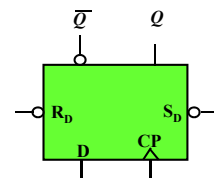
一、基本寄存器（数码寄存器）

只能并行送入数据，需要时也只能并行输出数据。

一个D触发器组成1位的基本寄存器

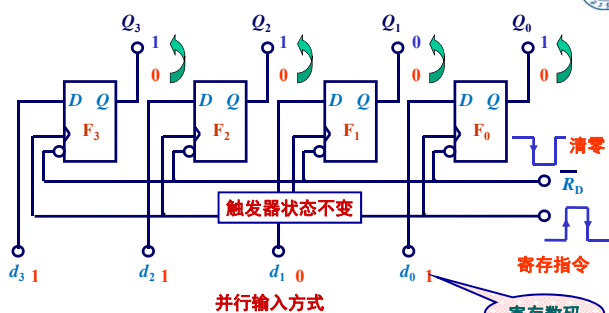
上升沿触发的D触发器

CP上升沿， $Q=D$ ，CP高电平、低电平、下降沿， Q 不变



44

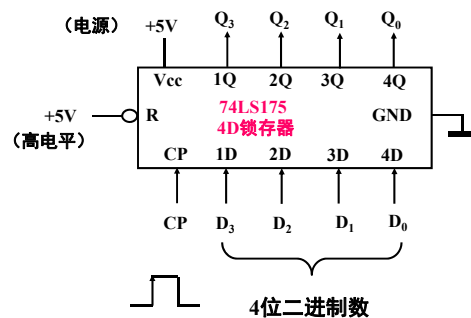
由D触发器构成的四位基本寄存器



在 $R_D=1$ 、CP上升沿以外时间，寄存器内容将保持不变。所以基本寄存器也称为锁存器。

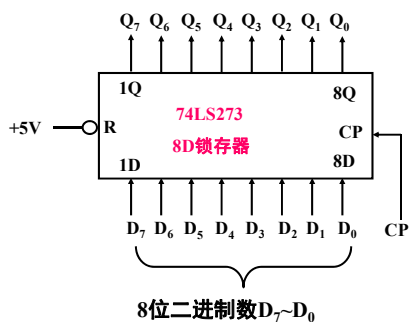
45

由4D集成电路74LS175组成4位二进制数寄存器



46

由8D集成电路74LS273组成8位二进制数寄存器



47

二、移位寄存器

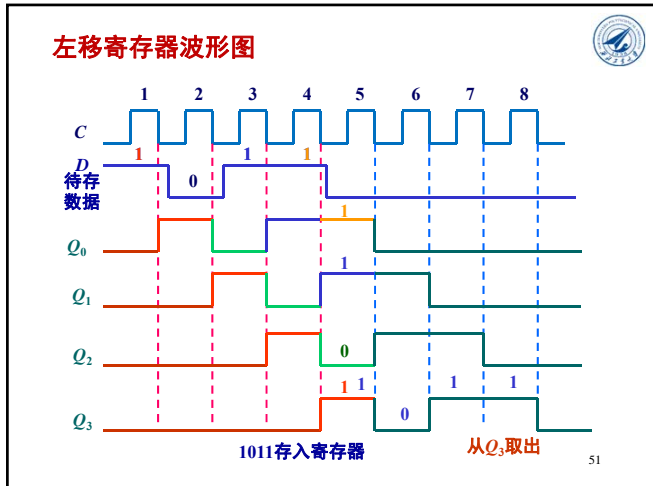
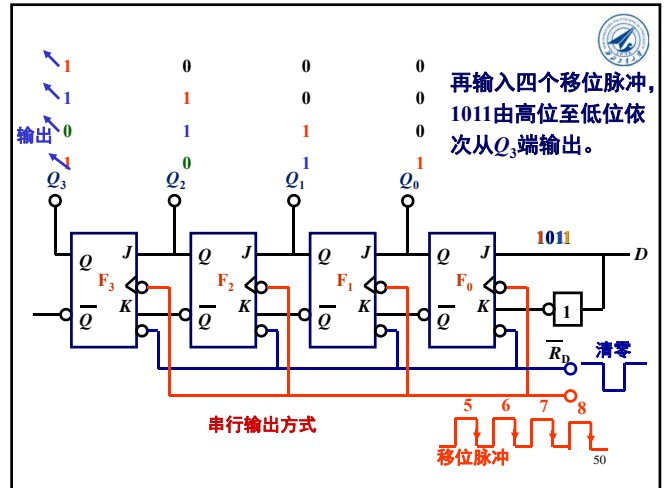
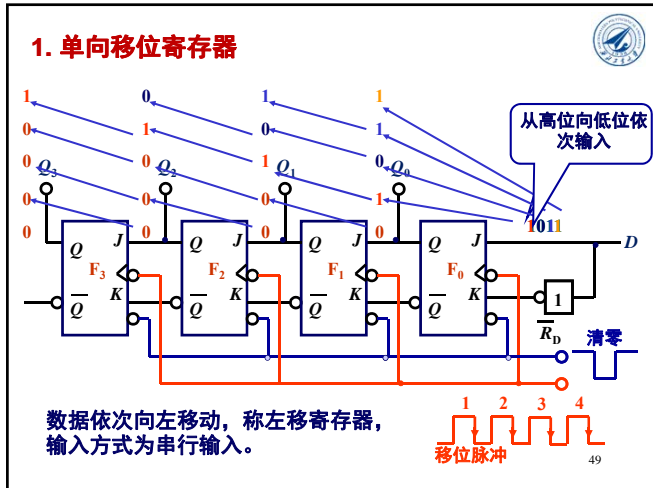
不仅能寄存数码，还有移位的功能。

所谓“移位”，就是将寄存器所存各位数据，在每个移位脉冲的作用下，向左或向右移动一位。

按移位方向分类

- 单向移位寄存器
- 双向移位寄存器

48

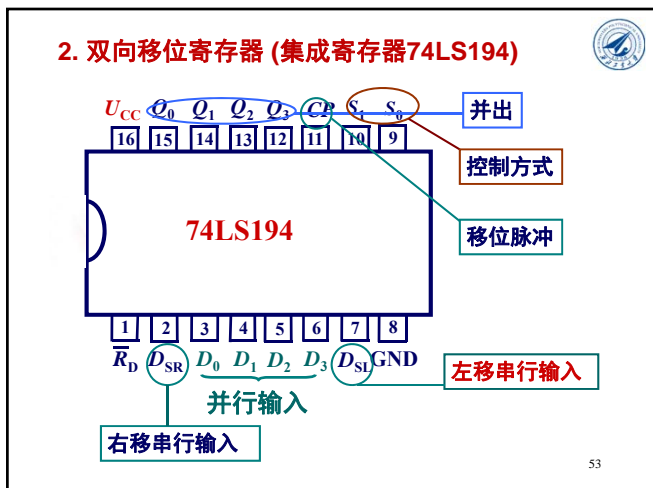


单向移位寄存器具有以下主要特点：

(1) 单向移位寄存器中的数码，在 CP 脉冲操作下，可以依次右移或左移。

(2) n 位单向移位寄存器可以寄存 n 位二进制代码。 n 个 CP 脉冲即可完成串行输入工作，此后可从 $Q_0 \sim Q_{n-1}$ 端获得并行的 n 位二进制数码，再用 n 个 CP 脉冲又可实现串行输出操作。

52



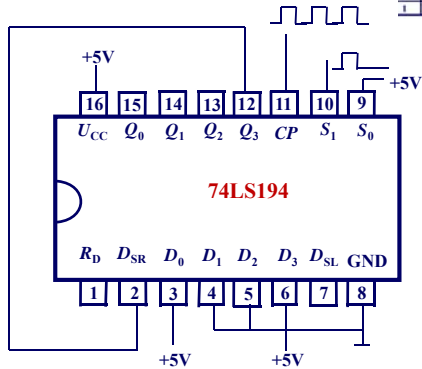
74LS194功能表

R_D	CP	S_1	S_0	功 能
0	x	x	x	直接清零(异步)
1	↑	0	0	保持
1	↑	0	1	右移($D_{SR} \rightarrow Q_0 \rightarrow Q_1 \rightarrow Q_2 \rightarrow Q_3$)
1	↑	1	0	左移($Q_0 \leftarrow Q_1 \leftarrow Q_2 \leftarrow Q_3 \leftarrow D_{SL}$)
1	↑	1	1	并行输入

54

例：分析下面电路的逻辑功能。

74LS194功能表				
R_0	CP	S_1	S_0	功 能
0	x	x	x	直接清零(异步)
1	↑	0	0	保持
1	↑	0	1	右移($Q_n \rightarrow Q_{n-1} \rightarrow \dots \rightarrow Q_1 \rightarrow Q_0$)
1	↑	1	0	左移($Q_0 \rightarrow Q_1 \rightarrow \dots \rightarrow Q_{n-1} \rightarrow Q_n$)
1	↑	1	1	并行输入



55

9.3 计数器



56

计数器是数字电路和计算机中广泛应用的一种逻辑部件，可累计输入脉冲的个数，可用于定时、分频、时序控制等。

- 分类
- 加法计数器
 - 减法计数器
 - 可逆计数器
 - 异步计数器
 - 同步计数器
 - 二进制计数器
 - 十进制计数器
 - N 进制计数器
- (按计数功能)
- (按计数脉冲引入方式)
- (按进制数)

57

一、二进制计数器

计数器的输出码按照二进制加法或减法的规律变化，如二进制加法计数器，其规律是“逢二进一”。

一个触发器可以表示一位二进制数，如要表示 n 位二进制数，就需要 n 个触发器。

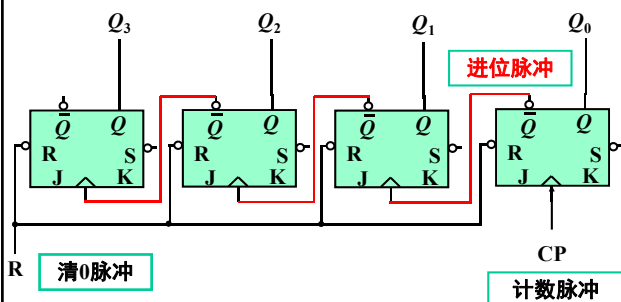
n 位二进制计数器所能表示的状态数最多为 $N=2^n$ 个，而所能表示的最大十进制数为 2^n-1 。如 $n=4$ ，则状态数最多为 16 个，最大十进制数为 15。

1、异步二进制加法计数器

所谓异步，是指当多位触发器发生状态变化时，在时间上不同步。有的触发器直接受输入计数脉冲控制，有的触发器则是把其它触发器的输出信号作为自己的时钟脉冲，因此各个触发器状态变换的时间先后不一，故被称为“异步计数器”。

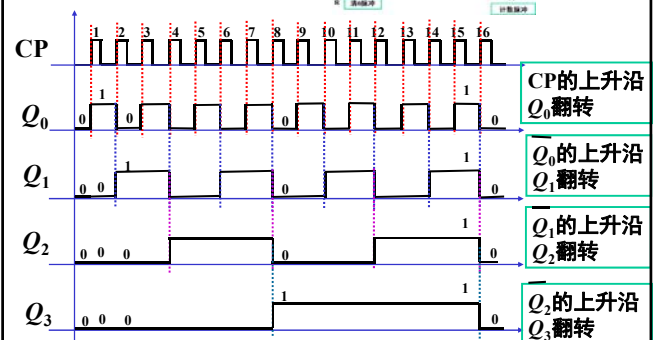
用4个上升沿触发的JK触发器组成4位异步二进制加法计数器

J	K	Q_{n+1}
0	0	Q_n
0	1	0
1	0	1
1	1	\bar{Q}_n



59

4位异步二进制加法计数器时序图



异步：各触发器不同时翻转，从低位到高位依次翻转

60

4位异步二进制加法计数器 状态转换表

CP	Q_3	Q_2	Q_1	Q_0
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0
13	1	1	0	1
14	1	1	1	0
15	1	1	1	1
16	0	0	0	0

每16个CP循环一周

61

2、同步二进制加法计数器

同步计数器的特点：在同步计数器内部，各个触发器都受同一时钟脉冲——输入计数脉冲的控制，因此，**它们状态的更新几乎是同时的，要翻转时同时翻转**。故被称为“同步计数器”。

异步二进制加法计数器线路联接简单，各触发器是逐级翻转，因而工作速度较慢。

同步计数器由于各触发器同步翻转，因此工作速度快。但接线较复杂。

同步计数器组成原则：

根据翻转条件，确定触发器级间联接方式——找出触发器输入端的联接方式。

62

例：利用**上升沿触发**的JK触发器设计一个4位同步二进制加法计数器。

分析状态转换表，找出控制规律：

CP	Q_3	Q_2	Q_1	Q_0
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0
13	1	1	0	1
14	1	1	1	0
15	1	1	1	1
16	0	0	0	0

(1) Q_0 的翻转：
每来一个CP， Q_0 翻转一次

(2) Q_1 的翻转：
 $Q_0=1$ 时，再来一个CP， Q_1 翻转一次

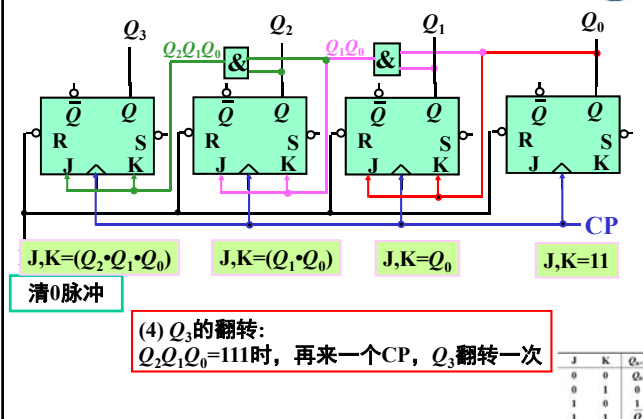
(3) Q_2 的翻转：
 $Q_1Q_0=11$ 时，再来一个CP， Q_2 翻转一次

(4) Q_3 的翻转：
 $Q_2Q_1Q_0=111$ 时，再来一个CP， Q_3 翻转一次

63

同步二进制加法计数器设计

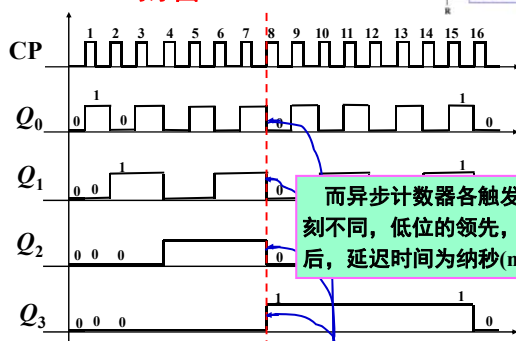
用上升沿触发的JK触发器



J	K	Q_{n+1}
0	0	Q_n
0	1	0
1	0	1
1	1	\bar{Q}_n

4位同步二进制加法计数器

时序图



而异步计数器各触发器翻转时刻不同，低位的领先，高位的迟后，延迟时间为纳秒(ns)级

同步计数器各触发器在同一时刻翻转

65

74LS161型四位同步二进制计数器

74LS161的功能表

输入								输出			
R_D	CP	\bar{LD}	EP ET	A_3	A_2	A_1	A_0	Q_3	Q_2	Q_1	Q_0
0	x	x	x x	x	x	x	x	0	0	0	0
1	↑	0	x x	d_3	d_2	d_1	d_0	d_3	d_2	d_1	d_0
1	↑	1	1 1	x	x	x	x	计数			
1	x	1	0 x	x	x	x	x	保持			
1	x	1	x 0	x	x	x	x	保持			

66

二、十进制计数器

十进制计数器计数规律：“逢十进一”。它是用四位二进制数表示对应的十进制数，所以又称为二—十进制计数器。

四位二进制可以表示十六种状态，为了表示十进制数的十个状态，需要去掉六种状态，具体去掉哪六种状态，有不同的安排，这里仅介绍广泛使用8421编码的十进制计数器。

例：3位十进制数：100，用BCD码表示

0001 0000 0000 → BCD码
1 0 0 → 十进制数

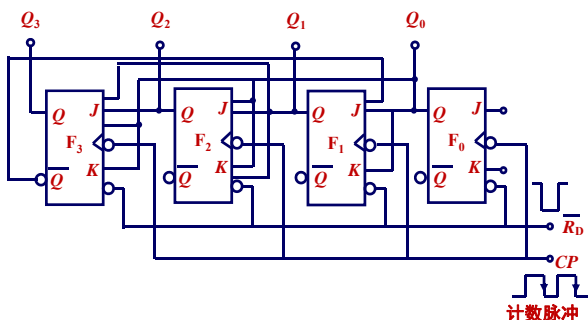
67

十进制加法计数器状态表

脉冲数 (CP)	二进制数				十进制数
	Q_3	Q_2	Q_1	Q_0	
0	0	0	0	0	0
1	0	0	0	1	1
2	0	0	1	0	2
3	0	0	1	1	3
4	0	1	0	0	4
5	0	1	0	1	5
6	0	1	1	0	6
7	0	1	1	1	7
8	1	0	0	0	8
9	1	0	0	1	9
10	0	0	0	0	0

68

十进制同步加法计数器

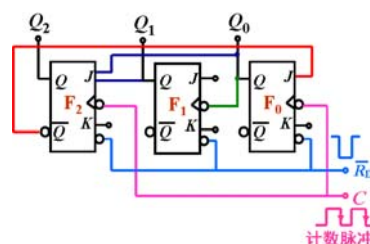


69

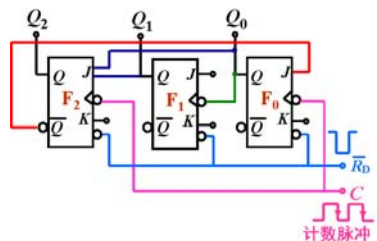
三、任意进制计数器

除二进制、十进制计数器外，有时需要**任意进制计数器** (N 进制计数器)；每来 N 个计数脉冲，计数器的状态循环一次。

例：分析图示逻辑电路的逻辑功能，说明其用处。设初始状态为“000”。



70



解：1. 写出各触发器J、K端和CP端的逻辑表达式

$$\begin{aligned} J_0 &= \overline{Q_{2n}} & K_0 &= 1 & CP_0 &= CP \\ J_1 &= 1 & K_1 &= 1 & CP_1 &= Q_{0n} \\ J_2 &= Q_{0n}Q_{1n} & K_2 &= 1 & CP_2 &= CP \end{aligned}$$

71

$$\begin{aligned} J_0 &= \overline{Q_{2n}} & K_0 &= 1 & CP_0 &= CP \\ J_1 &= 1 & K_1 &= 1 & CP_1 &= Q_{0n} \\ J_2 &= Q_{0n}Q_{1n} & K_2 &= 1 & CP_2 &= CP \end{aligned}$$

2. 根据触发器的特性方程写出各触发器输出端的逻辑表达式

$$\begin{aligned} Q_{0n+1} &= \overline{Q_{2n}}\overline{Q_{0n}} \\ Q_{1n+1} &= \overline{Q_{1n}} \\ Q_{2n+1} &= Q_{0n}Q_{1n}\overline{Q_{2n}} \end{aligned}$$

72

3.列写状态转换表，分析状态转换过程

C				$Q_2Q_1Q_0$
0				0 0 0
1	$Q_{2n+1} =$	$Q_{1n+1} = \bar{Q}_{1n}$	$Q_{0n+1} =$	0 0 1
2	$Q_{0n}Q_{1n}\bar{Q}_{2n}$	$CP_1 = Q_0$	$= \bar{Q}_{2n}\bar{Q}_{0n}$	0 1 0
3				0 1 1
4				1 0 0
5				0 0 0

F_1 只有在 Q_0 的下降沿 (Q_0 从1变为0) 时才能翻转。

CP	$Q_2Q_1Q_0$
0	0 0 0
1	0 0 1
2	0 1 0
3	0 1 1
4	1 0 0
5	0 0 0

异步五进制计数器工作波形

由表可知，经5个脉冲循环一次，为五进制加法计数器。

由于计数脉冲没有同时加到各位触发器上，所以为异步计数器。

四、数字集成电路计数器

1、74LS290—二—五—十进制计数器

置9输入端 $S_{9(1)}, S_{9(2)}$

清零输入端 $R_{0(1)}, R_{0(2)}$

2、74LS290逻辑功能及外引线排列

逻辑功能

$R_{0(1)}, R_{0(2)}$: 置“0”输入端

2、74LS290逻辑功能及外引线排列

逻辑功能

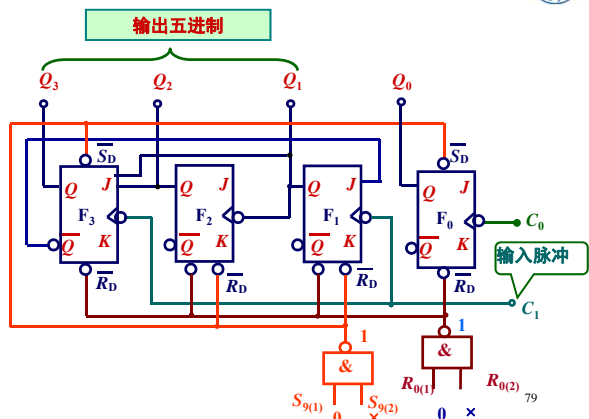
$S_{9(1)}, S_{9(2)}$: 置“9”输入端

3、74LS290计数功能分析

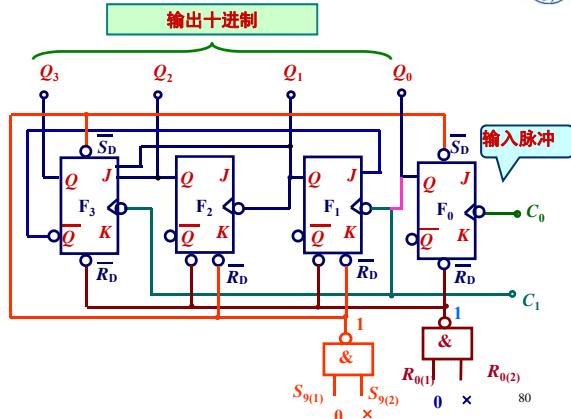
输出二进制

输入脉冲

3、74LS290计数功能分析



3、74LS290计数功能分析



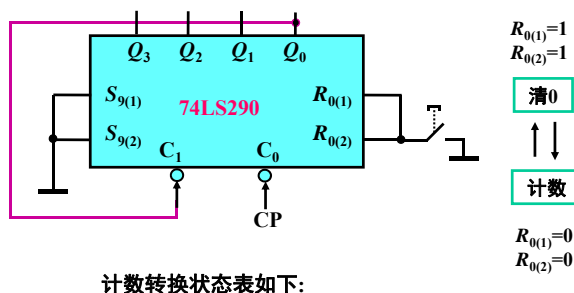
4、74LS290计数功能表

输入				输出			
$R_{0(1)}$	$R_{0(2)}$	$S_{9(1)}$	$S_{9(2)}$	Q_3	Q_2	Q_1	Q_0
1	1	x	0	0	0	0	0
1	1	0	x	0	0	0	0
x	x	1	1	1	0	0	1
$R_{0(1)}R_{0(2)}$ 有任一为“0” $S_{9(1)}S_{9(2)}$ 有任一为“0”				计数			

81

2、由74LS290构成任意进制计数器

(1)用一片74LS290组成BCD码异步十进制计数器



计数转换状态表如下:

82

用74LS290组成的异步十进制计数器 转换状态表

C_0	Q_3	Q_2	Q_1	Q_0
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0

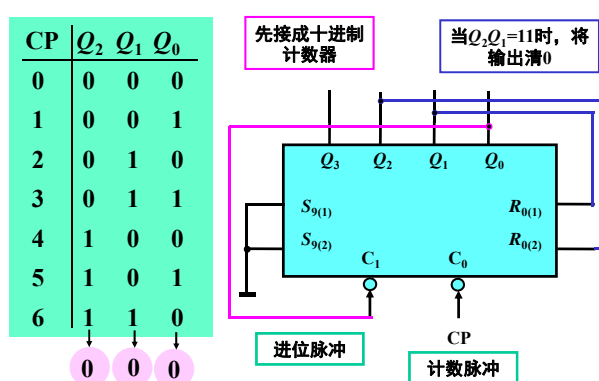
每一个 C_0 的下降沿,
 Q_0 翻转一次

C_0	Q_3	Q_2	Q_1	Q_0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	0	0	0	0

每一个 Q_0 的下降沿
(1→0), Q_1 翻转一次

83

(2) 用一片74LS290组成六进制计数器

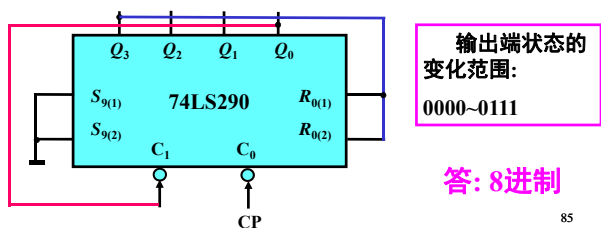


84

总结：用一片74LS290设计N进制计数器的方法

反馈置“0”法：第N个CP脉冲后，由输出端的“1”去控制清0端 $R_{0(1)}$ 、 $R_{0(2)}$ ，将输出端全部强制清0，重新开始新一轮计数。利用反馈置“0”法可用已有的计数器得出小于原进制的计数器。

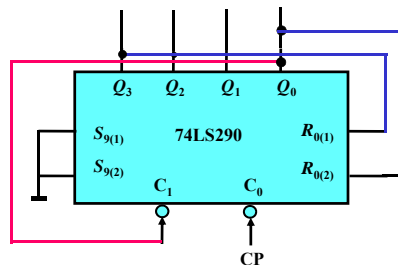
练习1：下图是几进制计数器？



85

练习2：九进制计数器如何设计？

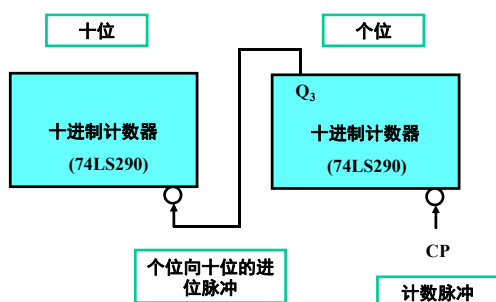
第9个CP脉冲后， $Q_3Q_2Q_1Q_0=1001$ 时，用 Q_3 和 Q_0 的1去 $R_{0(1)}$ 、 $R_{0(2)}$ 将输出清0



86

(3) 用2片74LS290组成BCD码100进制计数器

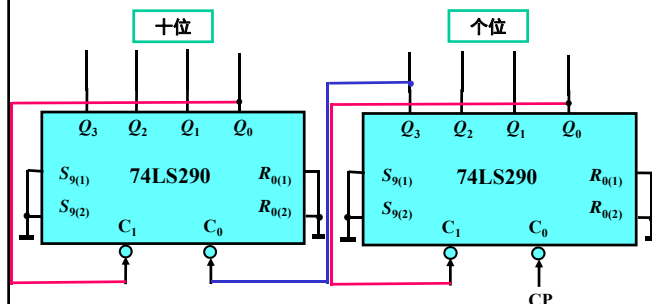
方法：用2个十进制计数器级联，框图如下：



详细电路图如下：

87

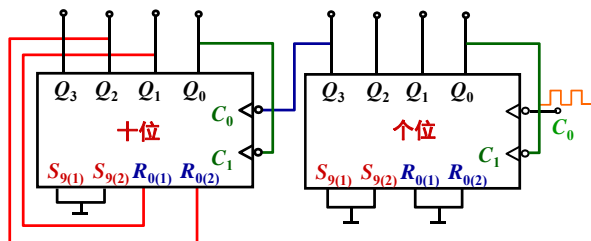
用2片74LS290组成BCD码100进制计数器



100进制计数器，计数范围：00~99

(4) 用2片74LS290构成BCD码100以内的计数器

例1：六十进制计数器



个位为十进制，十位为六进制。个位的最高位 Q_3 接十位的 C_0 ，个位十进制计数器经过十个脉冲循环一次，每当第十个脉冲来到后 Q_3 由1变为0，相当于一个下降沿，使十位六进制计数器计数。经过六十个脉冲，个位和十位计数器都恢复为0000。

89

例2、用2片74LS290组成BCD码24进制计数器

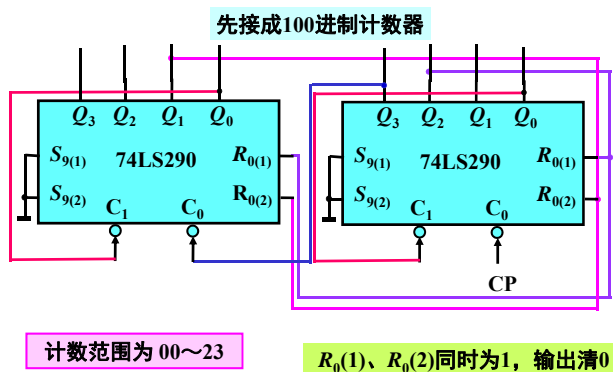
方法：先将每片74LS290构成十进制计数器，然后级联组成100进制计数器，当输出出现：

0010 0100 时，将输出同时清0。
十位=2 个位=4

即用十位的 Q_1 和个位的 Q_2 送 $R_{0(1)}$ 和 $R_{0(2)}$ ，这样，计数范围变为00~23，即24进制计数器

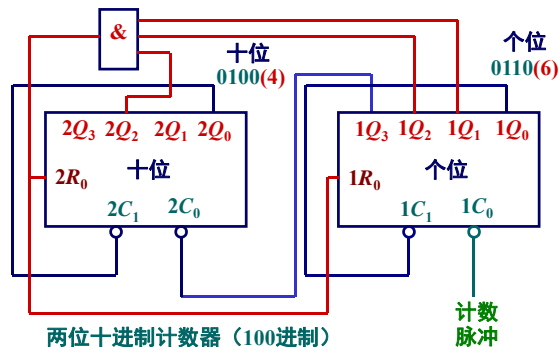
90

用2片74LS290组成BCD码24进制计数器



91

例：用74LS290构成BCD码46进制计数器



92

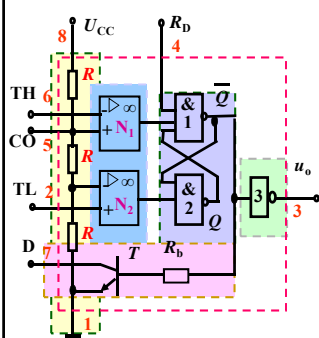
9.4 555定时器与应用

555定时器是一种应用极为广泛的中规模集成电路。该电路使用灵活、方便，只需外接少量的阻容元件就可以构成单稳态触发器和多谐振荡器。因而广泛用于信号的产生、变换、控制与检测。

555定时器能在4.5~18V电源下工作，输出电平可与TTL、CMOS逻辑电路兼容，可直接推动扬声器、电感等低电阻负载。

93

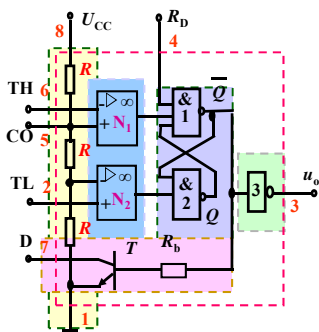
一、555定时器的结构与功能



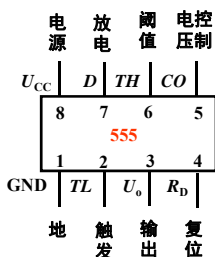
- 1、分压器：由三个相等电阻 R 组成。
- 2、两个电压比较器： N_1 、 N_2 。
- 3、基本 RS 触发器。
- 4、放电三极管 T ，为外接电容提供充、放电回路。
- 5、输出缓冲器（反相器）

94

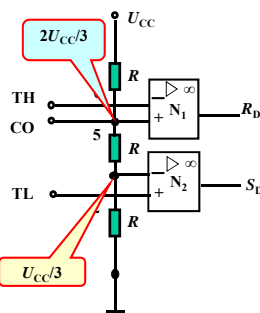
一、555定时器的结构与功能



555外引脚排列图

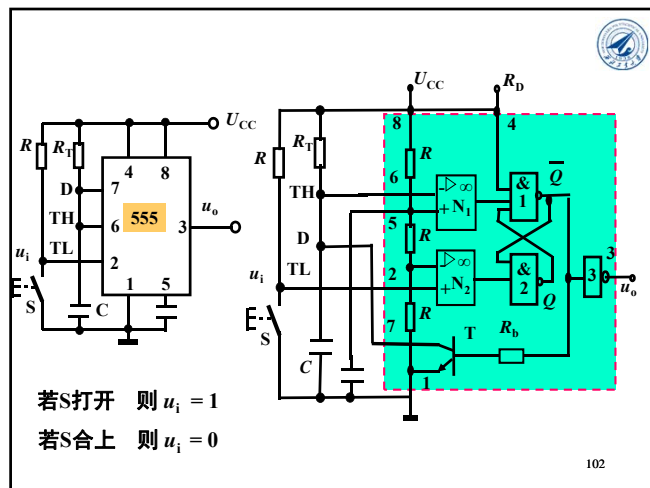
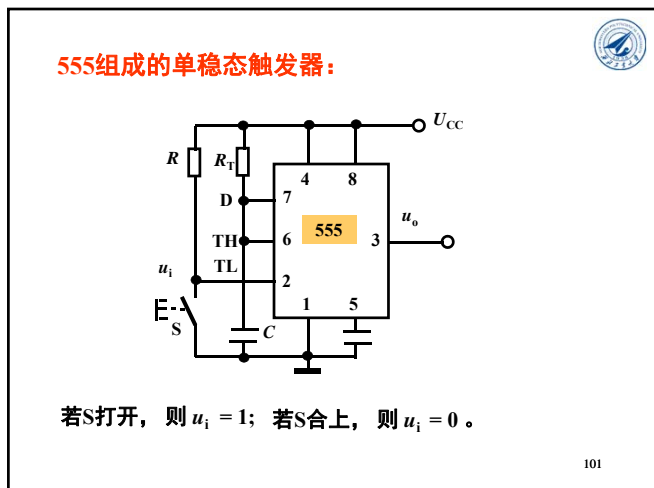
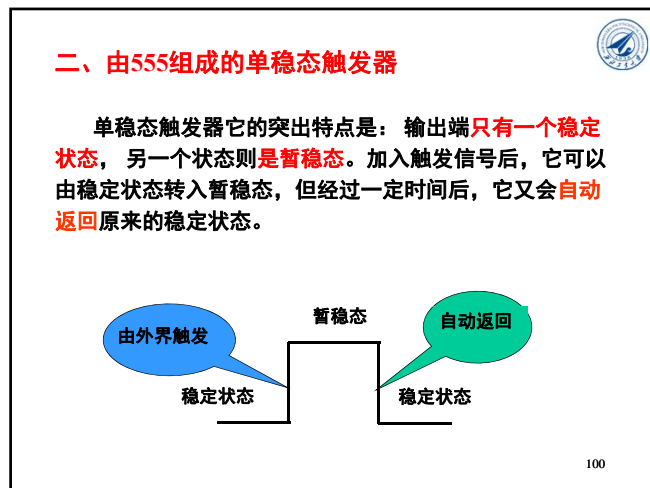
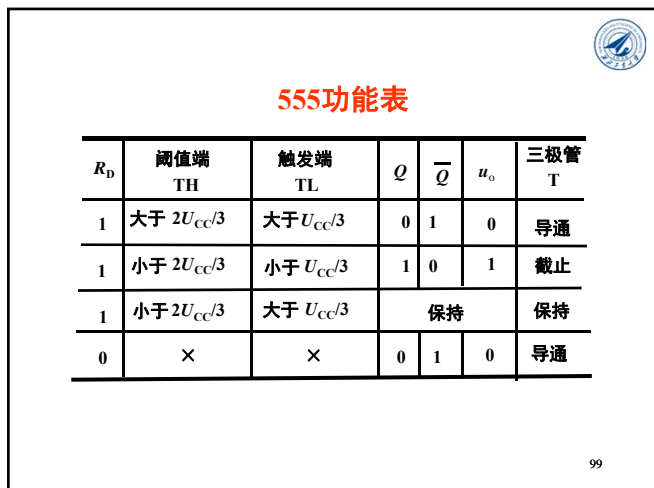
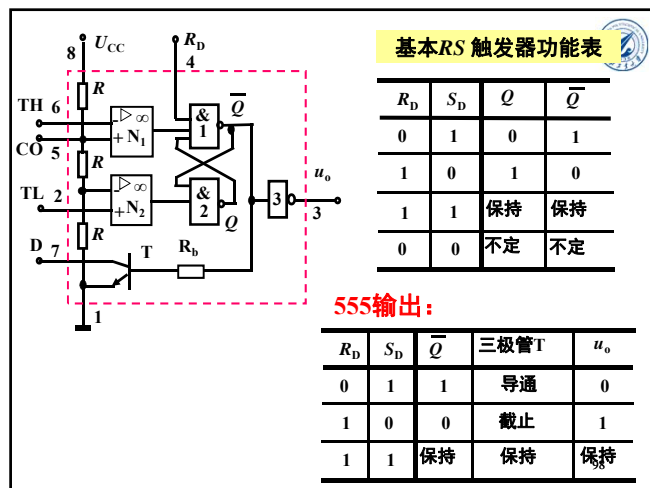
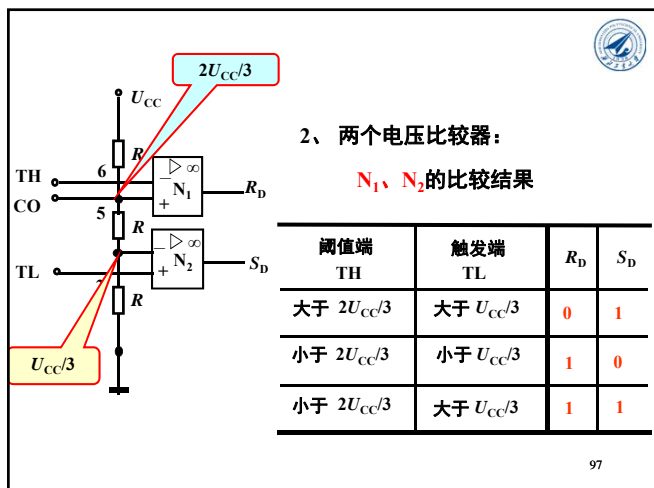


95



- 1、在 CO 端无外加电压前提下，三个电阻构成的分压器给两个比较器提供基准电压：
- $N_1(+)$ ： $2U_{CC}/3$
- $N_2(-)$ ： $U_{CC}/3$

96



接通电源后, 设按钮 S 处于打开状态, 电容已充电至稳态。则:

$TH > 2U_{CC}/3$
 $TL > U_{CC}/3$
 此时 $u_o = 0$
 三极管 T 导通电容 C 被短路(放电)
 $TH < 2U_{CC}/3$
 $TL > U_{CC}/3$
 u_o 保持 0 状态

R_T	阈值端 TH	触发端 TL	Q	\bar{Q}	三极管 T
1	大于 $2U_{CC}/3$	大于 $U_{CC}/3$	0	1	截止
1	小于 $2U_{CC}/3$	小于 $U_{CC}/3$	1	0	截止
1	小于 $2U_{CC}/3$	大于 $U_{CC}/3$	保持	保持	保持
0	X	X	0	1	截止

$u_o = 0$, 三极管 T 导通, 电容 C 被短路(放电)。

R_T	阈值端 TH	触发端 TL	Q	\bar{Q}	三极管 T
1	大于 $2U_{CC}/3$	大于 $U_{CC}/3$	0	1	截止
1	小于 $2U_{CC}/3$	小于 $U_{CC}/3$	1	0	截止
1	小于 $2U_{CC}/3$	大于 $U_{CC}/3$	保持	保持	保持
0	X	X	0	1	截止

S 按下时($u_i = 0$), $TL < U_{CC}/3$, 已有 $TH < 2U_{CC}/3$, 故 $u_o = 1$, 三极管 T 截止, C 将充电。只要 u_C 未充至 $2U_{CC}/3$, $u_o = 1$ 的状态不会改变。

R_T	阈值端 TH	触发端 TL	Q	\bar{Q}	三极管 T
1	大于 $2U_{CC}/3$	大于 $U_{CC}/3$	0	1	截止
1	小于 $2U_{CC}/3$	小于 $U_{CC}/3$	1	0	截止
1	小于 $2U_{CC}/3$	大于 $U_{CC}/3$	保持	保持	保持
0	X	X	0	1	截止

一旦 $u_C > 2U_{CC}/3$, 且按钮已松开 $TL > U_{CC}/3$, 则 $u_o = 0$; 三极管 T 由截止变成导通, 电容 C 迅速放电而 u_C 变成 0V。

R_T	阈值端 TH	触发端 TL	Q	\bar{Q}	三极管 T
1	大于 $2U_{CC}/3$	大于 $U_{CC}/3$	0	1	截止
1	小于 $2U_{CC}/3$	小于 $U_{CC}/3$	1	0	截止
1	小于 $2U_{CC}/3$	大于 $U_{CC}/3$	保持	保持	保持
0	X	X	0	1	截止

总结: 按钮每按动一次, u_o 便输出一个正脉冲, 其宽度 T_w 由 $R_T C$ 决定。

$u_C = U_{CC}(1 - e^{-t/\tau})$ 式中, $\tau = R_T C$
 把 $u_C = \frac{2}{3}U_{CC}$ 入上式, $T_w = R_T C \ln 3 = 1.1R_T C$

三、由 555 组成的多谐振荡器

输出波形

工作原理:

在 u_C 没有充电到 $2U_{CC}/3$ 之前, u_o 保持 1 不变。

设电容 C 原先未充电, 故 $TH=TL < U_{CC}/3$, 此时 $u_o=1$, 555 内的三极管 T 截止, 电源通过 R_1 和 R_2 对电容 C 充电。

R_1	电阻值	电阻值	U_{CC}	u_o	三极管
1	大于 $2U_{CC}/3$	大于 $U_{CC}/3$	+	+	截止
1	小于 $2U_{CC}/3$	小于 $U_{CC}/3$	+	+	截止
1	小于 $2U_{CC}/3$	大于 $U_{CC}/3$	+	+	截止

工作原理:

在 u_C 一旦充电到 $2U_{CC}/3$, u_o 由 1 翻转为 0。

u_C 一旦充至 $2U_{CC}/3$, 则 $TH=TL=2U_{CC}/3$, u_o 由 1 翻转为 0。同时 555 内的三极管 T 导通, 电容 C 经 R_2 、 T 放电, 直至 $U_{CC}/3$, 使得 u_o 回到 1, 进入循环 ...

R_1	电阻值	电阻值	U_{CC}	u_o	三极管
1	大于 $2U_{CC}/3$	大于 $U_{CC}/3$	+	+	截止
1	小于 $2U_{CC}/3$	小于 $U_{CC}/3$	+	+	截止
1	小于 $2U_{CC}/3$	大于 $U_{CC}/3$	+	+	截止

工作原理:

工作波形:

输出方波的周期 T 的计算:

$$T = T_1 + T_2$$

工作波形:

$$u_C = U_{CC}(1 - e^{-t/\tau})$$

振荡频率的计算:

T_1 : u_C 从 $\frac{1}{3}U_{CC}$ 上升到 $\frac{2}{3}U_{CC}$ 所需的时间

$$T_1 \approx (R_1 + R_2) \cdot C \cdot \ln 2 = 0.7(R_1 + R_2) \cdot C$$

T_2 : u_C 从 $\frac{2}{3}U_{CC}$ 下降到 $\frac{1}{3}U_{CC}$ 所需的时间

$$T_2 \approx R_2 \cdot C \cdot \ln 2 = 0.7R_2 \cdot C$$

振荡周期: $T = T_1 + T_2 \approx 0.7(R_1 + 2R_2) \cdot C$

振荡频率: $f = \frac{1}{T} = \frac{1.43}{(R_1 + 2R_2) \cdot C}$

如何改变方波的占空比?

改变充放电回路的时间常数即可, 如图:

充电时间常数: $T_1 = 0.7(R_1 + R_2)C$

放电时间常数: $T_2 = 0.7R_2C$

第9章 触发器和时序逻辑电路

本章重点:

1. 要求熟练掌握各触发器的动作特点、逻辑符号和状态表。如果给出输入波形, 要求能够正确地画出输出波形。
2. 要求熟练掌握计数器分析 (分析计数器为几进制计数器)。
3. 要求熟练掌握用 74LS290 构成任意进制计数器。
4. 了解 555 定时器的工作原理与应用。



第9章 作业

习题集：

9.2, 9.3, 9.4, 9.5, 9.6, 9.7

注：凡涉及到74LS293的题目用74LS290代替