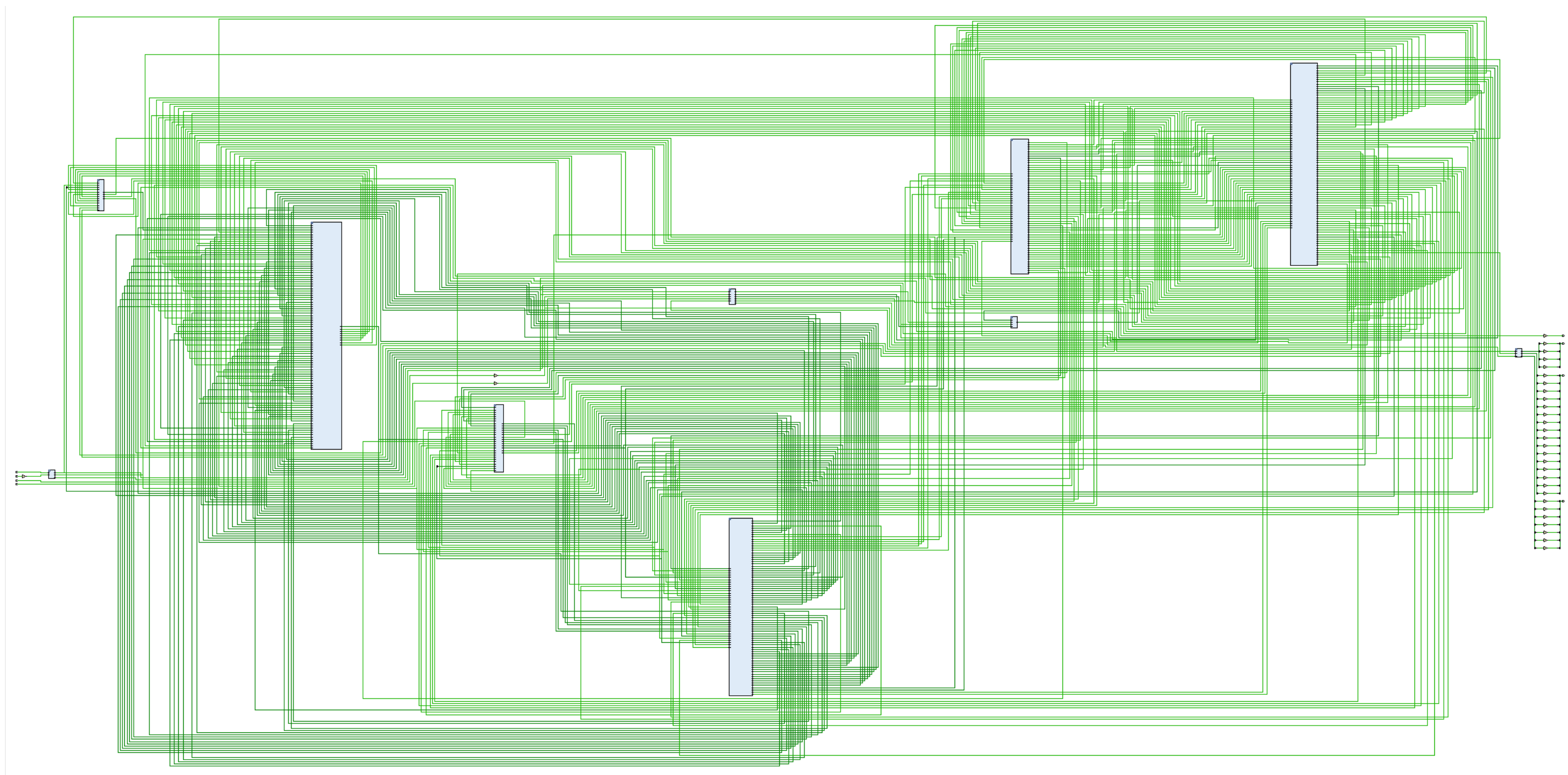


# Verwendung von Field-Programmable Gate Arrays zur Simulation von Quantenschaltkreisen

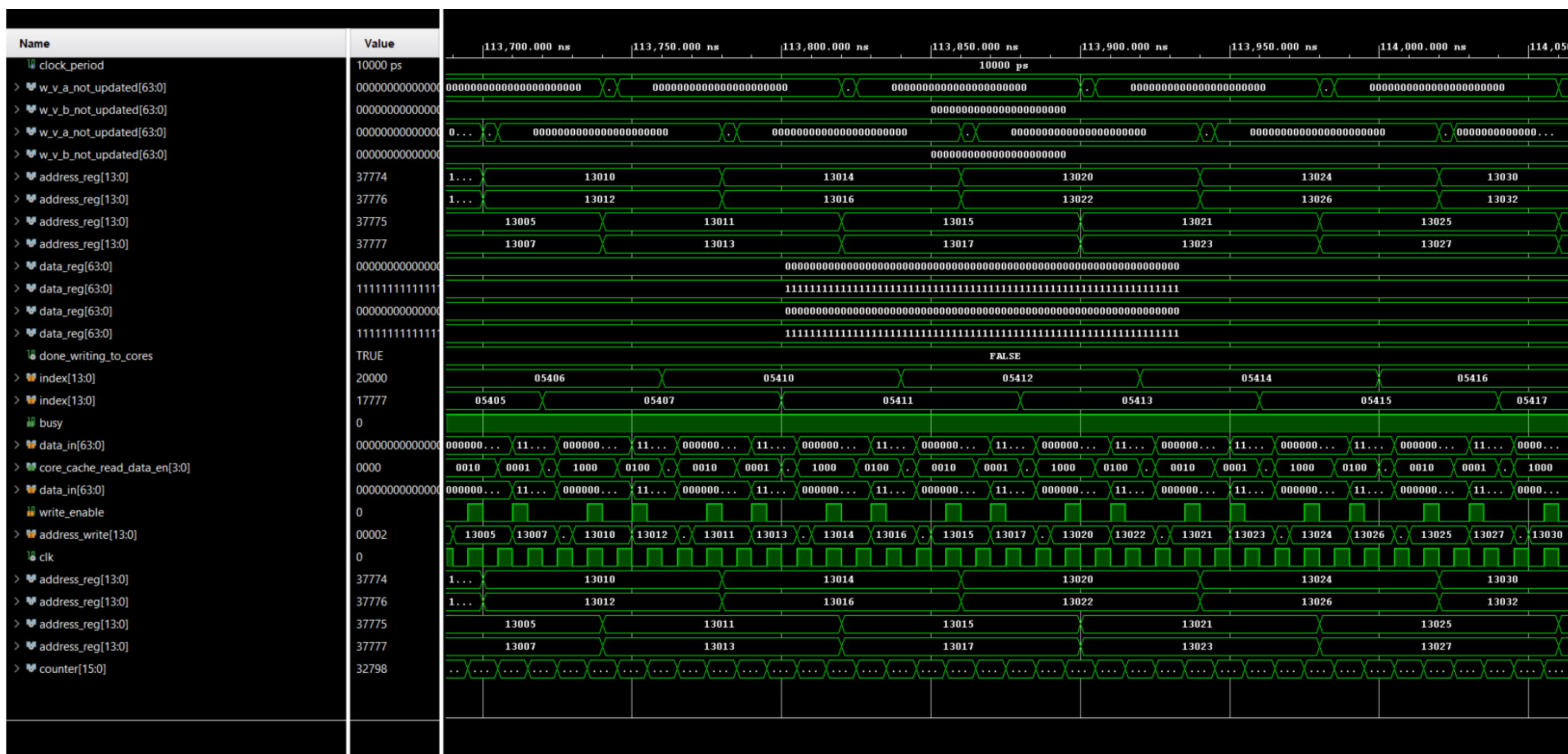
Quantencomputer könnten das Computing revolutionieren und für konventionelle Computer unlösbare Probleme bewältigen. Ihre Entwicklung ist jedoch sehr komplex und erfordert detaillierte Simulationen. Mein Projekt zielt darauf ab, diese Simulationen durch spezielle Hardware zu beschleunigen, um die Rechenleistung effizienter zu nutzen und die Forschung im Quantencomputing voranzutreiben.

## Teile der Chip-Architektur



In meinem Projekt erstelle ich eine Hardware-Architektur, welche für das Simulieren von Qunatencomputern ausgelegt ist und die nötigen Berechnungen effizient ausführen kann. Dafür benutze ich die Hardwarebeschreibungssprache VHDL.

## Simulation einiger interner Signale



In der Simulation werden die Signalpfade und ihre zeitliche Abfolge genau modelliert, um die korrekte Funktion des Chips sicherzustellen. Dies umfasst das Testen zahlreicher Szenarien, um mögliche Fehler zu identifizieren und zu beheben. Das Debugging solcher Systeme ist sehr zeitaufwendig und schwierig, da selbst kleinste Fehler die Gesamtleistung und Zuverlässigkeit des Chips stark beeinträchtigen können.