

Electrónica Digital

Guía de Trabajos Prácticos N° 3

Circuitos combinacionales

Nota: Para la realización de esta guía, tendremos en cuenta las siguientes definiciones:

- **Diseño** Son todos los pasos para llegar a un circuito final optimizado en papel.
- **Simulación** Se refiere a describir el circuito diseñado, mediante Verilog; para su análisis temporal en el programa GTKWave.
- **Síntesis** Constituye la transformación del código diseñado en el hardware de la FPGA.
- **Implementación** refiere a impactar el modelo sintetizado en la FPGA provista por la cátedra.

1. ¿Qué es un sistema digital combinacional? ¿Para qué sirve? ¿Qué parte de un algoritmo puede implementar?
2. ¿A qué se denomina lógica de tres estados?
3. Explique qué es y cómo funciona un codificador y un decodificador. ¿Para qué sirve? ¿En qué tipo de problemas se utiliza? De ejemplos.
 - a. Diseñe y Simule un codificador decimal a BCD. Compare el codificador desarrollado con el presentado en la hoja de datos del componente **CD40147**;
 - b. Diseñe y Simule un decodificador BCD a decimal. Compare el decodificador desarrollado con el presentado en la hoja de datos del componente **CD4028**;
 - c. Diseñe y Simule un codificador de ocho líneas a binario natural con prioridad de las entradas. Compare el codificador desarrollado con el presentado en la hoja de datos del componente **CD4532**.

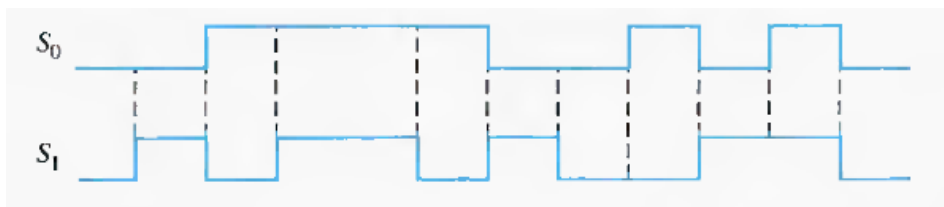
Implemente en Verilog los circuitos diseñados. Realice los testbenches correspondientes y verifique su funcionamiento. Impacte los circuitos obtenidos en la FPGA.

4. Explique qué es y cómo funciona un conversor de código. ¿Para qué sirve? ¿En qué tipo de problemas se utiliza? De ejemplos de conversores.
 - a. Diseñe un conversor de código binario natural de 4 bits a código BCD;
 - b. Diseñe un conversor de código binario natural a código Gray;
 - c. Diseñe un generador de código Hamming con paridad par para una entrada de 4 bits;Implemente en Verilog los circuitos diseñados. Realice los testbenches correspondientes y verifique su funcionamiento. Impacte los circuitos obtenidos en la FPGA.
5. Explique qué es y cómo funcionan un multiplexor y un demultiplexor. ¿Para qué sirve? De ejemplos de aplicación.
 - a. Diseñe, simule e impacte en la FPGA un circuito multiplexor de 4 entradas;
 - b. Diseñe, simule e impacte en la FPGA un circuito demultiplexor de 4 salidas;
 - c. Compare los resultados de los incisos anteriores con aquellos presentados en la hoja de datos del componente **CD4051**;

- d. Utilice el multiplexor y demultiplexor diseñados en los incisos anteriores para implementar un circuito que permita transmitir información de cuatro canales a través de un solo cable.

Analice y compruebe el correcto funcionamiento de cada circuito mediante un testbench utilizando las siguientes condiciones:

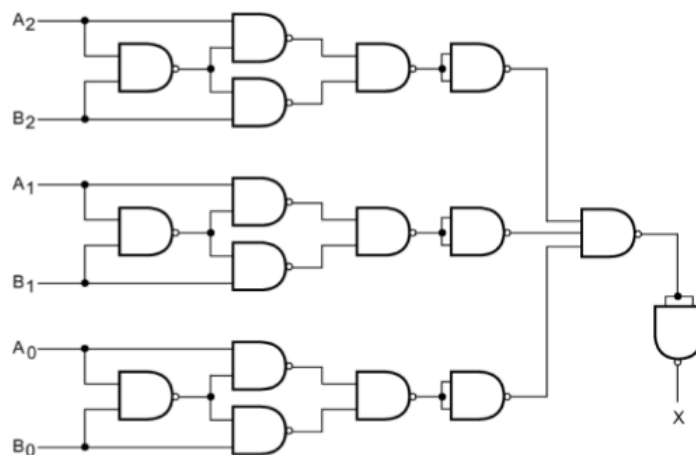
Si se considera que los bits de datos D son $D_0=0$, $D_1=1$, $D_2=1$, $D_3=0$. Determine la salida del circuito del inciso **a** ante los siguientes valores para las entradas S_0 y S_1



6. Diseñe e implemente en Verilog un circuito que genere los bits de paridad de Hamming para un dato de 8 bits. Realice lo mismo para el circuito corrector correspondiente. Analice y compruebe el correcto funcionamiento de cada circuito mediante testbench.

Ayuda: Piense en cada una de las funciones (generador y corrector) como dos circuitos por separado.

7. Analice qué hace el siguiente circuito. Implemente el circuito con menor cantidad de compuertas posibles



8. Diseñe y Simule un circuito decodificador de BCD para un display de 7 segmentos de cátodo común y que incluya las siguientes entradas:
- Una entrada **LT** que cuando está en ALTO encienda todos los segmentos de forma simultánea, independiente de la entrada BCD.
 - Una entrada **BI** de apagado que cuando está en ALTO apague todos los segmentos de forma simultánea, independiente de la entrada BCD.

En caso que tanto **LT** como **BI** estén activos al mismo tiempo, tiene prioridad **BI**. Si el código ingresado sea mayor a 9, el circuito debe apagar los segmentos. Compare la solución obtenida con la información provista por la hoja de datos del circuito integrado **CD4511**.

Implementarlo en la FPGA.