

Electrónica Digital

Ingeniería Informática – FICH, UNL
Leonardo Giovanini



Unidad Aritmético Lógica

En esta se estudiarán los siguientes temas:

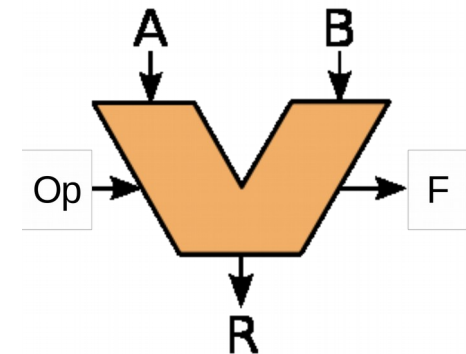
- Definición;
- Funcionamiento;
- Arquitectura.

Una **unidad aritmética lógica**, o **unidad aritmético-lógica**, también conocida como ALU (siglas en inglés de arithmetic logic unit), es un circuito digital que se especializa en realizar operaciones aritméticas y operaciones lógicas entre uno o dos argumentos.

El concepto de unidad aritmético lógica fue originalmente propuesto por von Neumann en 1945 en un informe sobre construcción de computadoras. Von Neumann argumentó que una ALU es una pieza fundamental para una computadora porque realiza muchas operaciones matemáticas y lógicas.

Una ALU consta de

- **A** y **B** son los operandos;
- **R** es el resultado de la operación;
- **F** es el estado de la operación; y
- **Op** es el código de operación que indica la operación realizar.



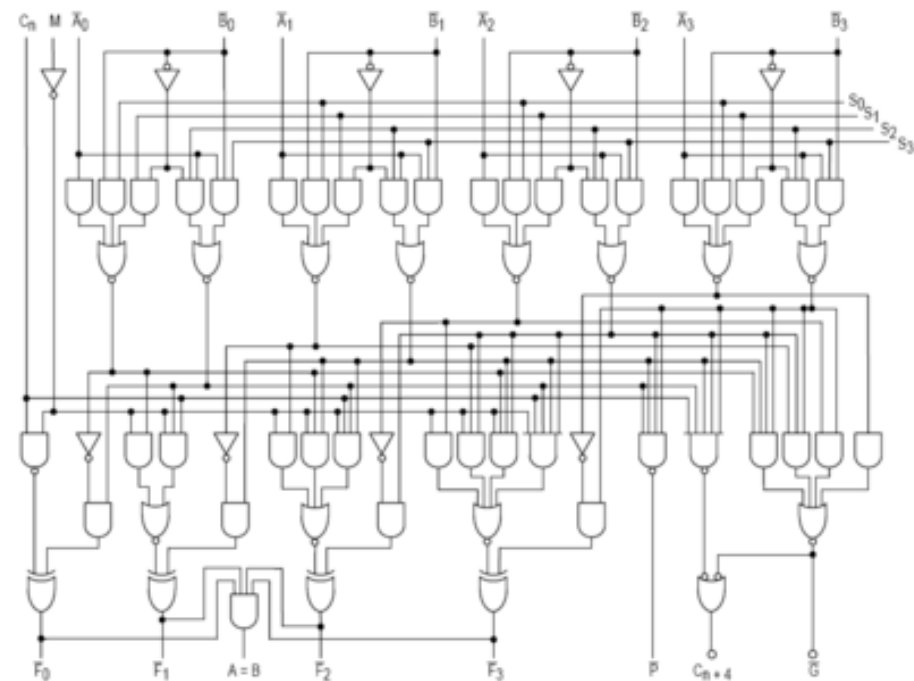
Las ALU realizan las siguientes operaciones:

- **Operaciones aritméticas** de números enteros;
- **Operaciones lógicas bit a bit**;
- **Operaciones de desplazamiento y rotación** de bits.

En 1967 Fairchild introdujo la primera ALU implementada como un circuito integrado, el Fairchild 3800. Posteriormente surgieron otros circuitos integrados que incluyen ALUs de cuatro bits como la Am2901 (AMD) y el 74L181 (Texas Instrument).

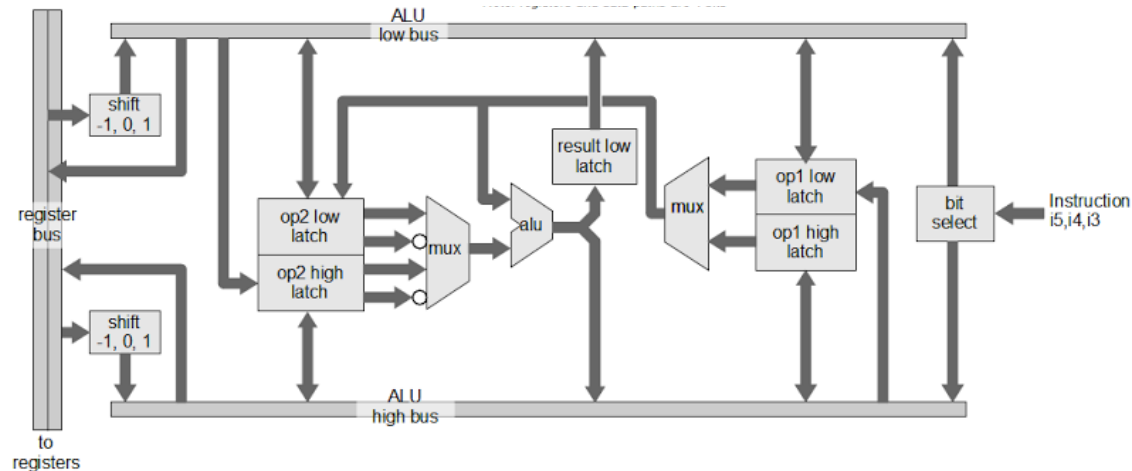
Estos dispositivos tienen señales para propagar estados de la ALU, lo que facilita el **uso de múltiples chips de ALU interconectados** para crear una ALU con un tamaño de palabra más amplio.

Esta técnica de construir una ALU a partir de módulos de menor ancho de bits, con el fin de aumentar la longitud de la palabra, se conoce como **bit slicing**. Cada uno de estos módulos procesa un **segmento** de los operandos. Los componentes de procesamiento agrupados tienen la capacidad de procesar la longitud de palabra completa elegida.



Una técnica alternativa al bit slicing es utilizar múltiples ciclos por instrucción de ALU. En cada ciclo el módulo procesa un **segmento** del operando acumulando la capacidad de procesar la longitud de palabra completa elegida.

Un ejemplo de este concepto es el microprocesador Zilog Z80, que realiza operaciones de ocho bits con una ALU de cuatro bits en dos etapas.



Las ALU modernas tienen anchos de palabras más grandes y mejoras arquitectónicas que les permiten realizar operaciones más complejas y rápido que en ALU anteriores.

Durante la operación de una ALU, los circuitos externos aplican señales a las entradas de la ALU, y en respuesta produce señales a los circuitos externos a través de sus salidas.

- **Datos** - una ALU básica tiene tres buses de datos paralelos que consisten en dos **operandos de entrada** (**A** y **B**) y una salida de resultado (**R**). Cada bus de datos es un grupo de señales que transporta un número entero binario. El ancho (el número de señales) de los buses A, B y R es idéntico y coinciden con el tamaño de la palabra del circuito externo.
- **Código de operación** - La entrada del código de operación (Op) es un bus que transmite un código de selección de operación, que es un valor enumerado que especifica la operación que debe realizar la ALU. El tamaño del código de operación (su ancho de bus) determina el número máximo de operaciones diferentes que la ALU puede realizar.
- **Estados** - son señales individuales que transmiten información complementaria sobre el resultado de la operación actual (**F**). Las ALU general suelen tener señales de estado como:
 - **Acarreo** – indica que hubo un acarreo en una suma, un préstamo en una resta;
 - **Cero** – que indica que todos los bits de **R** son cero lógico;
 - **Negativo** – indica que el resultado de una operación aritmética es negativo.
 - **Desbordamiento** – indica que el resultado de una operación ha excedido el rango numérico;
 - **Paridad** – que indica si un número par o impar de bits en **R**.

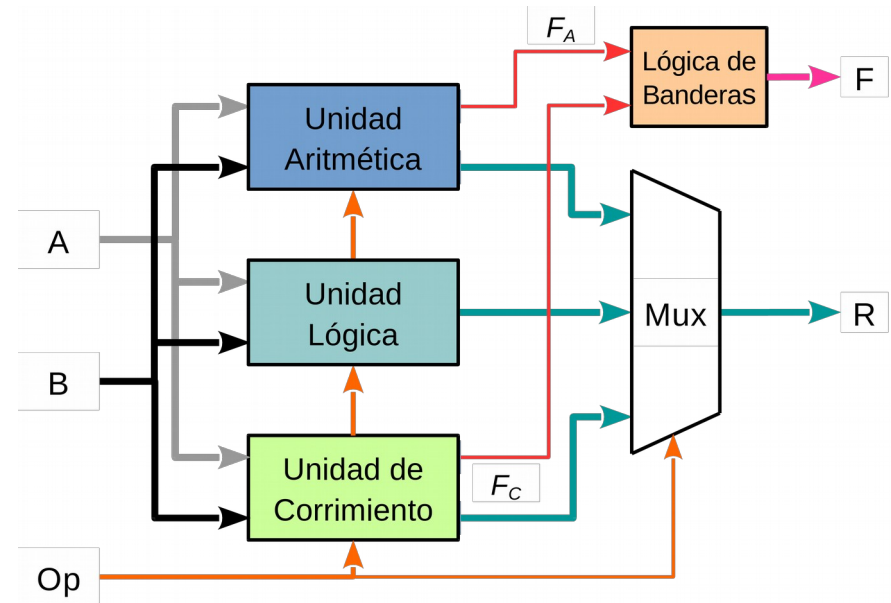
Las señales de estado (**F**) se pueden almacenar para su uso en operaciones futuras como operaciones aritméticas de precisión múltiple o el control de la ejecución de algoritmos.

El código de operación **Op** determina la operación que se ejecutará y los operandos involucrados.

Si el código de operación indica que se **resten los operandos A y B**, la ALU moverá ambos operandos a la unidad aritmética y seleccionará la operación de resta.

Si el código de operación indica que se **incremente el operando B**, la ALU moverá el operando **B** a la unidad aritmética, ignorando el **A**, seleccionará como segundo operando la constante 1 y la operación de suma.

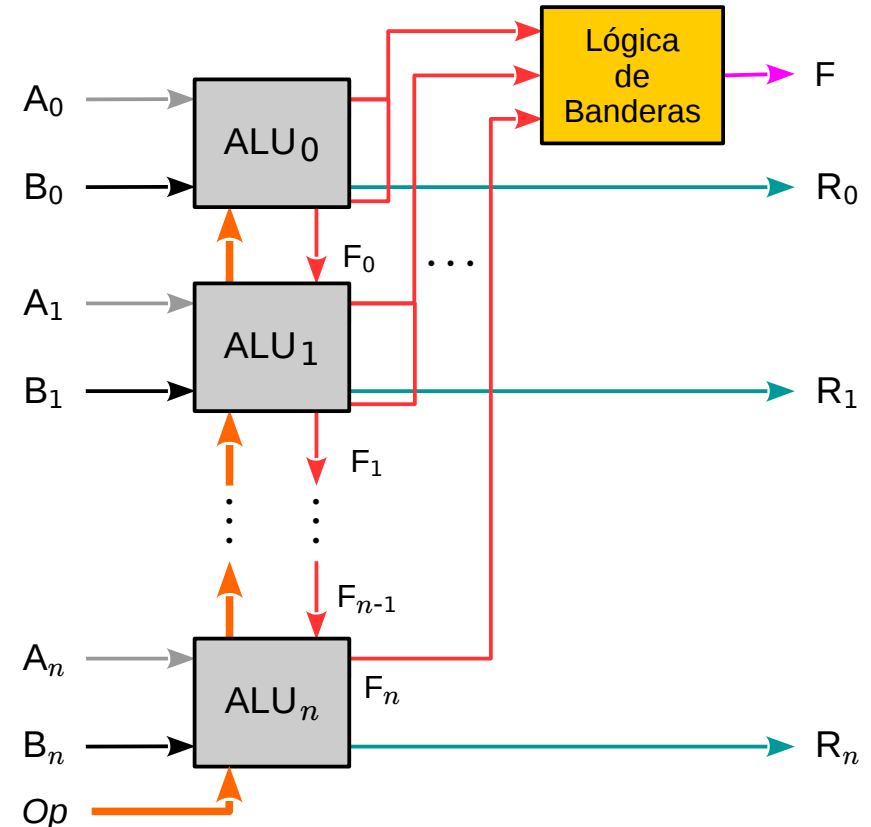
El **flujo de datos** y la **subunidad de la ALU** utilizada para realizar la operación sobre ellos son controlados mediante **multiplexores, demultiplexores** y **circuitos combinatoriales** controlados por el código de operación.



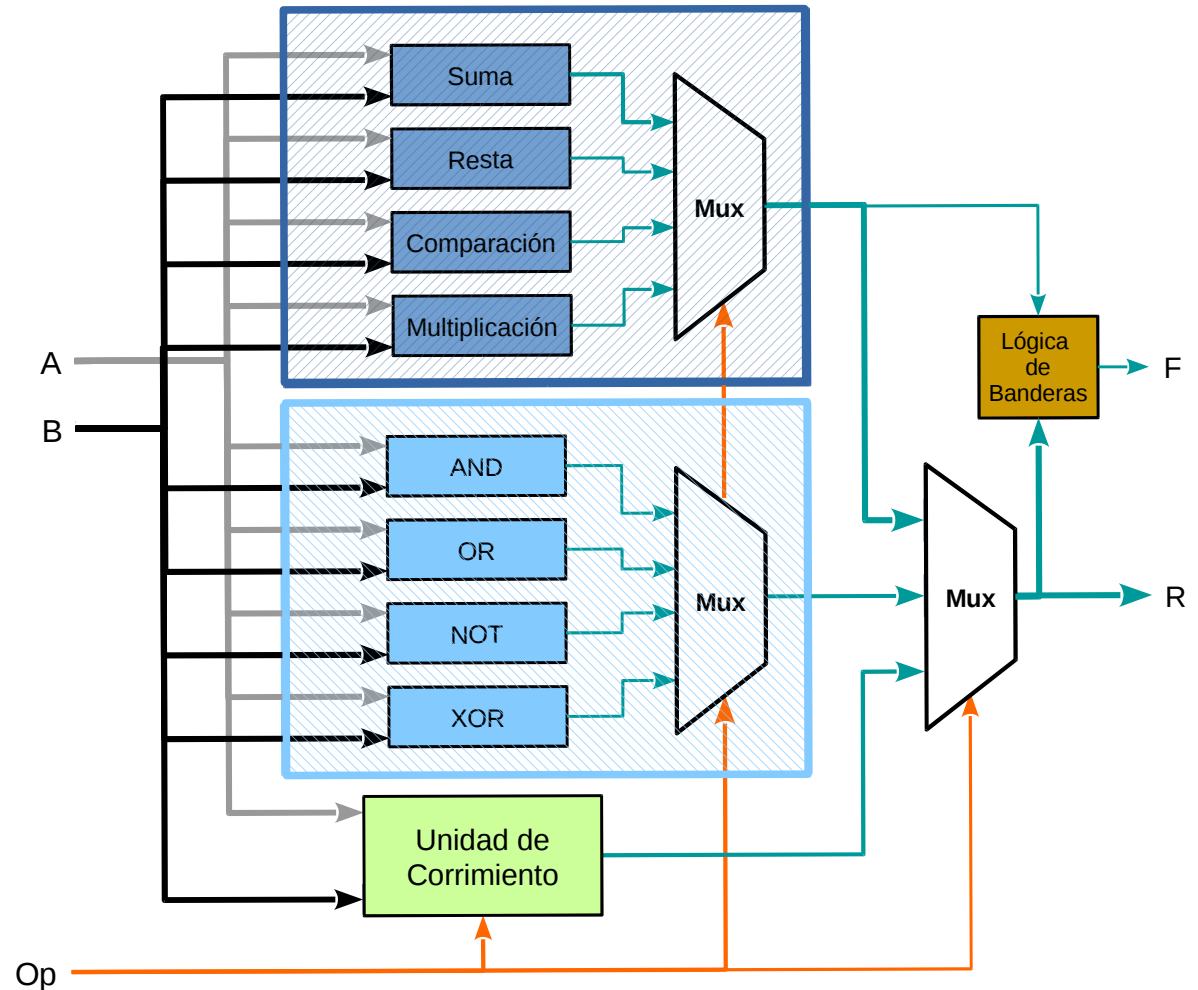
La estructura básica de una unidad lógica aritmética suele consistir en utilizar multiplexores con tantas entradas como operaciones queremos que realice dicha ALU y en cada entrada colocar el circuito que ha de realizar la operación correspondiente.

Sin embargo, la arquitectura depende de los objetivos de diseño (cantidad de compuertas, potencia consumida y velocidad), por lo que hay diferentes arquitecturas

- **Arquitectura secuencial**



- Arquitectura paralela simultánea*



- Arquitectura paralela de bajo consumo**

