

Comenzado el	Friday, 1 de July de 2022, 12:32
Estado	Finalizado
Finalizado en	Friday, 1 de July de 2022, 12:46
Tiempo empleado	14 minutos 34 segundos
Calificación	100,00 de 100,00
Comentario -	Ha obtenido 60% o más en esta parte, puede realizar la parte 3 del examen.

Pregunta 1

Correcta

Se puntúa 25,00 sobre 25,00

🚩

 Marcar pregunta

Dado un latch S-R de compuertas NOR, cuyos valores iniciales en t0 son S=R=0, Q=Qn=1, determine los estados Q y Qn, para t1, t2 y t3. Tome en cuenta que ambas entradas se activan simultáneamente.

	S	R	Q	Qn
t0	0	0	1	1
t1	0	1		
t2	1	1		
t3	0	1		

Seleccione una:

- ☐ A.
- | | S | R | Q | Qn |
|----|---|---|---|----|
| t0 | 0 | 0 | 1 | 1 |
| t1 | 0 | 1 | 0 | 1 |
| t2 | 1 | 1 | x | x |
| t3 | 0 | 1 | 0 | 1 |
- ☐ B.
- | | S | R | Q | Qn |
|----|---|---|---|----|
| t0 | 0 | 0 | 1 | 1 |
| t1 | 0 | 1 | 0 | 1 |
| t2 | 1 | 1 | 1 | 1 |
| t3 | 0 | 1 | 0 | 1 |
- ☒ C.
- | | S | R | Q | Qn |
|----|---|---|---|----|
| t0 | 0 | 0 | 1 | 1 |
| t1 | 0 | 1 | 0 | 1 |
| t2 | 1 | 1 | 0 | 0 |
| t3 | 0 | 1 | 0 | 1 |

Respuesta correcta

	S	R	Q	Qn
t0	0	0	1	1
t1	0	1	0	1
t2	1	1	0	0
t3	0	1	0	1

La respuesta correcta es:

Pregunta 2

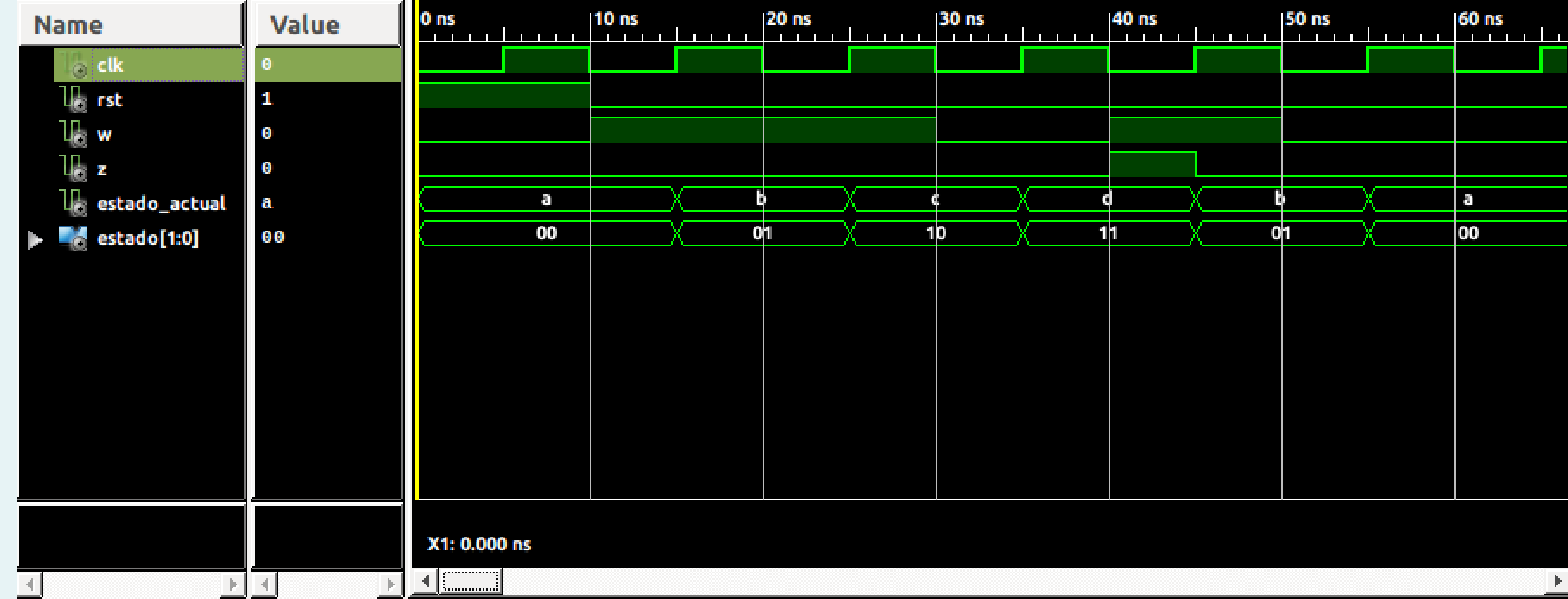
Correcta

Se puntúa 25,00 sobre 25,00

🚩

 Marcar pregunta

Dado el siguiente diagrama temporal, determine el diagrama de estados correspondiente al mismo. clk es la entrada de reloj, rst es la entrada de reset asincrónico, w es la entrada de datos serial y z es la salida. La codificación de estados es binaria. La transición de estados se produce en el flanco positivo del reloj.



Seleccione una:

- ☒ a.
- Diagrama de estados:

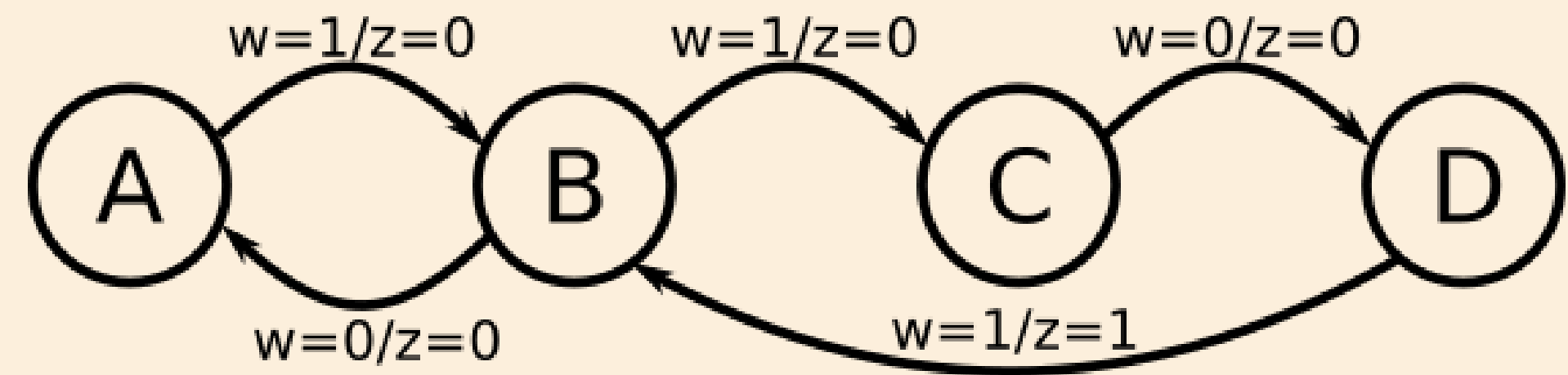
```
graph LR; A((A)) -- "w=1/z=0" --> B((B)); B -- "w=0/z=0" --> A; B -- "w=1/z=1" --> D((D)); D -- "w=1/z=0" --> C((C)); C -- "w=0/z=0" --> D; C -- "w=1/z=1" --> B
```
- ☐ b.
- Diagrama de estados:

```
graph LR; A((A)) -- "w=1/z=0" --> B((B)); B -- "w=1/z=0" --> C((C)); C -- "w=0/z=0" --> D((D)); D -- "w=1/z=1" --> A
```
- ☐ c.
- Diagrama de estados:

```
graph LR; A((A)) -- "w=1/z=0" --> B((B)); B -- "w=1/z=0" --> C((C)); C -- "w=0/z=0" --> D((D)); D -- "w=1/z=0" --> B
```
- ☐ d.
- Diagrama de estados:

```
graph LR; A((A)) -- "w=1/z=0" --> B((B)); B -- "w=0/z=0" --> C((C)); C -- "w=1/z=0" --> D((D)); D -- "w=1/z=1" --> A
```

Respuesta correcta



La respuesta correcta es:

Pregunta 3

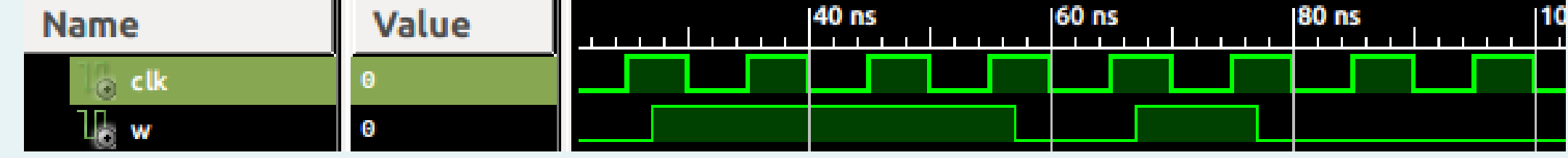
Correcta

Se puntúa 25,00 sobre 25,00

🚩

 Marcar pregunta

Se dispone de un registro de desplazamiento hacia la izquierda de 4 bits con entrada serial 'w' (bit menos significativo del registro) y salida serial 'z' (bit más significativo del registro). Si por la entrada serial 'w' se introduce la secuencia 0,1,1,1,0,1,0,0 por 8 ciclos de reloj consecutivos. ¿Cuántos ciclos de reloj le llevará a la salida 'z' alcanzar un valor lógico 1?



Seleccione una:

- ☒ a. 5 ciclos de reloj
- ☐ b. 6 ciclos de reloj
- ☐ c. La salida 'z' no alcanza nunca un valor lógico 1
- ☐ d. 4 ciclos de reloj

Respuesta correcta

La respuesta correcta es: 5 ciclos de reloj

Pregunta 4

Correcta

Se puntúa 25,00 sobre 25,00

🚩

 Marcar pregunta

Un algoritmo implementado utilizando microprogramación utiliza

Seleccione una:

- ☐ a. Diagrama de flujo
- ☐ b. Pseudocódigo
- ☐ c. Diagrama de estados
- ☒ d. Lenguaje de máquina

Respuesta correcta

La respuesta correcta es: Lenguaje de máquina

Navegación por el cuestionario

1	2	3	4
✓	✓	✓	✓

Mostrar una página cada vez

Finalizar revisión

Finalizar revisión