

**TECNOLÓGICO NACIONAL DE MÉXICO
INSTITUTO TECNOLÓGICO DE MORELIA**



Arquitectura de Computadoras

Practica 1

Simulación Sumador-Restador binario de 4 bits

Gonzales Hernández Servando

Ricardo Hernández Urbina

Santiago Gonzales Lara

3:00 – 5:00 p.m. Grupo AA

Fecha de realización 26/09/2024

Fecha de entrega 26/09/2024

Objetivo:

Que el alumno diseñe y simule un sumador restador binario de 4 bits, utilizando el procedimiento de diseño para circuitos combinacionales y el CAD PROTEUS.

Material Parte 1:

Simulador PROTEUS

Introducción:

El sumador de 4 bits, se compone de un $\frac{1}{2}$ sumador, y 3 sumadores completos, los cuales se diseñan empleando el procedimiento general para los circuitos combinacionales, tal como se enumera a continuación

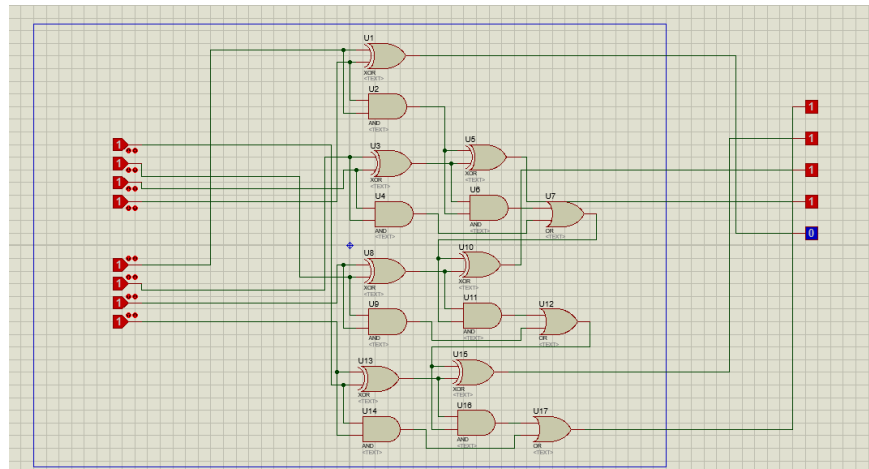
- 1- Definir el problema a resolver, verificando que es un circuito combinacional
- 2- Definir Variables de entrada
- 3- Definir variables de salida
- 4- Establecer la relación entre las variables de entrada y las variables de salida, a través de una “Tabla de Verdad”
- 5- Obtener la función resultante en minitérminos, si se emplea lógica positiva, dando origen a funciones del tipo “Suma de productos”
- 6- Reducir las funciones resultantes, probando distintos métodos, tales como
 - a. Álgebra Booleana
 - b. Mapas de Karnaugh
 - c. Métodos Numéricos
- 7- Una vez obtenidas las funciones reducidas por cualquiera de los métodos disponibles, se procede a la simulación

8- Implementación física

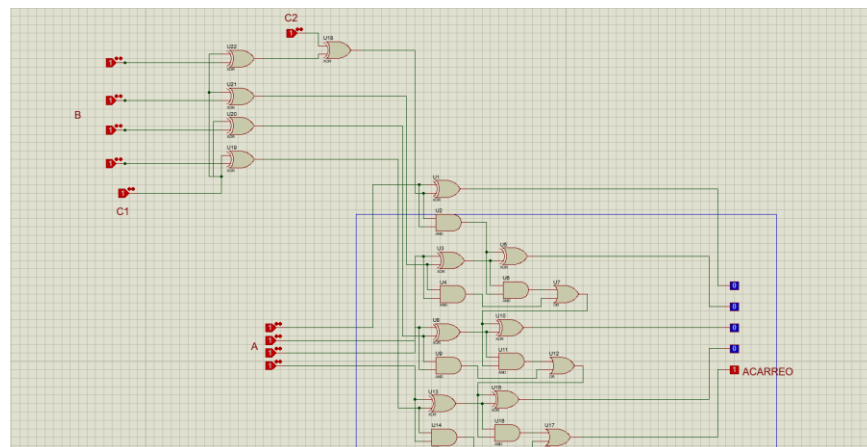
Previamente se ha mostrado en clases, el diseño del medio sumador, el sumador completo, y la forma en la que estas etapas deben interconectarse a fin de obtener el circuito deseado

Trabajo Previo

1.- Diseñar el circuito medio sumador, sumador completo e integrar el sumador binario de 4 bits. Armar el circuito correspondiente en el CAD PROTEUS.

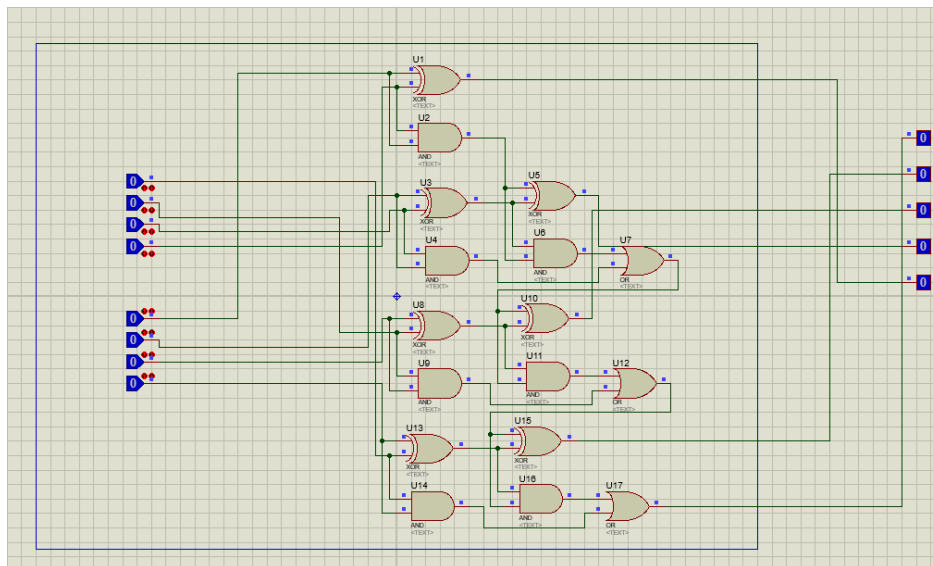


2.- Con el mismo sumador completo del punto anterior, realizar el diseño para un restador de 4 bits, a través del complemento a 1 y el complemento a 2 y hacer la implementación correspondiente en el simulador señalado.



Desarrollo Parte 1:

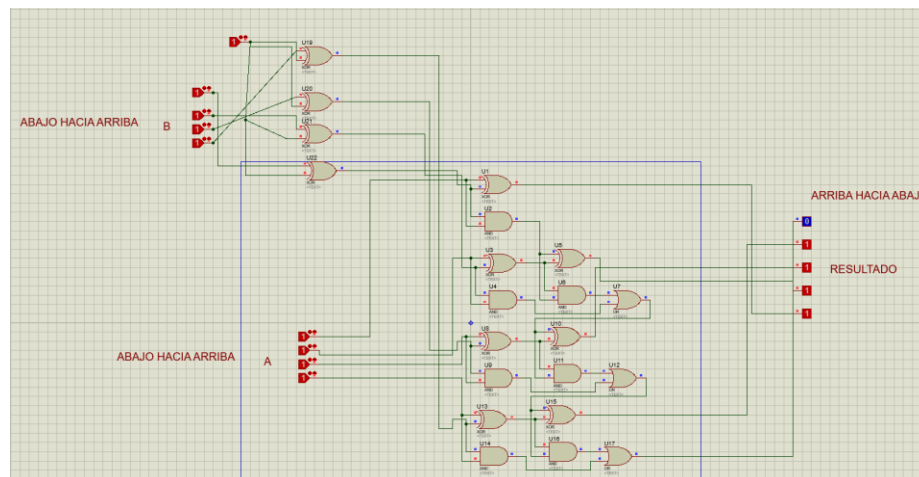
1. Comprobar el correcto cableado del sumador completo de 4 bits, incluir los elementos necesarios para introducir las variables binarias (p.e. interruptores) a fin de poder introducir las diferentes cantidades de prueba, así mismo, incluir los elementos de señalización de salida tales como LEDs o algún otro señalizador binario disponible en el simulador.
2. Compruebe el correcto funcionamiento del circuito realizando distintas operaciones, por ejemplo: $0+0$, $15+15$, $9+13$, etc.
3. Anote las operaciones realizadas y los resultados obtenidos en la bitácora correspondiente y muéstrellos al profesor.

**Desarrollo Parte 2:**

1. Comprobar el correcto cableado del restador completo de 4 bits, mediante el complemento a 1, incluir los elementos necesarios “convertir” el sumador completo

en un restador por complemento a 1, sin olvidar los elementos necesarios para introducir las variables binarias (p.e. interruptores) a fin de poder introducir las diferentes cantidades de prueba, así mismo, incluir los elementos de señalización de salida tales como LEDs o algún otro señalizador binario disponible en el simulador.

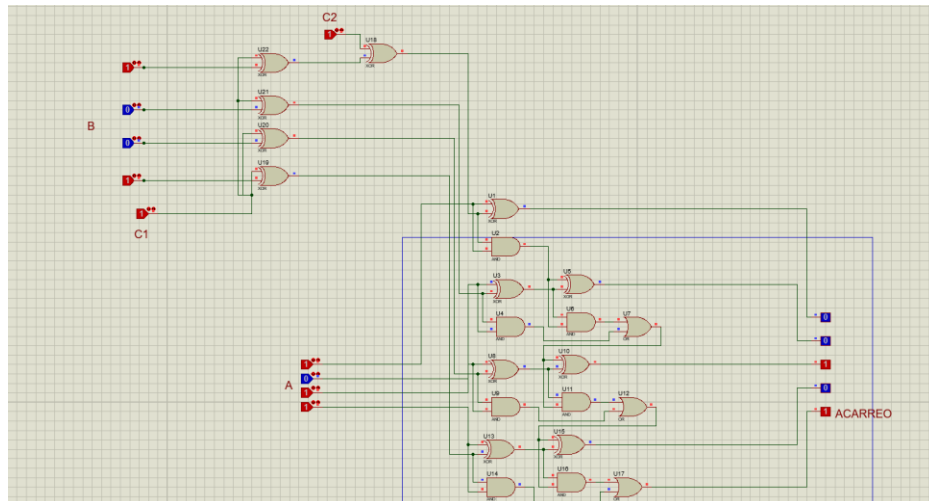
2. Compruebe el correcto funcionamiento del circuito realizando distintas operaciones, por ejemplo: 0-0, 15-15, 9-13, 13-9, etc.
3. Revise como se interpretan los resultados “negativos” en este circuito
4. Anote las operaciones realizadas y los resultados obtenidos en la bitácora correspondiente y muéstrellos al profesor.



Desarrollo Parte 3:

1. Comprobar el correcto cableado del restador completo de 4 bits, mediante el complemento a 2, incluir los elementos necesarios “convertir” el sumador completo en un restador por complemento a 1 y complemento a 2, sin olvidar los elementos necesarios para introducir las variables binarias (p.e. interruptores) a fin de poder introducir las diferentes cantidades de prueba, así mismo, incluir los elementos de señalización de salida tales como LEDs o algún otro señalizador binario disponible en el simulador.

2. Compruebe el correcto funcionamiento del circuito realizando distintas operaciones, por ejemplo: 0-0, 15-15, 9-13, 13-9, etc.
3. Revise como se interpretan los resultados “negativos” en este circuito
4. Anote las operaciones realizadas y los resultados obtenidos en la bitácora correspondiente y muéstrelas al profesor.
5. Anote sus observaciones y conclusiones en la bitácora de práctica y pida que el profesor valide los resultados obtenidos para obtener la firma correspondiente. No olvide anotar en dicha bitácora el número de práctica, fecha de realización y nombres de los integrantes del equipo.
6. Realice el reporte en base al formato general proporcionado, anexe la imagen de la bitácora firmada. El reporte se deberá entregar a la siguiente semana de la realización de esta práctica. En caso de que esté activa la página del sistema TEAMS, el archivo digital deberá subirse en la liga correspondiente de manera individual.
7. Al final de la práctica se debe contar con un circuito simulado que puede realizar las operaciones de suma, resta con complemento a 1 y resta con complemento a 2, el cual contará con un bit de control para seleccionar sumas o para realizar restas, con complemento a 1, y otro bit para seleccionar la resta con complemento a 2.
8. Aunque es posible integrar todo en un solo circuito, es deseable mostrar el avance del diseño final, mostrando el avance progresivo con el diseño solicitado en la parte 1 y así sucesivamente hasta terminar con la parte 3



Conclusiones

Para esta practica se creo un sumador-restador de 4 bits con el complemento a 1 y complemento a 2 el cual ayuda en la comprensión de como funciona una ALU; teniendo que construir desde cero el circuito, además de tener que interpretar los resultados que nos da el circuito.

Bitácora

12/09/24

Practica 1: *OK 26/sep/24*

Simulación Sumador-Restador binario de 4 bits

González Lara Santiago ✓
Hernández Urbino Ricardo ✓

Objetivo

Que el alumno diseñe y simule un sumador restador binario de 4 bits, utilizando el procedimiento de diseño para circuitos combinatoriales y el CAD PROTEUS

Desarrollo Parte 1:

5C

0000	1111	1100
+ 0000	1111	1000
0000	1110	10110

OK

Desarrollo Parte 2: *Part 2 OK*

0000	1111	1101	1001
- 0000	- 1111	- 1001	- 1101
0000	1111	1100	1000
+ 1111	+ 0000	+ 0110	+ 0010
01111	01111	110011	01011
0000	0000	0100	0100
0-0	15-15	13-9	9-13

Acertado

1 = + Se suma el mismo bit
0 = - Se invierte el resultado