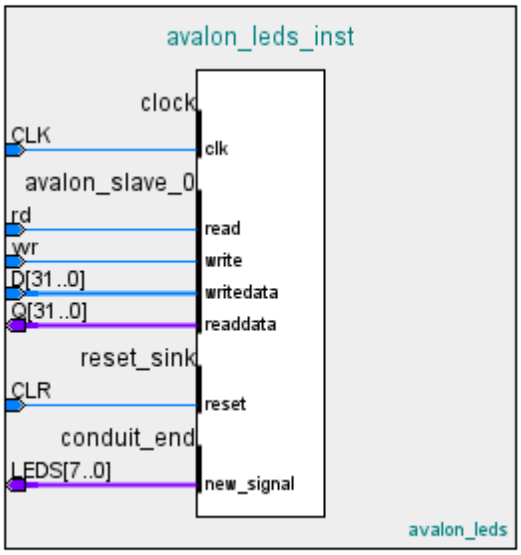
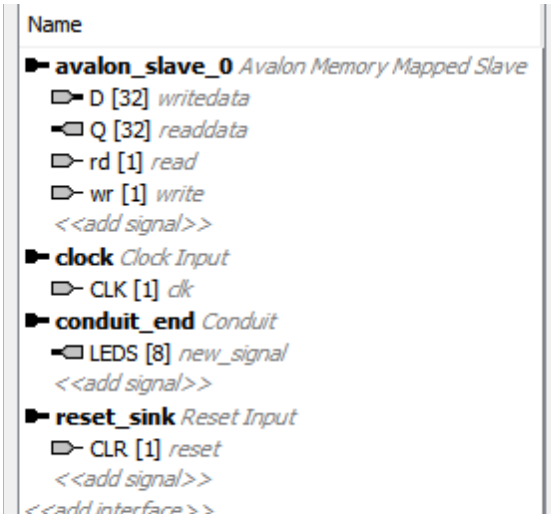
Avalon-väyläkomponentin VHDL-kuvaus:

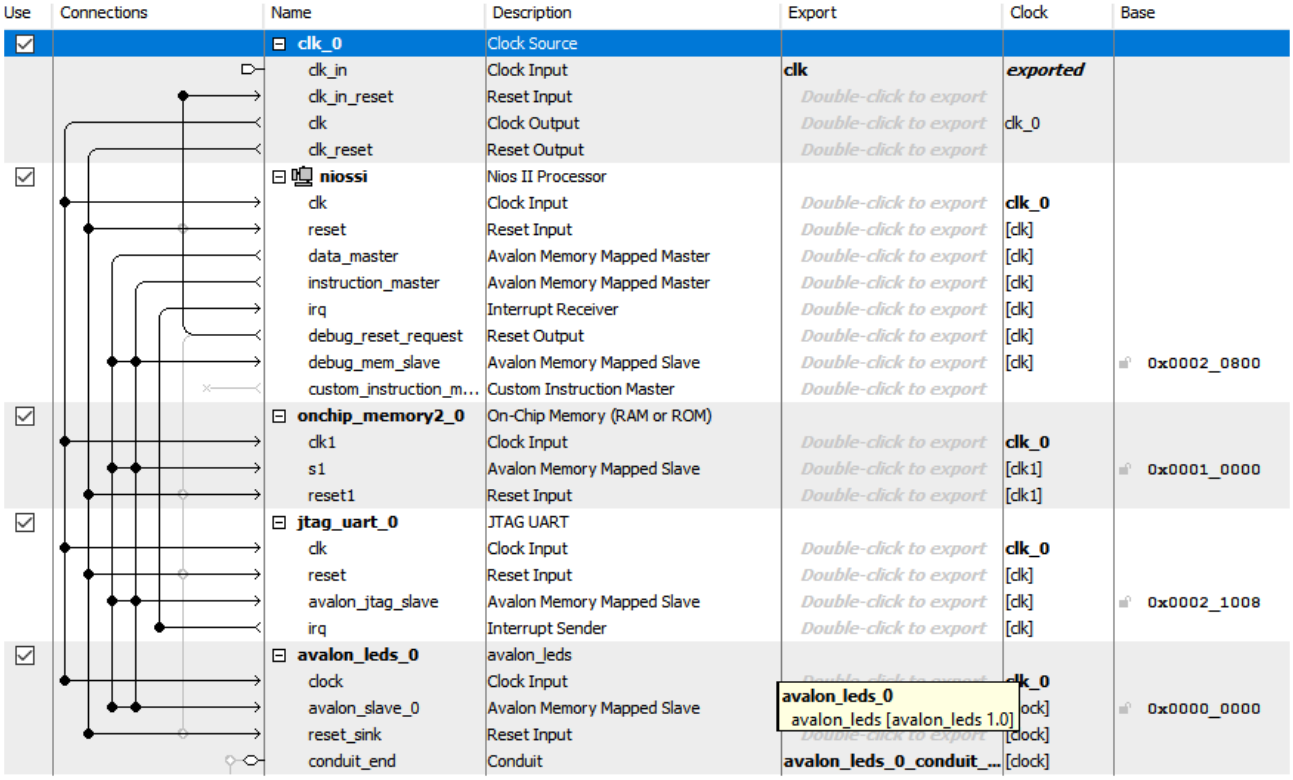
```
library ieee;
use ieee.std_logic_1164.all;

entity avalon_leds is
  port( CLK, CLR, rd, wr: in std_logic; D: in std_logic_vector (31 downto 0);
  Q: out std_logic_vector (31 downto 0); LEDS: out std_logic_vector(7 downto 0));
end avalon_leds;

architecture toiminta of  avalon_leds is
begin
  process(wr)
    variable apu: std_logic_vector(7 downto 0);
  begin
    if wr='0' then apu:=D(7 downto 0);
    end if;
    LEDS<=apu;
  end process;
end toiminta;
```

Kuvauksesta tehdyn IP:n kuva (sis. signaalit ja liiitynnät):





Näkymä QSYSistä:



Koodiksi käy materiaalin NIOSII LED-esimerkki (PIO-rekisteriin liittyvän headerin voi joutua lisäämään Eclipsen projektiin).