

SOCin luonti

1. Luo Quartus -projekti
2. Käynnistä Platform-designer
 - Lisää NiosII-prosessori
 - Lisää muisti (Onchip RAM, ROM), josta kasvata muistin määrää, esim. 65536
 - Lisää JTAG-UART
 - Lisää PIO
3. Liitä komponentit Platform-designerissa (muista klikata PIO extrenal)
4. Nimeä prosessori tunnistettavalla nimellä
5. Assign Base Address (PD)
6. Märitä reset slave ja exception slave (PD Nios)
7. Tallenna xxx.qsys (PD)
8. Generate VHDL (PD)
9. Sulje PD
10. Lisää xxx.gip (Quartus Files) ja aseta se top level entityksi
11. Paina Start Analysis & Elaboration
12. Liitä kello- ja pio-pinnit (quartus pin planner)
13. Assignments ->Device->configuration mode (512kbits UFM)
14. Start Compilation
15. Ohjelmoi FPGA (Jätä OpenCorePlus Status -ikkuna päälle)

Sovelluksen teko SOCille

1. Käynnistä Tools -> ...Eclipse ja valitse workspaceksi projektihakemistosi
2. File->New->NIOSII Application and BSP from Template
3. Valitse projektihakemistosi ..sopcinfo, nimeä SW-projekti ja ota hello world template
4. Editoi/täydennä templateen oma koodi
5. Build Project
6. Aja koodi run as (valitse NIOSII hardware)
7. Ajaessa (Avautuvaan ikkunaan refresh ja ignore base address &time stamp)