

10. Очередь команд процессоров фирмы INTEL. Назначение, размер и особенности работы

Новым элементом архитектуры МП I8086/88, по сравнению со схемой на рис. 1.2, является Очередь Команд (ОК), которая представляет собой набор байтовых регистров и выполняет роль регистра команд. Коды команд, выбираемые из памяти через Буфер Данных, записываются в Очередь Команд, длиной 6 байт, что соответствует максимально длинному формату команды. Наличие Очереди Команд позволяет совместить во времени выполнение команды в АЛУ и выборку следующей команды из памяти. Выборка команд приостанавливается в случаях, когда очередь команд заполнена или МП обменивается данными с памятью (или портами). Таким образом, достигается высокая плотность загрузки шины и повышение скорости выполнения программы.

По составу и назначению В РЕАЛЬНОМ РЕЖИМЕ регистры I80286 в основном совпадают с регистрами I8086/88. Изменения касаются назначения бит регистра флагов и использования сегментных регистров в защищенном режиме. Как и I8086, процессор I80286 имеет 16-ти битовую шину данных и очередь команд 6 байт. За счет улучшения архитектуры сокращено среднее количество тактов выполнения операций.

В устройстве предвыборки имеется очередь команд, которая хранит 16 байт команд (у процессоров i486 – 32 байта очереди команд). Код команды, считываемый из очереди, подается в устройство ДЕШИФРИРОВАНИЯ КОМАНД, а смещение (т.е. константа в команде) подается в УСТРОЙСТВО СЕГМЕНТАЦИИ, где участвует в вычислении адреса. УСТРОЙСТВО ДЕШИФРИРОВАНИЯ КОМАНД получает коды (байты префиксов, коды операций, байты адресации и др.) от устройства предвыборки и в двухступенчатом процессе преобразует их в управляющие сигналы низкого уровня и точки входа микрокода т.е. микропрограмм в ПЗУ

УСТРОЙСТВА УПРАВЛЕНИЯ.

УСТРОЙСТВО СЕГМЕНТАЦИИ преобразует логический (или виртуальный) адрес в ЛИНЕЙНЫЙ АДРЕС, привлекая дескрипторы сегментов и смещения, выделенные из команд. Параллельно с вычислением линейного адреса производится контроль атрибутов сегментов.