

Таймер i8254 в архитектуре IBM PC AT+

- Архитектура IBM PC AT+ использует подсистему трехканального 16-ти разрядного **ПРОГРАММИРУЕМОГО ТАЙМЕРА i8254** в качестве системного таймера:
 - Выход **КАНАЛА 0 (OUT0)**, использующего **режим 3**, связан с **IRQ0** контроллера прерываний **i8259A** и обеспечивает прерывание системных часов реального времени с частотой **18,2 Гц**.
 - Выход **КАНАЛА 1 (OUT1)**, использующего **режим 2**, генерирует сигнал запроса **регенерации динамической RAM**.
 - Выход **КАНАЛА 2**, используя **режим 3**, генерирует тональный сигнал для **громкоговорителя**.

Порты, используемые для программирования таймера

Адрес порта	Функция
40h	Чтение или запись счета для канала 0 (системные часы)
41h	Чтение или запись счета для канала 1 (запрос регенерации)
42h	Чтение или запись счета для канала 2 (тональный сигнал громкоговорителя)
43h	Запись управляющего слова и команд CLC, RBC

Структурная схема подсистемы таймера в IBM PC



