

ветствии с рис. 6, а, в сторону младших — в соответствии с рис. 6, б. При уровне 1 на входе «Запись» происходит счет импульсов, при уровне 0 — сдвиг сосчитанной информации.

В устройствах динамической индикации необходимо сдвигать информацию сразу на один десятичный разряд, поэтому сдвигающий регистр замыкают в кольцо, как показано на рис. 7 (цепи подачи импульсов и управляющих сигналов можно выполнить по схемам на рис. 4 или 5). Роль входа разрешения сдвига в этом случае также играет вход «Запись». Очевидно, что при соединении микросхем в соответствии с рис. 7 запись параллельной информации в них невозможна.

Счетчик К155ИЕ9 можно использовать и в делителе с изменяемым коэффициентом деления (рис. 8). Для этого на вход разрешения записи L необходимо подать через инвертор сигнал переноса одноразрядного или многозначного (со старшего разряда) счетчика, а на входы D1, D2, D4, D8 — уровни кода, определяющего коэффициент пересчета. При достижении в процессе счета состояния 99...9 счетчик переходит в режим параллельной записи, и при воздействии следующего тактового импульса вместо переключения в нулевое состояние происходит запись сигналов параллельного кода, поданных на входы D1, D2, D4, D8 микросхем. В результате общий коэффициент пересчета N уменьшается на число K, соответствующее десятичному значению этого кода:  $N=10^m-K$ , где m — число микросхем в делителе. Коэффициент пересчета на выходе 2 можно изменять в пределах от 1 до  $10^m$  (длительность положительных выходных импульсов равна длительности входных), на выходе 1 — от 2 до  $10^m$  (длительность отрицательных выходных импульсов равна периоду входных). Если делитель собран по схеме на рис. 5, инвертор DD3.1 необходимо заменить элементом 2И-НЕ, второй вход которого нужно подключить к выходу переноса Р первой микросхемы делителя.

(Продолжение следует)

С. АЛЕКСЕЕВ

г. Москва

## ЛИТЕРАТУРА

1. Алексеев С. Применение микросхем серии К155. — Радио, 1977, № 10, с. 39—41.
2. Алексеев С. Применение микросхем серии К155. — Радио, 1978, № 5, с. 37, 38.
3. Алексеев С. Применение микросхем серии К155. — Радио, 1982, № 2, с. 30—34.



# Персональный радиолюбительский компьютер «Радио-86РК»

## ЦЕНТРАЛЬНЫЙ ПРОЦЕССОР МИКРОКОМПЬЮТЕРА

Принципиальная электрическая схема микрокомпьютера «Радио-86РК» (далее для краткости — РК) представлена на рис. 3. Тактовый генератор РК выполнен на микросхеме КР580ГФ24 (D1), предназначенной специально для работы с микропроцессором КР580ИК80А (D6). Частота тактовых импульсов определяется кварцевым резонатором, подключенным к выводам X1 и X2. Его резонансная частота должна быть в 9 раз больше выбранной тактовой частоты микропроцессора. Так как в РК тактовый генератор служит также и для синхронизации работы контроллера дисплея, в качестве которого использован обыкновенный телевизор, частота кварцевого резонатора выбрана равной 16 МГц. При этом тактовая частота микропроцессора равна  $16/9=1,78$  МГц, что несколько ниже максимально допустимой (2 МГц).

Необходимые для синхронизации микропроцессора импульсы на выводах Ф1 и Ф2 имеют амплитуду 12 В. На остальных выводах микросхемы формируются сигналы с уровнем ТТЛ. Синхронизация работы периферийных БИС осуществляется последовательностью импульсов, получаемых на выходе Ф2ТТЛ. Последовательность импульсов с частотой кварцевого резонатора и скважностью

около 2, формируемая на выводе OSC, используется для синхронизации контроллера дисплея и формирования сигналов управления БИС динамической памяти. На выходы RDYIN и RESIN в произвольные моменты времени подают сигналы ГОТОВНОСТЬ и СБРОС от внешних устройств. Эти сигналы запоминаются во внутренних триггерах тактового генератора и передаются на выводы RDY и RES по переднему фронту импульсной последовательности Ф2. Кроме того, сигнал RES может быть сформирован содержащимся в тактовом генераторе триггером Шмитта. На вход RESIN сигнал приходит от устройства формирования, собранного на элементах C1, C2, R1, R2, R3, VD1 и кнопке «СБРОС» (рис. 1) и ограничивающего длительность одноименного сигнала.

Так как в РК нет медленно работающих устройств, которые при «общении» с микропроцессором требовали бы перевода его в состояние ожидания, на вывод RDYIN постоянно подан уровень логической 1.

На выводе STSTB в момент действия сигнала Ф1 формируется импульс, стробирующий байт состояния микропроцессора. Обычно этот сигнал подают на одноименный вход системного контроллера. В описываемом компьютере этот сигнал не используется, однако он необходим для организации циклового режима при отладке РК.

Рассмотрим формирование сигналов ЗАПИСЬ и ЧТЕНИЕ шины управления. Первый из них может быть сформирован только микропроцессором D6 на его выводе WR. На соответствующие входы микросхем D2, D14, D17, D20 этот сигнал поступает непосредственно, на входы WE микросхем памяти D22—D29 и формирователь сигнала управления ОЗУ — через повторитель D5.4, а на вывод WR контроллера дисплея D8 — еще и через элемент D4.1.

Продолжение. Начало см. в «Радио», 1986, № 4.

Сигнал ЧТЕНИЕ формируется не только микропроцессором D6, но и контроллером ПДП D2 при передаче кодов символов из экранной области ОЗУ в контроллер дисплея. При этом используются некоторые особенности работы микропроцессора и контроллера ПДП. Сигнал на выводе DBIN микропроцессора активен (уровень логической 1) только при чтении данных, а на выводе MEMW контроллера (уровень логического 0) — в момент считывания байта из экранной области ОЗУ в контроллер дисплея. Из этих сигналов элементом D5.1 и формируется сигнал ЧТЕНИЕ. Резистор R5 служит для формирования уровня логической 1 на выводе 2 элемента D5.1 в то время, когда выход MEMW контроллера находится в высокоимпедансном состоянии.

**БЛОК ВЫБОРА ПАМЯТИ  
ИЛИ УСТРОЙСТВА  
ВВОДА-ВЫВОДА**

Дешифратор адреса выполнен на микросхемах D11, D5.3, D10. 4 и D4.3. В зависимости от состояния линий A13—A15 шины адреса на одном из выходов микросхемы D11 формируется уровень логического 0, позволяющий определить, к какой группе ячеек памяти происходит обращение. Таким образом, все адресное пространство микропроцессора (64 Кбайт) оказывается разделенным на 8 блоков размером по 8 Кбайт каждый. На выходах элементов D5.3 и D10.4 при обращении к ячейкам ОЗУ с адресами соответственно 0000H — 3FFFH и 4000H — 7FFFH формируется сигнал логической 1\*.

Сигналы с выходов 4—7 дешифратора D11 используются для выбора одной из периферийных БИС: D20, D14, D8 или D2. Следует заметить, что сигнал с выхода 7 использован также и для выбора микросхемы ПЗУ D17, т. е. один и тот же сигнал служит как для выбора БИС контроллера ПДП, так и ПЗУ. Такое решение оказалось возможным благодаря тому, что из ПЗУ информация только считывается, а в контроллер ПДП ее только записывают при инициализации последнего.

Так как после сброса микропроцессор начинает выполнять программу с командой, расположенной по адресу 0000H, а ПЗУ, хранящему управляющую программу МОНИТОР, отведены адреса начиная с F800H, в компьютер введен блок начального запуска. На выходе триггера D13.2 в момент прихода сигнала СБРОС появляется уровень логического 0, который запрещает работу дешифратора D11 и через элемент D4.3 поступает на вход С5 микросхемы ПЗУ D17, что и обеспечивает чтение первой команды из ПЗУ — команды безусловного перехода на начало МОНИТОРА. После выполнения этой команды на шине адресов появляется код адреса следующей команды, старший разряд которого равен 1. Появление высокого уровня на линии A15 переводит триггер D13.2 в исходное состояние, в результате чего в дальнейшем дешифрация адресов происходит обычным образом.

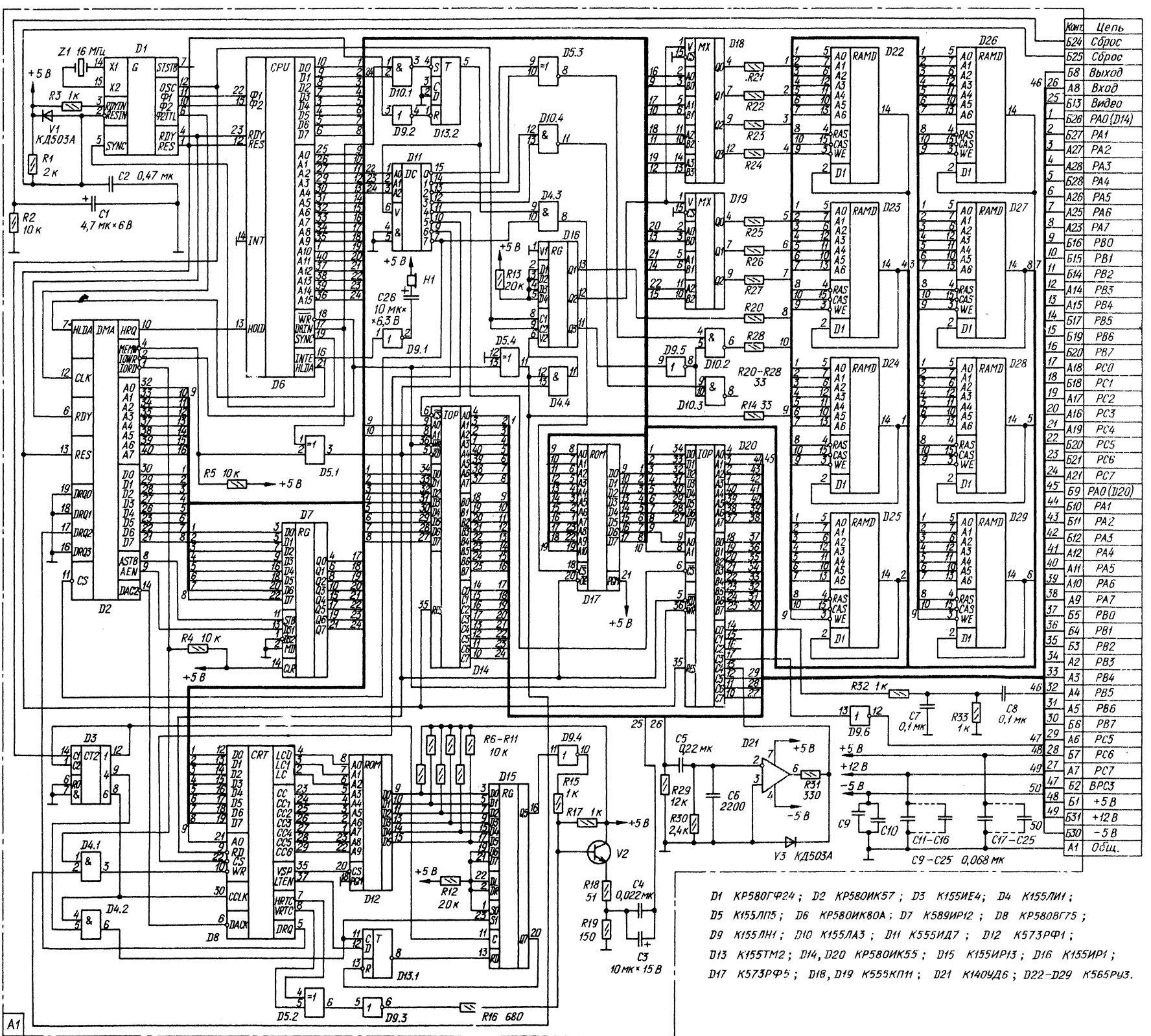
**ОЗУ**

ОЗУ ПК выполнено на микросхемах памяти динамического типа K565PY3 (D22—D29). Особенности этих микросхем — временное мультиплексирование адресов и необходимость периодической регенерации хранимой в них информации. Код адреса заносится в адресный регистр микросхем через входы A0—A6 последовательно: сначала поступают коды семи младших, а затем семи старших разрядов адреса, сопровождаемые соответственно сигналами выборки строки (RAS) и столбца (CAS). Адреса мультиплексируются микросхемами D18 и D19, на входы которых с адресной шины поступают разряды A0—A13 кода адреса. В зависимости от уровня сигнала на входах V этих мультиплексоров, на входы A0—A6 микросхем D22—D29 поступают сигналы либо с линий A0—A6, либо с линий A7—A13 шины адресов.

Для формирования сигналов, управляющих работой динамической памяти, служит узел, собранный на микросхеме D16 и элементах D4.4, D9.5, D10.2 и D10.3. На входы C1 и C2 сдвигающего регистра D16 поступает сигнал OSC тактового генератора. При отсутствии на шине управления сигналов ЧТЕНИЕ и ЗАПИСЬ на вход V2 регистра D16 с элемента D4.4 поступает высокий логический уровень, обуславливающий его работу в режиме параллельного приема данных.

При необходимости ЧТЕНИЯ из ОЗУ

Рис. 3



\* См. рис. 2 в «Радио», 1986, № 4.

или ЗАПИСИ в него на выходе элемента D4.4 формируется низкий логический уровень, в результате чего регистр переходит в режим сдвига информации, и на его выходах поочередно, с задержкой 62,5 нс, устанавливаются низкие логические уровни. Сигналы Q1 и Q2 поступают соответственно на входы RAS микросхем памяти и входы V мультиплексоров D18, D19. Такой же уровень при наличии сигнала выбора ОЗУ поступает через элемент D10.2 с выхода Q3 регистра D16 и на входы CAS микросхем памяти. Резисторы R14, R20—R28 служат для улучшения формы сигналов, подаваемых на адресные входы микросхем ОЗУ.

Как уже отмечалось, объем ОЗУ ПК может быть увеличен до 32 Кбайт. Для этого в него вводят 8 дополнительных микросхем памяти, выводы которых соединяют с одноименными выводами микросхем D22—D29. Исключение составляют входы CAS: их объединяют между собой и подключают к выходу элемента D10.3, назначение которого аналогично назначению элемента D10.2. Наиболее простое конструктивное решение — установить дополнительные микросхемы ОЗУ на уже имеющиеся на печатной плате и припаять их выводы к выводам последних.

## КОНТРОЛЛЕР ПДП

Как уже отмечалось, пересылка данных из ОЗУ в контроллер дисплея осуществляется методом прямого доступа к памяти контроллером KP5801K57 (D2).

Многорежимный буферный регистр D7 работает совместно с контроллером ПДП D2 и предназначен для временного хранения восьми старших разрядов кода адреса. Это необходимо потому, что в контроллере выходы D0—D7 используются в мультиплексном режиме — как для приема информации с шины данных при его инициализации, так и для выдачи на адресную шину старших разрядов кода адреса в режиме ПДП. В этом режиме на вход D51 микросхемы D7 от контроллера поступает сигнал высокого уровня, переводящий ее выходы из высокоимпедансного состояния в активное. В первом такте каждого цикла ПДП на входы D0—D7 регистра поступают восемь старших разрядов кода адреса, которые фиксируются сигналом STB и поступают через выходы

Q0—Q7 на шину адресов. После этого выходы Q0—Q7 контроллера переводятся в высокоимпедансное состояние, освобождая шину данных для передачи кодов символов из экранной области ОЗУ в контроллер дисплея.

## КОНТРОЛЛЕР ДИСПЛЕЯ

Рассмотрим теперь, как ПК формирует изображение на экране телевизора. Для упрощения узла формирования видеосигнала кадровые и строчные синхриимпульсы формируются непосредственно на выходах HRTC и VRTC контроллера дисплея D8, благодаря его соответствующей настройке. Поскольку изображение на края экрана телевизионных приемников менее резко и нередко выходит за его границы, оно в этих зонах затемняется программно, т. е. записью в соответствующие ячейки экранной области ОЗУ кодов символа «пробел», что равносильно формированию в видеосигнале бланкирующих интервалов. На экране алфавитно-цифровая информация отображается 25 строками по 64 знакоместа в каждой. Под каждое знакоместо отводится матрица точек  $6 \times 8$ . Строки символов разделены двумя затемненными строками телевизионного раstra.

Таким образом, в одной строке раstra, время отображения которой равно 48 мкс, могут быть засвечены  $6 \times 64 = 384$  точки. Следовательно, частота повторения импульсов, подаваемых на вход С сдвигающего регистра D15, должна быть равна 8 МГц. Она получается делением частоты тактового генератора D1 на 2. В качестве делителя частоты использован счетчик D3. Одновременно он формирует импульсы символической синхронизации, подаваемые на вход CCLK контроллера дисплея D8 ( $f_{CCLK} = f_{OSC}/12$ ). Период следования этих импульсов, равный времени прохождения луча кинескопа в пределах одного знакоместа, и определяет частоту смены кодов символов на выходах CC0—CC6 контроллера.

После того, как информация о графическом представлении текущего символа последовательно выдана на выход Q5 сдвигающего регистра D15, последний под действием выходного сигнала элемента D4.2 переходит из режима сдвига в режим приема информации об очередном символе. Этот же сигнал используется для формирования курсора — мигающей черточки, расположенной под отображаемым символом. Такой вид курсора определяется записью соответствующего

кодового слова во внутренний регистр контроллера дисплея D8.

При прохождении лучом помеченного знакоместа на выходе LTEN контроллера дисплея периодически появляется высокий логический уровень. Он подготавливает триггер D13.1 к переключению выходным сигналом элемента D4.2, которое происходит в момент начала отображения помеченного знакоместа, что и обеспечивает формирование курсора.

Элемент D4.1 формирует сигнал для записи информации в контроллер дисплея. Низкий логический уровень появляется на его выходе при таком же уровне на линии ЗАПИСЬ шины управления при инициализации контроллера дисплея или низком уровне на выходе IOR контроллера ПДП при передаче байта из экранной области ОЗУ. Резистор R4 выполняет те же функции, что и резистор R5.

Формирование комплексного телевизионного видеосигнала осуществляется эмиттерным повторителем на транзисторе V2. На его вход через резисторы R15 и R16 поступают сигналы соответственно с выхода сдвигающего регистра D15 и узла формирования синхросмеси, выполненного на элементах D5.2 и D9.3.

## ФОРМИРОВАНИЕ

## ЗВУКОВЫХ СИГНАЛОВ

Выход INTE микропроцессора использован в ПК нетрадиционно — как одnorазрядный порт вывода: командами E1 и D1 и подпрограммами временной задержки на нем можно формировать сигналы звуковой частоты. Через элемент D9.1 они поступают на микротелефонный капсюль H1. Таким образом, в ПК имеется возможность программной реализации различных звуковых эффектов. В МОНИТОРЕ для этой цели предусмотрена специальная подпрограмма, к которой можно обращаться из других программ, в том числе и из написанных на Бейсике.

(Продолжение следует)

Д. ГОРШКОВ,  
Г. ЗЕЛЕНКО,  
Ю. ОЗЕРОВ,  
С. ПОПОВ

г. Москва