

(TB070) Dispositivos Semiconductores

Trabajo Práctico Final : Transistor MESFET

106213 Sebastián Lazo (slazo@fi.uba.ar)

26 de Febrero 2026

1 Resumen

En el presente informe se aplican los conocimientos adquiridos en la materia Dispositivos Semiconductores para el estudio y análisis del dispositivo conocido como MESFET (Metal Semiconductor Field Effect Transistor). Se abordan su estructura, parámetros característicos, aplicaciones típicas, modos de operación, así como su modelo clásico y su modelo completo. Se presentan diagramas de bandas para cada modo de operación, curvas características y se discuten los efectos no ideales que influyen en su comportamiento real.

2 Introducción al dispositivo

El transistor MESFET es un dispositivo multijuntura de tres terminales: fuente, drenaje y compuerta, su estructura forma un canal por el cual fluyen los portadores desde el terminal fuente hacia el terminal de drenaje. La conductividad del canal es modulada por el potencial eléctrico aplicado en el terminal de compuerta. Puede clasificarse como una variación del transistor MOSFET, con la diferencia de que no posee una capa de óxido aislante entre la compuerta y el sustrato, característica que también comparte con el transistor JFET. Con respecto a este último, difieren en el material de la compuerta, ya que en el MESFET no es de material semiconductor, sino metálica, empleándose metales como aluminio, titanio, oro, níquel o platino.

2.1. Motivación de su desarrollo

Para comprender la necesidad de esta clase de transistor es necesario conocer una limitación en los transistores MOSFET, estos pueden no ser apropiados si se desea fabricar un transistor utilizando ciertos materiales semiconductores, como en el caso del arseniuro de galio (GaAs), dado que en la interfase, entre el GaAs y un aislante como el óxido, se forman un gran número de trampas superficiales que inhiben la acción compuerta. Además, las compuertas de unión no se difunden con tanta facilidad dentro del GaAs debido a la inestabilidad del material a altas temperaturas, por lo tanto no se realizan uniones P-N con facilidad. Sin embargo, dado que el GaAs tiene una mayor movilidad que el silicio para sus portadores libres, su empleo es aconsejable en aplicaciones que requieren rápidas velocidades de conmutación. La mayoría de las aplicaciones utilizan el MESFET de canal n en lugar del de canal p debido a la mayor movilidad de los portadores en los dispositivos de canal n (Sze & Lee, 2002). Por consiguiente, se utilizan estructuras del tipo MESFET de canal n para cubrir esas necesidades (Streetman & Banerjee, 2006). Otros semiconductores utilizados para fabricar MESFET's son nitruro de galio (GaN), carburo de silicio de estructura cristalina (4H-SiC) y fosforo de indio (InP), las características de los mismos se encuentran en la tabla de la figura 1.

Property	Si	Ge	GaAs	GaN	4H-SiC	InP
Electron mobility ($\text{cm}^2 \text{V}^{-1} \cdot \text{s}^{-1}$)	1500	3900	8500	1000	900	5400
Hole mobility ($\text{cm}^2 \text{V}^{-1} \cdot \text{s}^{-1}$)	450	1900	400	350	120	200
Bandgap (eV)	1.12	0.66	1.42	3.2	3.23	1.35
Avalanche field (10^5 V/cm)	3.8	2.3	4.2	50	35	5.0
Saturated drift velocity (10^7 cm/s)	0.7	0.6	2.0	1.8	0.8	2.0
Saturation field (10^3 V/cm)	8		3	15	25	25
Thermal conductivity at 25°C ($\text{W/cm} \cdot ^\circ\text{C}$)	1.4	0.6	0.45	1.7	4.9	0.68
Dielectric constant	11.9		12.9	14	10	8
Substrate resistance ($\Omega \text{ cm}$)			>1000	>1000	1–20	>1000
Transistors			MESFET			MESFET
			HEMT	MESFET	MESFET	HEMT
			HBT	HEMT	HEMT	HBT
			P-HEMT			P-HEMT

Figura 1: Tabla con las características principales de los semiconductores y el tipo de transistor fabricado con ellos (Giannini et al., 2009).

2.2. Primer prototipo

El MESFET fue propuesto y demostrado por primera vez por Carver Mead en 1966, se puede observar una imagen de el primer prototipo en la figura 2. Poco después, Hooper y Lehrer informaron sobre su rendimiento en dispositivos de microondas en 1967 (Sze et al., 2021). Carver Mead recibió una pequeña muestra de GaAs de tipo n formado epitaxialmente (crecimiento cristalino ordenado) sobre una oblea semiaislante y comenzó a trabajar en el laboratorio grabando la capa epitaxial de su diminuta muestra de oblea, paso a paso, hasta que pudo ver la perforación desde un contacto metálico a una tensión de 10 V. El proceso que estaba usando era un grabado químico de tiempo aproximado con metanol y bromo, y aunque la tensión de 10 V era un poco alto comparado con experiencias similares, ya había pasado por varios pasos de grabado, metalización y medición (usando la relación entre capacitancia y tensión para obtener la concentración de dopaje del canal y espesor de agotamiento) para llegar a este punto. Decidió detenerse y, usando un rapidógrafo calentado (un bolígrafo de dibujo de tinta líquida de estilo antiguo) lleno de cera negra, dibujó una franja a lo largo de la oblea para definir el área activa de lo que sería la región de fuente-drenaje, y luego grabó cuidadosamente a través de la región epitaxial hasta el GaAs semiaislante en el resto. A continuación, soldó por puntos dos hojas de afeitar de filo recto a pequeñas piezas transversales para hacer una máscara para una puerta muy estrecha. Los bordes de las hojas estaban tan juntos que formaban un patrón de difracción a lo largo de sus bordes casi en contacto (Siegel, 2021).

Usando esta máscara improvisada, evaporó un electrodo de compuerta de aluminio muy fino (de unas pocas micras de ancho) a través del hueco entre las aspas y a lo largo del punto medio de la mesa. Después, soldó contactos óhmicos de indio-mercurio a la mesa, en lados opuestos de la compuerta, para formar la fuente y el drenador. Sorprendentemente, el dispositivo funcionó y Carver pudo registrar curvas I-V del FET, dado que el transistor operaba a 10 V. Redactó el breve artículo y lo presentó a las Actas del IEEE en diciembre, denominándolo Transistor de Efecto de Campo de Puerta de Barrera Schottky, que posteriormente se convertiría en el MESFET (Siegel, 2021).

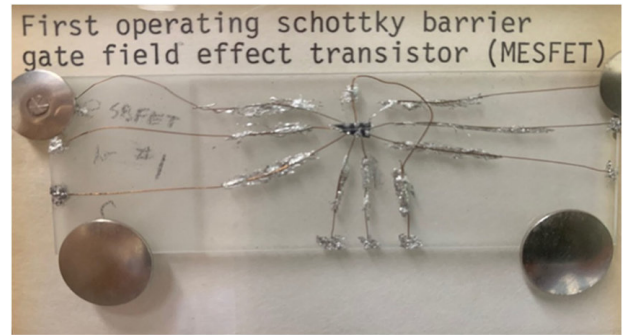


Figura 2: Fotografía del primer prototipo de MESFET de GaAs, tal como está conectado a un porta-objetos de microscopio (Siegel, 2021).

2.3. Estructura

Los MESFET's se construyen a partir de una delgada capa epitaxial de GaAs de tipo n dopada con impurezas donadoras como pueden llegar a ser silicio, azufre o selenio depositada sobre un sustrato semi-aislante también de GaAs pero dopado intencionalmente con cromo, que se comporta como un único aceptor cerca del centro de la banda prohibida de energía, con el objetivo de obtener un semi-aislante con una resistividad de ordenes de hasta $10^9 \frac{\Omega}{cm}$ (Neamen, 2012). Sobre esta capa se definen las tres terminales del dispositivo: *source*, *drain* y *gate* (fuente, drenaje y compuerta), como se aprecia en la Figura 3 y 4.

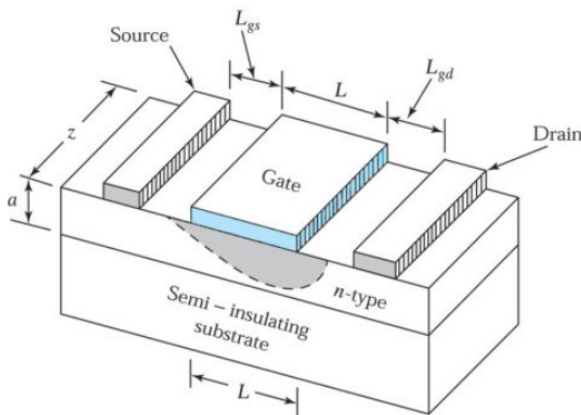


Figura 3: Estructura tridimensional del transistor MESFET (Sze et al., 2021).

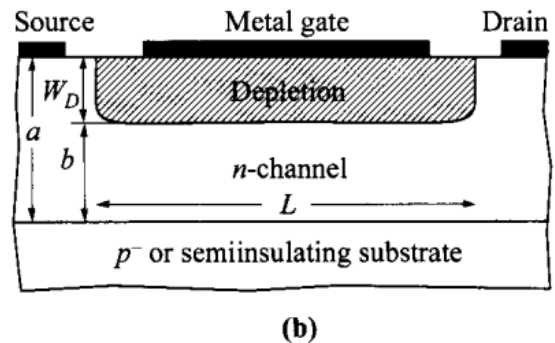


Figura 4: Estructura del transistor MESFET, se observa la apertura neta del canal b controlada por el ancho de agotamiento W_D (Sze & Lee, 2002).

Sobre el sustrato semi-aislante se encuentra la región activa del dispositivo, conformada por la capa de GaAs dopada ligeramente, en ella se forma el canal por el cual circulan los portadores mayoritarios cuando el dispositivo está en conducción, esto se aprecia en la figura 5.

En las zonas correspondientes a *source* y *drain*, esta misma capa se dopa fuertemente con las mismas impurezas de tipo n para obtener contactos óhmicos de baja resistencia, facilitando así la inyección y recolección de portadores.

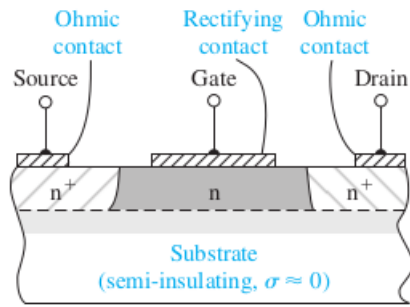


Figure 13.6 | Cross section of an n-channel MESFET with a semi-insulating substrate.

Figura 5: Estructura del transistor MESFET de GaAs (Neamen, 2012).

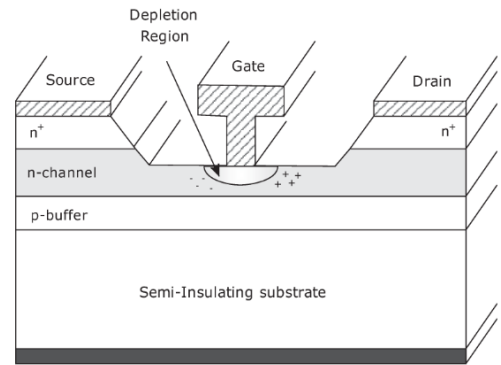


Figure 1.33 MESFET device cross-section.

Figura 6: Estructura del transistor MESFET (Giannini et al., 2009).

Finalmente, en la región correspondiente a la terminal *gate*, se deposita un metal en contacto directo con el canal, formando una unión metal-semiconductor que permite controlar la conducción modulando la anchura de la región de agotamiento en el canal definida como W_D , esto se detalla en la figura 4. Una diferencia crucial con respecto de los transistores de unión bipolar es que los transistores de efecto de campo no requieren de corriente de polarización y son controlados por tensión. Además, el hecho de que su funcionamiento responde a la corriente de portadores mayoritarios se los designa como transistores unipolares.

En la figura 6 se detalla su estructura en tres dimensiones, también se detalla una capa opcional de material tipo p conocido como *p-buffer* con el propósito de mejorar el acople, aislando mejor el canal, reduciendo corrientes de fuga hacia el sustrato y mejorando la estabilidad del dispositivo.

El dispositivo frente a una elevada temperatura disminuye su corriente evitando un descontrol térmico, esto permite conectar fácilmente varios MESFET en paralelo, creando así un dispositivo más grande, como se detalla, por ejemplo, en la figura 7. En la figura 9 se aprecian dos imágenes reales del dispositivo mediante un microscopio, la primera mediante un corte trasversal y la segunda una visual superior. Por último, en la figura 8 se detalla conceptualmente la polarización usual del dispositivo.

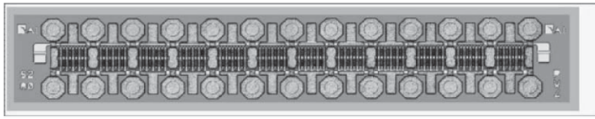


Figure 1.34 Picture of a 6W GaAs MESFET (3×0.6mm) at X-band (courtesy of Selex-SI).

Figura 7: Imagen donde se observa un arreglo integrado de MESFET's de GaAs (Giannini et al., 2009)

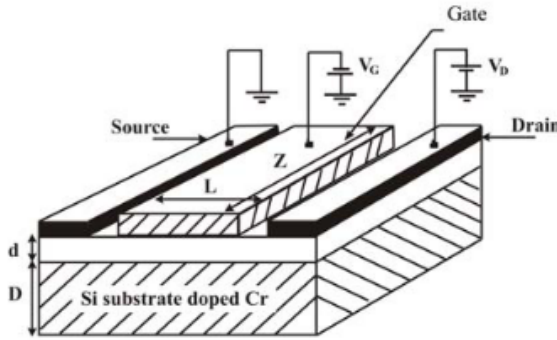


Figura 8: Esquema conceptual de polarización del MESFET (Belgat et al., 2004).

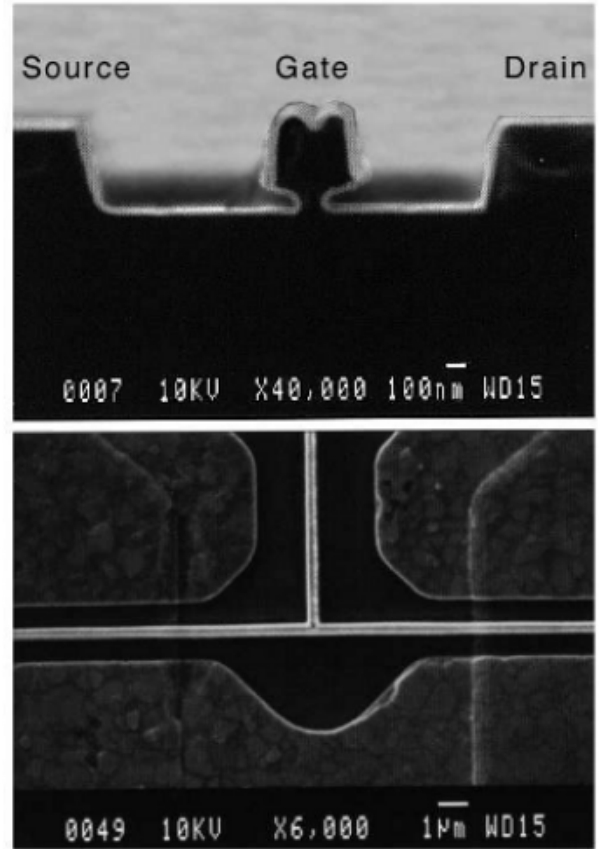


Figura 9: (Arriba) Una sección transversal de corte de un MESFET de $0,1 \mu m$. (Abajo) Vista superior de la MESFET (Mishra & Singh, 2008).

2.3.1. Características del semiconductor y su dopaje

En el caso del arseniuro de galio, es un sólido semiconductor compuesto cuya red cristalina forma una estructura conocida como *zincblenda* apreciable en la figura 10, compuesta por arsénico del grupo V y galio del grupo III unidos detallada en la figura 11. Al agregar una impureza, esta reemplaza a alguno de los átomos en la red cristalina. Para obtener material tipo n, la impureza donadora debe aportar un electrón adicional respecto del átomo que reemplaza. Cuando se emplea silicio como impureza, este sustituye al galio, que posee tres electrones de valencia, mientras que el silicio posee cuatro, actuando como donador. Por otro lado, el azufre y el selenio poseen seis electrones de valencia, por lo que al reemplazar al arsénico, que posee cinco, aportan un electrón adicional, dando lugar a material tipo N (Neamen, 2012).

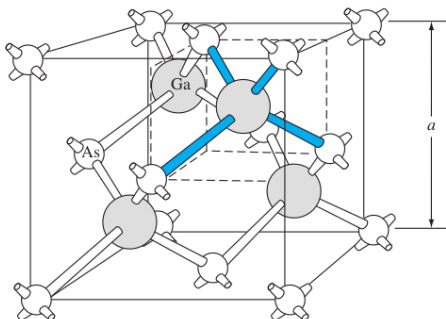


Figure 1.14 | The zincblende (sphalerite) lattice of GaAs.

Figura 10: Estructura cristalina tipo zincblenda del semiconductor GaAs (Neamen, 2012).

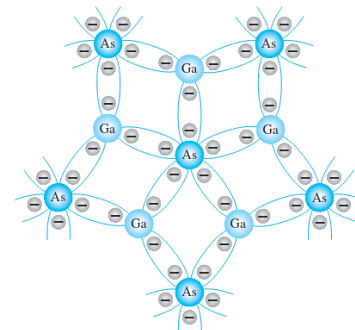


FIG. 1.5

Enlace covalente del cristal del GaAs.

Figura 11: Enlace covalente del cristal del GaAs. (Boylestad & Nashelsky, 2015).

2.4. Aplicaciones típicas

Es empleado en sistemas de comunicación por microondas, amplificadores, radiotelescopios hasta antenas parabólicas domésticas, sistemas satélitales y teléfonos celulares operando en frecuencias por encima de 3 GHz. En la figura 12 se implementa un MESFET en un amplificador clase AB.

La tecnología MESFET es relevante en aplicaciones especializadas de alta potencia y alta temperatura, se suelen adoptar para frecuencias de hasta 18-20 GHz, mientras que la adopción de dispositivos de heterojunción (principalmente del tipo HEMT) se hace obligatoria para frecuencias de operación más altas (Giannini et al., 2009).

- Radares
- Equipos de radiocomunicación
- Tacómetros
- Satélites
- Microondas

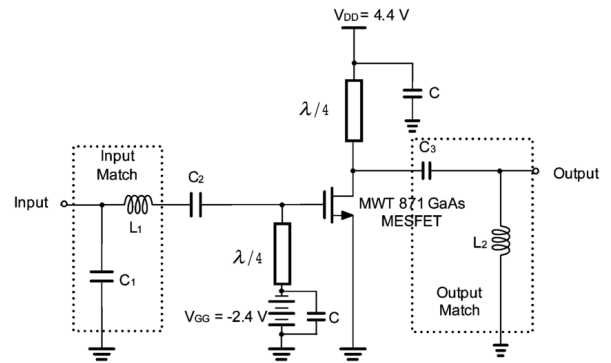


Figura 12: Diagrama esquemático de un amplificador Class-AB RFPA implementando un GaAs MESFET.

2.5. Tipos de MESFET

Al diseñar un MESFET canal n, se puede optar por una determinada concentración de impurezas y geometría del canal tal que requiera tensiones de compuerta negativas para modular o interrumpir la conducción, el cual se conoce como modo empobrecimiento (D-MESFET o Depletion-mode MESFET) o tensiones de control positivas, este ultimo nombrado como modo enriquecimiento (E-MESFET o Enhancement-mode MESFET).

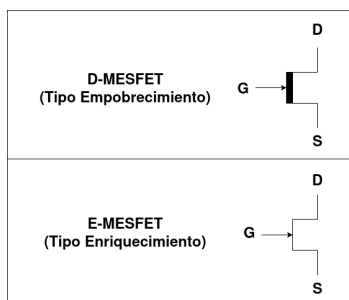


Figura 13: Simbología típica de cada MESFET de canal n.

De esta forma se pueden clasificar en dos tipos de MESFET por cada tipo de canal, los mismos comúnmente se diferencian con ayuda de los símbolos que se presentan en la figura 13. Es importante tener en cuenta, sin embargo, que el canal debe ser de material tipo n en un MESFET. La movilidad de los huecos en GaAs es relativamente baja comparada con la de portadores de carga negativa por lo que se pierde la ventaja de utilizar GaAs en aplicaciones de alta velocidad. El resultado es: Los MESFET tipo empobrecimiento y tipo enriquecimiento se hacen con un canal n entre el drenaje y la fuente y, por consiguiente, sólo los MESFET tipo n son comerciales (Boylestad & Nashelsky, 2015).

3 Parámetros Característicos

En el informe se tomara como objeto de estudio un transistor MESFET formado por GaAs de canal n de empobrecimiento (D-MESFET), con silicio como impureza dopante en el canal y titanio como el metal de la compuerta a una temperatura de 300 K. A continuación se presentaran los diferentes parámetros típicos de referencia utilizados en el informe.

3.1. Parámetros físicos

Los materiales que forman el dispositivo desprenden diferentes características descritas por los siguientes parámetros (1), tales determinan propiedades fundamentales del dispositivo, como la formación de la barrera *Schottky*, la zona de vaciamiento, el transporte de portadores, etc.

Tabla 1: Parámetros físicos característicos de los materiales utilizados en el análisis del MESFET

Parámetro	GaAs	Si (dopante)	Ti	Cr
Tipo de material	Semiconductor	Semiconductor	Metal	Metal
Energía de banda prohibida E_g [eV]	1.42	1.12	–	–
Constante dieléctrica relativa ϵ_s	$12,9 \cdot \epsilon_0$	$11,7 \cdot \epsilon_0$	–	–
Afinidad electrónica χ [eV]	4.07	–	–	–
Función trabajo Φ_M [eV]	–	–	4.33	4.50
Movilidad electrónica μ_n [cm ² /Vs]	8500	–	–	–
Campo critico ξ_{max} [$\frac{kV}{cm}$]	300	300	–	–
Masa efectiva m_n^*	$0,0067 \cdot m_o$	–	–	–
Masa efectiva m_p^*	$0,47 \cdot m_o$	–	–	–
Concentración intrínseca de portadores n_i [cm ^{−3}]	$1,79 \cdot 10^6$	$1,45 \cdot 10^{10}$	–	–
Concentración N_D [cm ^{−3}]	$2 \cdot 10^{15}$	–	–	–
Concentración N_A [cm ^{−3}]	0	–	–	–
Comportamiento en el MESFET	Canal	Dopaje	Schottky / Óhmico	Aislante

Siendo $m_o = 9,109 \cdot 10^{-31} Kg$.

3.2. Parámetros Geométricos

En la siguiente tabla se presentan los parámetros que describen las dimensiones geométricas del dispositivo (2).

Tabla 2: Parámetros geométricos característicos utilizados en el análisis del MESFET

Parámetro	Símbolo	Valor	Descripción
Longitud de la compuerta	L	$0,9 \mu m$	Longitud del canal en la dirección x (source–drain)
Ancho del dispositivo	Z	$300 \mu m$	Dimensión del canal en la dirección z (ancho del dispositivo)
Espesor del canal	a	$0,3 \mu m$	Altura física del canal en la dirección y
Ancho de la zona de vaciamiento	W_d	–	Extensión de la región de vaciamiento bajo la compuerta
Espesor efectivo del canal	d_{eff}	–	Espesor del canal conductor: $d_{eff} = a - W_d$
Área efectiva del canal	A_{ch}	–	Área transversal del canal: $A_{ch} = Z \cdot d_{eff}$

3.3. Parámetros eléctricos

El comportamiento eléctrico del dispositivo se podrá describir con ayuda de las definiciones de diferentes tensiones, corrientes, resistencias, capacitancias y otros parámetros eléctricos para facilitar el análisis del dispositivo (3).

Tabla 3: Parámetros eléctricos característicos utilizados en el análisis del MESFET

Parámetro	Símbolo	Unidad	Descripción
Tensión compuerta–fuente	V_{GS}	V	Tensión aplicada a la unión Schottky de la compuerta.
Tensión drenaje–fuente	V_{DS}	V	Tensión aplicada entre drenaje y fuente.
Corriente de drenaje	I_D	A	Corriente que circula por el canal del MESFET.
Corriente de compuerta	I_G	A	Corriente de fuga de la unión Schottky.
Tensión de umbral (pinch-off)	V_P	V	Tensión V_{GS} para la cual el canal se estrangula por completo.
Corriente de saturación	I_{DSS}	A	Corriente de drenaje para $V_{GS} = 0$ (D-MESFET).

3.4. Parámetros de rendimiento

Para un posterior análisis de funcionamiento detallado contemplando posibles condiciones no ideales, es necesario detallar parámetros de rendimiento como los descriptos por la siguiente tabla (4).

Tabla 4: Parámetros de rendimiento característicos del transistor MESFET

Parámetro	Símbolo	Descripción
Ancho de banda útil	BW	Rango de frecuencias de operación efectiva.
Factor de ruido	NF	Degradación de la relación señal-ruido introducida por el dispositivo.
Temperatura de operación	T_{op}	Rango de temperatura en condiciones nominales.
Rango de tensión compuerta-fuente	V_{GS}	Intervalo de polarización segura de la compuerta.
Rango de tensión drenaje-fuente	V_{DS}	Intervalo de operación sin ruptura.
Rango de corriente de drenaje	I_D	Corriente admisible en régimen continuo.
Región de operación recomendada	–	Lineal, saturación o corte.
Potencia máxima disipada	P_{max}	Potencia máxima admisible sin degradación.

4 Principio de Funcionamiento

Una unión metal-semiconductor puede dar lugar a dos tipos de contacto, dependiendo de la relación entre las funciones trabajo de los materiales que la conforman y del nivel de dopaje del semiconductor. El contacto óhmico, presente en los terminales *drain* y *source*, se obtiene utilizando un semiconductor tipo n fuertemente dopado, lo que permite una baja resistencia de contacto y condiciones cercanas a $\phi_m < \phi_{SC}$.

El segundo caso corresponde a la formación de una unión rectificante del tipo *Schottky*, para la cual rige la relación $\phi_m > \phi_{SC}$. Esta situación se presenta cuando el semiconductor tipo n se encuentra levemente dopado y es la empleada en el terminal *gate*. Este tipo de unión es también característica en los diodos rectificadores de rápida conmutación.

Al igual que en los diodos Schottky polarizados en inversa, esta unión da lugar a la formación de una región de vaciamiento de portadores libres en el semiconductor. En el transistor MESFET, la extensión de dicha región es modulada mediante la tensión aplicada entre *gate* y *source*, permitiendo el estrangulamiento o la apertura del canal conductor. De esta forma, se controla la corriente que circula entre *drain* y *source*, constituyendo este mecanismo el principio fundamental de funcionamiento del dispositivo.

5 Operación básica

El dispositivo se opera generalmente como conmutador o como parte de un circuito amplificador de señal. A partir de las referencias de tensión y corriente inspiradas en la figura 14, se introduce a continuación el principio de operación del MESFET, mientras que en las secciones siguientes se desarrollará su funcionamiento en mayor detalle.

Para el análisis del comportamiento del dispositivo se utilizará una nomenclatura que permita distinguir entre señales continuas y señales alternas en el tiempo. De este modo, cualquier magnitud eléctrica podrá descomponerse en una componente continua (DC) y una componente alterna (AC).

Como ejemplo, la tensión entre *gate* y *source* puede expresarse como la suma de una componente continua, denotada mediante notación mayúscula V_{GS} , y una componente alterna, representada en minúscula v_{gs} . La señal total dependiente del tiempo resulta de la superposición de ambas componentes.

- Tensión entre *gate* y *source*: $v_{GS} = V_{GS} + v_{gs}$
- Tensión entre *drain* y *source*: $v_{DS} = V_{DS} + v_{ds}$
- Corriente en rama *drain*: $i_D = I_D + i_d$

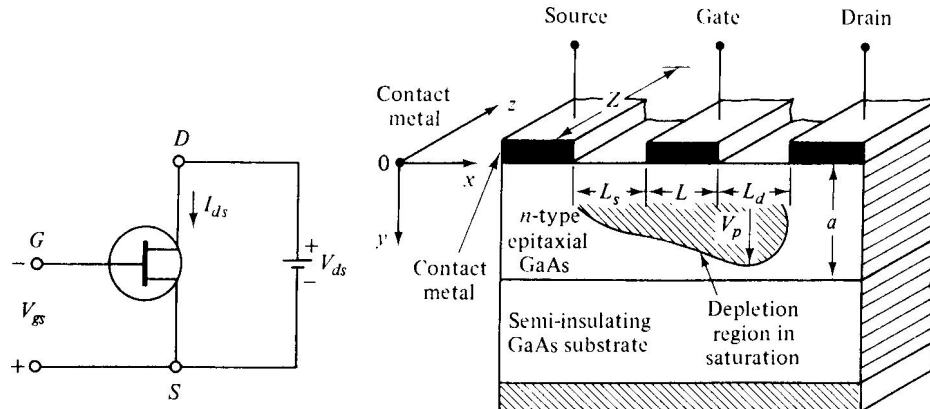


Figura 14: Simbología típica y esquema (Sharma, 1984).

5.1. Polarización

La polarización del transistor forma parte de la operación del mismo, consiste en establecer las condiciones de tensión y corriente necesarias para fijar un punto de operación, comúnmente denominado punto Q , definido por el conjunto de valores $\{V_{GS}, V_{DS}, I_D\}$. Dicho punto de operación determina la región de funcionamiento del dispositivo y condiciona su comportamiento frente a pequeñas variaciones de señal.

La elección del punto Q depende de la aplicación específica del MESFET, ya sea como conmutador o como amplificador, y se realiza de manera tal que el dispositivo opere en una región adecuada de sus características estáticas.

5.2. Modo corte

El modo corte sucede cuando la tensión V_{GS} no supera la tensión V_p o tensión umbral, y el transistor idealmente no tendrá corriente a través de la rama del *drain*, tal como indican las expresiones (1).

$$V_{GS} \leq V_P \Rightarrow I_D = 0 \quad (1)$$

5.3. Modo en estrangulación

El modo estrangulación es el rango en el cual la corriente de *drain* se puede controlar mediante la tensión V_{GS} , es buscado en aplicaciones de amplificación de señal. En la expresión (2) se encuentran las condiciones de polarización y la corriente I_D en función de V_{GS} obtenida.

$$\begin{cases} V_{GS} > V_P \\ V_{DS} \geq V_{GS} - V_P \end{cases} \quad I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P}\right)^2 \quad (2)$$

5.4. Modo óhmico

El modo lineal o óhmico responde linealmente tal como lo haría un resistor y su corriente de *drain* se rige por las condiciones de la expresión (3).

$$\text{para } \begin{cases} V_{GS} > V_P \\ 0 \leq V_{DS} < V_{GS} - V_P \end{cases} \quad I_D = \frac{2I_{DSS}}{V_P^2} \left[(V_{GS} - V_P) V_{DS} - \frac{V_{DS}^2}{2} \right] \quad (3)$$

6 Diagrama de bandas

El análisis en profundidad parte de las bandas de energía de los materiales que conforman el dispositivo, como se comportan en las interfases entre ellos, en equilibrio termodinámico y bajo potenciales externos.

En la física del estado sólido, los átomos se modelan mediante niveles de energía en donde es probable encontrar sus electrones, pero cuando estos átomos forman redes cristalinas periódicas, como en el caso de los sólidos usados en dispositivos semiconductores, los niveles más alejados del núcleo de cada átomo individual se solapan con los del resto formando el concepto de bandas de energía con el cual se estudiarán los fenómenos físicos de los dispositivos. Se definen dos bandas características en el caso de los semiconductores y aislantes separadas por una banda prohibida (*bandgap*), donde en principio idealmente no hay niveles de energía disponibles para portadores libres. La banda donde los electrones están más ligados al sólido es la banda de valencia, esta se encuentra normalmente llena de electrones y separada por la banda prohibida se encuentra la banda de conducción, normalmente vacía. Para esta sección se hará uso de los valores indicados en la tabla 1.

- E_o : Energía de un electrón libre en el vacío.
- E_f : Energía de Fermi (nivel de energía con probabilidad de ocupación $\frac{1}{2}$ en equilibrio térmico).
- $\chi = E_o - E_c$: Afinidad electrónica, energía necesaria para llevar un electrón desde el borde inferior de la banda de conducción hasta el vacío.
- $\phi = E_o - E_f$: Función trabajo
- E_v : Nivel de energía superior de la banda de valencia, usualmente usado de referencia.
- E_c : Nivel de energía inferior de la banda de conducción.
- $E_g = E_c - E_v$: La energía de *gap* es la diferencia entre la banda de valencia y de conducción.

Existen tres clasificaciones principales para los solidos: Aislantes, semiconductores y conductores, y sus diagramas de bandas típicos se encuentran en la figura 15, se puede observar como en un aislante la diferencia de energía entre la banda de valencia y de conducción es considerablemente mayor que en la de un semiconductor, mientras que en el caso del conductor ambas bandas se encuentran solapadas siendo indistinguible un E_g .

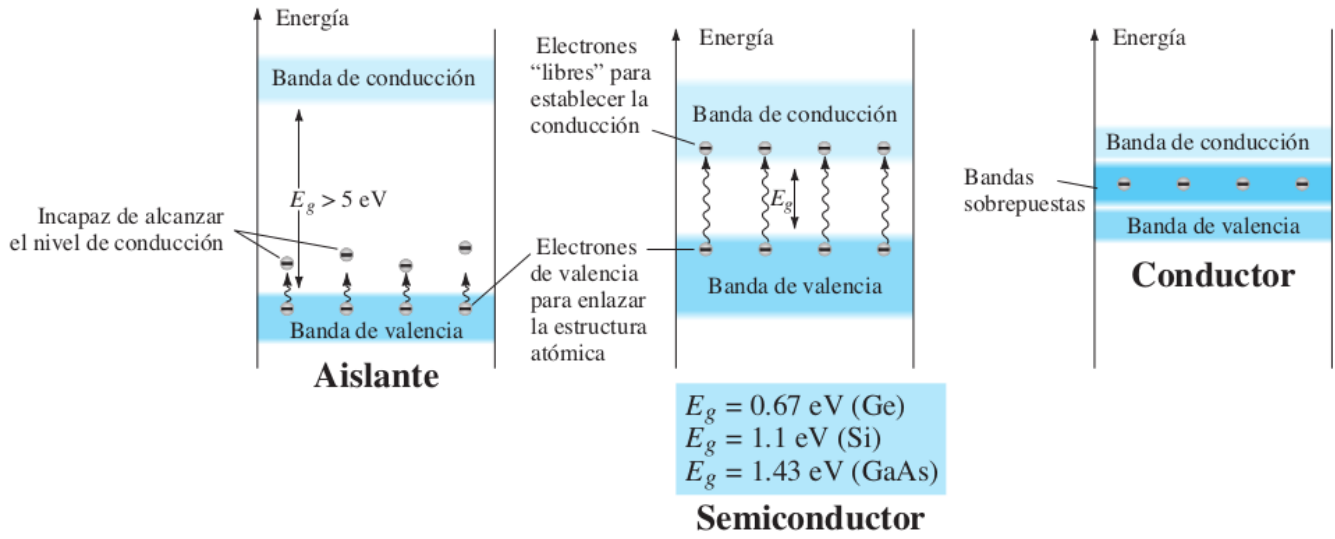


Figura 15: Diagramas de bandas de los tres principales tipos de solidos (Boylestad & Nashelsky, 2013).

Cuando un solido no es dopado, se dice que es un material intrínseco, al añadirle impurezas el diagrama de bandas de este solido se modifica de acuerdo a la concentración y el tipo de estas impurezas.

Como ya se menciona el MESFET se forma principalmente con metal (conductor), semiconductor dopado tipo n, y un semi-aislante (Semiconductor GaAs con cromo como impureza). Al doparse el semiconductor, se forma un nivel donador y/o aceptor dentro de la banda prohibida de acuerdo al tipo de dopaje.

6.1. Portadores

Un electrón excitado (por ejemplo, mediante agitación térmica) dentro de la banda de conducción es una carga libre negativa que se mueve a través de todo el cristal bajo la influencia de gradientes de temperatura o potencial, normalmente denotada como n . La deficiencia de carga de valencia producida en la banda de conducción por la excitación de un electrón es su contraparte como carga positiva, denominada hueco o p .

6.2. Distribución de energía en un solido

La distribución más probable de energía de un conjunto de portadores libres en equilibrio térmico, sujetos al principio de exclusión de Pauli que establece que no pueden existir dos electrones que tengan un conjunto de números cuánticos idéntico, es la distribución de Fermi. La probabilidad f_n de que un nivel de energía E , esté ocupado en equilibrio térmico por un electrón esta dada por la función de Fermi-Dirac.

$$f_n(E) = \frac{1}{1 + e^{\frac{(E-E_f)}{kT}}} \quad (4)$$

Donde $k = 8,617 \cdot 10^{-5} \frac{\text{eV}}{\text{K}}$ es la constante de Boltzmann y E_f se conoce como nivel de Fermi, es el nivel de energía a la cual un estado cuántico tiene una probabilidad de $f_n(E_f) = \frac{1}{2}$.

Mientras que la probabilidad f_p de que un nivel E se encuentre ocupado por un hueco se define como $f_p = 1 - f_n$.

6.2.1. Energía de Fermi intrínseca

Para un semiconductor intrínseco, es decir sin impurezas, se puede llegar a conocer su energía de Fermi intrínseca utilizando la expresión (5) que la relaciona con las masas efectivas de los portadores libres.

$$E_i = \frac{1}{2} (E_g) + \frac{3}{4} kT \cdot \ln \left(\frac{m_p^*}{m_n^*} \right) \quad (5)$$

Cuando el semiconductor tiene impurezas ya sean de tipo p o de tipo n, su nivel de Fermi se ya no sera el intrínseco, seguirá la relación en función de las concentraciones de átomos donadores N_D o aceptadores N_A como indica la expresión 6, donde se asumirá que el total de impurezas aporte portadores libres:

$$E_f = \begin{cases} E_i + kT \ln\left(\frac{N_D - N_A}{n_i}\right), & \text{si } N_D > N_A \\ E_i - kT \ln\left(\frac{N_D - N_A}{n_i}\right), & \text{si } N_D < N_A \end{cases} \quad (6)$$

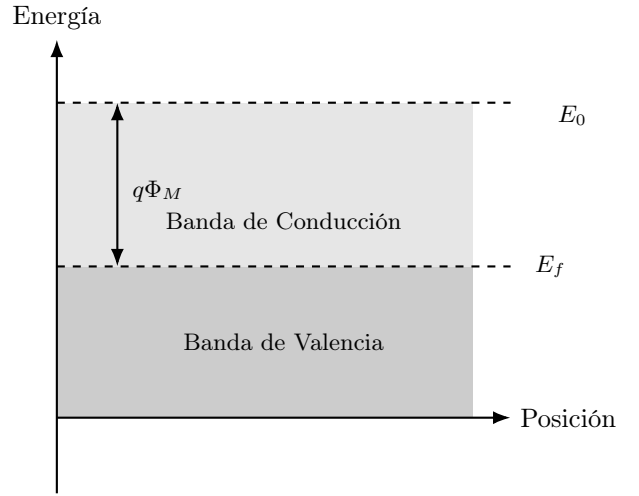
6.3. Diagramas de banda aislados

A continuación se presentan los diagramas de los distintos materiales que componen las junturas del transistor de forma aislada.

6.3.1. Diagrama de banda del conductor: Titanio

El titanio no tiene brecha entre bandas de conducción y valencia ya que se solapan (no se distingue su E_g), esto permite el movimiento de electrones libres entre ambas bandas obteniendo alta conductividad. La función trabajo (Φ_M) es la energía mínima, medida en electronvoltios (eV), necesaria para extraer un electrón desde el nivel de Fermi (E_F) del interior del titanio al vacío justo fuera de su superficie.

$$\Phi_M = 4,33 \text{ eV} \quad (7)$$



Metal : Titanio (Ti)

Figura 16: Diagrama de banda del conductor, en el caso de estudio titanio.

6.3.2. Semiconductor dopado tipo n: GaAs-Si

El semiconductor dopado con impurezas tipo n, formara un nivel cercano a E_c en la banda prohibida conocido como nivel donador, también el nivel de Fermi en equilibrio se colocara en una posición mas cercana a la banda de conducción a comparación del intrínseco (8). Se puede hallar el nivel de Fermi por medio de la relación (9) tomando como referencia $E_v = 0$ y se cumplira con el metal la relación $\phi_M > \phi_{SC_n}$:

$$E_i = \frac{1}{2}(E_g) + \frac{3}{4}kT \cdot \ln\left(\frac{m_p^*}{m_n^*}\right) = 0,71 \text{ eV} \quad (8)$$

$$E_f = \frac{1,42}{2} \text{ eV} + kT \cdot \ln\left(\frac{2 \cdot 10^{15}}{1,79 \cdot 10^6}\right) = 1,25 \text{ eV} \quad (9)$$

Para el caso del GaAs fuertemente dopado para las uniones óhmicas de los terminales *drain* y *source* el diagrama sera similar pero con un nivel de Fermi mayor, lo que dara una relación con el metal de $\phi_M < \phi_{SC_{n+}}$.

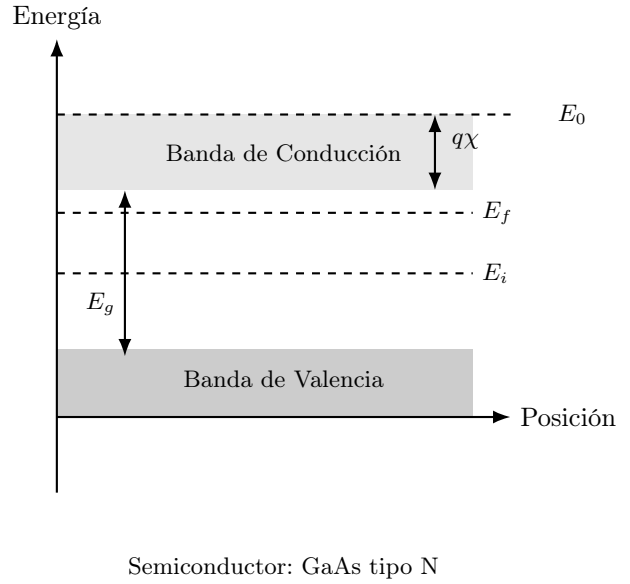


Figura 17: Diagrama de bandas del semiconductor GaAs tipo n levemente dopado.

6.3.3. Semi-aislante: GaAs-Cr

Para lograr un semiconductor actuando como semi aislante se le añade como impurezas un metal, en este caso cromo, que forma un nivel en la banda prohibida que recolecta los portadores libres impidiendo que se formen, este nivel se conoce como nivel profundo (*deep level*) que se forma cerca del centro energético, si un electrón llega a la banda de conducción, puede ser capturado por el nivel profundo del Cr, quedando localizado (no contribuye a conducción).

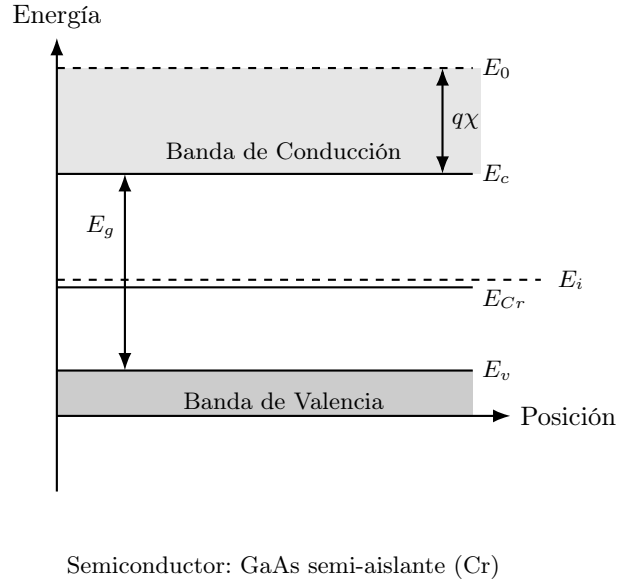


Figura 18: Diagrama de bandas del sustrato semi-aislante de GaAs dopado con Cr.

6.4. Diagrama de bandas en equilibrio

Si dos o más sistemas en ponen contacto y alcanzan el ETD sus E_f deben ser iguales.

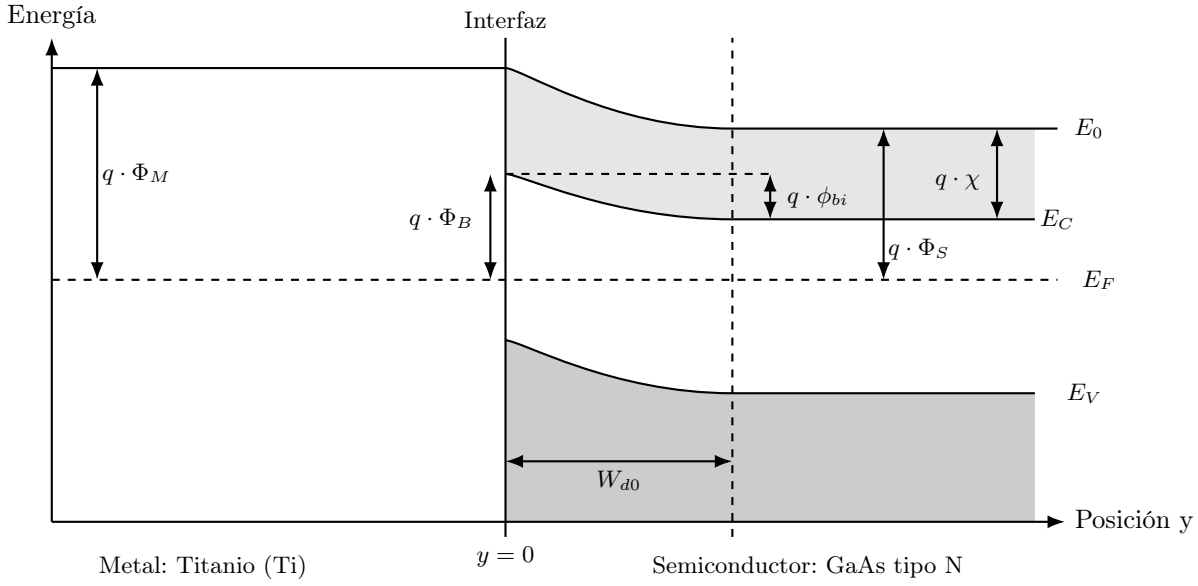
En equilibrio termodinámico la juntura Schottky, formada por el metal-semiconductor ($\Phi_M > \Phi_S$), se comporta formando en tres regiones:

- Región plana del M (en ETD el metal no soporta carga en volumen).
- Región de flexión en el SC.
- Región plana en el SC.

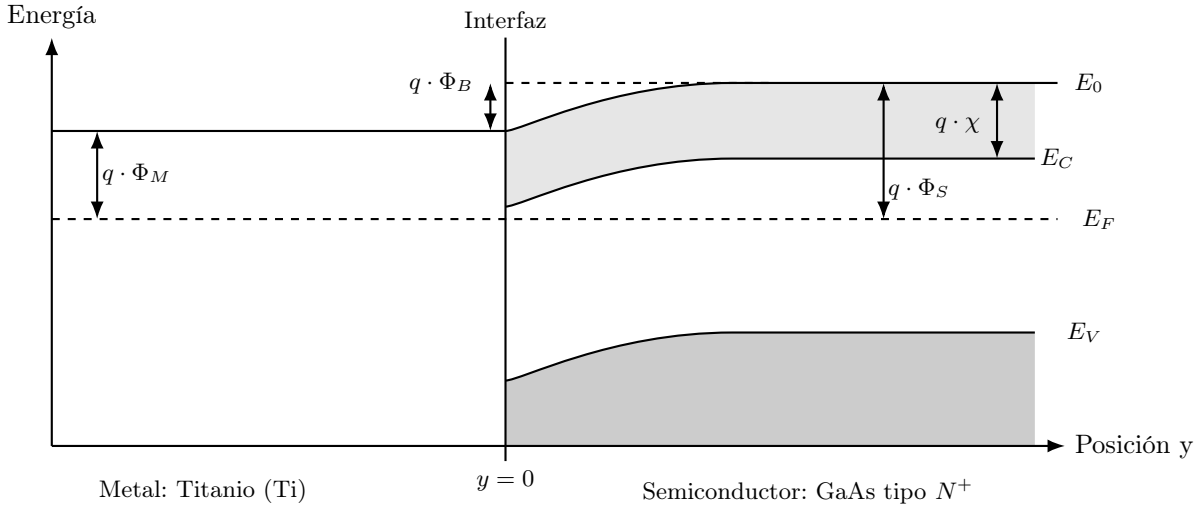
Se definen la barrera de potencial entre el metal y el semiconductor $\Phi_B = (\Phi_M - \chi)$ y barrera de juntura $\Phi_{bi} = \Phi_B - \frac{1}{q}(E_c - E_f)$, también se puede apreciar como la flexión determina la zona de vaciamiento W_d en equilibrio

definida como W_{d0} .

Unión de barrera Schottky:



Unión de contacto óhmico: Para el caso donde $\Phi_m < \Phi_s$ (tipo n), al poner en contacto ambos materiales, hay un flujo de electrones desde el metal hacia el semiconductor. Siendo el semiconductor mas dopado cercano al contacto.



6.5. Diagrama de bandas bajo régimen de corte

La puerta está polarizada tan inversamente que el ancho del canal se hace nulo $d_{eff} = a - W_d(x) = 0$ ya que se cumple $W_d(x) = a$, se define V_P como la tensión V_{GS} donde esto comienza a cumplirse.

Se introduce la tensión $V_R = V(x) - V_{GS}$ que es la responsable de aumentar la flexión en las bandas. Donde se define como referencia $V_S = 0$, por lo tanto $V(x) \in [0, V_{DS}]$ y $V_{GS} = V_G$. A su vez al estar fuera del equilibrio el nivel de Fermi varía entre materiales, se introduce el concepto de cuasi-nivel de Fermi para cada nivel, $E_{f_{sc}}$ para el semiconductor y E_{f_m} para el metal. El dispositivo no conducirá siempre y cuando las tensiones no sean excesivamente grandes, es decir no se supere el campo crítico del semiconductor.

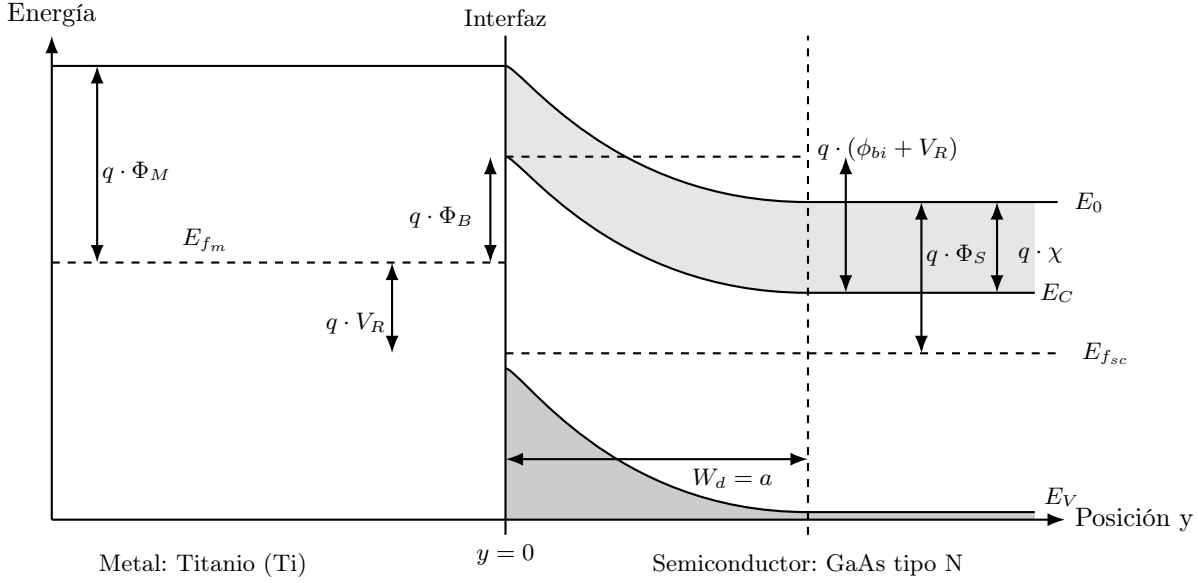
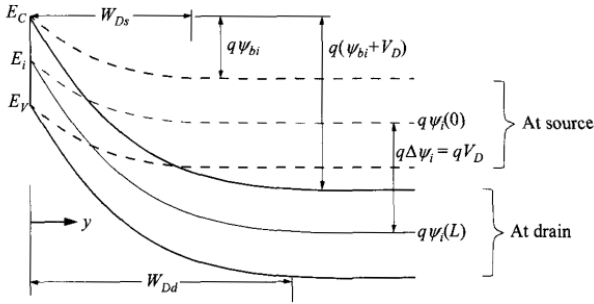


Figura 19: MESFET en modo corte: el canal queda completamente agotado.

6.6. Diagrama de bandas bajo régimen de estrangulación

En este régimen se cumple $V_{GS} > V_P \wedge V_{DS} > V_{DS\text{SAT}} = V_P + V_{GS} - V_{bi}$, por lo tanto el canal es controlado por V_{GS} .



Se observa en la figura 20 que el ancho de la zona de vaciamiento cumple $W_{d0} < W_d(0) < a$, mientras que $W_d(L) = a$. A medida que V_{DS} aumenta más allá de $V_{DS\text{SAT}}$, la longitud de la región de empobrecimiento crece a lo largo del canal, pero el nivel de I_D permanece constante, razón por la cual V_{DS} idealmente no incide en I_D en esta región. Los portadores atraviesan la región de empobrecimiento debido al arrastre generado por el campo eléctrico longitudinal.

Figura 20: Diagrama de bandas en $W_D(0) = W_{Ds}$ y $W_D(L) = W_{Dd}$ (Mishra & Singh, 2008).

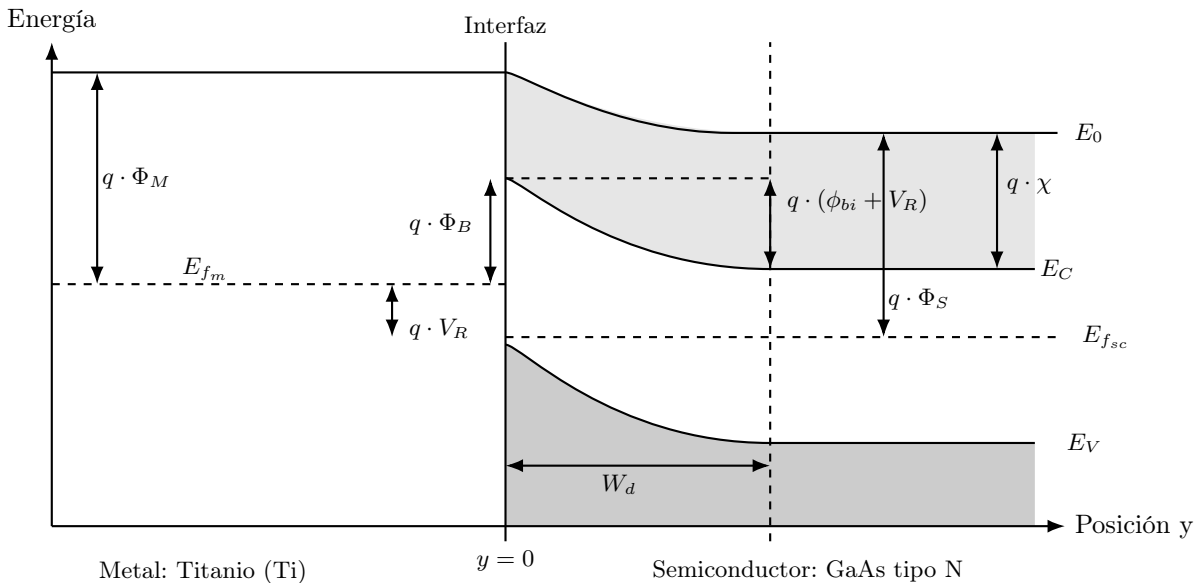


Figura 21: MESFET en modo estrangulación: inicio de saturación del canal.

6.7. Diagrama de bandas bajo régimen óhmico

Cuando ocurre $0 < V_{DS} < V_{DS[SAT]}$ y $V_{GS} > V_P$, en este escenario el ancho de vaciamiento cumple $0 < W_d(x) < W_{d0} < a$ para todo el canal.

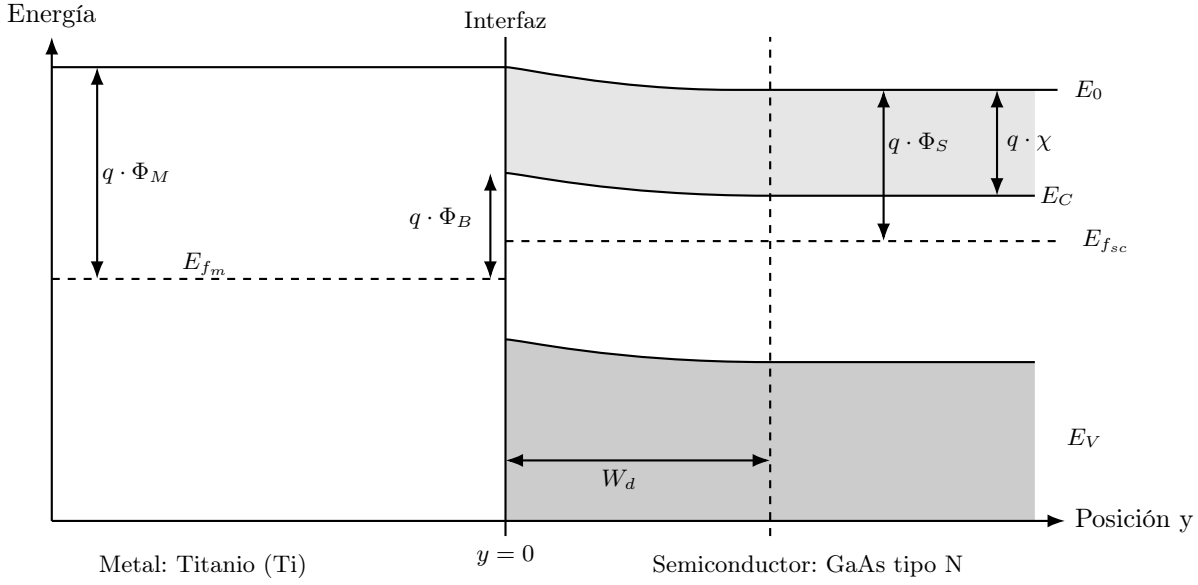


Figura 22: MESFET en modo óhmico: conducción lineal del canal.

6.8. Flexión dentro del Canal

A lo largo del canal, la aplicación de un potencial V_{DS} introduce un potencial longitudinal $V(x)$ que se manifiesta como una inclinación cuasi-lineal de las bandas del semiconductor, como se observa en la figura 23. Este efecto no está asociado a la juntura Schottky, sino al campo eléctrico longitudinal responsable del transporte de portadores entre source y drain.

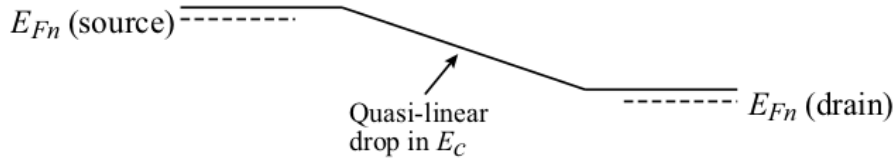


Figura 23: Diagrama de bandas a lo largo del canal (Mishra & Singh, 2008).

7 Obtención del modelo completo

Utilizando el sistema de coordenadas y notación inspirados en la figura 14, tomando la referencia espacial $y = 0$ en la unión metal-semiconductor y asumiendo ciertas hipótesis, se puede hallar la expresión de la corriente partiendo :

Hipotesis [1] : $N_D^+ = N_D$ (impurezas totalmente ionizadas) y semiconductor no degenerado.

Hipotesis [2] : Solo hay carga en la región de vaciamiento.

Los electrones libres del semiconductor en las inmediaciones de la unión se transfieren hacia la superficie del metal, formando una carga superficial negativa. En el semiconductor se establece una zona de átomos donadores ionizados que conforman una carga positiva. Este proceso al alcanzar el equilibrio termodinámico (ETD) permite determinar, en reposo, la densidad de carga, el campo electrostático que se forma y el potencial eléctrico.

7.1. Condición de neutralidad

Considerando el semiconductor tipo n dopado uniformemente en ETD, se supone que la concentración de aceptadores es cero $N_a = 0$ y que el total de los átomos de Si donadores libero su electrón $N_d^+ = N_d$ y $p_0 \ll N_d$.

$$\rho(x) = q (N_d^+ + p_0 - N_a^- - n_0) \simeq q (N_d - n_0) = 0 \quad (10)$$

7.2. Densidad de carga

La carga se formara en el semiconductor y en la superficie del metal, formando una región superficial con carga negativa y una región en el semiconductor de carga positiva de acuerdo a (11) utilizando las hipótesis [1] y [2].

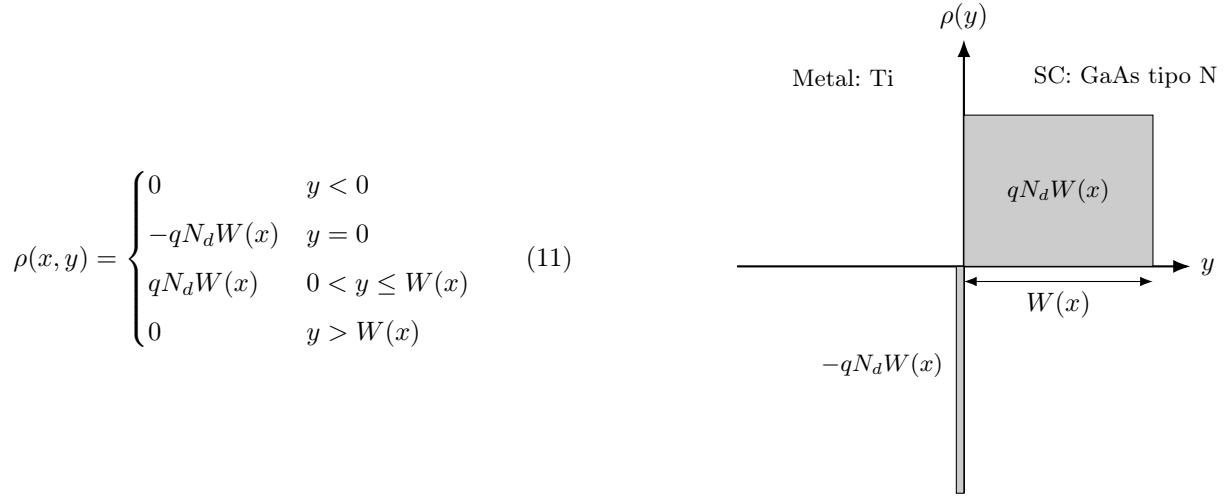


Figura 24: Expresión analítica y representación gráfica de la densidad de carga $\rho(x, y)$.

7.3. Campo eléctrico

Para obtener el campo eléctrico (13), utilizamos la ley de Gauss (12):

$$\mathcal{E} = \frac{Q}{\epsilon_s} \quad (12)$$

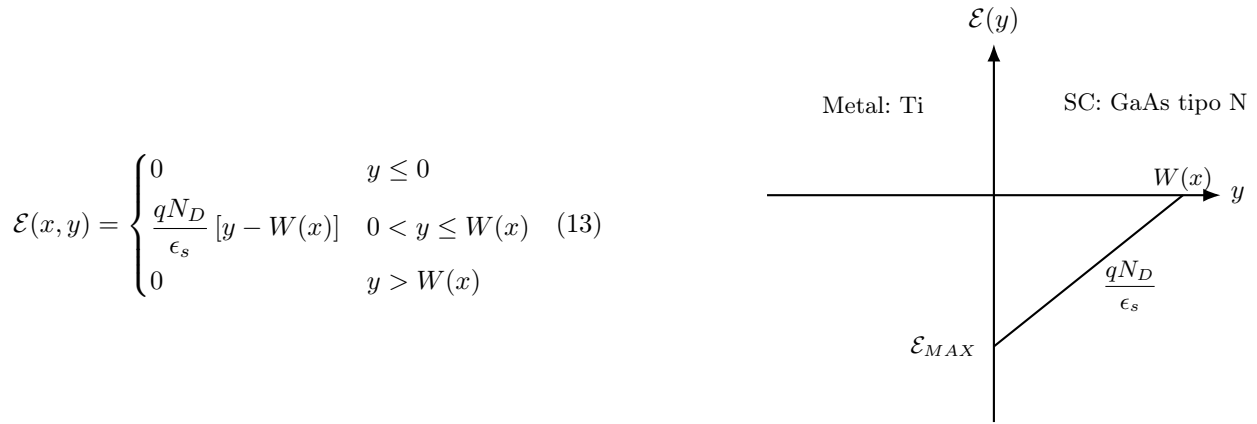


Figura 25: Expresión analítica y representación gráfica del campo eléctrico $\mathcal{E}(x, y)$ en la unión metal–GaAs.

7.4. Potencial eléctrico

Dada la relación entre el campo eléctrico y el gradiente del potencial eléctrico (14) se obtiene el potencial eléctrico, al integrar el potencial se debe tener en consideración una referencia inicial conveniente como $\phi(y = 0) = 0$ y inicialmente teniendo solo en consideración el potencial de juntura $\phi[y = W(x)] = \phi_{bi}$, analizado en mas profundidad en la sección de bandas de energía del informe.

$$\mathcal{E} = -\nabla\phi \quad (14)$$

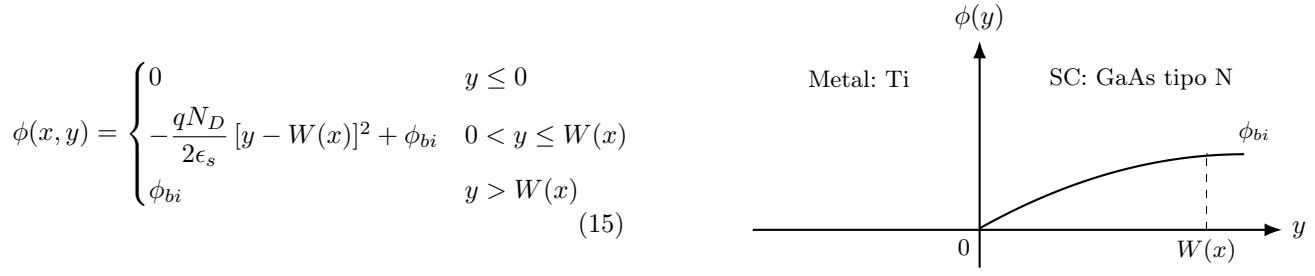


Figura 26: Expresión analítica y representación gráfica del potencial electrostático $\phi(x, y)$ en la unión metal-GaAs.

7.5. Ancho de zona de vaciamiento

Relacionando el campo eléctrico (13) junto con el potencial (15) se puede despejar el ancho de la zona de agotamiento o vaciamiento en reposo y equilibrio térmico.

$$W_{d0} = \sqrt{\frac{2 \cdot \epsilon_s \cdot \phi_{bi}}{q \cdot N_D}} \quad (16)$$

Al considerar la polarización del dispositivo se produce un potencial longitudinal $V(x) \in [0, V_{DS}]$ y el potencial externo trasversal al canal entre *gate* y *source* V_{GS} , que afectaran a la modulación de la zona de vaciamiento, nombramos $\phi_{bi} = V_{bi}$.

$$W_d(x) = \sqrt{\frac{2 \cdot \epsilon_s \cdot [V_{bi} - V_{GS} + V(x)]}{q \cdot N_D}} \quad (17)$$

7.6. Obtención de V_P

Partiendo de (16) reemplazando $W_d(x) = a$ se obtiene la tensión para la cual el dispositivo comienza a conducir:

$$W_d = \sqrt{\frac{2 \cdot \epsilon_s \cdot V_P}{q \cdot N_D}} = a \quad (18)$$

Llegando finalmente a (19)

$$V_P = \frac{a^2 \cdot q \cdot N_D}{2 \cdot \epsilon_s} \quad (19)$$

7.7. Obtención de $V_{DS[sat]}$

Mientras que evaluando la expresión del ancho de vaciamiento (17) en la región del terminal *drain* se obtiene la tensión de saturación, ya que se debe cumplir $V(x = L) = V_{DS} \quad \wedge \quad W_d(x = L) = a$:

$$W_d(x = L) = \sqrt{\frac{2 \cdot \epsilon_s \cdot [V_{bi} - V_{GS} + V_{DS}]}{q \cdot N_D}} = a \quad (20)$$

$$[V_{bi} - V_{GS} + V_{DS}] = \frac{a^2 \cdot q \cdot N_D}{2 \cdot \epsilon_s} \quad (21)$$

$$V_{DS} = \frac{a^2 \cdot q \cdot N_D}{2 \cdot \epsilon_s} + V_{GS} - V_{bi} \quad (22)$$

Se puede apreciar que se forma la tensión de umbral $V_P = \frac{a^2 \cdot q \cdot N_D}{2 \cdot \epsilon_s}$, llegando finalmente a la expresión (23):

$$V_{DS[sat]} = V_P + V_{GS} - V_{bi} \quad (23)$$

8 Corriente

El dispositivo bajo conducción forma una densidad de corriente de arrastre de portadores mayoritarios $J_{arr,n}$ en el eje x , debido al campo aplicado ξ y asumiendo $n \approx N_D$, de acuerdo a la expresión (24):

$$J_{arr,n} = q \cdot n \cdot \mu_n \cdot \xi = q \cdot N_D \cdot \mu_n \cdot \left(-\frac{dV}{dx}\right) \quad (24)$$

Se puede utilizar nuevamente la relación (14) y utilizar el gradiente del potencial.

De la densidad de corriente, se puede despejar la corriente que atraviesa el canal, la cual denominaremos como I_D , si conocemos su área $A_{ch} = Z \cdot def = Z \cdot [a - W(x)]$.

$$I_D = A_{ch} \cdot J_{arr,n} = (Z \cdot [a - W(x)]) \cdot J_{arr,n} \quad (25)$$

$$I_D = (Z \cdot [a - W(x)]) \cdot q \cdot N_D \cdot \mu_n \cdot \left(-\frac{dV}{dx}\right) \quad (26)$$

Debido que la corriente se define positiva entrante al dispositivo.

$$I_D = Z \cdot q \cdot N_D \cdot \mu_n \cdot [a - W(x)] \cdot \left(\frac{dV}{dx}\right) \quad (27)$$

$$I_D \cdot dx = Z \cdot q \cdot N_D \cdot \mu_n \cdot a \cdot dV - Z \cdot q \cdot N_D \cdot \mu_n \cdot W(x) \cdot dV \quad (28)$$

$$\int_0^L I_D \cdot dx = Z \cdot q \cdot N_D \cdot \mu_n \cdot a \int_0^{V_{DS}} dV - Z \cdot q \cdot N_D \cdot \mu_n \cdot \int_0^{V_{DS}} W(x) \cdot dV \quad (29)$$

$$I_D \cdot L = Z \cdot q \cdot N_D \cdot \mu_n \cdot \left[\int_0^{V_{DS}} dV - \frac{1}{a} \int_0^{V_{DS}} W(x) \cdot dV \right] \quad (30)$$

Resolviendo la integral:

$$\frac{1}{a} \int_0^{V_{DS}} W(x) \cdot dV = \frac{1}{a} \int_0^{V_{DS}} \sqrt{\frac{2 \cdot \epsilon_s \cdot [V_{bi} - V_{GS} + V(x)]}{q \cdot N_D}} \cdot dV \quad (31)$$

Se puede despejar V_P de la siguiente forma:

$$\sqrt{\frac{2 \cdot \epsilon_s}{q \cdot N_D \cdot a^2}} \int_0^{V_{DS}} \sqrt{(V_{bi} - V_{GS} + V(x))} \cdot dV \quad (32)$$

$$\sqrt{\frac{1}{V_P}} \cdot \int_0^{V_{DS}} \sqrt{(V_{bi} - V_{GS} + V(x))} \cdot dV \quad (33)$$

$$\frac{1}{\sqrt{V_P}} \cdot \frac{2}{3} \left[(V_{bi} - V_{GS} + V_{DS})^{\frac{3}{2}} - (V_{bi} - V_{GS})^{\frac{3}{2}} \right] \quad (34)$$

Definiendo $g_o = \frac{Z \cdot q \cdot N_D \cdot \mu_n \cdot a}{L}$ como la conductancia de canal completo, se puede acomodar la expresión como:

$$I_D = g_o \cdot \left\{ V_{DS} - \frac{2}{3 \cdot \sqrt{V_P}} \cdot \left[(V_{bi} - V_{GS} + V_{DS})^{\frac{3}{2}} - (V_{bi} - V_{GS})^{\frac{3}{2}} \right] \right\} \quad (35)$$

Expresión de la corriente ID completa en función de los parámetros de control y del circuito externo

$$I_D = g_o \cdot \left\{ V_{DS} - \frac{2}{3 \cdot \sqrt{V_P}} \cdot \left[(V_{bi} - V_{GS} + V_{DS})^{\frac{3}{2}} - (V_{bi} - V_{GS})^{\frac{3}{2}} \right] \right\} \quad (36)$$

9 Comparación

10 Simulación de curvas

10.1. Curva de transferencia

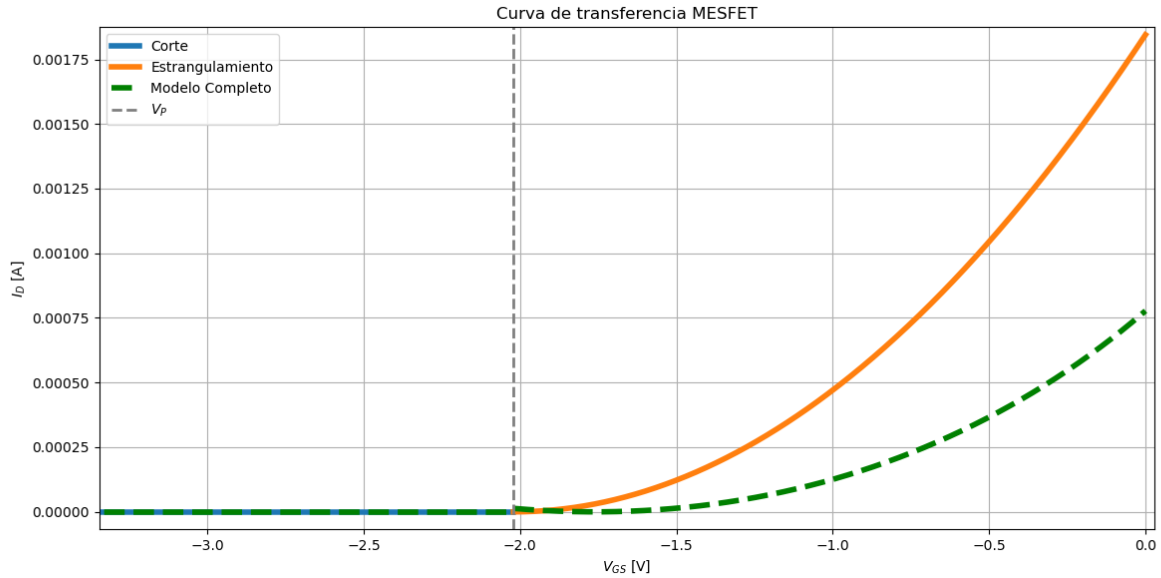


Figura 27

10.2. Curva de salida

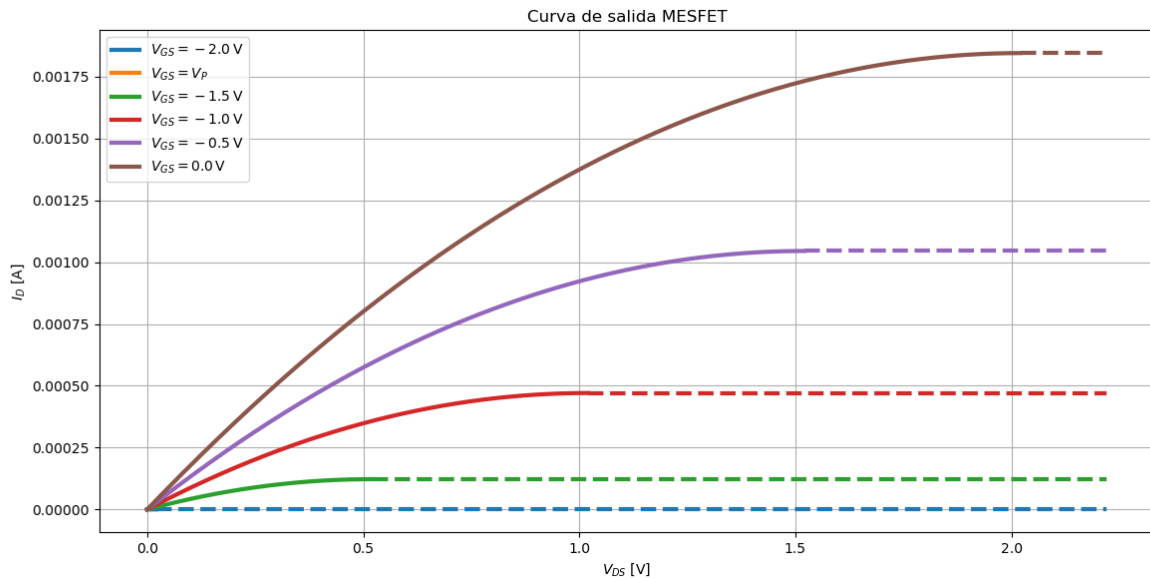


Figura 28

11 Efectos no ideales

En el análisis previo se contempló un comportamiento ideal, sin contemplar corrientes de fuga, parámetros uniformes, una longitud de canal constante y una movilidad constante.

Cuando un MESFET está polarizado en la región de estrangulamiento, la longitud efectiva del canal eléctrico se

determina por la tensión V_{DS} . Este efecto no ideal se denomina modulación de longitud de canal. Además, cuando un transistor está polarizado cerca o en la región de estrangulamiento, el campo eléctrico en el canal puede alcanzar la magnitud suficiente para que los portadores mayoritarios alcancen su velocidad de saturación. En este punto, la movilidad deja de ser constante. La magnitud de la corriente de compuerta afectará la impedancia de entrada, lo cual puede ser necesario tener en cuenta en el diseño del circuito (Neamen, 2012).

11.1. Modulación del largo del canal

Para los MESFET de alta frecuencia, las longitudes de canal típicas son del orden de $1\ \mu\text{m}$, la modulación de la longitud del canal adquieren gran importancia en dispositivos de canal corto (Neamen, 2012).

11.2. Saturación de la velocidad de arrastre

11.3. Región subumbral

11.4. Efectos de corriente de gate

12 Conclusión

Ejemplo referencias

El comportamiento del MOSFET en saturación está bien modelado por la ecuación cuadrática (Sedra & Smith, 2015).

Según Boylestad y Nashelsky (2013), la tensión umbral depende del dopado. El comportamiento de los portadores en semiconductores puede modelarse a partir de principios cuánticos (Neamen, 2012).

Según Sze et al. (2021), el MOSFET moderno requiere modelos avanzados de canal corto.

El nivel de Fermi se introduce naturalmente desde la física del estado sólido (McKelvey, 1996).

Referencias

- Belgat, M., Merabtine, N., Zaabat, M., Kenzai, C., & Saidi, Y. (2004). Active layer–semi-insulating substrate interface effect on GaAs MESFET components. *Semiconductor Physics, Quantum Electronics & Optoelectronics*, 7(4), 368-371.
- Boylestad, R. L., & Nashelsky, L. (2013). *Electronic Devices and Circuit Theory* (11.^a ed.). Pearson.
- Boylestad, R. L., & Nashelsky, L. (2015). *Electrónica: Teoría de Circuitos y Dispositivos Electrónicos* (10.^a ed.). Pearson Education.
- Giannini, F., Colantonio, P., & Limiti, E. (2009). *High Efficiency RF and Microwave Solid State Power Amplifiers* [E-ISBN: 9780470746554]. Wiley.
- McKelvey, J. P. (1996). *Física del estado sólido y de semiconductores*. Limusa.
- Mishra, U. K., & Singh, J. (2008). *Semiconductor Device Physics and Design*. Springer.
- Neamen, D. A. (2012). *Semiconductor Physics and Devices: Basic Principles* (4.^a ed.). McGraw-Hill.
- Sedra, A. S., & Smith, K. C. (2015). *Microelectronic Circuits* (7.^a ed.). Oxford University Press.
- Sharma, B. L. (Ed.). (1984). *Metal-Semiconductor Schottky Barrier Junctions and Their Applications*. Solid State Physics Laboratory, Delhi, India.
- Siegel, P. H. (2021). Carver Mead: “It’s All About Thinking,” A Personal Account Leading up to the First Microwave Transistor [Special Series Paper]. *IEEE Journal of Microwaves*, 1(1), 12-22. <https://doi.org/10.1109/JMW.2020.3028277>
- Streetman, B. G., & Banerjee, S. K. (2006). *Solid State Electronic Devices* (6th). Pearson Prentice Hall.
- Sze, S. M., & Lee, M. K. (2002). *Semiconductor Devices: Physics and Technology* (2nd). John Wiley & Sons.
- Sze, S. M., Li, Y., & Ng, K. K. (2021). *Physics of Semiconductor Devices* (4.^a ed.). Wiley.

13 Apéndice

13.1. Código