

(TB070) Dispositivos Semiconductores

Trabajo Práctico Final : Transistor MESFET

106213 Sebastián Lazo (slazo@fi.uba.ar)

26 de Febrero 2026

1 Resumen

En el siguiente informe se utilizan los conocimientos adquiridos a lo largo de la materia Dispositivos Semiconductores con el objetivo de realizar una presentación, investigación y análisis en torno al dispositivo conocido como MESFET (Metal-Semiconductor Field-Effect Transistor). Se aborda su estructura, parámetros característicos y aplicaciones típicas, modos de operación. Además, se presentan diagramas de bandas para cada modo de operación, curvas características y se discute los efectos no ideales que influyen en su comportamiento real.

2 Descripción del Dispositivo

El transistor MESFET es un dispositivo multijuntura de tres terminales: fuente, drenaje y compuerta, cuya estructura forma un canal por el cual fluyen los portadores desde el terminal fuente hacia el terminal de drenaje. La conductividad del canal es modulada por el potencial eléctrico aplicado en el terminal de compuerta. Puede clasificarse como una variación del transistor MOSFET, con la diferencia de que no posee una capa de óxido aislante entre la compuerta y el sustrato, característica que también comparte con el transistor JFET. Con respecto a este último, difieren en el material de la compuerta, ya que en el MESFET no es de material semiconductor, sino metálica, empleándose metales como aluminio, titanio, oro, níquel o platino.

Para comprender la necesidad de esta clase de transistor es necesario conocer una limitación en los transistores MOSFET, estos pueden no ser apropiados si se desea fabricar un transistor utilizando ciertos materiales semiconductores, como en el caso del arseniuro de galio (GaAs), dado que en la interfase, entre el GaAs y un aislante como el óxido, se forman un gran número de trampas superficiales que inhiben la acción compuerta. Además, las compuertas de unión no se difunden con tanta facilidad dentro del GaAs debido a la inestabilidad del material a altas temperaturas, por lo tanto no se realizan uniones P-N con facilidad. Sin embargo, dado que el GaAs tiene una mayor movilidad que el silicio para sus portadores libres, su empleo es aconsejable en aplicaciones que requieren rápidas velocidades de conmutación. La mayoría de las aplicaciones utilizan el MESFET de canal N en lugar del de canal P debido a la mayor movilidad de las portadoras en los dispositivos de canal N (Sze & Lee, 2002). Por consiguiente, se utilizan estructuras del tipo MESFET de canal N para cubrir esas necesidades (Streetman & Banerjee, 2006). Otros semiconductores utilizados para fabricar MESFET's son nitruro de galio (GaN), carburo de silicio de estructura cristalina (4H-SiC) y fosforo de indio (InP), las características de los mismos se encuentran en la tabla de la figura 1.

Property	Si	Ge	GaAs	GaN	4H-SiC	InP
Electron mobility ($\text{cm}^2 \text{V}^{-1} \cdot \text{s}^{-1}$)	1500	3900	8500	1000	900	5400
Hole mobility ($\text{cm}^2 \text{V}^{-1} \cdot \text{s}^{-1}$)	450	1900	400	350	120	200
Bandgap (eV)	1.12	0.66	1.42	3.2	3.23	1.35
Avalanche field (10^5 V/cm)	3.8	2.3	4.2	50	35	5.0
Saturated drift velocity (10^7 cm/s)	0.7	0.6	2.0	1.8	0.8	2.0
Saturation field (10^3 V/cm)	8		3	15	25	25
Thermal conductivity at 25°C ($\text{W/cm} \cdot ^\circ\text{C}$)	1.4	0.6	0.45	1.7	4.9	0.68
Dielectric constant	11.9		12.9	14	10	8
Substrate resistance ($\Omega \text{ cm}$)			>1000	>1000	1–20	>1000
Transistors			MESFET			MESFET
			HEMT	MESFET	MESFET	HEMT
			HBT	HEMT	HEMT	HBT
			P-HEMT			P-HEMT

Figura 1: Tabla con las características principales de los semiconductores y el tipo de transistor fabricado con ellos (Giannini et al., 2009).

2.1. Primer Prototipo

El MESFET fue propuesto y demostrado por primera vez por Carver Mead en 1966, se puede observar una imagen de el primer prototipo en la figura 2. Poco después, Hooper y Lehrer informaron sobre su rendimiento en dispositivos de microondas en 1967 (Sze et al., 2021). Carver Mead recibió una pequeña muestra de GaAs de tipo N formado epitaxialmente sobre una oblea semiaislante y comenzó a trabajar en el laboratorio grabando la capa epitaxial de su diminuta muestra de oblea, paso a paso, hasta que pudo ver la perforación desde un contacto metálico a una tensión de 10 V. El proceso que estaba usando era un grabado químico de tiempo aproximado con metanol y bromo, y aunque 10 V era un poco alto, ya había pasado por varios pasos de grabado, metalización y medición (usando la relación entre capacitancia y tensión para obtener la concentración de dopaje del canal y espesor de agotamiento) para llegar a este punto. Decidió detenerse y, usando un rapidógrafo calentado (un bolígrafo de dibujo de tinta líquida de estilo antiguo) lleno de cera negra, dibujó una franja a lo largo de la oblea para definir el área activa de lo que sería la región de fuente-drenaje, y luego grabó cuidadosamente a través de la región epitaxial hasta el GaAs semiaislante en el resto. A continuación, e increíblemente, soldó por puntos dos hojas de afeitar de filo recto a pequeñas piezas transversales para hacer una máscara para una puerta muy estrecha. Los bordes de las hojas estaban tan juntos que formaban un patrón de difracción a lo largo de sus bordes casi en contacto.

Usando esta máscara improvisada, evaporó un electrodo de compuerta de aluminio muy fino (de unas pocas micras de ancho) a través del hueco entre las aspas y a lo largo del punto medio de la mesa. Después, soldó contactos óhmicos de indio-mercurio a la mesa, en lados opuestos de la compuerta, para formar la fuente y el drenador. Sorprendentemente, el dispositivo funcionó y Carver pudo registrar curvas I-V del FET, dado que el transistor operaba a 10 V. Redactó el breve artículo y lo presentó a las Actas del IEEE en diciembre, denominándolo Transistor de Efecto de Campo de Puerta de Barrera Schottky, que posteriormente se convertiría en el MESFET (Siegel, 2021).

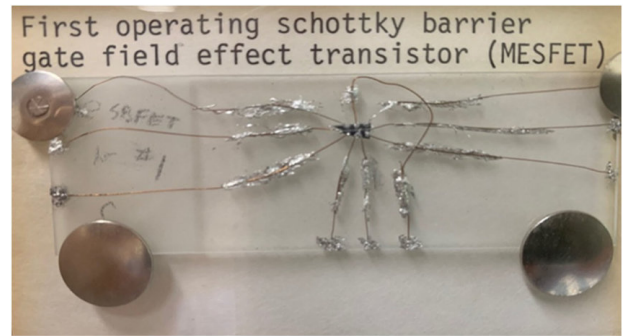


Figura 2: Fotografía del primer prototipo de MESFET de GaAs, tal como está conectado a un portaobjetos de microscopio (Siegel, 2021).

2.2. Estructura

Los MESFET's se construyen a partir de una delgada capa epitaxial de GaAs de tipo n dopada con impurezas donadoras como pueden llegar a ser Silicio, Azufre o Selenio depositada sobre un sustrato semi-aislante también de GaAs pero dopado intencionalmente con Cromo, que se comporta como un único aceptor cerca del centro de la banda prohibida de energía, con el objetivo de obtener un semi-aislante con una resistividad de ordenes de hasta $10^9 \frac{\Omega}{cm}$ (Neamen, 2012). Sobre esta capa se definen las tres terminales del dispositivo: *source*, *drain* y *gate* (fuente, drenaje y compuerta), como se aprecia en la Figura 3 y 4.

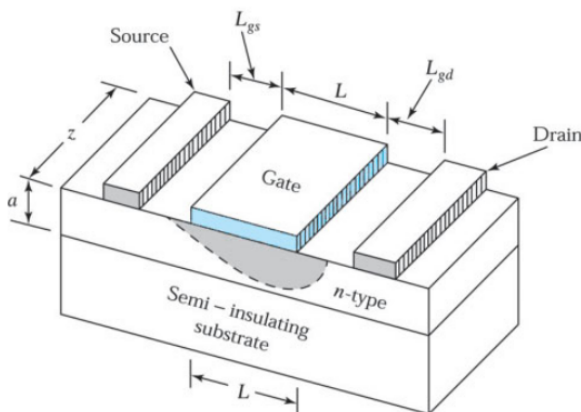


Figura 3: Estructura tridimensional del transistor MESFET (Sze et al., 2021).

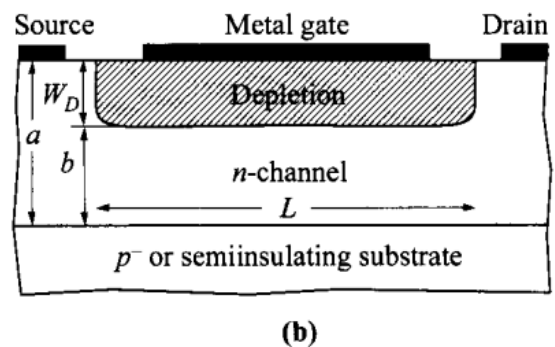


Figura 4: Estructura del transistor MESFET, se observa la apertura neta del canal b controlada por el ancho de agotamiento W_D (Sze & Lee, 2002).

Sobre el sustrato semi-aislante se encuentra la región activa del dispositivo, conformada por la capa de GaAs dopada ligeramente, en ella se forma el canal por el cual circulan los portadores mayoritarios cuando el dispositivo está en conducción, esto se aprecia en la figura 5.

En las zonas correspondientes a *source* y *drain*, esta misma capa se dopa fuertemente con las mismas impurezas de tipo n para obtener contactos óhmicos de baja resistencia, facilitando así la inyección y recolección de portadores.

Finalmente, en la región correspondiente a la terminal *gate*, se deposita un metal en contacto directo con el canal, formando una unión metal-semiconductor que permite controlar la conducción modulando la anchura de la región de agotamiento en el canal definida como W_D , esto se detalla en la figura 4. Una diferencia crucial con respecto de los transistores de unión bipolar es que los transistores de efecto de campo no requieren de corriente de polarización y son controlados por tensión. Además, el hecho de que su funcionamiento responde a la corriente de portadores mayoritarios se los designa como transistores unipolares.

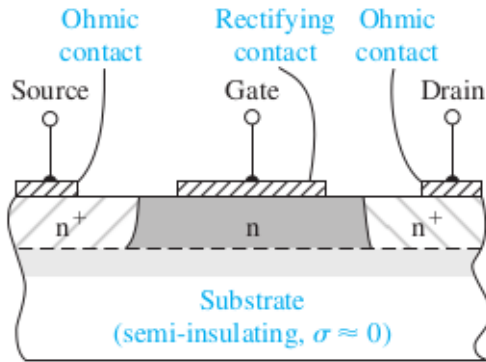


Figure 13.6 | Cross section of an n-channel MESFET with a semi-insulating substrate.

Figura 5: Estructura del transistor MESFET de GaAs (Neamen, 2012).

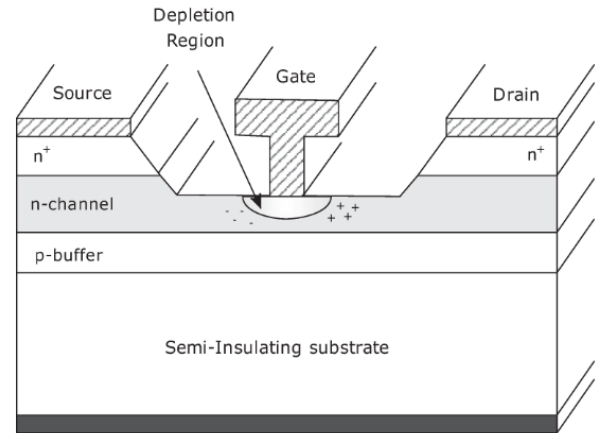


Figure 1.33 MESFET device cross-section.

Figura 6: Estructura del transistor MESFET (Giannini et al., 2009).

En la figura 6 se detalla su estructura en tres dimensiones, también se detalla una capa opcional de material tipo p conocido como *p-buffer* con el propósito de mejorar el acople, aislando mejor el canal, reduciendo corrientes de fuga hacia el sustrato y mejorando la estabilidad del dispositivo.

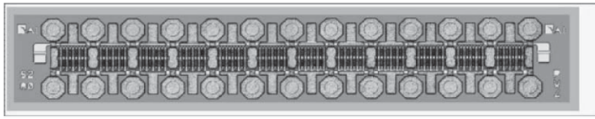


Figure 1.34 Picture of a 6W GaAs MESFET (3×0.6mm) at X-band (courtesy of Selex-SI).

Figura 7: Imagen donde se observa un arreglo integrado de MESFET's de GaAs (Giannini et al., 2009)

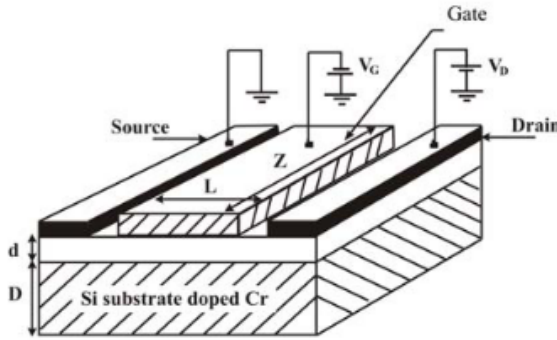


Figura 8: Esquema conceptual de polarización del MESFET (Belgat et al., 2004).

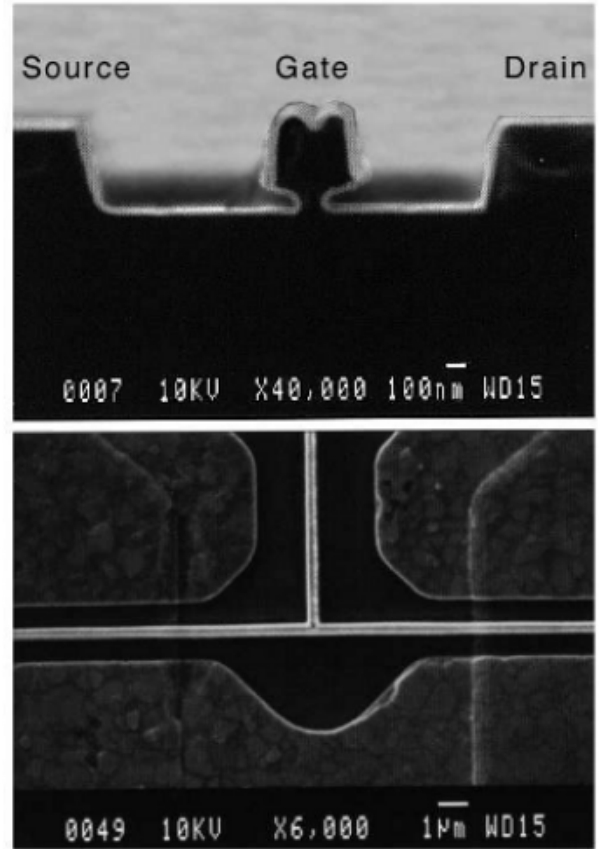


Figura 9: (Arriba) Una sección transversal de corte de un MESFET de $0,1 \mu\text{m}$. (Abajo) Vista superior de la MESFET (Mishra & Singh, 2008).

El dispositivo frente a una elevada temperatura disminuye su corriente evitando un descontrol térmico, esto permite conectar fácilmente varios MESFET en paralelo, creando así un dispositivo más grande, como se detalla, por ejemplo, en la figura 7. Mientras que en la figura 9 se aprecian dos imágenes reales del dispositivo mediante un microscopio, la primera mediante un corte trasversal y la segunda una visual superior.

2.2.1. Características del Semiconductor y su Dopaje

En el caso del Arseniuro de Galio, es un sólido cuya red cristalina forma una estructura conocida como *zincblenda* (Figura 10), compuesta por arsénico del grupo V y galio del grupo III (Figura 11). Al agregar una impureza, esta reemplaza a alguno de los átomos en la red cristalina. Para obtener material tipo N, la impureza donadora debe aportar un electrón adicional respecto del átomo que reemplaza. Cuando se emplea silicio como impureza, este sustituye al galio, que posee tres electrones de valencia, mientras que el silicio posee cuatro, actuando como donador. Por otro lado, el azufre y el selenio poseen seis electrones de valencia, por lo que al reemplazar al arsénico, que posee cinco, aportan un electrón adicional, dando lugar a material tipo N (Neamen, 2012).

clasificar en dos tipos de MESFET por cada tipo de canal, los mismos comúnmente se diferencian con ayuda de los símbolos que se presentan en la tabla de la figura (13).

Es importante tener en cuenta, sin embargo, que el canal debe ser de material tipo n en un MESFET. La movilidad de los huecos en GaAs es relativamente baja comparada con la de portadores de carga negativa por lo que se pierde la ventaja de utilizar GaAs en aplicaciones de alta velocidad. El resultado es: Los MESFET tipo empobrecimiento y tipo enriquecimiento se hacen con un canal n entre el drenaje y la fuente y, por consiguiente, sólo los MESFET tipo n son comerciales (Boylestad & Nashelsky, 2015).


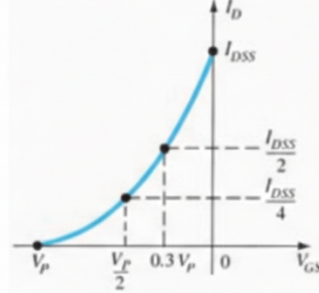
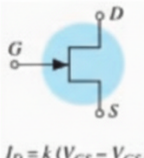
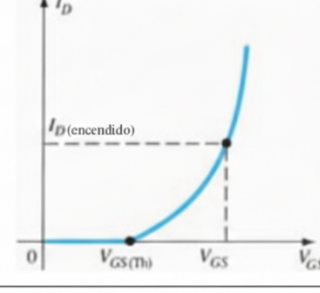
MESFET tipo empobrecimiento (canal n)	 $I_G = 0 \text{ A}, I_D = I_S$ $I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P}\right)^2$ $I_G = 0 \text{ A}, I_D = I_S$		$R_i > 10^{12} \Omega$ $C_i: (1 - 5) \text{ pF}$
MESFET tipo enriquecimiento (canal n)	 $I_D = k (V_{GS} - V_{GS(Th)})^2$ $k = \frac{I_{D(\text{encendido})}}{(V_{GS(\text{encendido})} - V_{GS(Th)})^2}$		$R_i > 10^{12} \Omega$ $C_i: (1 - 5) \text{ pF}$

Figura 13: Tabla resumen de las características de cada tipo de MESFET de canal n (Boylestad & Nashelsky, 2015).

4 Parámetros Característicos

En el informe se tomara como objeto de estudio un transistor MESFET formado por GaAs de canal n de empobrecimiento (D-MESFET), con silicio como impureza dopante en el canal y titanio como el metal de la compuerta a una temperatura de 300 K. A continuación se presentaran los diferentes parámetros de referencia utilizados en el informe.

4.1. Parámetros Físicos

Los materiales que forman el dispositivo desprenden diferentes características descritas por los siguientes parámetros (1). Tales parámetros determinan propiedades fundamentales del dispositivo, como la formación de la barrera *Scottky*, la zona de vaciamiento, el transporte de portadores, etc.

Cuadro 1: Parámetros físicos característicos de los materiales utilizados en el análisis del MESFET

Parámetro	GaAs	Si (dopante)	Ti	Cr
Tipo de material	Semiconductor	Semiconductor	Metal	Metal
Energía de banda prohibida E_g [eV]	1.42	1.12	–	–
Constante dieléctrica relativa ϵ_r	12.9	11.7	–	–
Afinidad electrónica χ [eV]	4.07	–	–	–
Función trabajo ϕ_m [eV]	–	–	4.33	4.50
Movilidad electrónica μ_n [cm^2/Vs]	8500	–	–	–
Concentración N_D [cm^{-3}]	–	N_D [cm^{-3}]	–	–
Tipo de contacto en MESFET	Canal	Dopaje	Schottky / Óhmico	Aislante

4.2. Parámetros Geométricos

En la siguiente tabla se presentan los parámetros que describen las dimensiones geométricas del dispositivo (2).

Cuadro 2: Parámetros geométricos característicos utilizados en el análisis del MESFET

Parámetro	Símbolo	Descripción
Longitud de la compuerta	L	Longitud del canal en la dirección x (source–drain)
Ancho del dispositivo	Z	Dimensión del canal en la dirección z (profundidad del dispositivo)
Espesor del canal	d	Altura del canal en la dirección y
Ancho de la zona de vaciamiento	W_d	Extensión de la región de vaciamiento bajo la compuerta
Espesor efectivo del canal	d_{eff}	Espesor del canal conductor: $d_{eff} = d - W_d$
Área efectiva del canal	A_{ch}	Área transversal del canal: $A_{ch} = Z \cdot d_{eff}$
Posición longitudinal	x	Coordenada a lo largo del canal
Posición vertical	y	Coordenada perpendicular a la superficie

4.3. Parámetros Eléctricos

El comportamiento eléctrico del dispositivo se podrá describir con ayuda de las definiciones de diferentes tensiones, corrientes, resistencias, capacitancias y otros parámetros eléctricos para facilitar el análisis del dispositivo (3).

Cuadro 3: Parámetros eléctricos característicos utilizados en el análisis del MESFET

Parámetro	Símbolo	Unidad	Descripción
Tensión compuerta–fuente	V_{GS}	V	Tensión aplicada a la unión Schottky de la compuerta
Tensión drenaje–fuente	V_{DS}	V	Tensión aplicada entre drenaje y fuente
Corriente de drenaje	I_D	A	Corriente que circula por el canal del MESFET
Corriente de compuerta	I_G	A	Corriente de fuga de la unión Schottky
Tensión de umbral (pinch-off)	V_T	V	Tensión V_{GS} para la cual el canal se estrangula
Corriente de saturación	I_{DSS}	A	Corriente de drenaje para $V_{GS} = 0$ (D-MESFET)
Transconductancia	g_m	Ω^{-1}	Variación de I_D respecto de V_{GS}
Resistencia de salida	r_o	Ω	Inversa de la pendiente I_D – V_{DS} en saturación
Capacitancia compuerta–fuente	C_{GS}	F	Capacitancia de la región de vaciamiento bajo la compuerta
Capacitancia compuerta–drenaje	C_{GD}	F	Capacitancia parásita asociada al solapamiento
Campo eléctrico crítico	x_{crit}	V/cm	Campo máximo antes de ruptura del GaAs

4.4. Parámetros de Rendimiento

Para un posterior análisis de funcionamiento detallado contemplando posibles condiciones no ideales, es necesario detallar parámetros de rendimiento como los descriptos por la siguiente tabla (4).

Cuadro 4: Parámetros de rendimiento característicos del transistor MESFET

Parámetro	Símbolo	Descripción
Frecuencia de transición	f_T	Frecuencia para la cual la ganancia de corriente es unitaria
Frecuencia máxima de oscilación	f_{max}	Frecuencia límite para ganancia de potencia unitaria
Ancho de banda útil	BW	Rango de frecuencias de operación efectiva
Factor de ruido	NF	Degradación de la relación señal–ruido introducida por el dispositivo
Temperatura de operación	T_{op}	Rango de temperatura en condiciones nominales
Rango de tensión compuerta–fuente	V_{GS}	Intervalo de polarización segura de la compuerta
Rango de tensión drenaje–fuente	V_{DS}	Intervalo de operación sin ruptura
Rango de corriente de drenaje	I_D	Corriente admisible en régimen continuo
Región de operación recomendada	–	Lineal, saturación o corte
Linealidad	$IP3, P_{1dB}$	Capacidad de mantener proporcionalidad señal–salida
Potencia disipada máxima	P_{max}	Potencia máxima admisible sin degradación
Estabilidad	K	Factor de estabilidad (Rollet)

5 Operación Básica

El dispositivo se opera generalmente como conmutador o como parte de un circuito amplificador de señal. A partir de las referencias de tensión y corriente inspiradas en la figura 14, se introduce a continuación el principio de operación del MESFET, mientras que en las secciones siguientes se desarrollará su funcionamiento en mayor detalle.

Para el análisis del comportamiento del dispositivo se utilizará una nomenclatura que permita distinguir entre señales continuas y señales alternas en el tiempo. De este modo, cualquier magnitud eléctrica podrá descomponerse en una

componente continua (DC) y una componente alterna (AC).

Como ejemplo, la tensión entre *gate* y *source* puede expresarse como la suma de una componente continua, denotada mediante notación mayúscula V_{GS} , y una componente alterna, representada en minúscula v_{gs} . La señal total dependiente del tiempo resulta de la superposición de ambas componentes.

- Tensión entre *gate* y *source*: $v_{GS} = V_{GS} + v_{gs}$
- Tensión entre *drain* y *source*: $v_{DS} = V_{DS} + v_{ds}$
- Corriente en rama *drain*: $i_D = I_D + i_d$

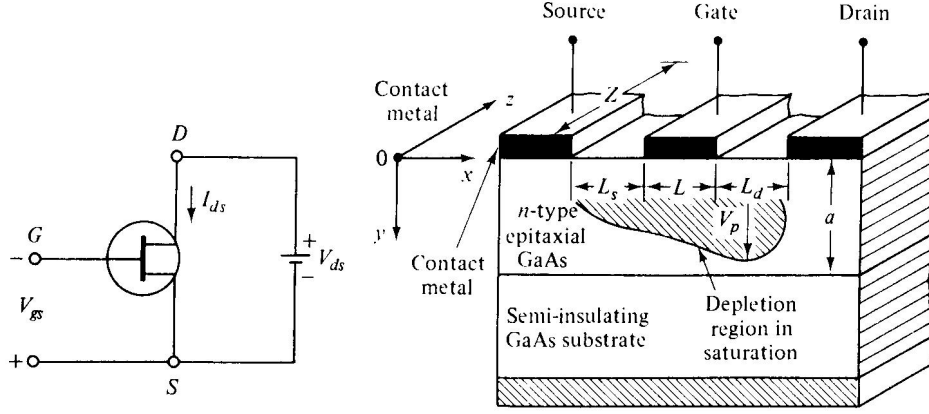


Figura 14: Simbología típica y esquema (Sharma, 1984).

5.1. Polarización

La polarización del transistor forma parte de la operación del mismo, consiste en establecer las condiciones de tensión y corriente necesarias para fijar un punto de operación, comúnmente denominado punto Q , definido por el conjunto de valores $\{V_{GS}, V_{DS}, I_D\}$. Dicho punto de operación determina la región de funcionamiento del dispositivo y condiciona su comportamiento frente a pequeñas variaciones de señal.

La elección del punto Q depende de la aplicación específica del MESFET, ya sea como conmutador o como amplificador, y se realiza de manera tal que el dispositivo opere en una región adecuada de sus características estáticas.

5.2. Modo Corte

El modo corte sucede cuando la tensión V_{GS} no supera la tensión V_p o tensión umbral, y el transistor idealmente no tendrá corriente a través de la rama del *drain*, tal como indican las expresiones (1).

$$V_{GS} \leq V_P \Rightarrow I_D = 0 \quad (1)$$

5.3. Modo en Estrangulación

El modo estrangulación es el rango en el cual la corriente de *drain* se puede controlar mediante la tensión V_{GS} , es buscado en aplicaciones de amplificación de señal. En la expresión (2) se encuentran las condiciones de polarización y la corriente I_D en función de V_{GS} .

$$\begin{cases} V_{GS} > V_P \\ V_{DS} \geq V_{GS} - V_P \end{cases} \quad I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P}\right)^2 \quad (2)$$

5.4. Modo Óhmico

El modo lineal o óhmico responde linealmente tal como lo haría un resistor y su corriente de *drain* se rige por las condiciones de la expresión (3).

$$\text{para } \begin{cases} V_{GS} > V_P \\ 0 \leq V_{DS} < V_{GS} - V_P \end{cases} \quad I_D = \frac{2I_{DSS}}{V_P^2} \left[(V_{GS} - V_P) V_{DS} - \frac{V_{DS}^2}{2} \right] \quad (3)$$

6 Diagrama de Bandas

6.1. Modo Corte

6.2. Modo en Estrangulación

6.3. Modo Óhmico

7 Obtención del Modelo Completo

Utilizando el sistema de coordenadas y notación inspirados en la figura ??, tomando la referencia espacial $y = 0$ en la unión metal-semiconductor y asumiendo ciertas hipótesis, se puede hallar la expresión de la corriente partiendo :

Hipotesis [1] : $N_D^+ = N_D$ (impurezas totalmente ionizadas) y semiconductor no degenerado.

Hipotesis [2] : Solo hay carga en la región de vaciamiento.

Los electrones libres del semiconductor en las inmediaciones de la unión se transfieren hacia la superficie del metal, formando una carga superficial negativa. En el semiconductor se establece una zona de átomos donadores ionizados que conforman una carga positiva. Este proceso al alcanzar el equilibrio termodinámico (ETD) permite determinar, en reposo, la densidad de carga, el campo electrostático que se forma y el potencial eléctrico.

7.1. Densidad de Carga

La carga se formara en el semiconductor y en la superficie del metal, formando una región superficial con carga negativa y una región en el semiconductor de carga positiva de acuerdo a (4) utilizando las hipótesis [1] y [2].

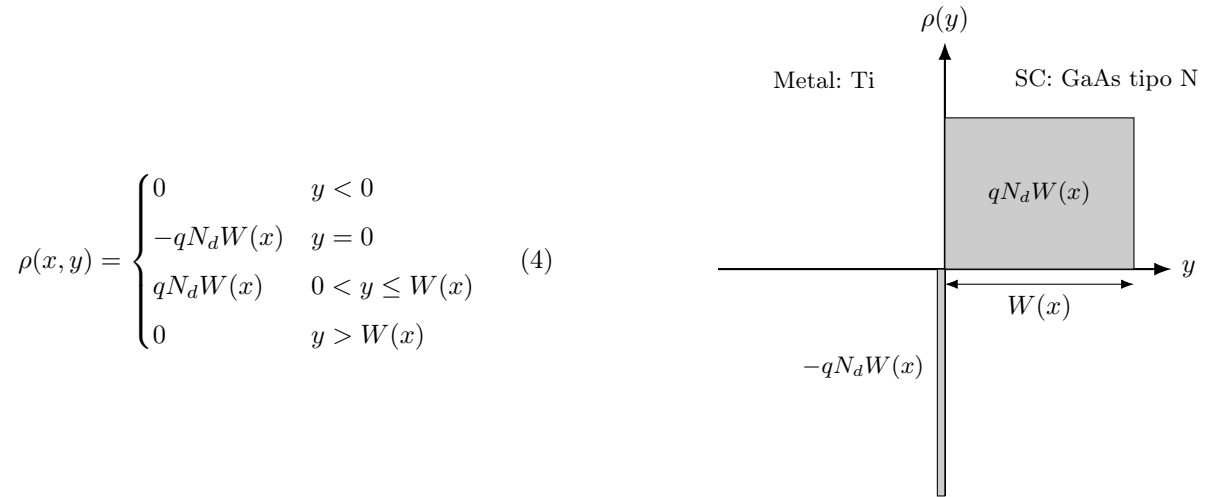


Figura 15: Expresión analítica y representación gráfica de la densidad de carga $\rho(x, y)$.

7.2. Campo Eléctrico

Para obtener el campo eléctrico (6), utilizamos la ley de Gauss (5):

$$\mathcal{E} = \frac{Q}{\epsilon_s} \quad (5)$$

7.3. Potencial Eléctrico

Dada la relación entre el campo eléctrico y el gradiente del potencial eléctrico (7) se obtiene el potencial eléctrico, al integrar el potencial se debe tener en consideración una referencia inicial conveniente como $\phi(y = 0) = 0$ y inicialmente teniendo solo en consideración el potencial de juntura $\phi[y = W(x)] = \phi_{bi}$, analizado en mas profundidad en la sección de bandas de energía del informe.

$$\mathcal{E} = -\nabla\phi \quad (7)$$

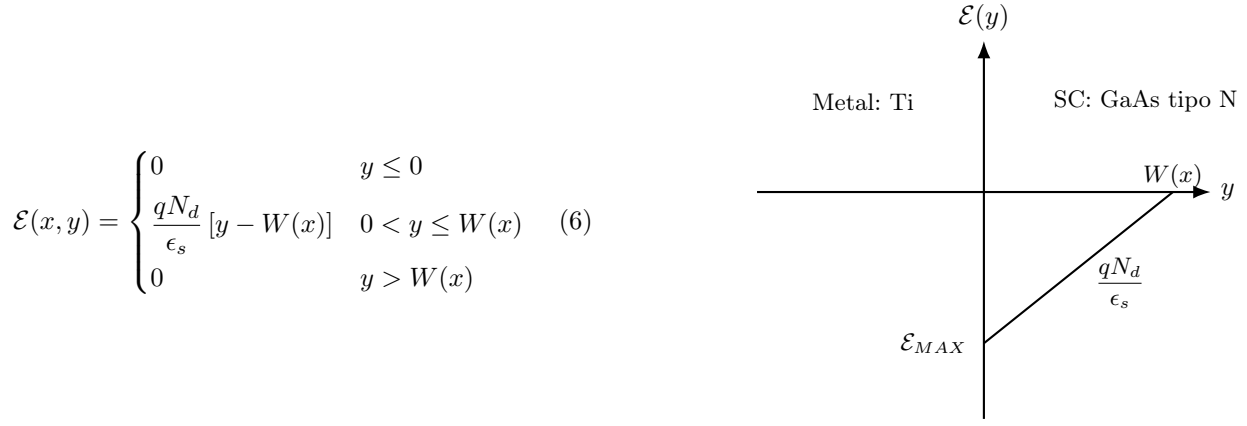


Figura 16: Expresión analítica y representación gráfica del campo eléctrico $\mathcal{E}(x, y)$ en la unión metal–GaAs.

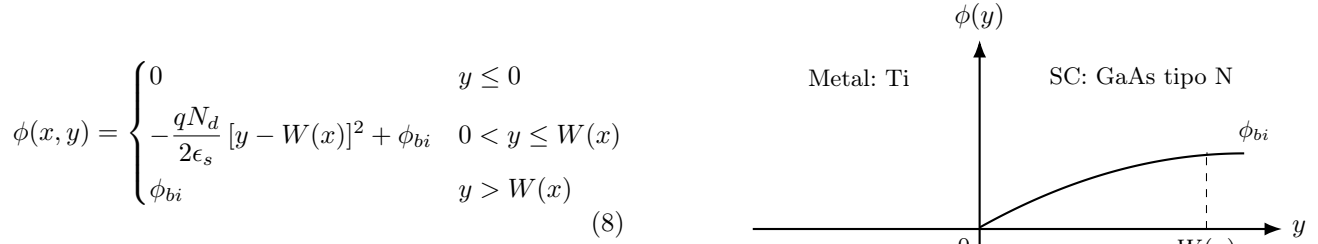


Figura 17: Expresión analítica y representación gráfica del potencial electrostático $\phi(x, y)$ en la unión metal–GaAs.

7.4. Ancho de Zona de Vaciamiento

Relacionando el campo eléctrico (6) junto con el potencial (8) se puede despejar el ancho de la zona de agotamiento o vaciamiento en reposo y equilibrio térmico.

$$W_d = \sqrt{\frac{2 \cdot \epsilon_s \cdot \phi_{bi}}{q \cdot N_d}} \quad (9)$$

Al considerar la polarización del dispositivo se produce un potencial longitudinal $V(x)$ y el potencial externo trasversal al canal entre *gate* y *source* que afectaran a la modulación de la zona de vaciamiento.

$$W_d(x) = \sqrt{\frac{2 \cdot \epsilon_s \cdot [\phi_{bi} - V_{GS} - V(x)]}{q \cdot N_d}} \quad (10)$$

8 Corriente

Para determinar la corriente en un dispositivo semiconductor se consideran dos fenómenos de transporte, arrastre y difusión de los portadores.

9 Modos de Operación

En función de la tensión aplicada al los terminales *gate* y *drain*, referidas al potencial del terminal *source*, las condiciones eléctricas impuestas al dispositivo permiten definir tres regiones de operación.

9.1. Régimen Corte

Se da cuando $V_{GS} < V_T$, no se forma un canal considerable y el dispositivo no conduce corriente apreciable.

9.2. Régimen de Estrangulación

Se da cuando $V_{GS} > V_T$ y $V_{DS} > V_{DS[sat]}$, el dispositivo conduce corriente de forma controlada en función de V_{GS} . En este modo de op

9.3. Régimen Óhmico

Se da cuando $V_{GS} > V_T$ y $V_{DS} < V_{DS[sat]}$, el dispositivo comienza a comportarse como un resistor, esto ayuda a controlar los incrementos de temperatura.

10 Diagrama de Bandas

Para formar una unión metal-semiconductor, en condiciones ideales, se debe cumplir la relación de función trabajo entre el metal y el semiconductor $\phi_m > \phi_s$ los electrones fluyen desde el semiconductor hacia el metal formando la barrera de Schottky, en el caso contrario $\phi_m < \phi_s$ formara una unión óhmica ya que el semiconductor estará fuertemente dopado y los electrones fluyen desde el metal hacia el semiconductor reduciendo o idealmente eliminando la barrera.

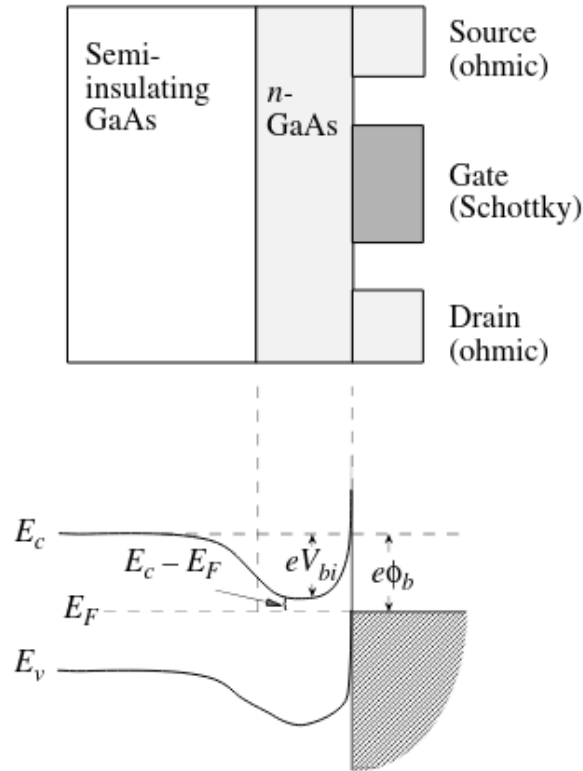


Figura 18: Esquema de un GaAs MESFET. También se muestra el perfil de banda de energía debajo de la Región de la puerta y algunos parámetros importantes del dispositivo (Mishra & Singh, 2008).

11 Corriente de Salida

12 Comparación

13 Simulación de Curvas

13.1. Curva de Transferencia

13.2. Curva de Salida

14 Efectos No Ideales

14.1. Modulación del largo del Canal

14.2. Saturación de la velocidad de Arrastre

14.3. Región Subumbral

14.4. Efectos de corriente de Gate

15 Conclusión

Ejemplo referencias

El comportamiento del MOSFET en saturación está bien modelado por la ecuación cuadrática (Sedra & Smith, 2015).

Según Boylestad y Nashelsky (2013), la tensión umbral depende del dopado. El comportamiento de los portadores en semiconductores puede modelarse a partir de principios cuánticos (Neamen, 2012).

Según Sze et al. (2021), el MOSFET moderno requiere modelos avanzados de canal corto.

El nivel de Fermi se introduce naturalmente desde la física del estado sólido (McKelvey, 1996).

Referencias

- Belgat, M., Merabtine, N., Zaabat, M., Kenzai, C., & Saidi, Y. (2004). Active layer–semi-insulating substrate interface effect on GaAs MESFET components. *Semiconductor Physics, Quantum Electronics & Optoelectronics*, 7(4), 368-371.
- Boylestad, R. L., & Nashelsky, L. (2013). *Electronic Devices and Circuit Theory* (11.^a ed.). Pearson.
- Boylestad, R. L., & Nashelsky, L. (2015). *Electrónica: Teoría de Circuitos y Dispositivos Electrónicos* (10.^a ed.). Pearson Education.
- Giannini, F., Colantonio, P., & Limiti, E. (2009). *High Efficiency RF and Microwave Solid State Power Amplifiers* [E-ISBN: 9780470746554]. Wiley.
- McKelvey, J. P. (1996). *Física del estado sólido y de semiconductores*. Limusa.
- Mishra, U. K., & Singh, J. (2008). *Semiconductor Device Physics and Design*. Springer.
- Neamen, D. A. (2012). *Semiconductor Physics and Devices: Basic Principles* (4.^a ed.). McGraw-Hill.
- Sedra, A. S., & Smith, K. C. (2015). *Microelectronic Circuits* (7.^a ed.). Oxford University Press.
- Sharma, B. L. (Ed.). (1984). *Metal-Semiconductor Schottky Barrier Junctions and Their Applications*. Solid State Physics Laboratory, Delhi, India.
- Siegel, P. H. (2021). Carver Mead: “It’s All About Thinking,” A Personal Account Leading up to the First Microwave Transistor [Special Series Paper]. *IEEE Journal of Microwaves*, 1(1), 12-22. <https://doi.org/10.1109/JMW.2020.3028277>
- Streetman, B. G., & Banerjee, S. K. (2006). *Solid State Electronic Devices* (6th). Pearson Prentice Hall.
- Sze, S. M., & Lee, M. K. (2002). *Semiconductor Devices: Physics and Technology* (2nd). John Wiley & Sons.
- Sze, S. M., Li, Y., & Ng, K. K. (2021). *Physics of Semiconductor Devices* (4.^a ed.). Wiley.

16 Apéndice

16.1. Código