

# Instituto Tecnológico de Costa Rica

Curso: Arquitectura de Computadores I

Tarea 2

Profesor: Jeferson Gonzalez Gomez

Estudiante: Sebastián Chaves Ruiz

Carné: 2021032506

Fecha de Entrega: 30/08/2025

Semestre II

## Desarrollo

¿Por qué las arquitecturas RISC suelen ser más predecibles en sus tiempos de ejecución que las arquitecturas CISC? ¿En qué situaciones es importante esta predictibilidad?

Las arquitecturas RISC suelen ser más predecibles en sus tiempos de ejecución porque sus instrucciones son simples, de tamaño fijo y, por lo general, se ejecutan en uno o pocos ciclos de reloj. Por otro lado, las arquitecturas CISC incluyen instrucciones más complejas que pueden requerir un número variable de ciclos, lo que dificulta la predicción del rendimiento. Esta predictibilidad resulta especialmente importante en sistemas en tiempo real, como los utilizados en control industrial, automotriz, aeronáutico o robótico, donde es necesario garantizar tiempos de respuesta estrictos. También es relevante en el diseño de compiladores y en sistemas embebidos, donde la eficiencia depende de tiempos de ejecución consistentes.

## Resultados

```
PS C:\Users\Ayudapls\Documents\Tarea 2 Arquí> & C
ments/Tarea 2 Arquí/main.py"
CISC:
Instrucciones ejecutadas: 10
Ciclos totales: 30

RISC:
Instrucciones ejecutadas: 40
Ciclos totales: 40
PS C:\Users\Ayudapls\Documents\Tarea 2 Arquí> █
```

**Figura 1.** RISC vs CISC

## Repositorio

<https://github.com/Sebas36762/Tarea-2-Arqui-1-RISC-vs-CISC.git>

## Referencias

Block and Capital. (s.f.). *CISC vs RISC: dos mundos en la arquitectura de procesadores*.

Recuperado de <https://blockandcapital.com/es/>

[cisc-vs-risc-dos-mundos-en-la-arquitectura-de-procesadores/](https://blockandcapital.com/es/cisc-vs-risc-dos-mundos-en-la-arquitectura-de-procesadores/)