**Buton Debounce:** Buton ark değişimi olarakta düşünebileceğimiz durumdur. Burada aslında butonda meydana gelen ark daha çok mekaniksel sistem sonucudur. Burada dijital sinyalimiz butona basma durumudna sürekli 1 ve 0 olarak değişmektedir. Bizde koyacağımız küçük milisaniye ile buton basma durumunda matematiksel örneklem olarak düşünebiliriz. Burada aldığımız birçok örneklem ile butonun 1 veya 0, datası olarak karar vereceğiz ve yarı kararlı bir durumda FPGA üzerine data basmayacağız.

**Clock Divider:** Clok sinyalinnin frekansının değiştirlmesidir. Burada bu süreçte frekansın yarıya düşerek ilerlemesini Clock Dvider ile sağlayacağız. Bunun için 2 tane örneklem bir dijital sinyal düşünelim.

metin, ekran görüntüsü, diyagram, yazı tipi içeren bir resim

Açıklama otomatik olarak oluşturuldu

Burada bu sinyallerde risng edge üzerinde değişim meydana geldiğini gözlemlemekteyiz. Yani her rising edge te değişim gerçekleşmiştir. Bunun sonucunda her 2. Rising edge değişiminde bu frkeansı terslersek falttaki frekansı yarıya düşürmüş olacağız. Clock Divider aslında mantığı budur. Tabi ki burada bazı durumlarda frekansı tam olarak yarıya bölmeyeceğiz. Bunun içinde Vivado üzerinden Clock Wizard konusunu incelemek önem arz etmektedir.

**Clock Wizard:** Clock Divider ile gerçekleşme durumu arka planda aynı diyebilirz. Ancak bazen frekns bölümünü eşdeğer olarak değilde küsuratlı diyebileceğimiz şekilde bölmemiz gerekecektir. Bunun içinde Vivada programı Clock sinyalini bizim istediğmiz şekilde kolayca arayüzden değişiklik yaparak bu durumu sağlayacaktır.

**Metastability:** FPGA üzerinde sistem iplemente edildiğinde girişteki kararlılık sinyali sistemin çalışabilirlilik durumu için önemlidir. Buradan yola çıkarak FPGA geliştirme kartına girişten gelen sinyal durumunda tek flip floplu sistemler “1 ve 0” dijital mantığı sağlayamaktadır. Bundan dolayı genelde ikili flip flop devreleri tasarlanılıp kullanılmaktadır. Flip flop sayısının artması sonucu kararlılık süresinin artması ve sistem çalışma stabilitesini iyi seviyeye çıkarmkatadır.

**IP Blog:** IP blog FPGA sistemlerinde IC, entegre devre olarak kullanılmaktadır. Bu ta bi ki sadece donanımsal düşünülmemelidir. Yazılımsal ve donanımsal olarak gerçekleşmektedr. Ethernet sisteminin FPGA üzerinde uygulanması için açık kaynaklı olarak tasarlanmış yazılımı alıp FPGA sistemine entegre etme durumu bunu açıklamaktadır.

**Static Timing Analsys:**