2018-2019学年第1学期期中考试试题标答

课程名称 《数字逻辑》 任课教师签名 张敏、徐诚等

出题教师签名 《题库抽题》 审题教师签名

考试方式 （闭）卷 适用专业 2017级计算机类专业

考试时间 （120）分钟

一、填空题（答案填入下表！本题共20分，每空2分，共10个空）

（评分标准：每个空正确得2分，错误得0分）

|  |  |  |  |
| --- | --- | --- | --- |
| **1** | 72.54 | **6** | 10001111 |
| **2** | 10000110 | **7** | 时钟脉冲从低往高跳变的时刻 |
| **3** | 接低电平或接0 | **8** | D |
| **4** |  | **9** | 8 |
| **5** | n | **10** | 1001 |

二、选择题（答案填入下表！本题共20分，每小题2分，共10个小题）

（评分标准：每个小题正确得2分，错误得0分）

|  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **1** | **2** | **3** | **4** | **5** | **6** | **7** | **8** | **9** | **10** |
| C | A | B | B | C | B | A | B | C | A |

三、化简题（本题共16分，每小题8分，共2个小题）

1. 解:（评分标准：最简与或表达式正确得7分，最简与非-与非表达式正确得1分）



1. 解：（评分标准：结果正确得8分，仅卡诺图正确得4分）

卡诺图和卡诺圈：

 或 

由此可得出该逻辑函数的最简与或式



四、分析题（本题共20分，每小题10分，共2个小题）

1.（评分标准：方程正确得2分，波形图正确得3分；方程正确得2分，波形图正确得3分）





次态方程：





波形图：



2.（评分标准：表达式正确得5分，真值表正确得4分，功能评述正确得1分，各步骤部分正确酌情给分）

　　表达式：



　　真值表：

|  |  |  |  |
| --- | --- | --- | --- |
| A | B | C | F |
| 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 1 |
| 0 | 1 | 0 | 1 |
| 0 | 1 | 1 | 1 |
| 1 | 0 | 0 | 1 |
| 1 | 0 | 1 | 1 |
| 1 | 1 | 0 | 1 |
| 1 | 1 | 1 | 0 |

分析真值表可见，为一致性判定电路

五、设计题（本题共24分，每小题12分，共2个小题）

1.（评分标准：真值表正确得６分，最小项表达式正确得4分，电路正确得２分）

解：（1）设被减数用A表示，减数用B表示，低位的借位用C表示，差用D表示，借位用E表示，则真值表如下：

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| 输 入 | | | 输 出 | |
| A | B | C | D | E |
| 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 1 | 1 |
| 0 | 1 | 0 | 1 | 1 |
| 0 | 1 | 1 | 0 | 1 |
| 1 | 0 | 0 | 1 | 0 |
| 1 | 0 | 1 | 0 | 0 |
| 1 | 1 | 0 | 0 | 0 |
| 1 | 1 | 1 | 1 | 1 |

（2）由真值表可得最小项表达式





（3）令将最小项表达式与74LS138的逻辑函数表达式比较，得





电路图如下



2． 解：（1）（评分标准：状态图正确得3分，电路图都正确得3分）

方法一：置0法，让计数器检测到0100后强行进入全0状态。

预置数据为0000，按照4位二进制加法计数的规律，5个有效状态的状态转换图如下图所示，其中0100为最后一个有效状态。



74LS161的预置数端为同步预置数端，所以检测到的最后一个状态0100是有效状态，因此预置数的反馈逻辑为：。输入5个脉冲后，计数值变为Q3Q2Q1Q0=0100，使，下一个脉冲（即第5个脉冲）到来时，计数器被置为0000，又重复计数，实现了5进制计数的功能。

预置数据输入端D3、D2、D1、D0都接低电平，并将P、T和引脚都接高电平，画出逻辑电路如下图所示。



方法二：清0法，让计数器检测到0100后强行进入全0状态。

按照4位二进制加法计数的规律，5个有效状态的状态转换图如下图所示，其中0100为最后一个有效状态。



74LS161的为异步清零端，所以检测到0101时清零，因此 。输入5个脉冲后，使，计数值变为Q3Q2Q1Q0=0000，下一个脉冲（即第5个脉冲）到来时，计数器被置为0000，又重复计数，实现了5进制计数的功能。

将P、T和引脚都接高电平，画出逻辑电路如下图所示。



（2）（评分标准：状态图正确得3分，电路图都正确得3分）

置中间数法：让计数器检测到1000后强行进入0100状态。

预置数据为0100，按照4位二进制加法计数的规律，5个有效状态的状态转换图如下图所示，其中1000为最后一个有效状态。



74LS161的预置数端为同步预置数端，所以检测到的最后一个状态1000是有效状态，因此预置数的反馈逻辑为：。计数值变为Q3Q2Q1Q0=1000时，使，下一个脉冲（即第5个脉冲）到来时，计数器被置为0100，又重复计数，实现了5进制计数的功能。

预置数据输入端D3、D2、D1、D0接0100，并将P、T和引脚都接高电平，画出逻辑电路如下图所示。

