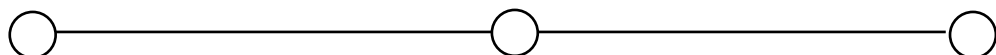


# 1 D4 - TEKKOM B

## ENCODER - DECODER



Nama	:	Septian Bagus Jumanoro
Kelas	:	1 – D4 Teknik Komputer B
NRP	:	3221600039
Dosen	:	Reni Soelistijorini B.Eng.,MT.
Mata Kuliah	:	Praktikum Rangkaian Logika 1
Hari/Tgl. Praktikum	:	Senin, 11 Oktober 2021



## PERCOBAAN 7

### ENCODER – DECODER

#### TUJUAN:

- Mendisain rangkaian *Encoder* dan *Decoder*
- Memahami prinsip kerja dari rangkaian *Encoder* dan *Decoder*

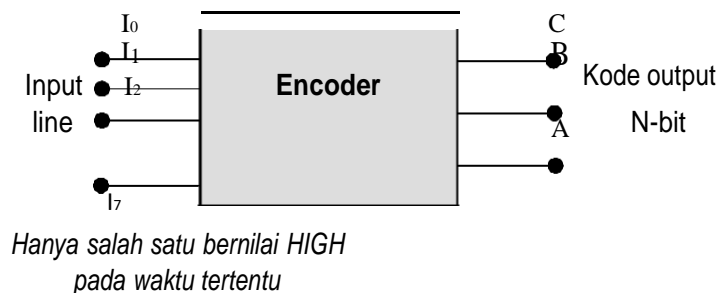
#### PERALATAN:

1. Modul Trainer KL

#### TEORI:

##### ENCODER

Sebuah rangkaian *Encoder* menterjemahkan keaktifan salah satu inputnya menjadi urutan bit-bit biner. Encoder terdiri dari beberapa input line, hanya salah satu dari input-input tersebut diaktifkan pada waktu tertentu, yang selanjutnya akan menghasilkan kode output N-bit. Gambar 7.1 menunjukkan blok diagram dari sebuah encoder.



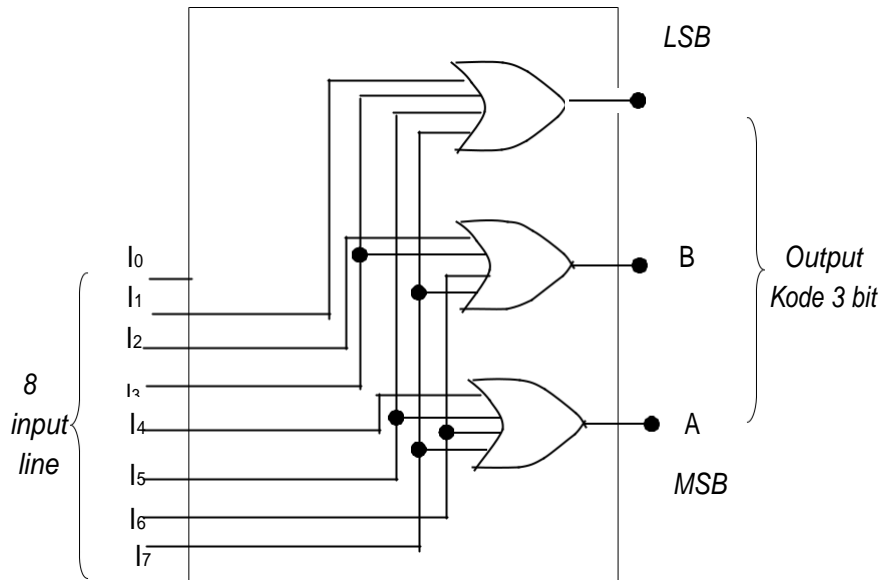
Gambar 7.1. Blok Diagram Encoder

Tabel Kebenaran dari Rangkaian Encoder 8x3 ditunjukkan pada Tabel 7.1.

Tabel 7.1. Tabel Kebenaran Encoder 8x3.

INPUT								OUTPUT		
I <sub>0</sub>	I <sub>1</sub>	I <sub>2</sub>	I <sub>3</sub>	I <sub>4</sub>	I <sub>5</sub>	I <sub>6</sub>	I <sub>7</sub>	A	B	C
1	0	0	0	0	0	0	0	0	0	0
0	1	0	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	1	0
0	0	0	1	0	0	0	0	0	1	1
0	0	0	0	1	0	0	0	1	0	0
0	0	0	0	0	1	0	0	1	0	1
0	0	0	0	0	0	1	0	1	1	0
0	0	0	0	0	0	0	1	1	1	1

Berdasarkan output dari Tabel Kebenaran Tabel 7.1, dibuat rangkaian encoder yang merupakan aplikasi dari gerbang OR, seperti ditunjukkan pada Gambar 7.2.

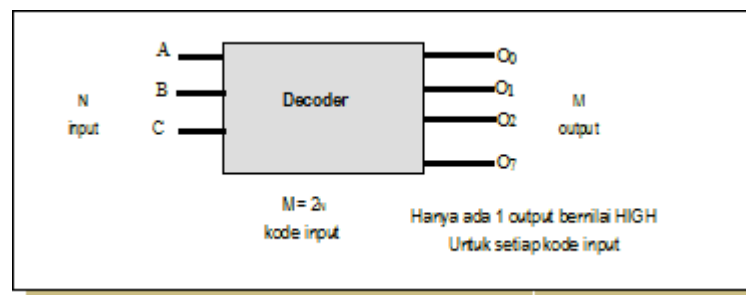


Gambar 7.2. Rangkaian Encoder 8x3

### DECODER

Sebuah *Decoder* adalah rangkaian logika yang menerima input-input biner dan mengaktifkan salah satu output-nya sesuai dengan urutan biner inputnya.

Blok Diagram dari rangkaian Decoder diberikan pada Gambar 7.3.



Gambar 7.3. Blok Diagram Decoder

Beberapa rangkaian Decoder yang sering dijumpai adalah decoder 3x8 (3 bit input dan 8 output line), decoder 4x16, decoder BCD to Decimal (4 bit input dan 10 output line), decoder *BCD to 7 segment* (4 bit input dan 8 output line).

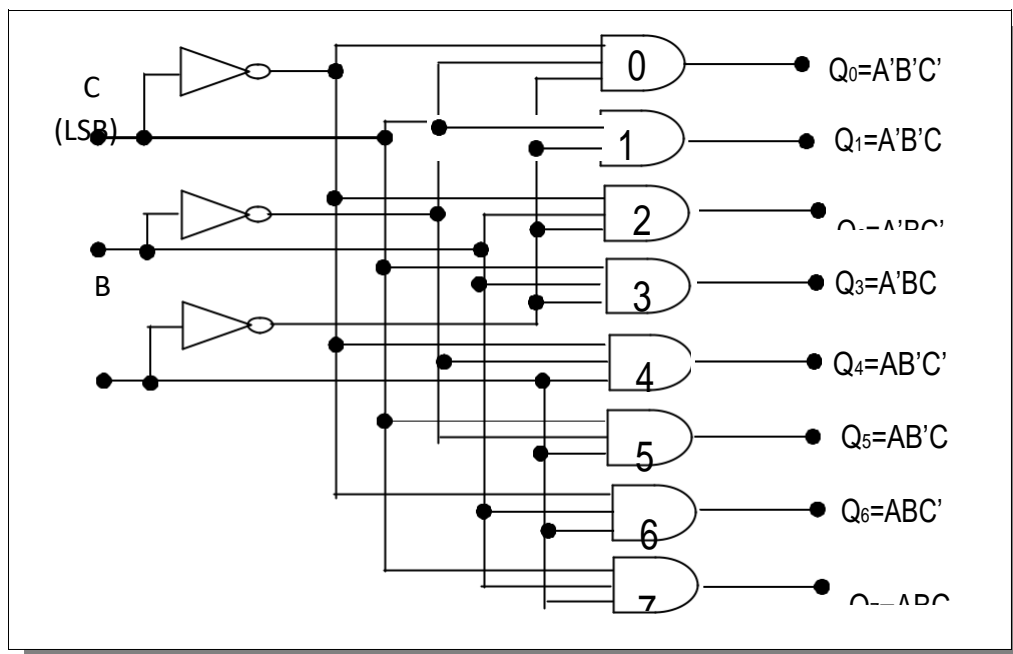
Khusus untuk *BCD to 7 segment* mempunyai prinsip kerja yang berbeda dengan decoder-decoder yang lain, di mana kombinasi dari setiap inputnya dapat mengaktifkan beberapa output line-nya (bukan salah satu line).

Tabel Kebenaran sebuah Decoder 3 x 8 ditunjukkan pada Tabel 7.2

Tabel 7.2. Tabel Kebenaran Decoder 3x8.

INPUT			OUTPUT							
A	B	C	O <sub>0</sub>	O <sub>1</sub>	O <sub>2</sub>	O <sub>3</sub>	O <sub>4</sub>	O <sub>5</sub>	O <sub>6</sub>	O <sub>7</sub>
0	0	0	1	0	0	0	0	0	0	0
0	0	1	0	1	0	0	0	0	0	0
0	1	0	0	0	1	0	0	0	0	0
0	1	1	0	0	0	1	0	0	0	0
1	0	0	0	0	0	0	1	0	0	0
1	0	1	0	0	0	0	0	1	0	0
1	1	0	0	0	0	0	0	0	1	0
1	1	1	0	0	0	0	0	0	0	1

Berdasarkan output dari Tabel Kebenaran di atas, dibuat rangkaian decoder yang merupakan aplikasi dari gerbang AND, seperti ditunjukkan pada Gambar 7.4.

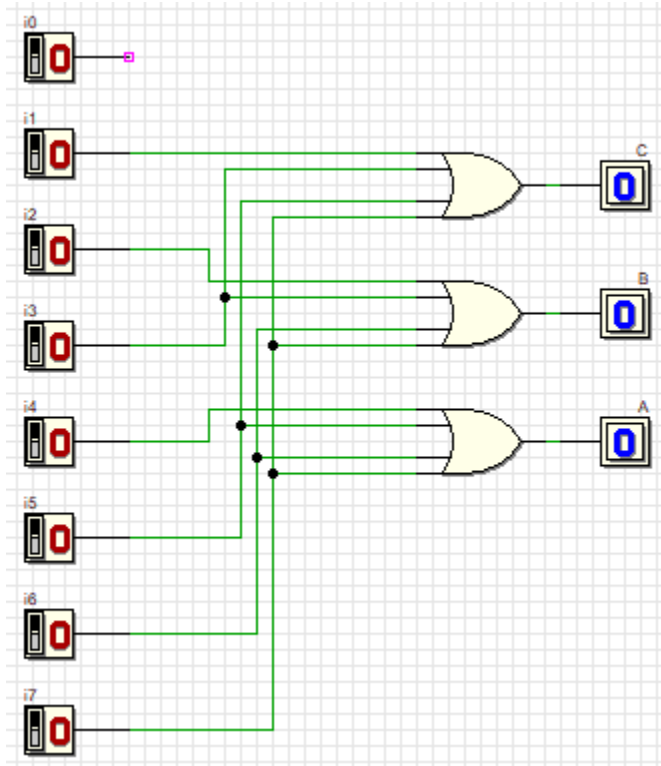


Gambar 7.4. Rangkaian Decoder 3x8

**PROSEDUR :**

1. Buat Rangkaian Encoder 8x3 seperti Gambar 7.2. Tuliskan hasilnya pada Tabel Kebenaran. Bandingkan Tabel Kebenaran yang anda buat dengan Tabel 7.1.

Rangkaian Encoder 8x3:



Tabel Kebenaran 7.2

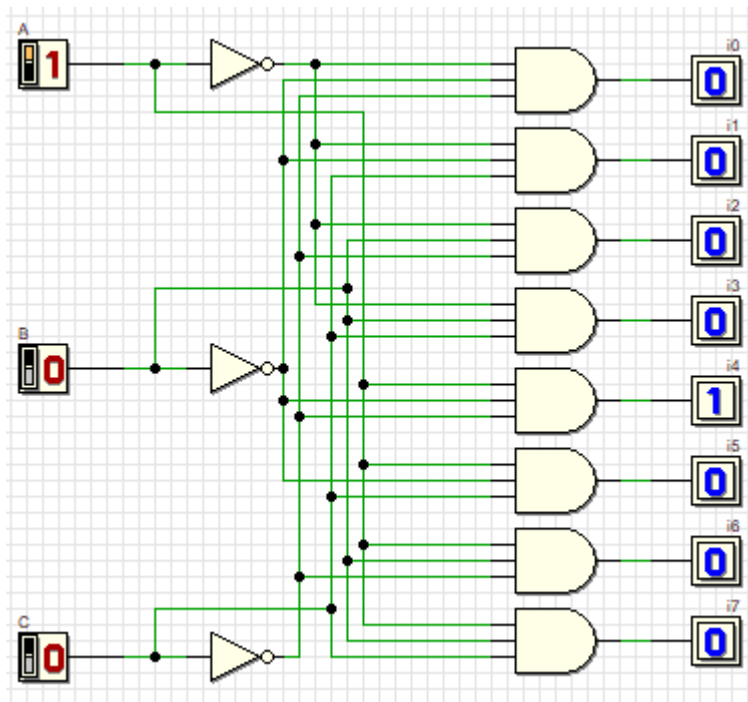
INPUT								OUTPUT		
$I_0$	$I_1$	$I_2$	$I_3$	$I_4$	$I_5$	$I_6$	$I_7$	A	B	C
1	0	0	0	0	0	0	0	0	0	0
0	1	0	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	1	0
0	0	0	1	0	0	0	0	0	1	1
0	0	0	0	1	0	0	0	1	0	0
0	0	0	0	0	1	0	0	1	0	1
0	0	0	0	0	0	1	0	1	1	0
0	0	0	0	0	0	0	1	1	1	1

Tabel Kebenaran 7.1

INPUT								OUTPUT		
I <sub>0</sub>	I <sub>1</sub>	I <sub>2</sub>	I <sub>3</sub>	I <sub>4</sub>	I <sub>5</sub>	I <sub>6</sub>	I <sub>7</sub>	A	B	C
1	0	0	0	0	0	0	0	0	0	0
0	1	0	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	1	0
0	0	0	1	0	0	0	0	0	1	1
0	0	0	0	1	0	0	0	1	0	0
0	0	0	0	0	1	0	0	1	0	1
0	0	0	0	0	0	1	0	1	1	0
0	0	0	0	0	0	0	1	1	1	1

Berdasarkan tabel kebenaran 7.2 dan 7.1 memiliki output yang sama.

2. Buat Rangkaian Decoder 3x8 seperti Gambar 7.4. Tuliskan hasilnya pada Tabel Kebenaran. Bandingkan Tabel Kebenaran yang anda buat dengan Tabel 7.2
- Rangkaian Decoder 3x8:



Tabel Kebenaran 7.4

INPUT			OUTPUT							
A	B	C	I <sub>0</sub>	I <sub>1</sub>	I <sub>2</sub>	I <sub>3</sub>	I <sub>4</sub>	I <sub>5</sub>	I <sub>6</sub>	I <sub>7</sub>
0	0	0	1	0	0	0	0	0	0	0
0	0	1	0	1	0	0	0	0	0	0
0	1	0	0	0	1	0	0	0	0	0
0	1	1	0	0	0	1	0	0	0	0
1	0	0	0	0	0	0	1	0	0	0
1	0	1	0	0	0	0	0	1	0	0
1	1	0	0	0	0	0	0	0	1	0
1	1	1	0	0	0	0	0	0	0	1

Tabel Kebenaran 7.2

INPUT								OUTPUT		
I <sub>0</sub>	I <sub>1</sub>	I <sub>2</sub>	I <sub>3</sub>	I <sub>4</sub>	I <sub>5</sub>	I <sub>6</sub>	I <sub>7</sub>	A	B	C
1	0	0	0	0	0	0	0	0	0	0
0	1	0	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	1	0
0	0	0	1	0	0	0	0	0	1	1
0	0	0	0	1	0	0	0	1	0	0
0	0	0	0	0	1	0	0	1	0	1
0	0	0	0	0	0	1	0	1	1	0
0	0	0	0	0	0	0	1	1	1	1

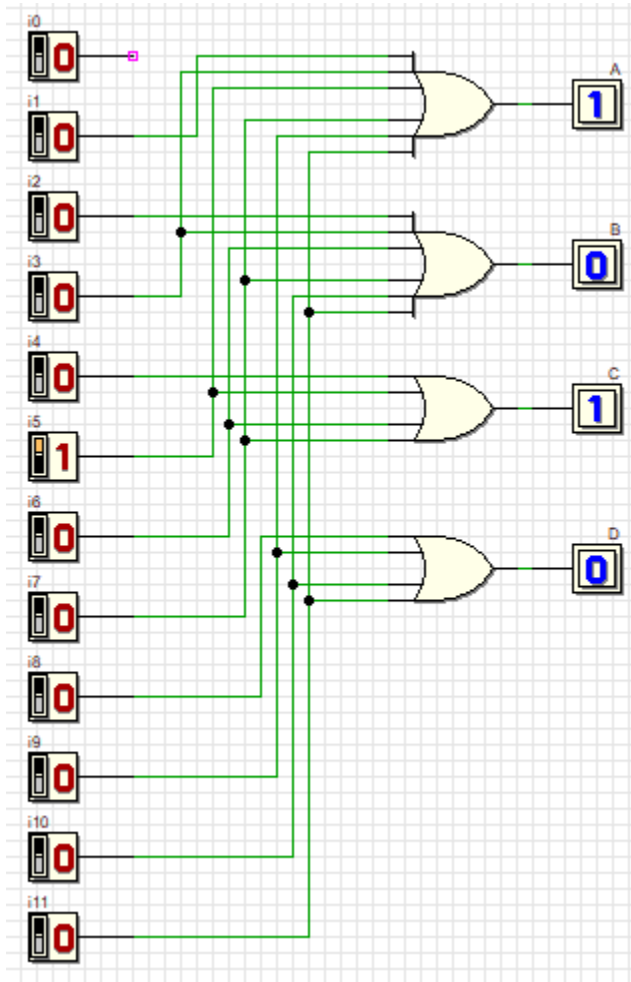
Berdasarkan tabel kebenaran 7.4 dan 7.2, keduanya mempunyai nilai terbalik.

Dimana tabel 7.4 memiliki input A, B, C dan output I<sub>0</sub>, I<sub>1</sub>, I<sub>2</sub>, I<sub>3</sub>, I<sub>4</sub>, I<sub>5</sub>, I<sub>6</sub>, I<sub>7</sub>, I<sub>8</sub>, I<sub>9</sub>. Sedangkan tabel 7.2 memiliki input I<sub>0</sub>, I<sub>1</sub>, I<sub>2</sub>, I<sub>3</sub>, I<sub>4</sub>, I<sub>5</sub>, I<sub>6</sub>, I<sub>7</sub>, I<sub>8</sub>, I<sub>9</sub> dan output A, B, C

**TUGAS :**

1. Buat rangkaian Encoder 12x4 yang terdiri dari gerbang-gerbang logika saja. Dapatkan Tabel Kebenarannya.

Rangkaian Encoder 12x4:

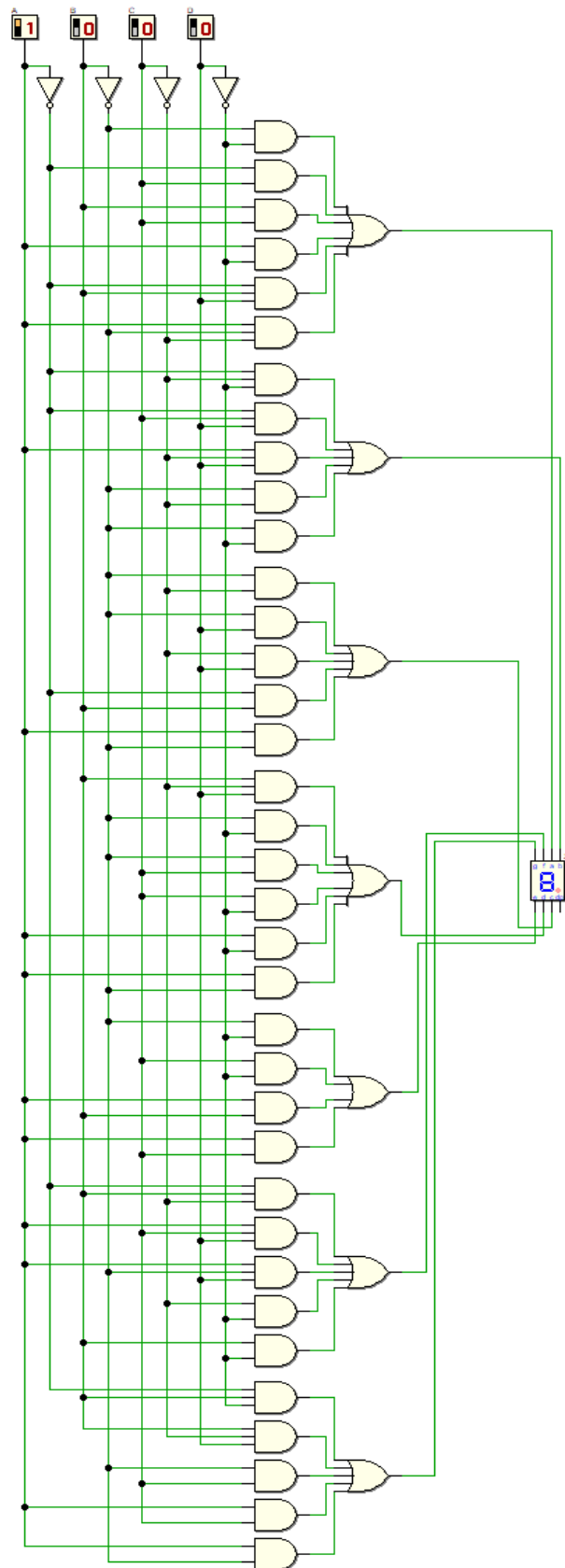




Tabel Kebenaran

INPUT												OUTPUT			
I <sub>0</sub>	I <sub>1</sub>	I <sub>2</sub>	I <sub>3</sub>	I <sub>4</sub>	I <sub>5</sub>	I <sub>6</sub>	I <sub>7</sub>	I <sub>8</sub>	I <sub>9</sub>	I <sub>10</sub>	I <sub>11</sub>	A	B	C	D
1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	0	0	0	0	0	1	0
0	0	0	1	0	0	0	0	0	0	0	0	0	0	1	1
0	0	0	0	1	0	0	0	0	0	0	0	0	1	0	0
0	0	0	0	0	1	0	0	0	0	0	0	0	1	0	1
0	0	0	0	0	0	1	0	0	0	0	0	0	1	1	0
0	0	0	0	0	0	0	1	0	0	0	0	0	1	1	1
0	0	0	0	0	0	0	0	1	0	0	0	1	0	0	0
0	0	0	0	0	0	0	0	0	1	0	0	1	0	0	1
0	0	0	0	0	0	0	0	0	0	1	0	1	0	1	0
0	0	0	0	0	0	0	0	0	0	0	1	1	0	1	1

2. Dengan menggunakan kombinasi gerbang-gerbang logika yang sudah anda kenal, buat rangkaian Decoder *BCD to 7-segment*.



**KESIMPULAN**

Berdasarkan praktikum tersebut diketahui bahwa rangkaian Encoder dapat digunakan untuk konversi bilangan desimal(input) menjadi biner(output) menggunakan gerbang OR.

Sedangkan untuk rangkaian Decoder dapat digunakan untuk konversi bilangan biner(input) menjadi bilangan desimal(output) menggunakan gerbang AND. Lalu jika kedua rangkaian di kombinasi maka akan menghasilkan rangkaian BCD to 7 Segment yang memiliki fungsi untuk konversi bilangan biner(input) menjadi bilangan hexadecimal(output).