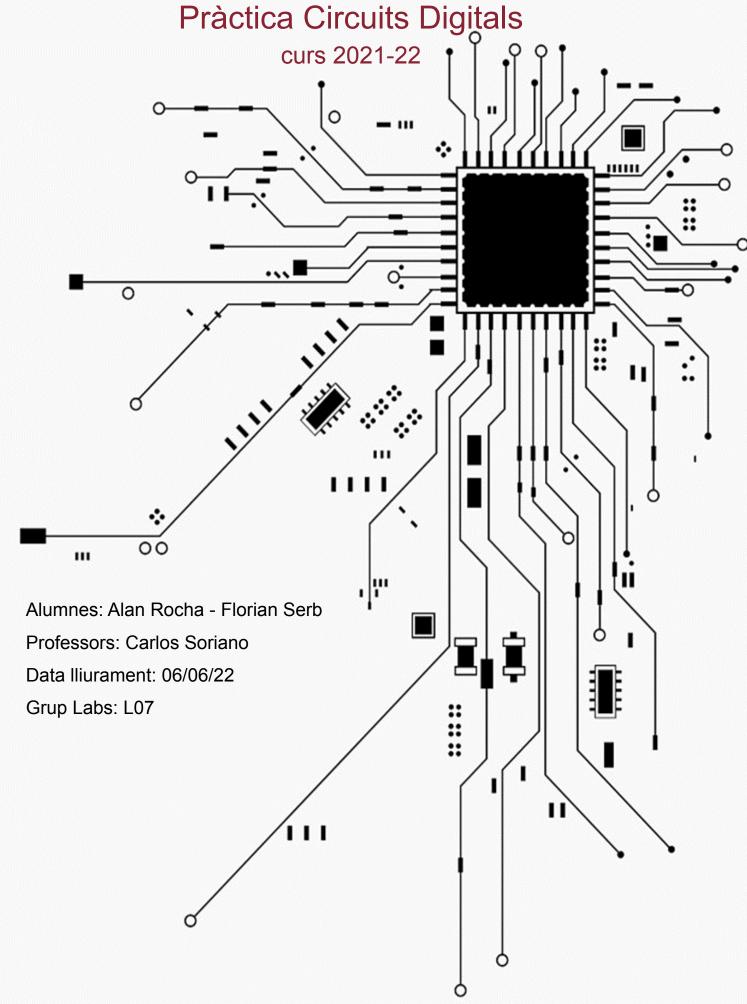
Fonaments de Computadors







Índex

1. Estudi preliminar	3
1.1 Numero mínim de bits per codificar	
1.2 Taula de veritat generada	
1.3 Circuit lògic optimitzat	
1.4 Expressions/funcions lògiques	
1.5 Comparar números enters	
2. Disseny	5
3. Implementació	
4. Joc de proves	





1. Estudi preliminar

1.1 Numero mínim de bits per codificar

Número mínim de bits que cal utilitzar per codificar els resultats de comparació que s'encadenen entre **comparadors d'1 bit?** Quina codificació utilitzareu per a cada possible resultat de comparació?

- El numero mínim de bits es 2, ja que necessitem la base d'1 bit per a començar la pràctica.

Cout	A < B	A = B	A > B
00	0	1	0
01	1	0	0
10	0	0	1
11	х	х	Х

1.2 Taula de veritat generada

Taula de veritat que genera els bits del senyal Out a partir dels bits a i b i dels bits del senyal In.

Α	В	C1	C0	Cout	COUT1	COUT0
0	0	0	0	00 → A = B	0	0
0	0	0	1	01 → A < B	0	1
0	0	1	0	10 → A > B	1	0
0	0	1	1	11 → XX	X	X
0	1	0	0	00 → A = B	0	1
0	1	0	1	01 → A < B	0	1
0	1	1	0	10 → A > B	0	1
0	1	1	1	11 → XX	Х	X
1	0	0	0	00 → A = B	1	0
1	0	0	1	01 → A < B	1	0
1	0	1	0	10 → A > B	1	0

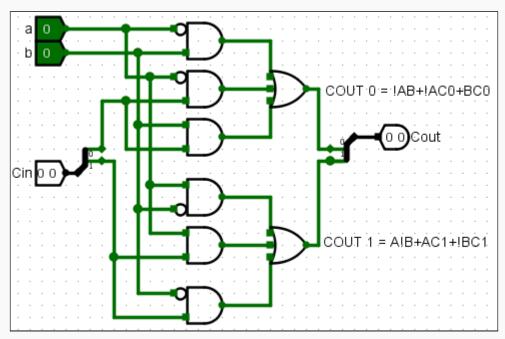




1	0	1	1	11 → XX	Х	Х
1	1	0	0	00 → A = B	0	0
1	1	0	1	01 → A < B	0	1
1	1	1	0	10 → A > B	1	0
1	1	1	1	11 → XX	Х	Х

1.3 Circuit lògic optimitzat

Circuit lògic optimitzat (amb el mínim número de portes lògiques), que implementi la funcionalitat del subcircuit Comp1bit.



1.4 Expressions/funcions lògiques

Expressions/funcions lògiques dels 3 senyals de sortida <, = i > a partir dels bits de la codificació indicada al punt 1?

- -COUT 0 = (!AB)+(!AC0)+(BC0)
- -COUT 1 = (A!B)+(AC1)+(!BC1)

1.5 Comparar números enters

Com s'han de connectar els bits de signe Sa i Sb al comparador del bit de més pes de Comp4ent? Indiqueu els casos/valors d'A i B analitzats per arribar a aquesta conclusió.

- S'han de connectar Sa amb B i Sb amb A.
- Perquè en regirar les connexions no tenim en compte el signe i per aquest motiu funciona correctament el codi invertint les connexions.

Comparant el Circuit4nat hem arribat a la concusió que funciona correctament.





2. Disseny

Per a aquesta primera part de la pràctica, primer que tot vam realitzar una primera taula de veritat per codificar els resultats de A<B, A=B i A>B.

Seguidament, vam fer la taula de veritat del circuit per a Comp1bit on A, B i Cin (aquesta última dividida en Cin0 i Cin1) eren entrades i Cout 0 i Cout 1, les sortides.

D'aquesta manera, utilitzant el mètode de Karnaugh, vam treure una equació lògica per a cada una de les sortides:

COUT 0 = (!AB)+(!AC0)+(BC0)

	C1C0	C1C0	C1C0	C1C0
AB	00	01 11		10
00	0	1	X	0
01	1	1	X	1
11	0	1	X	0
10	0	0	X	0

- COUT 1 = (A!B)+(AC1)+(!BC1)

	C1C0	C1C0	C1C0	C1C0
AB	00	01	11	10
00	0	0	X	1
01	0	0	X	0
11	0	0	X	1
10	1	1	X	1

Vam fusionar els dos circuits i d'aquesta manera vam treure la solució per a Comp1bit comprovant que el resultat al COUT siguin les mateixes que les de la taula de veritat.

Una vegada vam passar al Comp4nat, vam decidir que les entrades inicials del circuit siguin 0, per això vam ficar dos grounds a les entrades.

Per altra banda, a l'hora de connectar el segon separador amb els pins de sortida, vam utilitzar la primera taula de la veritat que vam fer per saber quina porta lògica utilitzar. Al nostre cas, vam necessitar una porta NOR.

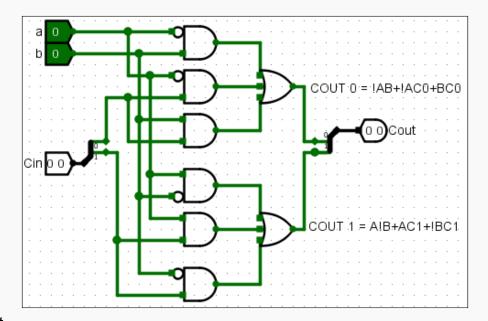
Per acabar, al Comp4ent, vam usar els mateixos components que a Comp4nat (els grounds i la porta NOR), però vam dubtar un poc a l'hora de connectar els bits de signe Sa i Sb, però després d'analitzar alguns valors, vam arribar a la conclusió que havíem de connectar-los a B i A respectivament.



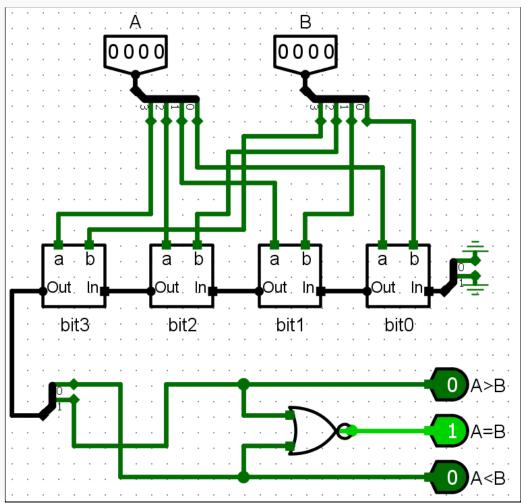


3. Implementació

- Comp1bit



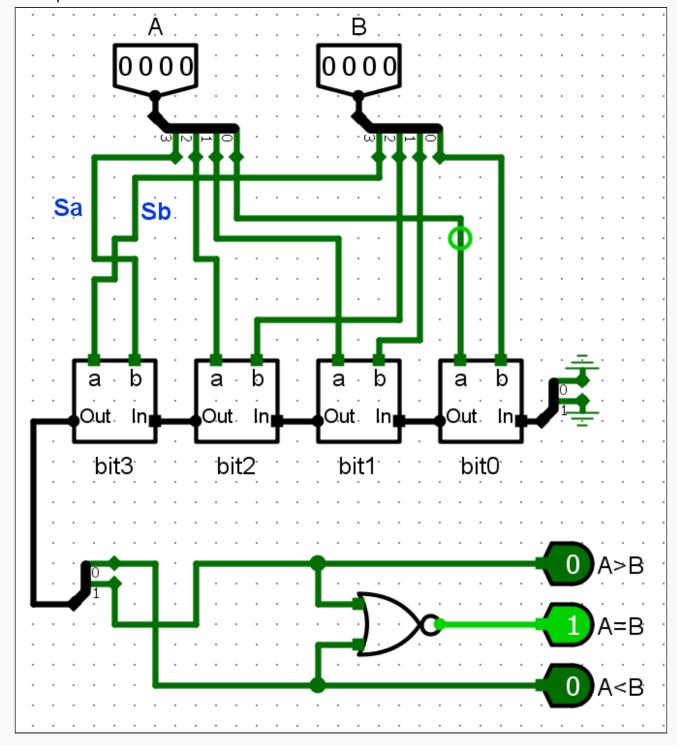
- Comp4nat







- Comp4ent







4. Joc de proves

Joc de proves per a cada circuit Comp4nat i Comp4ent, per verificar que funcionen bé. En aquest cas tenim el problema que ens donen les sortides a l'inrevés, en surt el major i el menor a l'inrevés.

