计组第四次作业

姓名: 李雅帆 学号: 2213041

3.13

62×12

迭代次数	步骤	被乘数	乘积/乘数
0	初始值	110010	00000001010
1	1sb:0⇒无操作	110010	00000001010
	乘数右移	110010	00000000101
2	乘积=乘积+被乘数	110010	110010000101
	被乘数左移	110010	011001000010
3	1sb:0⇒无操作	110010	011001000010
	被乘数左移	110010	001100100001
4	乘积=乘积+被乘数	110010	111110100001
	被乘数左移	110010	011111010000
5	1sb:0⇒无操作	110010	011111010000
	被乘数左移	110010	001111101000
6	1sb:0⇒无操作	110010	001111101000
	被乘数左移	110010	000111110100

3. 17

0x33=32+16+2+1

先将55分别左移5位,4位和1位,再将这三个结果与55相加得到最终结果

3.19

74/21=3·····11

迭代次数	步骤	除数	余数/商
0	初始值	010001	000000111100
1	余数左移	010001	000001111000
	余数=余数-除数	010001	111000111000
	余数<0⇒+除数	010001	000001111000
2	余数左移	010001	000011110000
	余数=余数-除数	010001	110010110000
	余数<0⇒+除数	010001	000011110000
3	余数左移	010001	000111100000
	余数=余数-除数	010001	110110110000
	余数<0⇒+除数	010001	000111100000
4	余数左移	010001	001111000000
	余数=余数-除数	010001	111110000000
	余数<0⇒+除数	010001	001111000000

3. 28

3.39

1.666015625 ×10° × (1.9760 × 104 - 1.9744 ×104)				
A. 1.666015625 XID° =1.10/0/0/0/0 x 2°				
B. 1.9760 × 104 = 1.00 110 10011 × 214				
C1.9744×104=-1.0011010010×214				
指数相加: 0+14=14				
A 1.1010/010/D				
3 X1.00110101001				
110101010				
110101010				
11010101010				
110101010				
110101010				
110 1010 1010				
10.00000 (001100001111				
AXB 1.000000101 x 215				
0+14=14				

Α	1.10101010		
С	1.00110/00/0		
1101001010			
11010101010			
110	0 1010101		
110101010			
11010101010			
10.600	010111110000		
Axc	-1.000 0000/00 XZ15		
AxB	1.000000000 XZ15		
Axc	- 1' DOOD 000 OD X 5 12		
AX B+AXL	0.000000001 x 215		
AxB+Axc	1. 0000000000 × 25		

3.47

在面向具有 SIMD 指令集和 128 位寄存器的处理器的优化中,可以利用子字并行操作来最大限度地提高性能。在这种情况下,可以假设处理器支持 128 位宽度的 SIMD 指令集,比如 AVX2 或者 NEON。

首先可以将输入信号 sig_in 加载到寄存器中, 然后利用寄存器宽度执行并行操作。通过使用 128 位寄存器, 我们可以一次性处理多个数组元素, 并且可以在一个时钟周期内完成多个乘法和加法操作。

在优化后的代码中,将尽可能多的计算合并成一个指令,以减少存储器和寄存器间的数据传输。可以使用 128 位宽度的加载和存储指令来最小化数据传输量。此外还可以利用乘法和加法指令的并行性来同时处理多个乘法和加法操作。

基于以上假设和优化策略,可以使用适当的 128 位宽度的 SIMD 指令集,结合加载、存储、乘法和加法指令,对给定的 C 代码进行优化。在实际进行优化时需要了解目标处理器的具体指令集细节,以确保代码可以正确地利用 SIMD 指令集的性能优势。