

ATE LOGIKOAK 2

Helburuak

- ✓ Aurreko unitatean, sistema bitarra eta konmutazio-aljebren ezaugarriak azaldu ditugu. Gainera, funtzio logiko bat zer den zehaztu dugu, eta funtzio bat egia-taula baten bitartez adierazten ikasi dugu. Unitate didaktiko honetan, aljebra boolearraren gaian landutako jatorrizko funtzioak eta funtzio logikoan edo egia-taulan oinarrituta zirkuituak egiteko prozesua erlazionatuko ditugu. Horrez gain, ate logikoak dituen zirkuitu integratu erabilienak ere azalduko ditugu.
- ✓ Ate logikoak erabiliz funtzio logikoak nola aplikatzen diren aztertu ondoren, eskema elektroniko digitalak marrazten eta zirkuitu horiek baliabide informatikoen bidez simulatzen ikasiko dugu. Simulazioak egiteko Orcad izeneko programa informatikoa erabiltzen ikasiko dugu, zirkuitu elektroniko digitalak marraztu eta simulatzeko tresna edo aplikazio informatikoak baititu. Horrez gain, tutorialak erabiltzen ere ikasiko dugu: tutorialak fixategi informatikoak dira, eta Orcad programako tresnak erabiltzeko prozesuak azaltzen dituzte.
- ✓ Funtzio logiko zehatz bat aplikatzeko beharrezkoak diren elementuak ahalik eta gehiena sinplifikatzeko metodo bat ere ikasiko dugu: funtzio logikoak sinplifikatzeko Karnaugh metodoa.

2.1 Elektronika digitalaren jatorrizko funtzioak

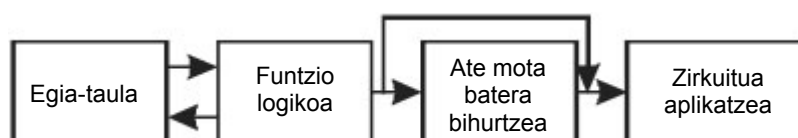
Atal honetan, ate logikoak dituzten zirkuitu bakunak diseinatzen ikasiko dugu. Zirkuitu horien bitartez, aurreko atalean aztertutako funtzioak gauzatuko ditugu.

Atal honetan, diseinuaren prozesuko pauso hauek azalduko ditugu:

- ✓ Funtzio logikoan oinarrituta, egia-taula osatzea.
- ✓ Egia-taularen bitartez, funtzio logikoa eskuratzea.
- ✓ Edozein ate logiko mota erabiliz, edo, bestela, ate logiko mota bat bakarrik erabiliz, funtzio logikoa aplikatzea.

Aurrerago ikusiko dugun bezala, nahi dugun emaitza eskuratzeko, beti ez dira pauso guztiak egin behar.

Diagrama honetan, ate logikoak dituzten zirkuituak eskuratzeko bideak ageri dira. Jarraian proposatutako lauki bakoitzak pauso bat islatzen du.

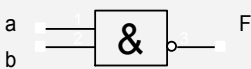
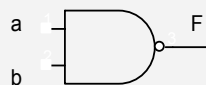


Elektronika digitalaren jatorrizko funtzioak

Jarraian, ate logikoetan gauzatutako jatorrizko funtzio logikoak azalduko ditugu (AND, OR, NOT, NAND, NOR, XOR y XNOR): bakoitzaren izena, egia-taula, funtzio logikoa eta sinboloak zehaztuko ditugu. Sinboloei dagokienez, liburu honetako unitate didaktikoetan landuko ditugun bi sinbologia motak azalduko ditugu. ANSI/IEEE 91-1973 (amerikar sinbologia ere esaten zaio), eta ANSI/IEEE 91-1984 normalizatua (edo europar sinbologia). Duela gutxi arte, sinbologia arruntena amerikar sistema zen. Hala ere, gailu integratuak gero eta konplexuagoak zirenez, eta aplikazio informatikoei gero eta ezarpen gehiago jartzen zituztenez, araudi berri bat sortu zen. Araudi horren ezaugarri nagusia da, funtzioak adierazteko laukizuzenak erabiltzen direla. Jarraian, gailuaren funtzio eta eragiketa zehatzak modu grafikoan adierazteko, zeinuak gehitzen dira, eta horrenbestez, ez da beste azalpenik behar.

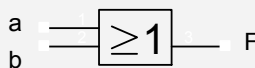
► Eta funtzioa (AND). AND ate logikoa

Funtzio honen emaitza biderkadura logikoa da; hau da, sarrera guztiak 1ean badaude soilik eskuratzen da 1 irteeran.

Sinboloa		Egia-taula	Funtzioa															
		<table><tr><th>a</th><th>b</th><th>F</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	a	b	F	0	0	0	0	1	0	1	0	0	1	1	1	$F = a \cdot b$
a	b	F																
0	0	0																
0	1	0																
1	0	0																
1	1	1																
Europar sinbologia	Amerikar sinbologia																	

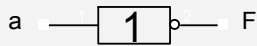
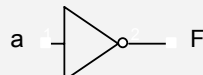
► ALA funtzioa (OR). OR ate logikoa

Funtzio honen emaitza batuketa logikoa da; hau da, sarrera batek edo gehiago 1 balio badu, irteerako emaitza 1 izango da.

Sinboloa	Egia-taula	Funtzioa															
 Europar sinbologia	<table><tr><th>a</th><th>b</th><th>F</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	a	b	F	0	0	0	0	1	1	1	0	1	1	1	1	$F = a + b$
a	b	F															
0	0	0															
0	1	1															
1	0	1															
1	1	1															

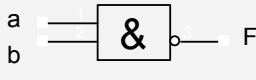
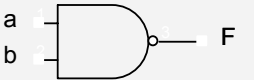
► EZ alderantzizko funtzioa (NOT). NOT ate logikoa

Irteera sarreraren alderantzizkoa da. Kenketa logikoa edo osagarria da. Egile edo testuaren arabera, modu ezberdinetan adieraz daiteke $F = \bar{a} = a' = a^*$

Sinboloa		Egia-taula	Funtzioa						
		<table><tr><th>a</th><th>F</th></tr><tr><td>0</td><td>1</td></tr><tr><td>1</td><td>0</td></tr></table>	a	F	0	1	1	0	$F = \bar{a} = a' = a^*$
a	F								
0	1								
1	0								

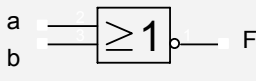
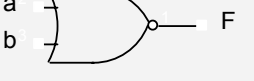
► **EZ-ETA funtzioa (NAND). NAND ate logikoa**

AND funtzioaren funtzio osagarria da; beraz, sarrerak 1 direnean soilik, irteera 0 da.

Sinboloa	Egia-taula	Funtzioa															
 	<table> <tr> <th>a</th><th>b</th><th>F</th></tr> <tr> <td>0</td><td>0</td><td>1</td></tr> <tr> <td>0</td><td>1</td><td>1</td></tr> <tr> <td>1</td><td>0</td><td>1</td></tr> <tr> <td>1</td><td>1</td><td>0</td></tr> </table>	a	b	F	0	0	1	0	1	1	1	0	1	1	1	0	$F = \overline{a \cdot b} = \overline{a} + \overline{b}$
a	b	F															
0	0	1															
0	1	1															
1	0	1															
1	1	0															

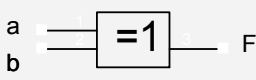
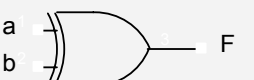
► **EZ-ALA funtzioa (NOR). NOR ate logikoa**

OR funtzioaren funtzio osagarria da, beraz, sarrera guztiek 0 balio dutenean soilik eskuratuko da 1 irteeran.

Sinboloa	Egia-taula	Funtzioa															
 	<table> <tr> <th>a</th><th>b</th><th>F</th></tr> <tr> <td>0</td><td>0</td><td>1</td></tr> <tr> <td>0</td><td>1</td><td>0</td></tr> <tr> <td>1</td><td>0</td><td>0</td></tr> <tr> <td>1</td><td>1</td><td>0</td></tr> </table>	a	b	F	0	0	1	0	1	0	1	0	0	1	1	0	$F = \overline{a + b} = \overline{a} \cdot \overline{b}$
a	b	F															
0	0	1															
0	1	0															
1	0	0															
1	1	0															

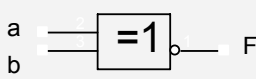
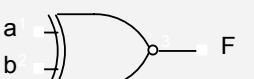
► **ALA funtzio eskusiboa (exclusive-OR edo XOR). XOR ate logikoa**

Sarrera bat 1 denean soilik, irteera 1 izango da. Orokorrean, sarreran 1 kopuru bakoitia badago, XOR funtzio bateko irteerak 1 balioa izango du. Bi sarrerako XOR ateak merkaturatzen dira soilik.

Sinboloa	Egia-taula	Funtzioa															
 	<table> <tr> <th>a</th><th>b</th><th>F</th></tr> <tr> <td>0</td><td>0</td><td>0</td></tr> <tr> <td>0</td><td>1</td><td>1</td></tr> <tr> <td>1</td><td>0</td><td>1</td></tr> <tr> <td>1</td><td>1</td><td>0</td></tr> </table>	a	b	F	0	0	0	0	1	1	1	0	1	1	1	0	$F = a \oplus b = \overline{a} \cdot b + a \cdot \overline{b}$
a	b	F															
0	0	0															
0	1	1															
1	0	1															
1	1	0															

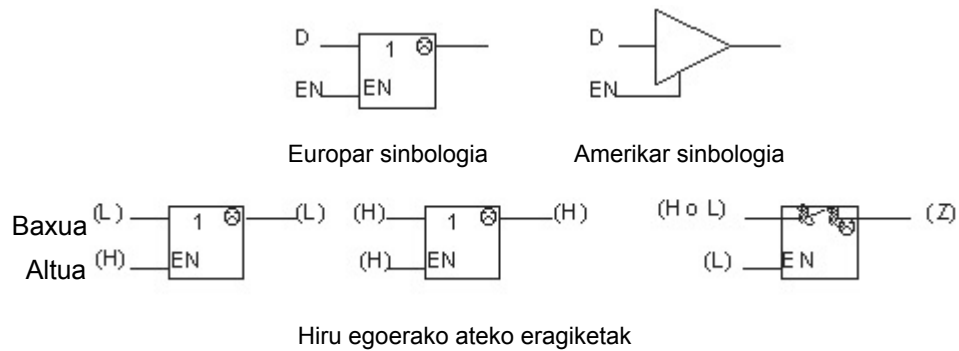
► **EZ-ALA eskusibo funtzioa (exclusive-NOR edo XNOR). XNOR ate logikoa**

XOR atearen funtzio osagarria da. Beraz, sarrera bat 1 denean soilik, irteera 0 izango da. Orokorrean, sarreran 1 kopuru bikoitia badago, XNOR funtzio bateko irteerak 1 balioa izango du. Bi sarrerako XNOR ateak merkaturatzen dira soilik.

Sinboloa	Egia-taula	Funtzioa															
 	<table> <tr> <th>a</th><th>b</th><th>F</th></tr> <tr> <td>0</td><td>0</td><td>1</td></tr> <tr> <td>0</td><td>1</td><td>0</td></tr> <tr> <td>1</td><td>0</td><td>0</td></tr> <tr> <td>1</td><td>1</td><td>1</td></tr> </table>	a	b	F	0	0	1	0	1	0	1	0	0	1	1	1	$F = \overline{a \oplus b} = \overline{a} \cdot b + a \cdot \overline{b}$
a	b	F															
0	0	1															
0	1	0															
1	0	0															
1	1	1															

► Hiru egoerako funtzioa. Hiru egoerako atea

Hiru egoerako ateetan, irteera 0 edo 1 egoeran egoteaz gain, hirugarren egoera batean ere egon daiteke, inpedantzia altua izenekoan (Z). Egoera horretan, zirkuitua etengailu ireki bat da, eta irudian ikusten den bezala, irteera eta sarrera deskonektatuta geratzen dira.



EN sarrera, maila baxuan dagoenean (L), irteera hirugarren egoeran gertatzen da, irudian ikusten den bezala.

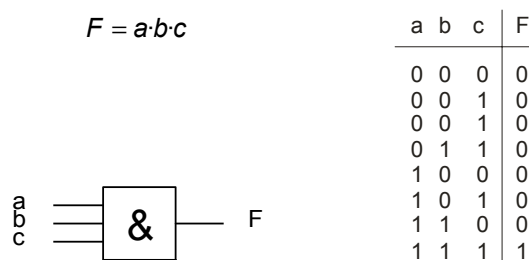
Hirugarren egoerako irteera liburu osoan zehar agertuko da, eta bere sinboloa triangelu bat izango da, erpina beherantz duena.

■ Ate logikoak erabiliz egindako oinarritzko aplikazioen adibide ebatziak

Aurreko funtzio batzuk orokortzea, sarrerako hiru aldagaietarako.

1. adibide ebatzia

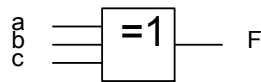
Hiru sarrerako AND atea



2. adibide ebatzia

Hiru sarrerako XOR atea

$$F = a \oplus b \oplus c$$

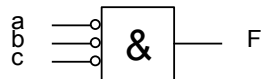
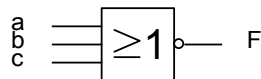


a	b	c	F
0	0	0	0
0	0	1	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

3. adibide ebatzia

Hiru sarrerako NOR atea

$$F = \overline{a + b + c} = \overline{a} \cdot \overline{b} \cdot \overline{c}$$



a	b	c	F
0	0	0	1
0	0	1	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	0

Kasu honetan, De Morganen legea aplikatuz (1. unitate didaktikoan azaldutakoa) $F = \overline{a + b + c} = \overline{a} \cdot \overline{b} \cdot \overline{c}$, bi atearak baliokideak direla frogatzen da. NOR atea AND atearen baliokidea da, baina sarrerak ezeztatuak ditu.

■ Ate logikoak dituen zirkuitu digitala implementatzea

Funtzio bat aplikatzea esaten dugunean, funtzio horren ekuazioa betetzen duen ate logikoak dituen zirkuitu digitala egitea esan nahi dugu.

Funtzio logiko edo egia-aula batean oinarrituta, ikusi berri ditugun ate logikoak erabiliz, zirkuitu elektroniko bat osa daiteke.

Ate logikoekin eskema elektroniko bat egin, hori aztertu eta haren funtzio logikoa ere eskuratu daiteke.

■ Ate logikoak erabiliz egindako funtzio logikoen adibide ebatziak

Funtzio bati dagokion zirkuitu logikoa aplikatzeko, sarrerako aldagaiak zehaztu behar dira, baita horietatik zein ezeztatuta dauden ere. Adibide erraz bat:

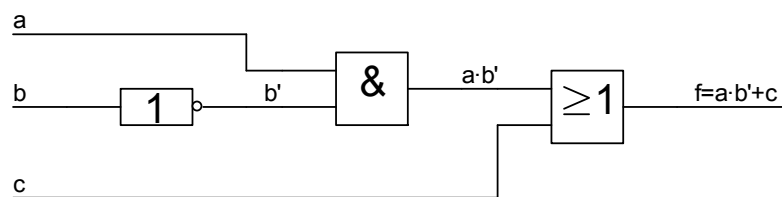
1. adibide ebatzia

Funtzio logiko hau betetzen duen zirkuitu ate logikoduna osatzea: $f = a \cdot \bar{b} + c$

Ebazpena

Hiru aldagai daude, eta prozedura hau jarraitu behar da:

- ✓ NOT alderantzizko atearen bitartez, b aldagaia ezezten da.
- ✓ a aldagaiari AND bat eginez, biderkadura logikoa eskuratzen da.
- ✓ Emaitzari bi sarrerako OR funtzioa duen c aldagaia gehitzen zaio.
- ✓ Horrela, irteerako funtzioa osatzen da.



Interesgarria da, irudian ageri den bezala, irteeran zein funtzio eskuratu den idaztea ate bakoitzaren ondoan.

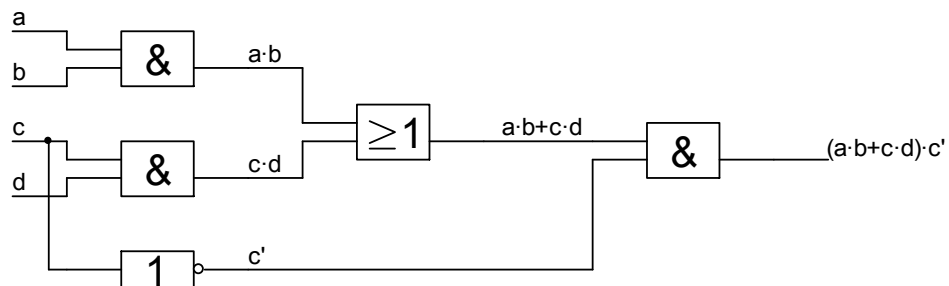
2. adibide ebatzia

Ateekin funtzio logiko hau aplikatu: $f = (a \cdot b + c \cdot d) \cdot \bar{c}$

Ebazpena

Funtzioak lau aldagai ditu (a, b, c, d), eta prozedura hau jarraitu behar da:

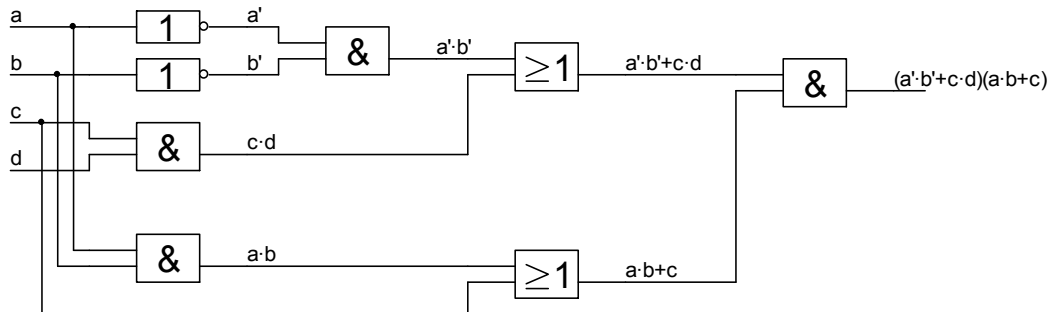
- ✓ Lehenbizi, bi sarrerako bi AND ate erabiliz, $a \cdot b$ eta $c \cdot d$ biderkadurak egiten dira.
- ✓ Jarraian, irteera bakoitzari bi sarrerako OR ate bat aplikatzen zaio.
- ✓ Azkenik, OR atearen irteera bi sarrerako AND ateko sarrera batera lotzen da, eta beste sarrera c aldagai ezeztatuarekin lotzen da, NOT ate baten bitartez.



3. adibide ebatzia

Ekuzio hau egiten duen konbinaziozko zirkuitu bat egin: $g = (\bar{a}\bar{b} + c \cdot d) \cdot (a \cdot b + c)$

Ebazpena

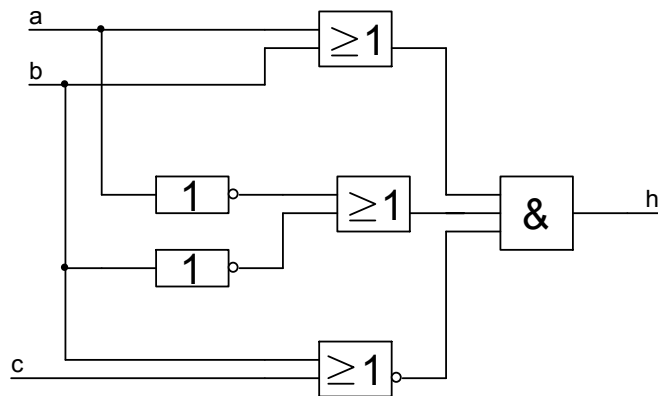


Azken adibide bat.

4. adibide ebatzia

Irudiko zirkuitua aztertu, eta hark betetzen duen funtzio logikoa eskuratu.

Analisia sarrerako aldagaietatik egiten da, eta aurreko adibideetan bezala, ate bakoitzaren irteeran eskuratutako funtzioa idazten da.



Ebazpena

$$h = (a + b) \cdot (\bar{a} + \bar{b}) \cdot (\bar{b} + c)$$

Ate osagarrien beharra

Funtzio bat modu praktikoan inplementatzeko, beharrezkoa izango litzateke biltegian era guztietako ateak eskuragarri egotea. Horrenbeste ate mota behar ez izateko, irteera osagarriak dituzten ateak erabiltzen dira. Ate horiei esker, ate mota bakar bat (NAND edo NOR) eta De Morganen legeak erabiliz, edozein funtzio logiko eskuratu daiteke (ikus 1. unitate didaktikoa).

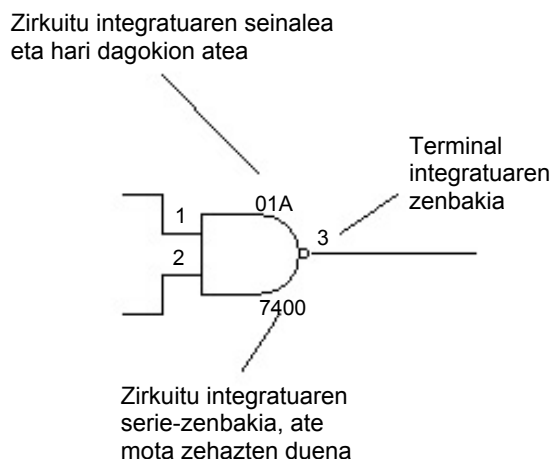
Itteera osagarria duten NAND eta NOR ateak erabiltzea garrantzitsua da, batez ere ate horien fabrikazio-prozesua dela-eta (osagai gutxiago behar dira, eta beraz, bakunagoak dira), eta unibertsalak direlako ere bai (NAND edo NOR ateak eta De Morgan legeak erabiliz, beste edozein ate logiko mota eskuratu daitezke).

► Ate logikoak dituzten zirkuitu integratuak

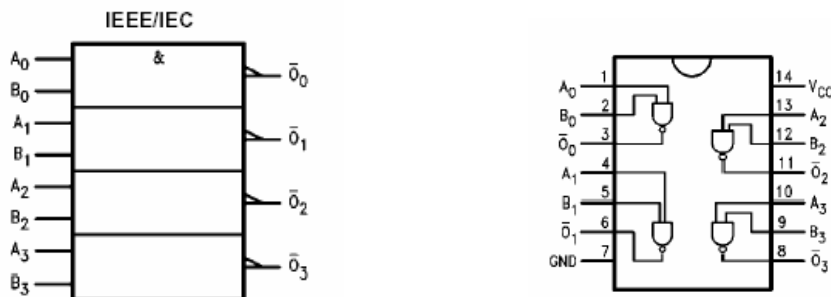
Puntu honekin bukatzeko, fabrikatzaileen ezaugarri-orrietan oinarrituta, oinarrizko funtzio konbinazionalak egiten dituzten zirkuitu integratuen azalpen labur bat egingo dugu. Oro har, bloke edo zirkuitu integratu bat mota bereko hainbat atez osatuta dago. Zirkuitu bakoitzeko ate kopurua ate bakoitzeko sarrera kopuruaren arabera da: beraz, sarreraren eta ateen arteko harremana alderantzizkoa da. Adibidez, 7400 eta 7410 zirkuitu integratuen kasuan hori gertatzen da. Bi zirkuituek terminal kopuru bera izan arren, 7400 zirkuituak bi sarrerako lau ate ditu; eta 7410 zirkuituak, berriz, hiru ate bakarrik, baina hiru sarrerakoak.

Irudi honetan, oinarrizko funtzio konbinazionalak egiten dituzten zirkuitu integratuak ageri dira.

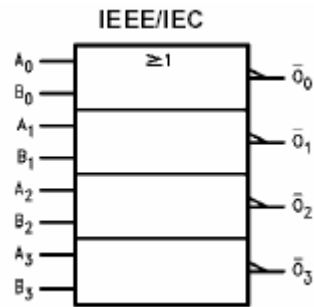
Ate bakoitzak zenbaki batzuk ditu.



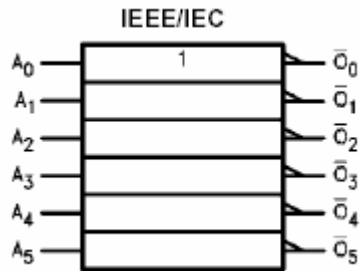
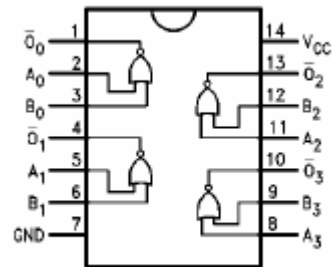
Jarraian ageri diren zirkuitu integratu motak, eskuinean, europar sinbologiarekin adierazita daude; eta ezkerrean, berriz, zirkuitu bakoitzaren terminalak daude adierazita.



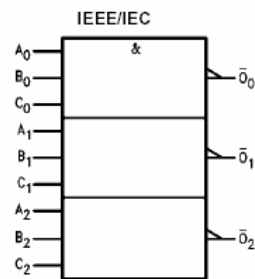
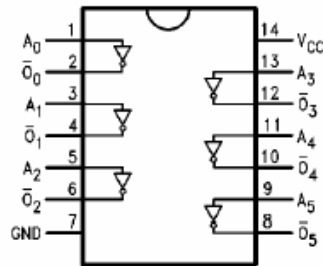
7400



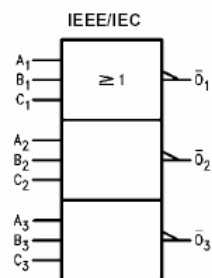
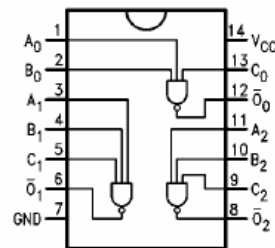
7402



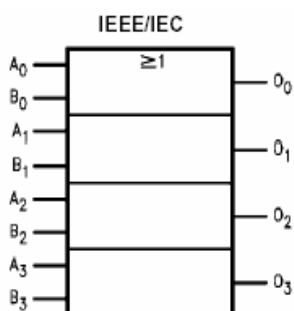
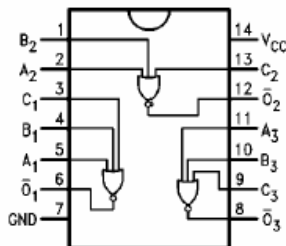
7404



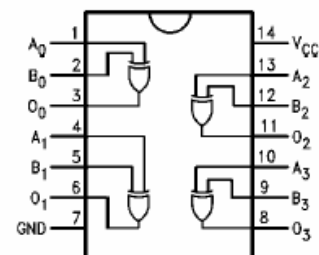
7410



7427



7486



Ikusi berri ditugun zirkuitu bakoitzak 14 terminal ditu (pin edo orratz ere esaten zaie). Zirkuitu integratu horiek DIL (Dual In Line) izeneko enkapsulatua dute. Bi elikatze-terminalak zirkuitu bereko ate guztietarako balio dute. Zirkuitu horietan guztietan, 14 terminala (Vcc) elikatze-iturriko polo positibora konektatzen da, eta masa konektatzeko 7 GND (GrouND) terminala daukate.

■ Irteera osagarria duten ateak erabiliz aplikatutako funtzio logikoen adibide ebatziak

Adibide hauen bidez, irteera osagarriko ate logikoen erabilera justifikatuko dugu.

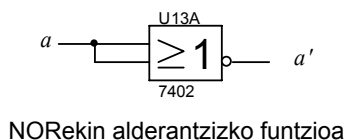
1. adibide ebatzia

Irteera osagarriko ateekin NOT ate bat egitea.

Ebazpena

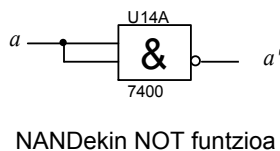
NOT atea NORekin: Bi sarrerak zirkuitulaburrean konektatuz, alderantzizko ate bat lortzen da, egia- taulan bi konbinazio bakarrik geratzen baitira.

a	b	F
0	0	1
0	1	0
1	0	0
1	1	0



NOT atea NANDekin: Bi sarrerak konektatuz, alderantzizko ate bat lortzen da.

a	b	F
0	0	1
0	1	1
1	0	1
1	1	0



2. adibide ebatzia

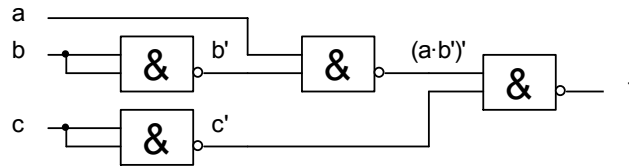
NAND ateekin soilik, funtzio logiko hau aplikatu:

$$f = a \cdot \overline{b} + c$$

Ebazpena

- ✓ $f = a \cdot \overline{b} + c$ funtzio osoa bi aldiz ezeztatzen da.
- ✓ $(x + y = \overline{x \cdot y})$ De Morgan legea aplikatzen da, eta emaitza $f = \overline{\overline{a \cdot \overline{b} + c}}$ izango da.
- ✓ b eta c aldagaiak ezezteko, sarrerak zirkuitulaburrean dituzten bi NAND ate erabiltzen dira.

- ✓ Bi sarrerako NAND atearekin $\overline{a \cdot b}$ eskuratzen da.
- ✓ Bi sarrerako beste NAND atearekin, termino horren biderkadura logikoa eta \overline{c} eskuratzen dira.
- ✓ Beraz, f funtzio hau eskuratuko dugu.



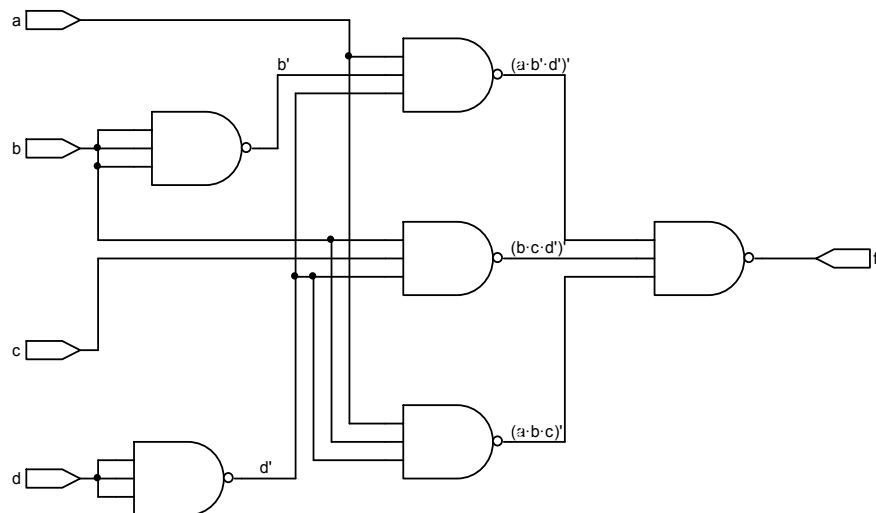
3. adibide ebatzia

NAND ateekin soilik, funtzio logiko hau aplikatu:

$$f = a \cdot \overline{b} \cdot \overline{d} + b \cdot c \cdot \overline{d} + a \cdot b \cdot c$$

Ebazpena

- ✓ $f = a \cdot \overline{b} \cdot \overline{d} + b \cdot c \cdot \overline{d} + a \cdot b \cdot c$ funtzioa bi aldiz ezezten da, $(\overline{x + y} = \overline{x} \cdot \overline{y})$ De Morgan legea aplikatuz, emaitza $f = \overline{a \cdot \overline{b} \cdot \overline{d} \cdot b \cdot c \cdot \overline{d} \cdot a \cdot b \cdot c}$ izango da.
- ✓ b eta d aldagaiak ezezteko, sarrerak zirkuitulaburrean dituzten bi NAND ate erabiltzen dira.
- ✓ Hiru sarrerako hiru NAND ate erabiltzen dira $\overline{a \cdot b \cdot d}$, $\overline{b \cdot c \cdot d}$ eta $\overline{a \cdot b \cdot c}$ eskuratzeko.
- ✓ Hiru termino horien biderkadura logikoa egiteko eta f funtzioa eskuratzeko, hiru sarrerako beste NAND ate bat erabiltzen da.
- ✓ Zirkuitu hau da emaitza:



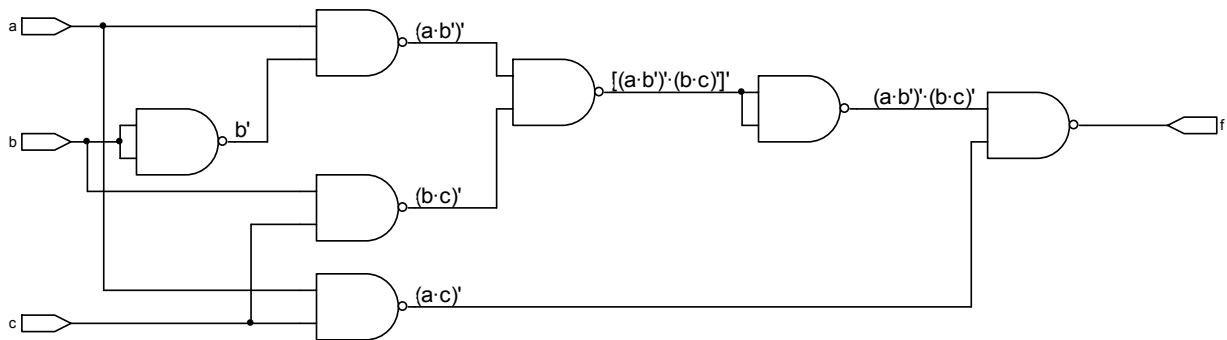
4. adibide ebatzia

Bi sarrerako NAND ateak erabiliz, $f = a\bar{b} + b\bar{c} + a\bar{c}$ funtzioa aplikatu.

Ebazpena

Lehen egin dugun bezala:

- ✓ $f = a\bar{b} + b\bar{c} + a\bar{c}$ bi aldiz ezeztatzen da.
- ✓ $f = \overline{(a\bar{b})(b\bar{c})(a\bar{c})}$ De Morgan legea aplikatzen da.
- ✓ Ate bat b ezezteko erabiltzen da; hiru ate hiru terminoak egiteko, eta beste hiru ateak, berriz, ezeztutako hiru terminoen biderkadura egiteko.
- ✓ Lehenbizi NAND funtzioa bi sarreratan aplikatzen da; $\overline{x \cdot y}$ dela jotzen da, $\overline{\overline{x \cdot y}} = x \cdot y$ ezeztatu egiten dira eta emaitza NAND ate batera lotzen da, azkenean, irudian ikusten den bezala, $\overline{x \cdot y \cdot z}$ emaitza eskuratu arte.



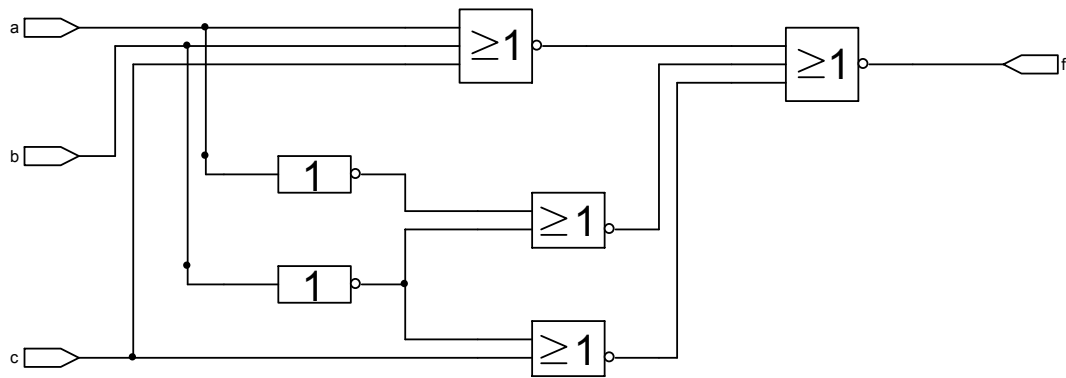
5. adibide ebatzia

NOR ateak erabiliz $f = (a + b + c) \cdot (\bar{b} + c) \cdot (\bar{a} + \bar{b})$ funtzioa egin.

Ebazpena

Batuketan biderkadura gisa dauden funtzioak hobeto aplikatzen dira NOR ateekin:

- ✓ $f = \overline{(a + b + c) \cdot (\bar{b} + c) \cdot (\bar{a} + \bar{b})}$ funtzioa bi aldiz ezeztatzen da ($\overline{\overline{X \cdot Y}} = X \cdot Y$) De Morgan legea erabiliz.
- ✓ Beraz, $f = \overline{(a + b + c) + (\bar{b} + c) + (\bar{a} + \bar{b})}$,



2.2 Zirkuitu digitalak kapturatu eta simulatzeko OrCAD aplikazioa

CAD-CAE-CAM sistemak ordenagailu-tresna batzuk dira, produktuen diseinua, garapena eta fabrikazioa hobetzeko. Tresna horien bitartez, teknologia informatiko egokia aplikatuz gero, produktuak azkarrago, zehatzago eta merkeago fabrikatu daitezke.

Ordenagailuz lagundutako diseinurako sistemak (CAD, ingelesezko Computer Aided Design adierazpenaren akronimoa) produktu jakin baten ezaugarrien arabera ereduak sortzeko erabil daitezke. Dimentsio-datu horiek sistema informatikoan sartu eta gorde ondoren, diseinatzaileak diseinurako ideiak askoz ere errazago erabili eta aldatu ditzake, era horretan produktuaren garapenean aurrera egiteko. Ordenagailuz lagundutako ingeniari-tza-sistemak, edo CAE sistemak (Computer Aided Engineering) CAD sistemen osagarriak dira, eta produktu baten funtzionamendua simulatzeko balio baitute. Sistema horri esker, proposatutako zirkuitu elektroniko batek aurreikusitako moduan funtzionatuko ote duen egiazta daiteke.

CAD/CAE sistemak ordenagailuz kontrolatutako fabrikazio-ekipoetara konektatzen direnean, CAD/CAE/CAM sistema sortzen duten (CAM, Computer Aided Manufacturing adierazpenaren akronimoa). Fabrikaziorako ohiko kontrol-ekipoen sistemekin konparatuta, ordenagailuz lagundutako fabrikazioak abantaila nabarmenak ditu. Orokorrean, CAM ekipoei esker, eragilearen akatsak desagerrarazten dira, eta lan-eskuaren kostuak ere gutxitu egiten dira.

Diseinatzaileek, teknikariek eta ingeniariak CAD/CAE sistemen ezaugarriak aprobetxatzen dituzte, eta beren beharretarako egokitzen dituzte. Diseinatzaile batek, sistema hori erabiliz, oso era azkarrean prototipo bat sor dezake, edo produktu baten bideragarritasuna azter dezake.

Atal honetan, CAD eta CAE programa elektronikoekin trebatuko gara, bereziki *OrCAD* izeneko programa batekin: *OrCAD* zirkuitu elektronikoetako eskemak osatu eta simulatzeko programa bat da, eta liburu honetan zehar, gai ezberdinetarako erabiliko dugu. *OrCAD* programa erabiliko dugu, eta liburuarekin batera aurkituko duzun CDan demo bertsioan aurki dezakezu. Horrez gain, tutorialak ere erabiliko ditugu programaren funtzionamendua ulertzeko.

OrCAD Demo pakete integratua Windows ingurunean lan egiteko aplikazio batzuek osatzen dute. Zirkuitu elektriko analogikoak, digitalak eta mistoak diseinatu eta simulatzeko balio du. Eta baita zirkuitu-plakak (PCB) diseinatu eta garatzeko ere.

Aplikazio horiekin, zirkuitu bakoitzarentzat analisi mota ezberdinak egin daitezke.

Inguru grafiko batean, leiho eta goitibeherako menuekin lan egiten da. Komandoak saguarekin edo teklatuarekin aktiba daitezke, eta erabiltzaileak kasu bakoitzerako modu eroso eta azkarrena aukeratu dezake.

Pakete integratu osoa instalatzean, *OrCAD Demo* osatzen duten aplikazioen programak instalatzen dira disko gogorrean, zirkuitu baten simulazio analogikoa eta digitala egin ahal izateko. Aplikazio nagusiak hauek dira:

- ✓ **Capture CIS Demo:** Zirkuitu-eskemak (zirkuituen marrazkiak) kapturatzeko tresna da. Bertan, diseinatu eta simulatu nahi den zirkuitua editatzen da, kasu bakoitzean nahi diren osagai, konexio eta balioekin. Horrez gain, zein analisi mota egin nahi den ere aukera daiteke. Programa horrekin, aplikaziotik atera gabe, zirkuituak simulatu eta bistaratzeko programa exekuta daiteke zuzenean (hurrengo bi programekin lan egiteko derrigorrezkoa da).
- ✓ **Pspice A/D Demo:** Zirkuitu analogikoak, digitalak eta mistoak simulatzeko tresna da. Algoritmo sorta baten bitartez, aukeratutako analisiari dagozkion kalkulu eta eragiketak egiten ditu. Aplikazio horrek simulazioaren emaitzak fitxategi batean gordetzen ditu. Simulaziorako kalkuluak amaitu ondoren, kalkulu horren emaitzak modu grafikoan bistaratu daitezke, zirkuituko hainbat puntutako tentsio-uhinak eta korronteak osatzeko.
- ✓ **Layout Plus:** Aplikazio honi esker, zirkuitu-eskemak kapturatzeko aplikazioarekin egindako eskeman oinarrituta, zirkuitu-plakak diseinatu eta optimiza daitezke. Aplikazio horren bitartez, zirkuitu-plakak automatikoki edo eskuz ere diseina daitezke.

► OrCAD Capture Demorekin lan egiteko metodoa

OrCAD aplikazioarekin lan egiteko, lehenbizi *Capture CIS Demo* aplikazioa ireki behar da (zirkuitu-eskemak kapturatzeko aplikazioa). Aplikazio horretan zirkuitu berri bat edo aldezturik egindako zirkuitu bat irekitzen da, gero aztertzeko.

Zirkuitu berri bat bada, lehenbizi, lan-orrian beharrezko osagai guztiak ezartzen dira, eta bakoitzari izen eta balio bat ematen zaio. Jarraian, osagaien artean beharrezko konexio edo loturak egiten dira.

Jarraian, edozein zirkuitu simulatzeko erabiltzen diren oinarritzko bi aplikazioak nola erabili azalduko dugu. Aplikazio horiek *Capture CIS Demo* (zirkuituaren eskema egiteko) eta *PSpice A/D Demo* (simulazioa egiteko) dira.

Orcad programaren *Capture* aplikazioa, eskema digitalak egiteko

Lehenbizi, Orcad programaren *Capture* aplikazioa exekutatu behar da, eta laguntza CDan aurkitu daitekeen tutorialaren bidez, aplikazio horren hainbat funtzio ikusiko ditugu. Hasteko, NAND ate logiko bat duen eskema bat egingo dugu.

CDan aurkitu daitekeen tutorialak *OrCAD_Capture* izena du. .Pdf eta .ppt formatuan dago. Tutorialak bi sarrerako NAND ate logiko bat duen zirkuitu baten eskema egiteko eman behar diren pauso guztiak azaltzen ditu.

1. adibide ebatzia

Lehen ariketa OrCAD_Capture tutorialean ageri den eskema bera egitea da; hau da, bi sarrerako NAND ate bat. Emaizta tutorial horretako azken orrialdean ageri dena izango da.

Ariketa hori proba izeneko karpeta batean gordeko da, C unitateko digital karpetaren barne: (C:\digital\proba), tutorialean ageri den bezala.

2. adibide ebatzia

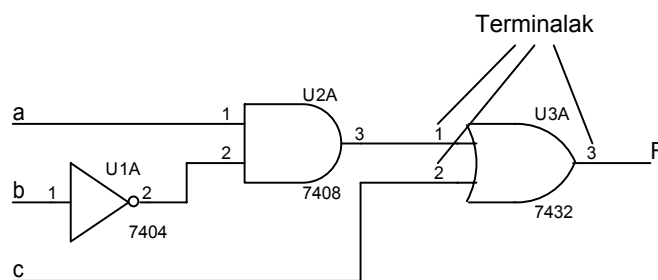
$f = a \cdot \bar{b} + c$ funtzioari dagokion zirkuitu digitala egitea, hain zuzen ere, egia-taula honi dagokiona.

a	b	c	f
0	0	0	0
0	0	1	1
0	0	1	0
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	1

Edozein ate mota erabil daiteke.

Ebazpena

Elementu hauek erabiliko dira: 7404 zirkuitu bat NOT ate gisa, 7408 zirkuitu bat AND ate gisa, eta 7432 zirkuitu bat OR ate gisa. Emaizta irudian ageri dena da. Hiru zirkuitu integratu beharko dira: 7404 (U1A), 7408 (U2A) eta 7432 (U3A). Irudian, zirkuitu integratu bakoitzeko terminalak ageri dira.



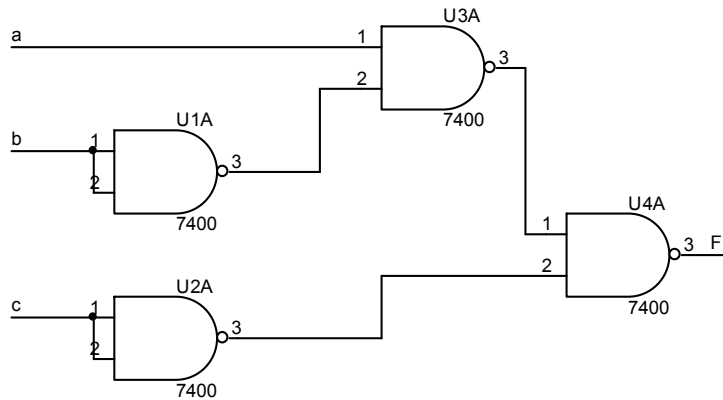
Zirkuitua gorde, aurrerago simulazioan erabili ahal izateko.

3. adibide ebatzia

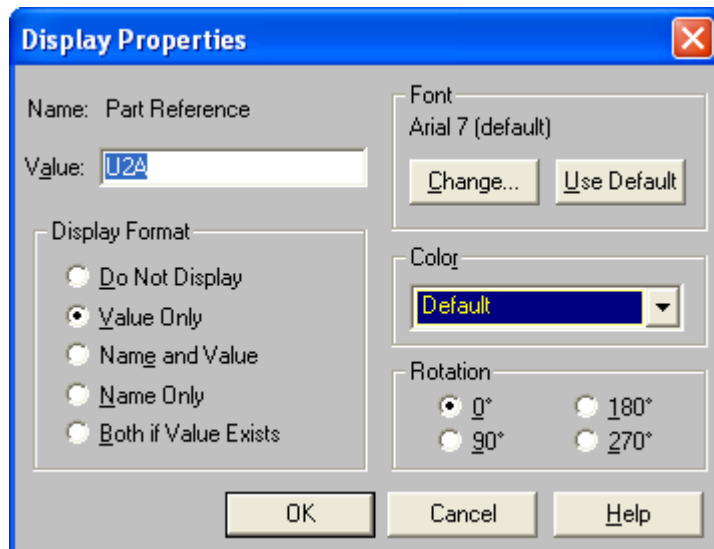
$f = a \cdot \bar{b} + c$ funtzioa egitea, ahalik eta zirkuitu integratu kopuru txikiena erabiliz.

Ebazpena

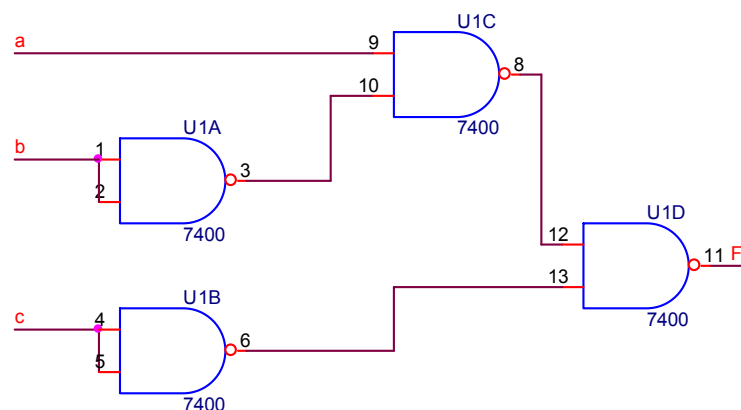
Irteera osagarriko ateak erabili behar dira (NOR edo NAND). Adibide honetan NAND ateak erabiliko dira, hain zuzen ere, 7400 zirkuitu integratukoak (adibide hau lehenago ebatzita dago). Emaizta $f = \overline{a \cdot b \cdot c}$ izango da, eta Capture aplikazioak zirkuitu hau egingo du:



Besterik agindu ezean, Capture aplikazioak, ate bat sortzen den bakoitzean, integratu berri bat erabiltzen du. Horregatik, adibide honetan 4 integratu ageri dira (U1Atik U4Ara). Terminalak zenbakitzeko orduan integratu bakar bat erabiltzeko, U2A markatu eta gainean bi aldiz klik eginez, hurrengo pantaila agertuko da, eta han, U2Aren ordez U1B jarriko da.



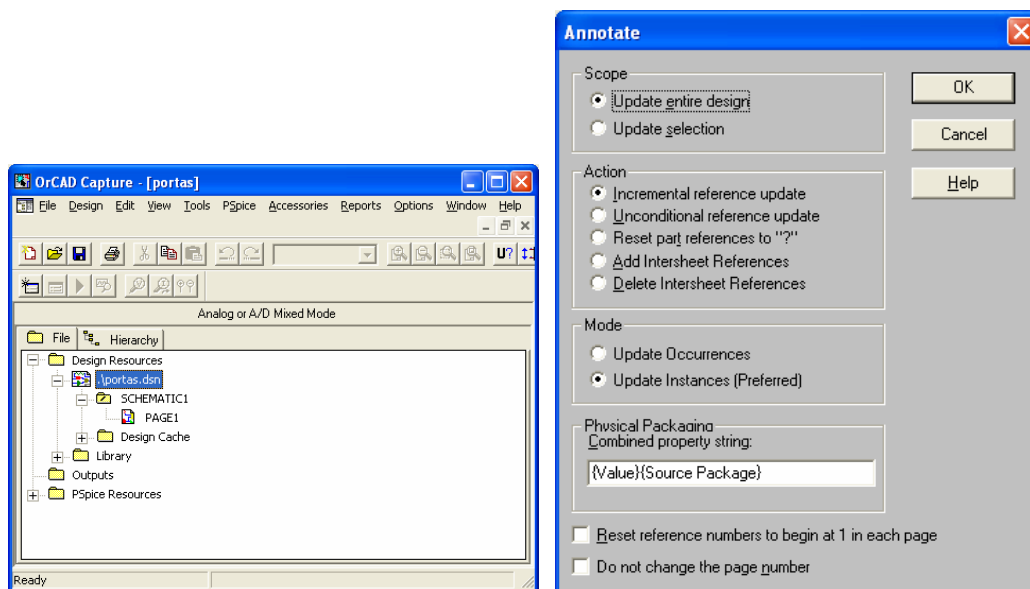
7400 zirkuitu integratuak A, B, C eta D ateak dituela kontuan hartuta, eragiketa bera egin U3A U1Cekin eta U4A U1Dekin ordeztzeko. Zirkuitu berria horrela geratuko da:



Kasu honetan, terminalak 7400 integratu bakar bat dagozkionak izango dira. *Capture* aplikazioan ez dira elikatze-terminalak ageri (zirkuitu integratu honetarako, 7 eta 14 terminalak, masa eta Vcc izango lirateke, hurrenez hurren).

Ate logikoak arrazionalizatzeko beste modu bat, zirkuitua marraztu ondoren, argibideak jarraituz, zirkuitua modu automatikoan egitea da:

- ✓ Ataza-barran *Window* izeneko leihoa ireki.
- ✓ Proiektuaren izena duen aukera hautatu.
- ✓ Jarraian ikusten den pantaila agertzen da.
- ✓ Direktorio-zuhaitzean, *.dsn* luzapena duen fitxategia markatu.
- ✓ *Tools* leihoa irekitzen da, eta haren barruan, *Annotate* izenekoa.
- ✓ Pantaila horretan, *Action* eremuan, *Unconditional reference update* aukera hautatu, eta *Ok* botoian klik egin.
- ✓ Azkenik, eskemara itzultzeko, *Page 1* hautatu.



OrCAD *Simulate Demorekin* lan egiteko metodoa

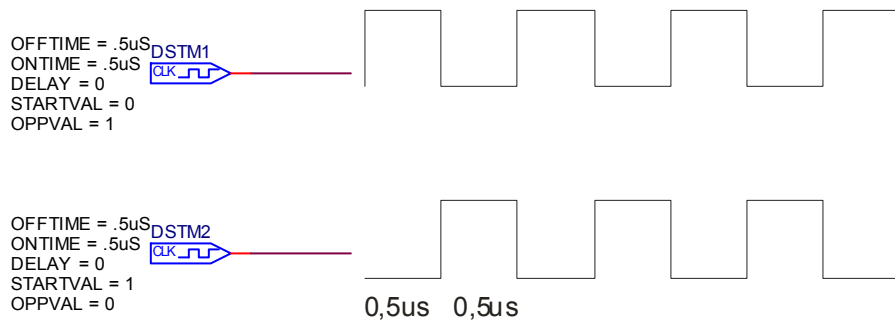
Orcad Simulate tresnari esker, PSpice aplikazioaren bitartez, *Orcad Capture* aplikazioarekin sortutako zirkuitu elektronikoak simula daitezke.

Zirkuitu baten simulazioa egiteak, sarrerako baldintza zehatz batzuetarako irteera-balioa eskuratzea esan nahi du. Beraz, *Capturekin* egindako zirkuitu baten simulazioa egiteko, sarreretan balio edo estimulu batzuk aplikatu behar dira. Tresna informatiko horren barne, sarreretan seinale zehatz batzuk aplikatzeko hainbat metodo daude.

Orcadek daukan aukera bat sarrerako estimulu horiek *Digclock* edo erloju digitala izeneko tresnarekin eskuratzea da. Digclock tresnak pultsu karratuak sortzen ditu periodikoki, eta parametro hauek erabiltzen ditu:

- ✓ OFFTIME: Denbora adierazten du; periodo batean, seinalea maila baxuan dagoela esan nahi du. Bertan lehenetsitako balioa 0,5 ns da.

- ✓ ONTIME: Denbora adierazten du; periodo batean, seinalea maila altuan dagoela esan nahi du. Bertan, lehenetsitako balioa 0,5 ns da.
- ✓ DELAY: Atzerapena adierazten du; hau da, aurreko bi parametroekin zehaztutako seinale periodikoa igortzen hasteko zenbat denbora igarotzea nahi den. Bertan, lehenetsitako balioa zero da.
- ✓ STARTVAL eta OPPVAL: STARTVAL=0 eta OPPVAL=1 dira lehenetsitako balioak,
- ✓ Seinale periodikoa maila altuan hasten da. STARTVAL=1 eta OPPVAL=0 balioak esleituta, seinalea maila baxutik igortzen hasten da, irudian ageri den bezala.

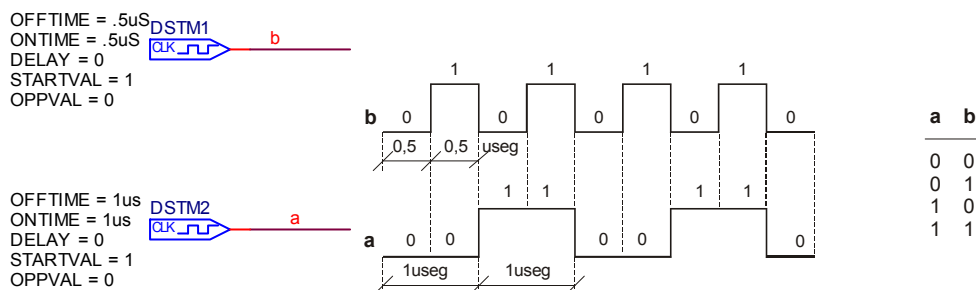


DiD

Digclock pulstu karratuen sorgailua SOURCE (iturria) izeneko bibliotekan dago kokatuta, eta bertan, beste estimulu analogiko eta digitalak ere badaude.

OrCAD PSpice aplikazioaren bitartez simulazioak egiteko, erlojuak (DigClock) erabiltzen dira, erloju horiek sarreretako konbinazio bitarrak eskuratzeko behar diren estimulu guztiak baitituzte, egia-tauletan gertatzen den bezala.

Sarrerako aldagaiak bi badira: a (pisu gehienekoa) eta b (pisu gutxienekoa). B sarrerako sorgailua, lehenetsitako balioan uzten da; hau da, 0.5 ns (irudian useg) maila baxuan eta 0.5 ns maila altuan. A aldagaiari balio bikoitza ematen zaio; hau da, 1 ns maila baxuan eta 1 ns maila altuan. Era horretan, grafikoan ageri den bezala, egia-taulako konbinazio bitarren kronograma baliokideak eskuratzeko dira. Maila baxuan seinaleak igortzen hasteko, STARTVAL balioa 1ean jartzen da, eta OPPVAL balioa, berriz 0an.



Sarrerako aldagai gehiago erabiltzen direnean, pisu gutxieneko aldagaitik hasita, erlojuko mailen balioak bikoiztu egiten dira. Adibidez: "c" 1ms maila altua eta 1ms maila baxua, "b" 2ms maila altua eta 2ms maila baxua eta "a" 4ms maila altua eta 4ms maila baxua. Baldin eta pisu handieneko edo esangura handieneko bita (MSB) "a" bada, eta esangura gutxienekoa (LSB) "c" bada.

Diseinuaren eraginez beharrezkoa ez bada, ez da komenigarria pultsuetan milisegundoak baino balio handiagoak erabiltzea. Denbora handitzen bada, programak egin beharreko kalkulu kopurua eta handitu egiten da; eta beraz, denbora gehiago behar du simulazioa egiteko.

Zirkuituaren simulazioa egiteko, *Capture* programatik bertatik *PSpice A/D Demo* aplikazioa irekitzen da, era horretan, seinaleen uhina bistartzeko.

Orcad_Pspice tutorialean, Orcad_Capture tutorialean diseinatutako eskemaren simulazioa egiten da, eta *Capture CIS* aplikazioarekin egindako eskemak simulatzeko erabili behar diren pantailetatik ibilbide bat egiten da.

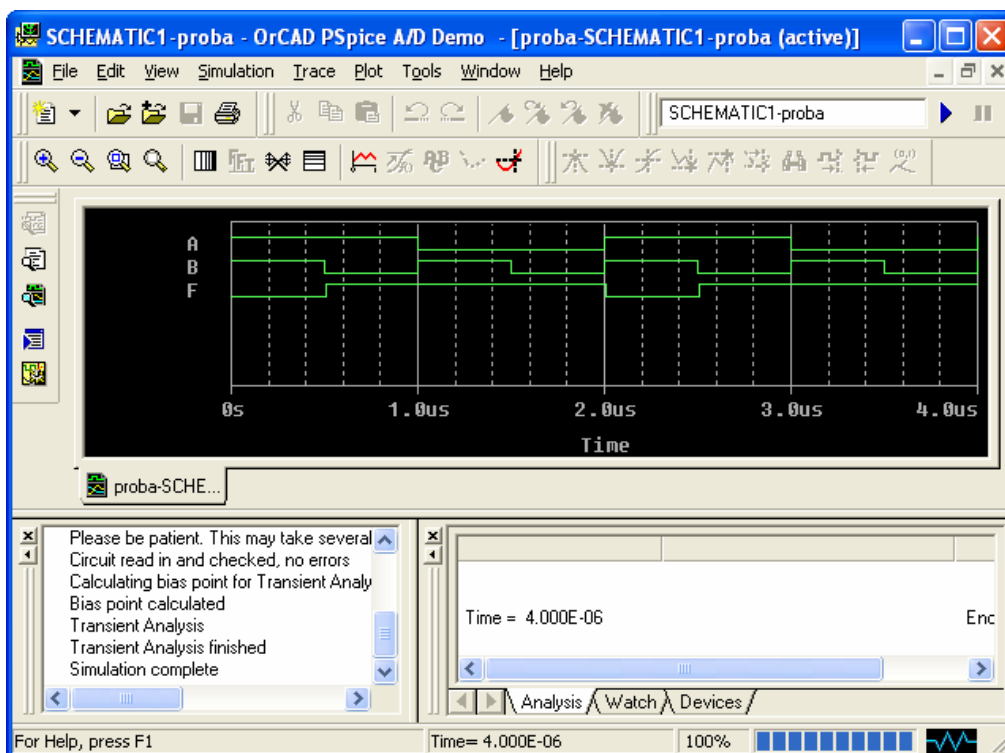
- Zirkuitu digitalak simulatzeko *Orcad* programaren *PSpice* aplikazioaren bidez ebatzitako adibideak

1. adibide ebatzia

Tutorialeko adibidea simulatu, bertan zehazten diren pausoak jarraituz.

Aldez aurretik gordetako fitxategia erabili.

Ebazpena



Simulazioa ongi dagoela egiaztatu, kronogramak aurreikusitako egia-aula betetzen ote duen ikusi.

Simulazioa egitean, akats bat dagoela agertzen bada, zer akats den ikusteko, ataza-barrako *Window* aukera hautatu eta *Session Log* orria aukeratu.

Simulazioa ez bada aurreikusitakoa, arrazoi hauetako batengatik izan daiteke:

- ✓ Simulazioan, marra bat gorria bada, behar bezala zehaztuta ez dagoela esan nahi du. Puntu horretan, konexioak edo loturak ongi ote dauden egiaztatu behar da.
- ✓ Osagai baten terminalean laukitxo gris bat ageri bada, konexioa gaizki eginda dagoela esan nahi du. Osagai bat kableatzeko, sagua erabiliz, konexioa laukitxo grisera eraman behar da, biribil gorri bat agertu arte. Momentu horretan, sagua askatu.
- ✓ Bi kable gurutzatzean, loturan puntu bat agertzen denean, ongi konektatuta daudela esan nahi du. Lotura markatu nahi bada, *Place* menuko *Junction* aukera hautatu.

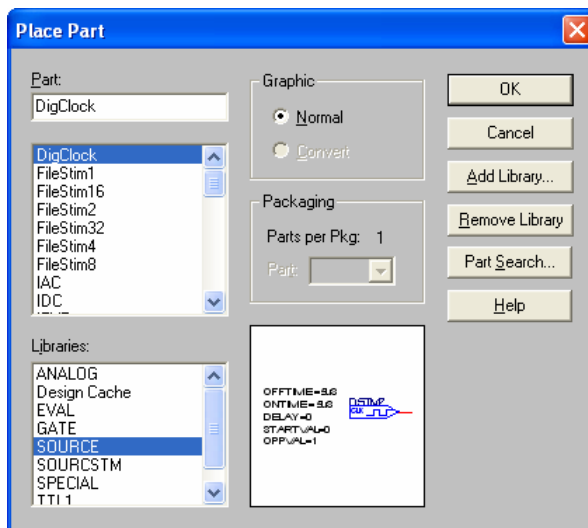


2. adibide ebatzia

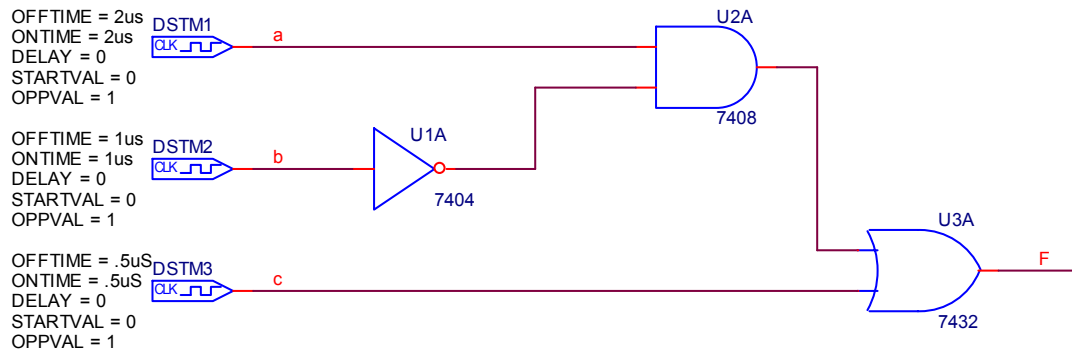
Aurreko ataleko 2. adibideko simulazioa egin.

Ebazpena

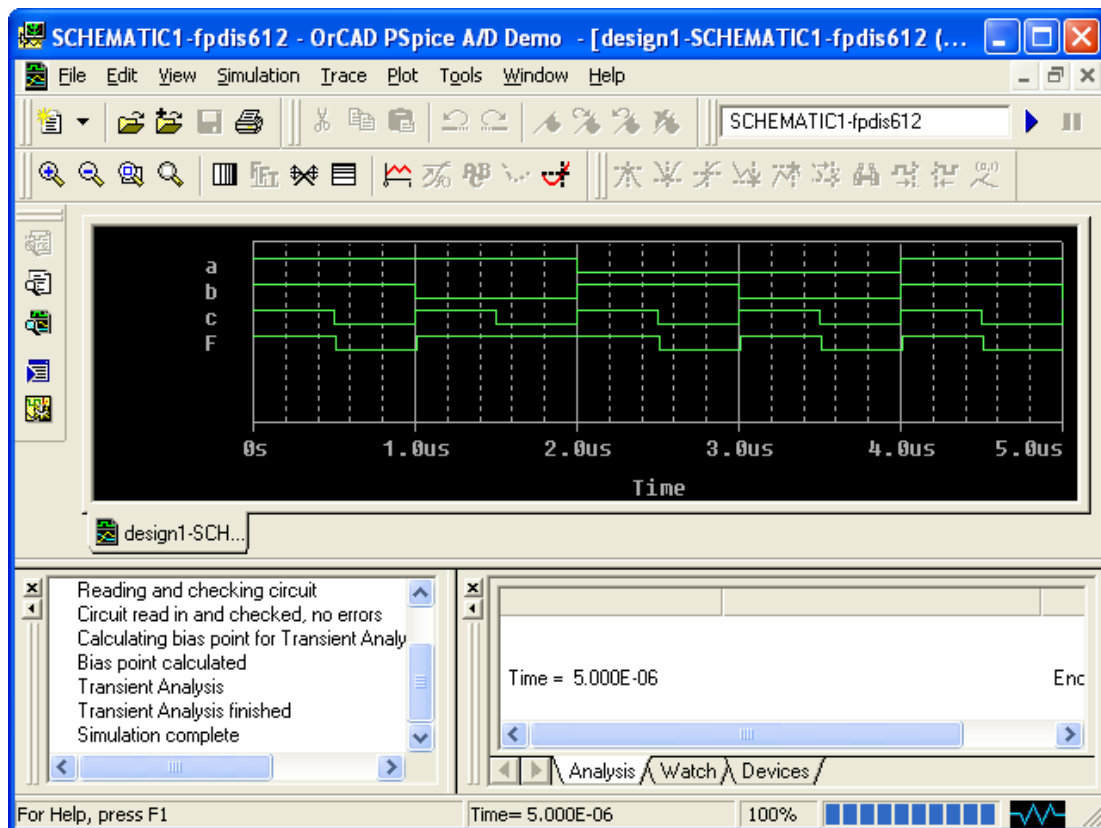
Lehen gordetako eskema hartzen da oinarritzat. Hiru aldagai erabili behar dira. Beraz, SOURCE bibliotekan hiru Digclock erabili behar dira.



Simulaziorako prestatutako zirkuitua, hiru erlojuzkoa, horrelakoa da:



Simulazioa horrelakoa izango da.



Kronograma egia-taularekin bat datorren egiaztatu.

2.3 Funtzio logikoak sinplifikatzeko Karnaugh metodoa

Jarraian, maila teorikoan (sinplifikazio-metodoak) eta maila praktikoan (ahalik eta zirkuitu integratu gutxien erabiltzea) ate logikoko zirkuitu digitalak minimizatzen ikasiko dugu.

Karnaugh metodoa (prozedura)

Errealitatean, osagarri gutxiago erabili behar diren heinean, zirkuituaren diseinua hobeagoa izango da, arrazoia hauek direla eta:

- ✓ Osagarri gutxiago dituenek, energia gutxiago kontsumituko du.
- ✓ Ekipoetan aurreztean, kostua ere gutxitu egiten da.
- ✓ Egin beharreko zirkuitua fisikoki ere txikiagoa da.
- ✓ Konplexutasun gutxiago duenez, akats gutxiago izango ditu; eta beraz, fidagarriagoa izango da.

Beraz, emaitzako funtzioan edozein sinplifikazio egiten bada, diseinua optimizatuagoa izango da.

Funtzio bitarrak sinplifikatzeko hainbat metodo daude: alde batetik, taula bidezkoen artean *Karnaugh* eta *Veitch* metodoak dira aipagarriak; eta zenbaki bidezkoetan, *Quine-McCluskey* metodoa. Atal honetan *Karnaugh* metodoa aztertu eta ikasiko dugu.

Karnaugh sinplifikazio-metodoaren prozedura, *Karnaugh-en mapetan* oinarritutako metodo grafikoa bat da, taula bidezkoa.

Mapa horiek laukiz osatutako taulez osatuta daude. Lauki horietako bakoitzak termino kanoniko bat adierazten du. Taula horiek bi (a, b), hiru (a, b, c) eta lau (a, b, c, d) aldagaientarako bakarrik erabiliko dira, hau da, irudian ageri direnetarako soilik. Kasu guztietan, pisu handieneko aldagaia a izango da.

Irudian bi eta hiru aldagaiko mapak ageri dira: lehenengoak 4 gelaxka edo lauki ditu; eta bigarrenak, 8.

B	A	0	1
		0	2
0		0	2
1		1	3

C	AB	00	01	11	10
		0	2	6	4
0		0	2	6	4
1		1	3	7	5

Hurrengo irudian, 4 aldagaitarako Karnaugh-en mapa (16 lauki), eta lau aldagaitarako egia-aula ageri dira (lauki edo gelaxka bakoitzean ageri den zenbakia bat dator egia-taulan posizio berean dagoen balio bitarrarekin, irudi honetan ikusten den bezala).

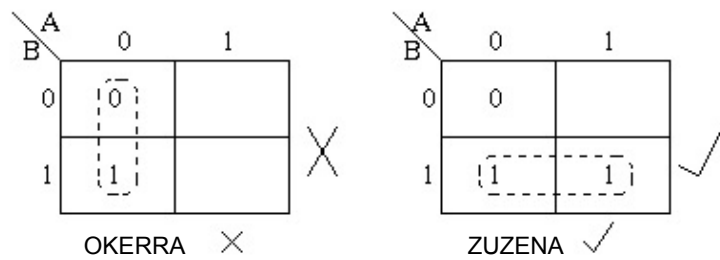
CD	AB	00	01	11	10
		0	4	12	8
00		0	4	12	8
01		1	5	13	9
11		3	7	15	11
10		2	6	14	10

Decimal	ABCD
0	0000
1	0001
2	0010
3	0011
4	0100
5	0101
6	0110
7	0111
8	1000
9	1001
10	1010
11	1011
12	1100
13	1101
14	1110
15	1111

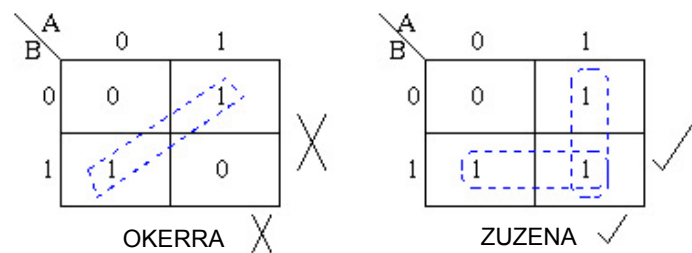
Ohartu zaitetz mapetako sekuentzia ez datorrela bat zenbaketa bitarrarekin; horren ordeez 00, 01, 11, 10 da. Horren arrazoi bakarra da aldagai baten balioa aldatu egiten dela gelaxka baten eta ondokoen artean. Beraz, aldameneko termino kanonikoak adierazten dituzte (bit bakar batean soilik dira ezberdinak), eta horregatik sinplifika daitezke.

► 1eko taldeak sinplifikatzeko arauak

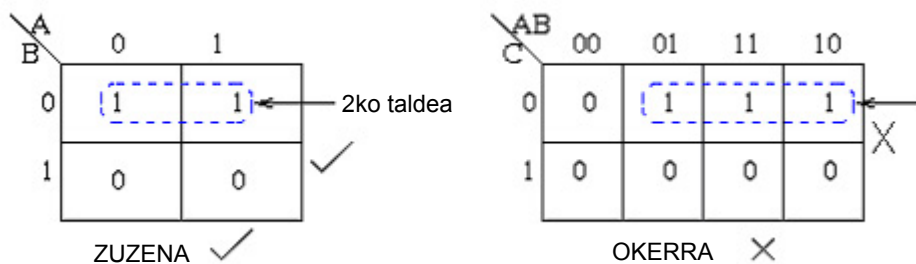
Taldeak 1ez soilik osatutakoak dira. Horrek esan nahi du talde horiek ezin dutela 0rik izan.



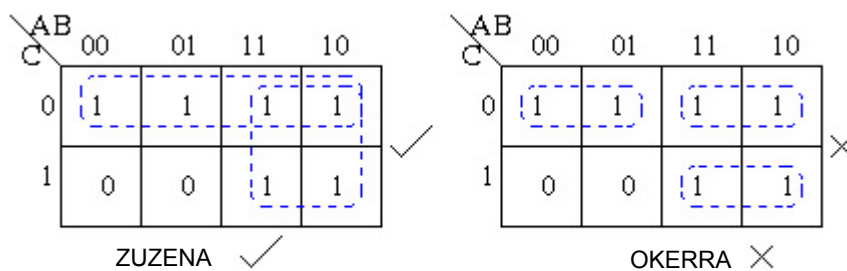
Taldeak horizontalean eta bertikalean soilik egin daitezke.



Talde horiek 2^n elementu dituzte; hau da, talde bakoitzak 1, 2, 4, 8 bateko izango dituzte.



Adibidean ikusten den bezala, talde bakoitzak ahalik eta handiena izan behar du.



Ez da araurik hautsi, baina emaitza ez dago optimizatuta

1 guztiek gutxienez talde baten barne egon behar dute, nahiz eta talde baten baino gehiagoren barne egon daitezkeen.

AB \ C	00	01	11	10
0	0	0	1	1
1	0	1	0	0

1 taldea
Gutxienez talde baten barne dago
2 taldea

Taldeak gainjarri egin daitezke.

AB \ C	00	01	11	10
0	1	1	1	1
1	0	0	1	1

Taldeak gainjarri egiten dira
ZUZENA ✓

AB \ C	00	01	11	10
0	1	1	1	1
1	0	0	1	1

Taldeak ez dira gainjartzen
OKERRA ✗

Taldeak taulako ertzetako gelaxkekin ere osa daitezke, era horretan, hurrengo irudian ageri den bezala, beheko aldea goikoarekin lotzeko, eta ezkerrekoa eskuinekoarekin.

C \ AB	00	01	11	10
0	1	0	0	1
1	1	1	0	1

4 leko taldea

CD \ AB	00	01	11	10
00	1	1	0	1
01	1	0	0	1
11	0	1	0	0
10	1	0	0	1

4 leko taldea

Ahalik eta talde kopuru txikiena eskuratu behar da, betiere aipatu berri ditugun arauak hausten ez badira. Hau da, talde kopuruak ahalik eta txikiena izan behar du.

► Funtzioa eskuratzea (Metodoa)

Irudiko maparen kasuan, talde baten barne ez dauden 1ak sinplifikatu ezin direla kontuan hartuz, terminoak sinplifikatuta ateratzen direla ikusten da.

Talde bakoitzetik termino bat ateratzen da, eta beraz, talde bakoitzean balioa edukitzen jarraitzen duten aldagaiak hartuko dira soilik. Aldagaiak 1 balio badu, baieztatu egingo da; eta 0 balio badu, berriz, ezeztatu egingo da.

CD \ AB	00	01	11	10
	00	1	1	0
01	1	0	0	1
11	0	1	0	0
10	0	0	0	0

4ko taldea	ABCD	Talde osoan balioa mantentzen duten aldagaiek sortzen dituzte terminoak; hau da, B eta Ck. Beraz, 1en talde honetan sortzen den terminoa B'C' izango da.
	0000	
	0001	
	1000	
	1001	

2ko taldea	ABCD	Kasu honetan, terminoa A'C'D' izango da.
	0000	
	0100	

1eko taldea	ABCD	Kasu honetan, 1 bateko taldea denez, ez da ezer sinplifikatzen, eta terminoa A'B·C·D izango da.
	0111	

Funtzio sinplifikatua hau izango da: $F = \overline{B} \cdot \overline{C} + \overline{A} \cdot \overline{C} \cdot D + A \cdot B \cdot C \cdot D$

Atal honetan 1eko taldeak sinplifikatzen ikasi dugu, eta sinplifikazio horien emaitza biderkaduren batuketara bat izango da. 0en taldeak sinplifikatzeko, antzeko prozedura bat erabiltzen da. Baina liburua laburregia da prozedura hori azaltzeko; beraz, ikus bibliografia.

Oharra: Liburu honekin batera daukazun CDan, *Karnaugh Minimizer* aplikazio informatiko bat dago, funtzio logikoak gehienez 4 bitera sinplifikatzeko.

■ Funtzio logikoak sinplifikatzeko Karnaugh metodoaren adibide ebatziak

Metodo hau *mintermekin* bakarrik erabiliko da (biderkadura terminoak). Hau da, funtzio baten 1ak bakarrik erabiliz.

1. adibide ebatzia

Funtzio hau Karnaugh-en mapa batean adierazi eta sinplifikatu:

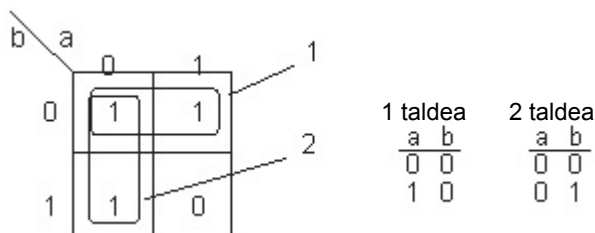
$$f = \overline{a} \cdot b + \overline{a} \cdot \overline{b} + a \cdot \overline{b}$$

Ebazpena

Egia-taula hau izango da:

a	b	f
0	0	1
0	1	1
1	0	1
1	1	0

Mapak hiru gelaxka izango ditu, eta horrelakoa izango da:



- ✓ 1 taldea $a' \cdot b'$ eta $a \cdot b'$ terminoekin dator bat. Talde bakoitzean, errepikatzen ez diren aldagaiak ezabatu egingo dira. Kasu honetan, b' izango da terminoa.
- ✓ Arrazoi bera dela eta, 2 taldean a' izango da terminoa.
- ✓ $f = \overline{a} \cdot \overline{b}$ De Morgan legea aplikatuz, funtzio sinplifikatua $f = \overline{a} + \overline{b}$ izango da.

2. adibide ebatzia

Funtzio hau Karnaugh-en mapa batean adierazi eta sinplifikatu:

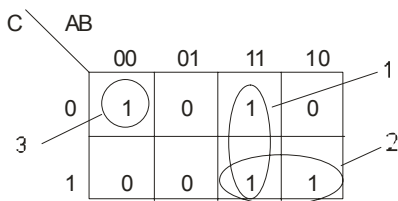
$$f = a \cdot b \cdot c + \overline{a} \cdot \overline{b} \cdot \overline{c} + a \cdot b \cdot \overline{c} + a \cdot \overline{b} \cdot c$$

Ebazpena

Egia-taula egin:

a	b	c	F
0	0	0	1
0	0	1	0
0	0	1	0
0	1	1	0
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

Zortzi gelaxkako mapa bat egin, eta bertan 1ak ezarri.



- ✓ 1 taldea $a \cdot b \cdot c'$ eta $a \cdot b \cdot c$ terminoekin dator bat. Errepikatzen diren aldagaiak $a \cdot b$ dira.
- ✓ 2 taldean, terminoak $a \cdot b \cdot c$ eta $a \cdot b' \cdot c$ dira. Errepikatzen diren aldagaiak $a \cdot c$ dira.
- ✓ 3 taldea ezin da sinplifikatu, eta beraz, terminoa $a' \cdot b' \cdot c'$ izango da.
- ✓ Funtzio sinplifikatua hau izango da:

$$f = a \cdot b + a \cdot c + \overline{a} \cdot \overline{b} \cdot \overline{c}$$

3. adibide ebatzia

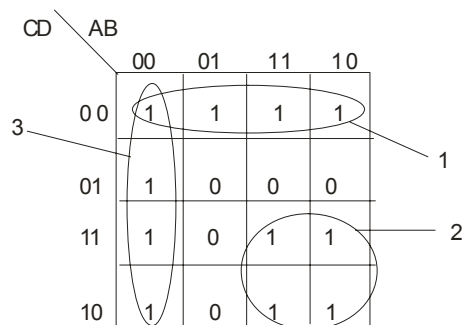
Funtzio hau Karnaugh-en mapa batean adierazi eta sinplifikatu:

$$f = \bar{a}\bar{b}\bar{c}\bar{d} + \bar{a}b\bar{c}\bar{d} + a\bar{c}\bar{d} + a\bar{c} + \bar{a}\bar{b}c\bar{d} + \bar{a}b\bar{c}d + \bar{a}b\bar{c}d$$

Ebazpena

Lehenik eta behin, $a\bar{c}\bar{d} = \bar{a}b\bar{c}\bar{d} + \bar{a}\bar{b}\bar{c}\bar{d}$ ekuazioan sarrera-aldagai guztiak ez dituzten terminoak osatzen dira, $a\bar{c} = \bar{a}b\bar{c}d + \bar{a}b\bar{c}\bar{d} + \bar{a}\bar{b}c\bar{d} + \bar{a}\bar{b}c\bar{d}$

Karnaugh-en mapak 16 gelaxka izango ditu, eta horrelakoa izango da:



- ✓ 1 taldeak $\bar{a}b\bar{c}d$, $\bar{a}b\bar{c}\bar{d}$, $\bar{a}b\bar{c}d$ eta $\bar{a}b\bar{c}d$ terminoak ditu barne. Errepikatzen diren bakarrak $\bar{c}d$ dira.
- ✓ 2 taldea ($\bar{a}b\bar{c}d$, $\bar{a}b\bar{c}\bar{d}$, $\bar{a}b\bar{c}d$ eta $\bar{a}b\bar{c}d$) $\bar{a}b$ bihurtuko da.
- ✓ 3 taldea ($\bar{a}b\bar{c}d$, $\bar{a}b\bar{c}\bar{d}$, $\bar{a}b\bar{c}d$ eta $\bar{a}b\bar{c}d$) sinplifikatu ondoren, $\bar{a}c$ izango da emaitza.
- ✓ Emaitza funtzio hau izango da:

$$f = \bar{a}\bar{b} + \bar{c}\bar{d} + a\bar{c}$$

4. adibide ebatzia

Egia-taulan oinarrituz, funtzio sinplifikatua eskuratu:

A	B	C	D	F
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	0
0	1	1	1	0
1	0	0	0	1
1	0	0	1	0
1	0	1	0	1
1	0	1	1	0
1	1	0	0	1
1	1	0	1	0
1	1	1	0	1
1	1	1	1	0

Ebazpena

Adibide honetan, lau 1eko bi talde hartzen dira. Talde bat lau ertzetako 1ek osatuko dute.

		AB			
CD		00	01	11	10
00		1	0	1	1
01		0	0	0	0
11		0	0	0	0
10		1	0	1	1

Diagrama Karnaugh-en mapa bat erakusten du, lau aldagai bitar (A, B, C, D) bidez definituta. Mapa 4x4-koa da, AB zutabeak eta CD erretak ditu. Balioak 0 edo 1 dira. Bi talde 1ekoak identifikatu dira: $a\bar{d}$ (goi-erdi-erretaren 1ak) eta $\bar{b}\bar{d}$ (behe-erdi-erretaren 1ak).

Funtzio sinplifikatua hau izango da:

$$F = a\bar{d} + \bar{b}\bar{d}$$

Funtzio amaitu gabeak

Noizean behin, sarrerako aldagaien konbinazio bitar batzuetan, funtzio jakin batzuek 0 balioa edo 1 balioa har dezakete. Hori bi arrazoi direla-eta gerta daiteke:

- ✓ Konbinazio horiek eman ezin direlako.
- ✓ Aplikazioaren diseinurako ez duelako axola.

Funtzioaren egia-taulan, balio horiek (X), (*), edo (?) sinboloarekin adierazten dira. Funtzioa sinplifikatzerako orduan, balio horiek komodinak izango dira: hau da, sinplifikaziorako komeni denaren arabera, balio hori 1 ala 0 izango da.

Funtzio bat zehaztugabetzat jotzen da, baldin eta sarrerako aldagaietako konbinazio jakin batzuetarako zehaztuta ez badago.

Adibidez: 31 eguneko hilabeteak zehaztu ahal izateko: 1 eta 12 arteko balio hamartarrei dagozkien irteerak bakarrik daude zehaztuta, irteeran 0 ala 1 balioa izango dute. Gainontzeko konbinazio bitarrek (0, 13, 14 eta 15) ez dute balio zehatzik. Egia-taulan, konbinazio horiek X batekin adieraziko dira.

Funtzio horiek sinplifikatzeko, Karnaugh-en mapan, balio horri dagokion gelaxkan "X" bat jartzen da, eta "X" horiekin taldeak sortuko dira, 1eko taldeak sortu behar badira soilik.

Funtzio amaitu gabeen adibide ebatziak

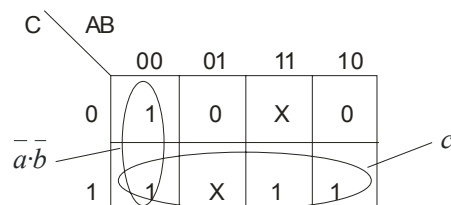
1. adibide ebatzia

Egia-taulan oinarrituz, funtzio sinplifikatua eskuratu:

a	b	c	F
0	0	0	1
0	0	1	1
0	1	0	0
0	1	1	X
1	0	0	0
1	0	1	1
1	1	0	X
1	1	1	1

Ebazpena

Zortzi gelaxkako mapa bat egin, eta bertan 1ak eta Xak ezarri.



X horietako bati 1 balioa eman, eta era horretan lau 1eko taldea sortu. Beste Xari 0 balioa ematen zaio. Funtzio sinplifikatua hau izango da: $f = c + \bar{a} \cdot \bar{b}$

Zirkuitu integratuak dituzten funtzio logikoen adibide ebatziak

1. adibide ebatzia

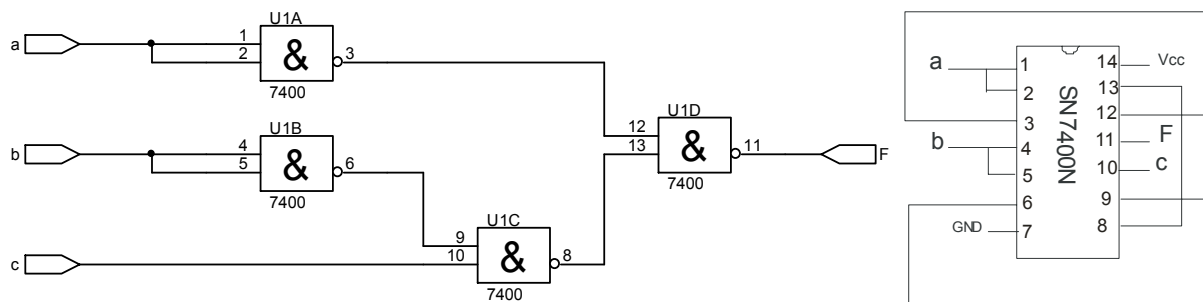
Funtzio hau aplikatu eta azaldutako zirkuitu integratuekin egitea:

$$F = a \cdot b + a \cdot c + \bar{a} \cdot \bar{b} \cdot c + a \cdot \bar{b}$$

Ebazpena

Aplikatzeko:

- ✓ Sinplifikatu: $F = a + \bar{b} \cdot c$
- ✓ $F = \overline{\overline{a + \bar{b} \cdot c}} = \overline{\overline{a} \cdot \overline{\bar{b} \cdot c}}$ De Morgan erabiliz
- ✓ 7400 zirkuitu integratu batean, lau atek erabiliz, eskema hau geratuko litzateke:



- ✓ 7 terminalean masa konektatu behar da, eta 14 terminalean 5 voltetako tentsioa, zirkuitu integratua elikatzeko.

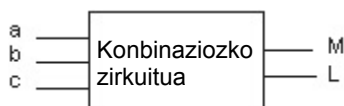
2. adibide ebatzia

Ahalik eta zirkuitu integratu kopuru txikienarekin, motor baten kontrol-gailua diseinatu, *a*, *b* eta *c* pultsadoreak dituen. Gailu horrek baldintza hauek bete behar ditu:

- ✓ Hiru pultsadoreak sakatzean, motorra aktibatu egiten da.
- ✓ Edozein bi pultsadore sakatzean, motorra aktibatu eta arrisku-lanpara pizten da.
- ✓ Pultsadore bakar bat sakatzenean bada, motorra ez da aktibatzen, baina arrisku-lanpara pizten da.
- ✓ Pultsadore bat ere sakatzenean ez bada, motorra eta lanpara desaktibatuta daude.

Ebazpena

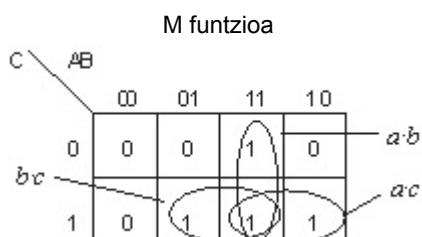
Bloke funtzionala marraztu. Esakunea ikusita, badakigu hiru sarrera (pultsadoreak) eta bi irteera (motorra eta argia) eduki behar dituela.

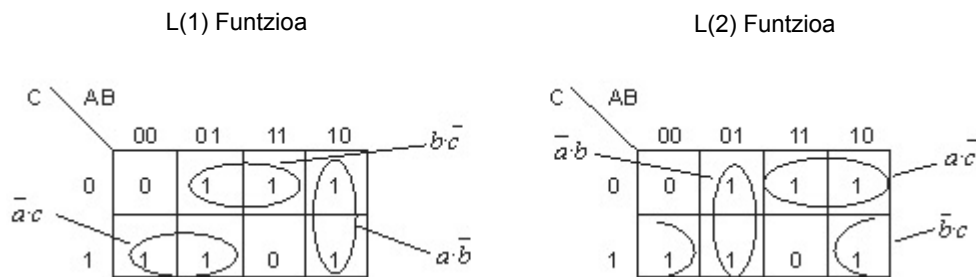


- ✓ Esakunea kontuan hartuta, aplikatu beharreko zirkuituaren egia-taula hau izango da:

a	b	c	M	L
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	1
1	0	0	0	1
1	0	1	1	1
1	1	0	1	1
1	1	1	1	0

Irteerako ekuazioak sinplifikatzeko, Karnaugh-en mapak aplikatu ondoren, mapa hauek eskuratzen dira:



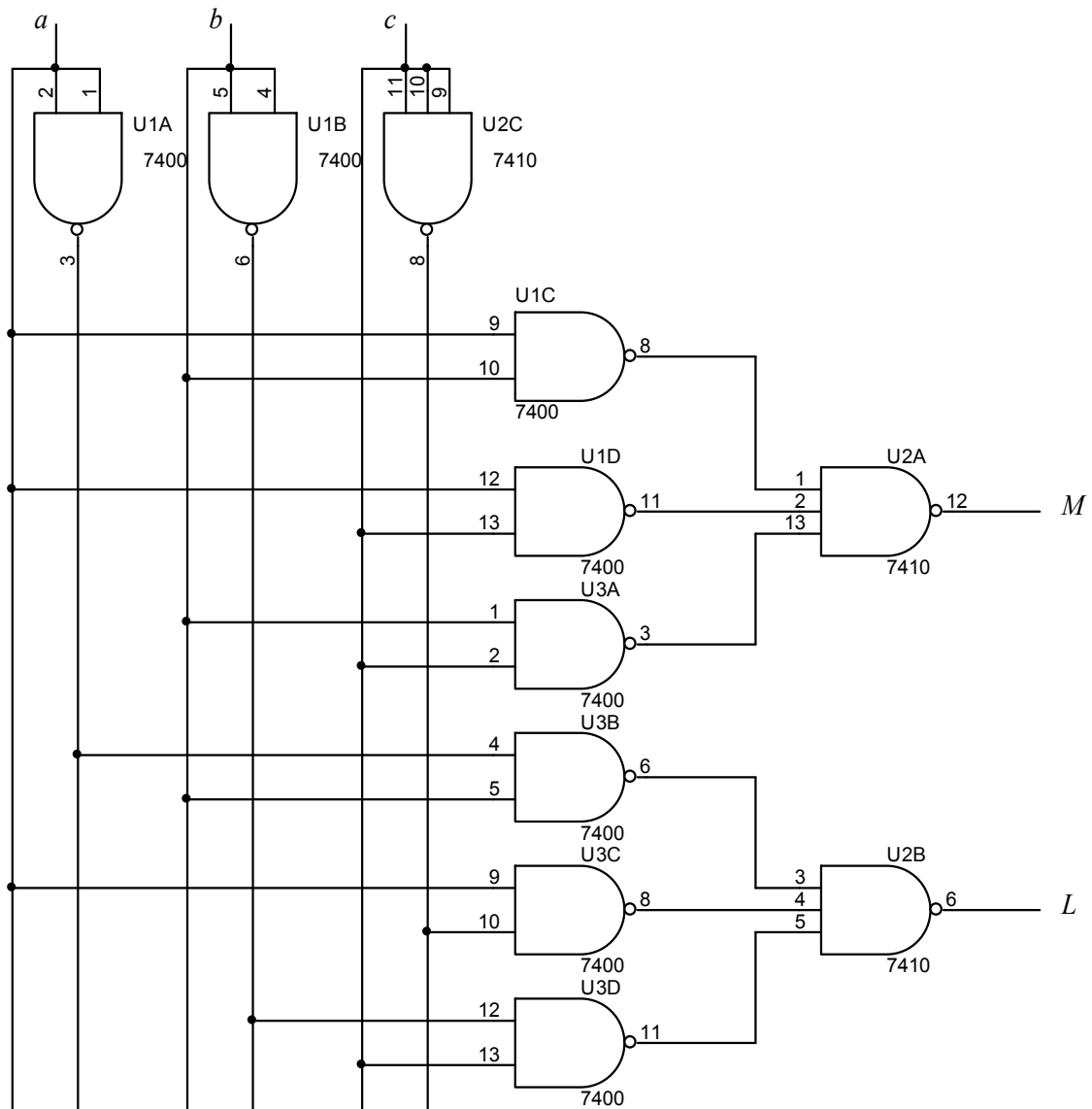


Hortik: $M = a \cdot b + b \cdot c + a \cdot c$ eta $L(1) = \bar{a} \cdot c + b \cdot \bar{c} + a \cdot \bar{b}$ edo $L(2) = \bar{a} \cdot b + a \cdot \bar{c} + \bar{b} \cdot c$

L aldagaiak bi emaitza ditu. Bat bakarrik erabiltzen da, esaterako L(1) funtzioa.

Zirkuitua ahalik eta integratu kopuru txikienarekin egiteko, pauso hauek eman behar dira:

- ✓ Bi ekuazioei De Morgan legea aplikatzen zaie, eta emaitza hau lortzen da: $M = \overline{\overline{a \cdot b} \cdot \overline{b \cdot c} \cdot \overline{a \cdot c}}$ eta $L = \overline{\overline{a \cdot c} \cdot \overline{b \cdot \bar{c}} \cdot \overline{a \cdot \bar{b}}}$. Era horretan, NAND ateak bakarrik erabili behar dira.
- ✓ Sarrera gehien dituzten ateekin hasi behar da. Ekuazio bakoitzeko biderkadura ezeztatzeko, hiru sarrerako bi NAND ate behar dira. (CI) 7410 zirkuitu integratu bat behar da, eta ate bat sobran geratzen da.
- ✓ Termino bakoitzerako bi sarrerako 6 NAND ate behar dira. Bi CI 7400 erabili behar dira, eta bi ate sobran geratzen dira.
- ✓ Azkenik, sarrerako aldagaiak ezeztatu behar dira. Hiru NAND ate sobran geratzen direnez, sarreretan zirkuitulaburrak eginez, alderantzizko ateak eskuratzen dira.
- ✓ Azkenean, zirkuitu hau lortuko dugu:



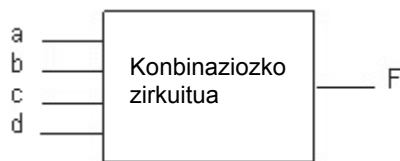
3. adibide ebatzia

Lau detektagailuko (*a*, *b*, *c* y *d*) alarma-sistema bat eraiki. Sistema horrek baldintza hauek bete beharko ditu:

- ✓ Hiru edo lau detektagailuak aktibatzean, sistema aktibatuko da.
- ✓ Bi detektagailu aktibatzen badira, sistema aktiba daiteke ala ez.
- ✓ Detektagailu bat edo bat ere ez aktibatzen bada, sistema ez da aktibatuko.
- ✓ Segurtasun-arrazoiak direla eta, sistema aktibatu egingo da $a=0$, $b=0$, $c=0$ eta $d=1$ direnean.

Ebazpena

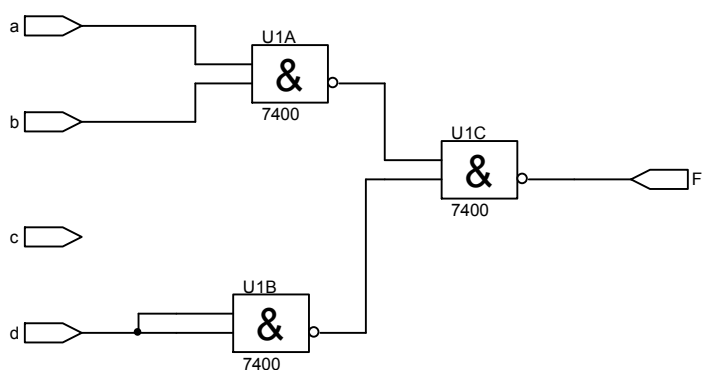
- ✓ Bloke funtzionala marraztu:



Egia-taula egin:

a	b	c	d	F
0	0	0	0	0
0	0	0	1	1
0	0	1	0	0
0	0	1	1	X
0	1	0	0	0
0	1	0	1	X
0	1	1	0	X
0	1	1	1	1
1	0	0	0	0
1	0	0	1	X
1	0	1	0	X
1	0	1	1	1
1	1	0	0	X
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1

- ✓ *Karnaugh Minimizer* programa erabiliz, biderkadurak gehitu. Emaitza hau izango da:
 $F = a \cdot b + d$. De Morgan legea erabiliz: $F = \overline{\overline{a \cdot b} \cdot \overline{d}} = \overline{(a \cdot b) \cdot d}$. Zirkuitua horrela geratuko da:



- ✓ Irudian ikusten den bezala, kasu honetan, c detektagailua ez da beharrezkoa.
- ✓ 7400 txip bat erabiltzen da, eta bertan ate bat geratzen da soberan.
- ✓ Zirkuitu integratuari elikatze-iturria gehitu behar zaio.

2.4 Aplikazio praktikoa: OrCAD programarekin, ate logikoak dituen oinarritzko zirkuitu bat aztertu, kapturatu eta simulatzea

Lan horretan, bi atal bereizi daude:

- ✓ Aplikazioa paperean garatzea.
- ✓ Tresna informatikoen bitartez, eskema elektronikoa kapturatu eta simulatzea.

Aplikazioa paperean garatzea

Zirkuitu logiko atedun bat aplikatzea, ahalik eta integratu kopuru txikienarekin. Zirkuitu horrek esaldi honetan aipatzen dena islatu behar du:

"Hiru kidek osatutako epaimahai batek hautagai baten azterketa ebaluatu behar du. Hautagaiak azterketa gaitutako du, baldin eta epaimahaiak aldeko bi edo hiru boto ematen baditu soilik. Botoa emateko, epaimahaiakide bakoitzak etengailu bat dauka (A, B, eta C). Etengailua sakatzen badute (etengailua=1), aldeko botoa ematen dute, eta sakatzen ez badute (etengailua=0), ezezeko botoa ematen dute".

Aplikatu zirkuitu logiko bat, aipatutako funtzioa betetzen duena eta hautagaiak azterketa gaitutako duen edo ez duen zehazten duena.

Epaimahaiakideen hiru etengailuak (A, B eta C) sarreratzat jotz, egin funtzioaren egia-etaula, minimizatu eta aplikatu. Horretarako, erabili lehen aipatutako zirkuitu integratuak.

Esakunean oinarrituta, egia-etaula egiten da. Karnaugh-en metodoa edo *Karnaugh Minimizer* aplikazio informatikoa erabiliz, funtzioa sinplifikatzen da. De Morgan teorema aplikatzen da, funtzio logikoa NAND ala NOR ate motak bakarrik erabiliz eskuratzeko. Azkenik, zirkuitua aplikatzen da, ahalik eta integratu kopuru txikiena erabiliz.

Ebazpena

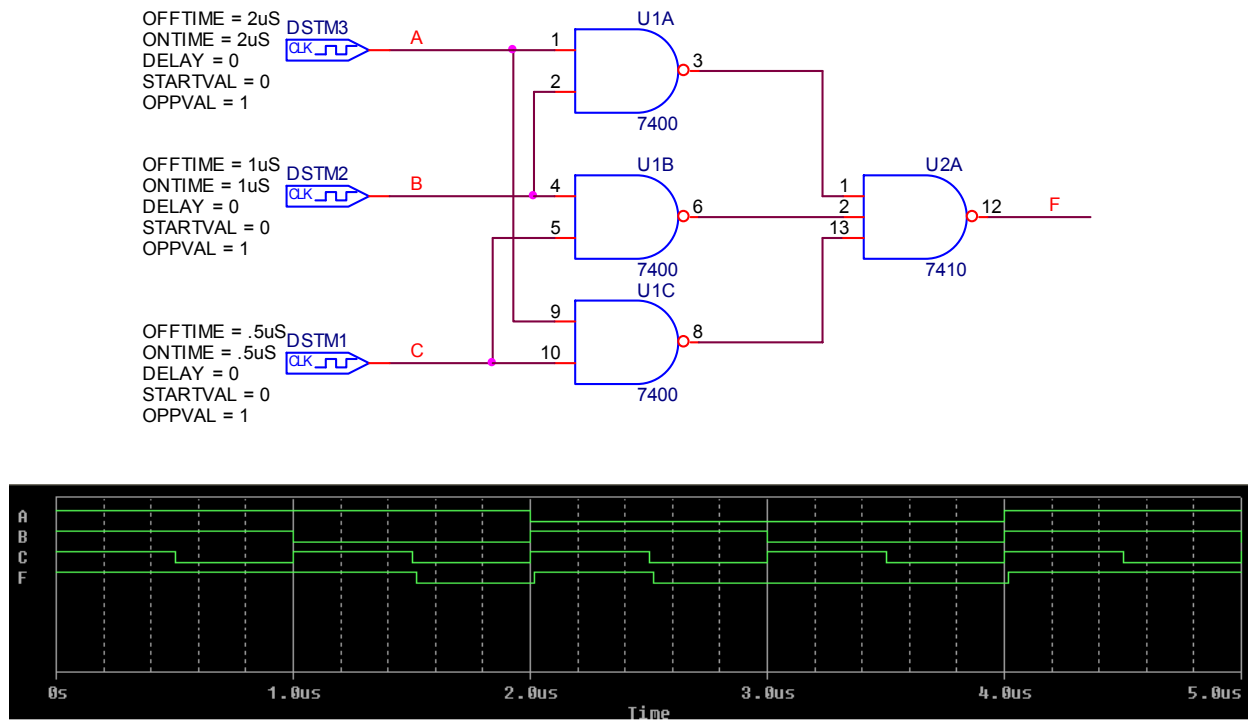
A	B	C	F
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

$$F = \overline{A \cdot B \cdot C} \cdot A \cdot C$$

Tresna informatikoen bitartez, eskema elektronikoa kapturatu eta simulatzea

Orcad programako Capture aplikazioaren bitartez, funtzioan oinarrituta eskuratutako zirkuitua marraztu. Jarraian, programa bereko PSpice aplikazioaren bitartez, zirkuitua simulatu.

Simulazioaren bidez, eragiketaren emaitzak zuzenak direla egiazta daiteke. Emaitza okerra bada, akatsak bilatu behar dira, nahi den irteera lortu arte.



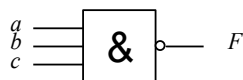
2.5 Autoebaluazioa

2.1 ariketa

Egin sarrerako hiru aldagaietako NAND, OR eta XNOR ateen egia-taulak.

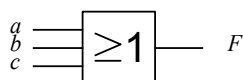
Ebazpena

$$F = \overline{a \cdot b \cdot c}$$



a	b	c	F
0	0	0	1
0	0	1	1
0	0	1	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

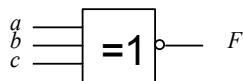
$$F = a + b + c$$



a	b	c	F
0	0	0	0
0	0	1	1
0	0	1	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	1

$$F = \overline{a \oplus b \oplus c}$$

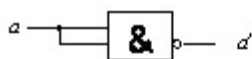
a	b	c	F
0	0	0	1
0	0	1	0
0	0	1	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	0



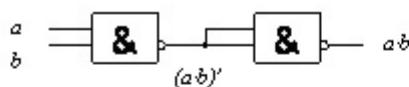
2.2 ariketa

Bi sarrerako NAND ateetan oinarrituz, eskuratu edozein ate mota (NOT, AND, OR eta NOR). Erabili $(a + b = \overline{a \cdot b})$ De Morgan legea.

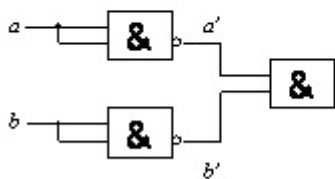
Ebazpena



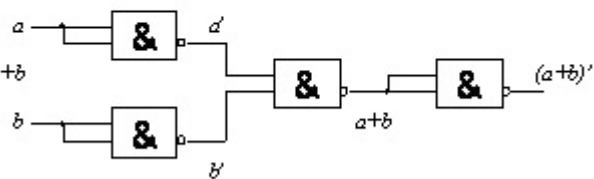
Inbertsio-funtzioa



AND funtzioa



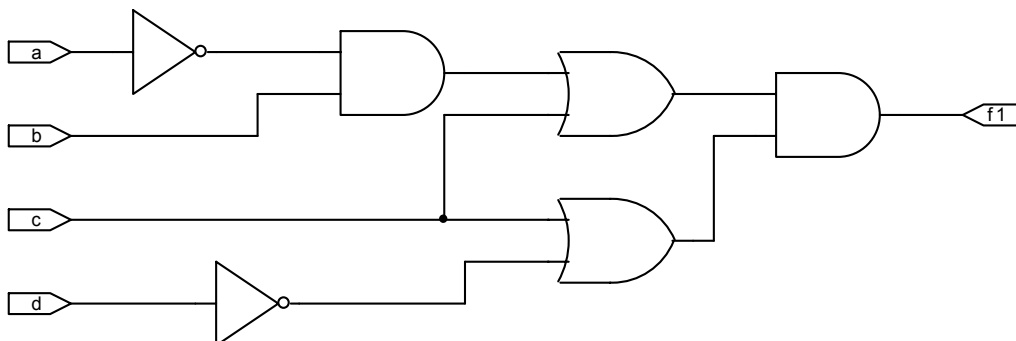
OR funtzioa



NOR funtzioa

2.3 ariketa

Eskuratu irudiko zirkuituari dagokion funtzio logikoa:



Ebazpena

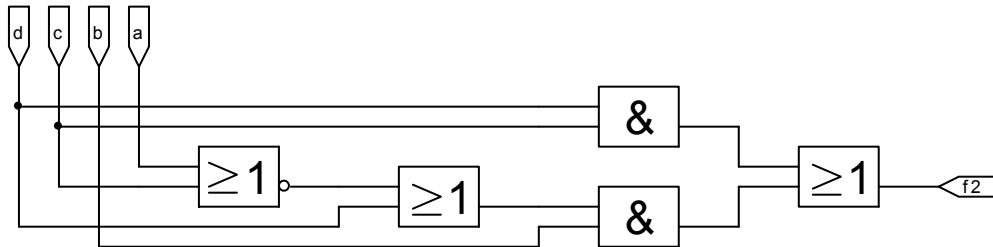
$$f_1 = (\overline{a} \cdot b + c) \cdot (c + \overline{d})$$

2.4 ariketa

Aplikatu funtzio logiko hau ate logikoekin:

$$f_2 = b[(a+c) + d] + c \cdot d$$

Ebazpena

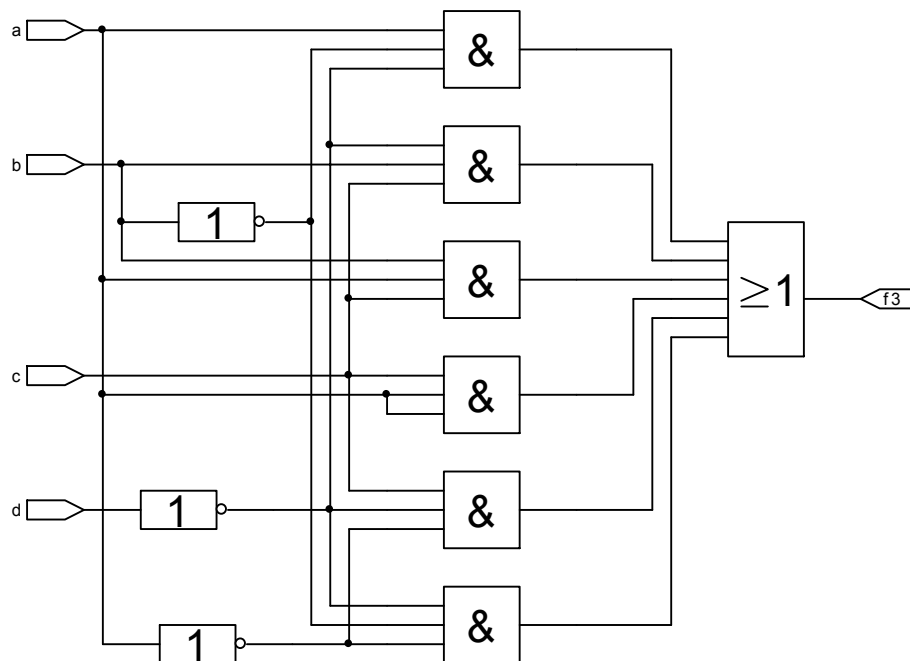


2.5 ariketa

Aplikatu funtzio logiko hau ate logikoekin:

$$f_3 = a \cdot \bar{b} \cdot \bar{d} + b \cdot c \cdot \bar{d} + a \cdot b \cdot c + a \cdot c + \bar{a} \cdot c \cdot \bar{d} + \bar{a} \cdot \bar{b} \cdot \bar{d}$$

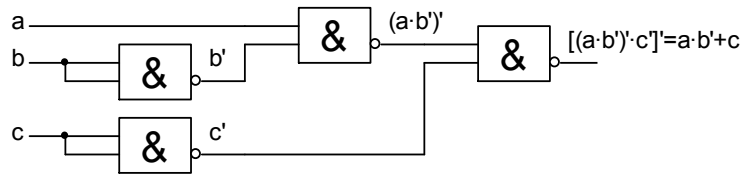
Ebazpena



2.6 ariketa

Aplikatu $f = a \cdot \bar{b} + c$ funtzio logikoa NAND ateekin.

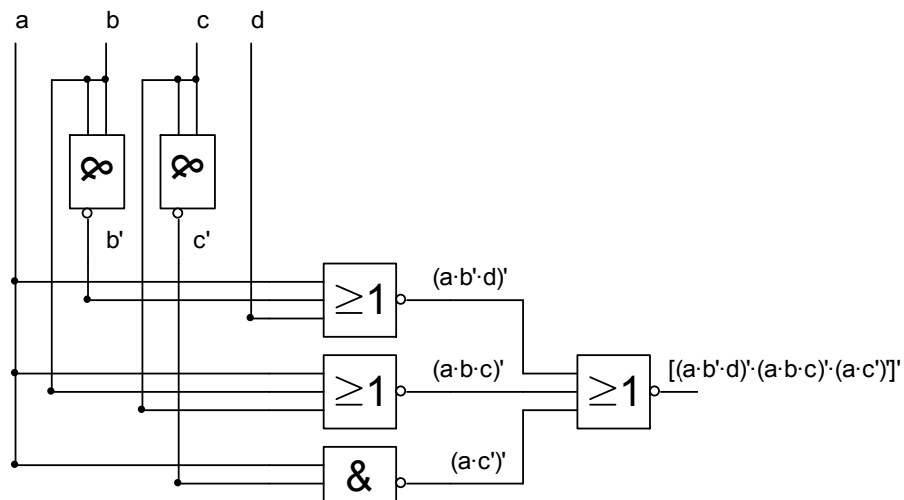
Ebazpena



2.7 ariketa

Egin $f = a \cdot \bar{b} \cdot d + a \cdot b \cdot c + a \cdot \bar{c}$ funtzioa betetzen duen zirkuitua.

Ebazpena



2.8 ariketa

Sinplifikatu ekuazio hau:

$$f = \bar{a} \cdot \bar{b} \cdot c + \bar{a} \cdot c \cdot \bar{d} + b \cdot d$$

Ebazpena

$$f = \bar{a} \cdot c + b \cdot d$$

2.9 ariketa

Sinplifikatu ekuazio hau:

$$f = \bar{c} \cdot \bar{d} + \bar{a} \cdot \bar{b} \cdot \bar{c} \cdot d + \bar{a} \cdot b \cdot c + \bar{a} \cdot \bar{b} \cdot c$$

Ebazpena

$$f = \bar{a} \cdot \bar{b} + \bar{a} \cdot c + c \cdot \bar{d}$$

2.10 ariketa

Egia-taulan oinarrituz, eskuratu funtzio sinplifikatua:

a	b	c	d	F
0	0	0	0	0
0	0	0	1	0
0	0	1	0	1
0	0	1	1	1
0	1	0	0	1
0	1	0	1	1
0	1	1	0	1
0	1	1	1	1
1	0	0	0	0
1	0	0	1	0
1	0	1	0	1
1	0	1	1	0
1	1	0	0	1
1	1	0	1	0
1	1	1	0	1
1	1	1	1	0

Ebazpena

$$F = \bar{a} \cdot b + \bar{a} \cdot c + c \cdot \bar{d} + b \cdot \bar{d}$$

2.11 ariketa

Jolas-makina batek, bolak igarotzen duen plataforman, a , b , c eta d argizko etengailuak ditu, bola jokoan dagoenean aktiba daitezkeenak.

Zirkuitu integratu komertzialak erabiliz, diseinatu zirkuitu bat. Zirkuitu horretan, 4, 5, 8, 9, 11, 13 edo 15 zenbaki hamartarren baliokide bitarren konbinazioen etengailuak sakatzean, jokalaria doako bola bat eman behar zaio. Bola beraren jokaldiak irauten duen bitartean etengailuak sakatuta geratzen direla jotzen da. Pisu gehieneko etengailua a etengailua da.

Ebazpena: NAND ateak erabiliz.

$$F = \overline{a \cdot d \cdot a \cdot b \cdot c \cdot a \cdot b \cdot c}$$

