

Detekcia a oprava kolísavých bitov v sade registrov

Dávid Bolvanský

Systémy odolné proti poruchám

Kolísavé (erratic) bity

- *erratic* - kolísavý, nepredvídateľný, nevyspytateľný
- častý dôvod jednobitových chýb počas fáze zápisu/mazania buniek
- chyby spôsobené výkyvmi ¹ vo V_{min} (minimálna hodnota napätia, pri ktorej je zaručená správna činnosť)
- erratic bit vykazuje nestále a nepredvídateľné správanie pri mazaní - jeho hraničná hodnota napätia sa náhodne mení v každom cykle
- ide o druh občasných chýb, kde sa bity a ich hodnoty javia ako uviaznuté (stuck)
- poškodená bunka nemusí byť schopná zmeniť hodnotu pri zápise → čítanie nesprávnych hodnôt
- jav prvotne pozorovaný na Flash pamätiach, neskôr aj na SRAM (registre)

¹trapping/detrapping of electrons and holes in the gate oxide

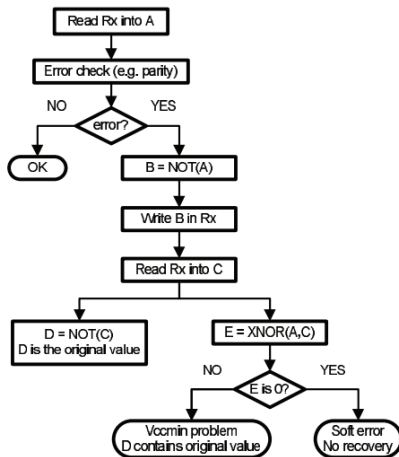
Ochrana sady registrov (Register File, RF)

- prístup do registrov je veľmi častý → ochrana je nevyhnutná pre zabránenie šíreniu ďalších chýb do častí systému, inak hrozí pád programov alebo poškodenie dát
- TMR, ECC sa nepoužívajú (vysoká cena vo forme plochy na čipe, oneskorenia) → použitie parity, ktorá umožňuje detekciu jednobitovej chyby
- ak je chyba detegovaná, opravenie (opätovné spustenie inštrukcie) je možné len v prípade, keď inštrukcia, ktorá spôsobila chybnú hodnotu, neopustila zretazenú linku (pipeline)
- registre s poškodenými bitmi je vo všeobecnosti nutné natrvalo zakázať → zníženie počtu dostupných registrov, čo vedie k nižšiemu výkonu, prípadne až k celkovej nefunkčnosti
- vzniká potreba hľadania nových techník na riešenie chýb spôsobenými trvalými chybnými bitmi za cenu mierne zvýšenej réžie

Metóda na zvýšenie odolnosti RF voči kolísavým bitmi

- jedná sa jednoduchý a efektívny mechanizmus
- oprava chýb spôsobenej kolísavými bitmi sa vykonáva priamo v sade registrov
- mechanizmus pri detekcii chyby zisťuje, či sa jedná o problém kolísavých bitov alebo o soft chybu
- identifikuje kolísavý bit a opraví chybu bez nutnosti ďalších informácií
- metóda využíva fakt, že občasné chyby kvôli kolísavým bitmi spôsobia, že niektoré bity budú uviaznuté na hodnote 0 alebo 1 po nejakú dobu
- nezáleží teda na tom, akú hodnotu do bitu zapíšeme, vždy sa prečíta rovnaká hodnota

Princíp metódy

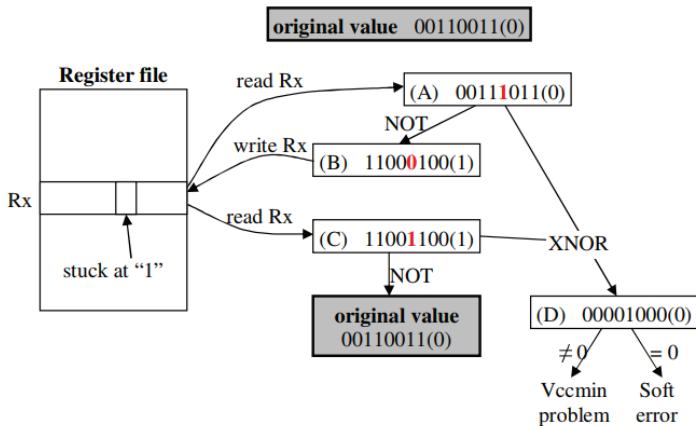


Obrázok: Detekcia a oprava chyby spôsobenej kolísavými bitmi

Popis metódy

- 1 prečítame hodnotu z registra $R_x \rightarrow$ hodnota A
- 2 oprava chyby začína, keď kontrola parity hodnoty A zistí chybu
- 3 je nutné zistiť, či chyba bola spôsobená kolísavým bitom, a opraviť ju (proces opravy je jednoduchý vďaka vlastnosti uviaznutia hodnoty u kolísavých bitov)
- 4 invertujeme prečítanú hodnotu $A \rightarrow$ hodnota B
- 5 zapíšeme hodnotu B späť do registra R_x
- 6 znova prečítame register R_x , získanú hodnotu C z registra R_x invertujeme \rightarrow hodnota D
- 7 vypočítame $E = XNOR(A, C)$
- 8 ak $E = 0$ - jedná sa o soft chybu
- 9 ak $E \neq 0$ - ide o prípad kolísavého bitu \rightarrow hodnota D sa zhoduje s pôvodnou a správnou hodnotou
- 10 chyba bola úspešne opravená

Príklad činnosti metódy



Obrázok: Detekcia a oprava chyby spôsobenej kolísavými bitmi

Réžia metódy

- cena je z pohľadu výkonu a HW veľmi nízka
- pri detekcii chyby (ktorej výskyt nie je častý) sa procesor pozastaví (stall) a vykoná sa pár jednoduchých operácií (invertovanie, XNOR)
- pridaná réžia teda spočíva v pár krokoch potrebných na obnovu hodnoty a jej zápis

Alternatívne prístupy

- replikácia hodnôt registrov do nepoužívaných registrov pre obnovu z prechodných a soft chýb - ak ECC zistí chybu, správna hodnota je získaná z nepoškodeného registra, ktorý obsahuje replikovanú hodnotu
- replikácia častí procesoru - napr. IBM G5 replikuje frontend procesoru a všetky inštrukcie vykonáva paralelne dvakrát → porovnaním výstupu inštrukcií zisťuje chyby → pre obnovu z chýb si udržuje kópiu sady registrov

Primárny zdroj

- Online Error Detection and Correction of Erratic Bits in Register Files
<https://ieeexplore.ieee.org/document/5195987>

Sekundárne zdroje

- Erratic Fluctuations of SRAM Cache Vmin at the 90nm Process Technology Node
<https://ieeexplore.ieee.org/document/1609436>
- Erratic Bit Errors in Latches
<https://ieeexplore.ieee.org/document/4227672>
- Analysis of erratic bits in flash memories
<https://ieeexplore.ieee.org/document/995831>
- Error Correction Codes for Non-Volatile Memories
<https://www.springer.com/la/book/9781402083907>