Vorlesung Elektronik II



1. Motivation

Schaltungsfamilien

2. Transistoren in analogen Schaltungen

- Inverter
- Kleinsignalverhalten
- Differenzstufe
- Transistor als Widerstand
- Stromquellen
- Inverter und Differenzstufe mit Stromspiegel
- Ausgangsstufen
- Kapazitäten eines Transistors
- Frequenzgang

3. Verstärker

- Aufbau einstufiger Verstärker
- Wirkung der Kapazitäten
- Aufbau zweistufige Verstärker
- Pole und Nullstellen
- CMRR
- PSRR
- Slew Rate

4. Anwendungen des OPV

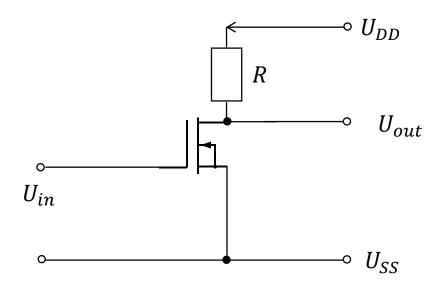
- Invertierender Verstärker
- Übertragungsfunktion
- Frequenzgang (Bode-Diagramm)
- Verstärkungs-Bandbreite-Produkt
- Bandbreite eines gegengekoppelten OPV
- Summierer/ Subtrahierer
- Logarithmierer/ Integrierer
- Aktiver Tiefpass/ Hochpass 1.Ordnung
- Integrierer/ Differenzierer
- Komparator mit Hysterese

5. Gegen- und Mittkopplung

- Einfluss auf Eingangswiderstand
- Einfluss auf Ausgangswiderstand
- Frequenzgang
- Astabile Kippschaltung



MOS-Transistoren in Analogschaltungen



In digitaler
Schaltungstechnik
bekannt als Inverter
mit Widerstandslast

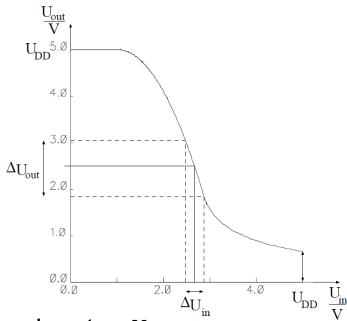
Schaltung kann auch als analoger Verstärker verwendet werden:

- kleine Veränderungen von U_{in} führen zu größeren Variationen von U_{out}
- Funktioniert nur bei geeigneter Wahl des Arbeitspunktes, muss im steilen Kennlinienbereich liegen



Kennlinie des Inverters

Mit Hilfe der Dimensionierung des Transistors kann steiler Kennlinienbereich verschoben werden. Berechnung kann auf zwei Arten erfolgen:



- 1. Dimensionierung ist gegeben \rightarrow bestimme geeignetes U_{in}
- 2. U_{in} ist gegeben \rightarrow bestimme geeignete Dimensionierung
- Wir betrachten den zweiten Fall:
- Annahme: Transistor in Sättigung und Vernachlässigung der Kanallängenmodulation:

•
$$I_D = \frac{\beta}{2} (U_{GS} - U_{Th})^2$$
, $U_{DD} = 5V$, $U_{Th} = 1V$, $U_{in} = \frac{U_{DD}}{3} + U_{Th} = 2$, $\overline{6}V$

• im Arbeitspunkt: $U_{out} = \frac{U_{DD}}{2} = 2,5V$, $R = 10k\Omega$



- Mit $U_{in} = U_{GS}$ und $U_{out} = U_{DD} I_D \cdot R$ ergibt sich:
- $\frac{1}{2} \cdot U_{DD} = U_{DD} \frac{\beta}{2} \cdot (U_{in} U_{Th})^2 \cdot R$

$$= U_{DD} - \frac{\beta}{2} \cdot \left(\frac{U_{DD}}{3}\right)^2 \cdot R$$

nach
$$\beta$$
 auflösen: $\beta = \frac{9 \cdot U_{DD}}{R \cdot U_{DD}^2} = \frac{9}{R \cdot U_{DD}}$

• β hängt von der Dimensionierung des Transistors ab:

$$\beta = \mu \cdot \frac{\varepsilon_{ox}}{t_{ox}} \cdot \frac{W}{L} = \beta_0 \cdot \frac{W}{L}, \, \beta_0 = \mu \cdot \frac{\varepsilon_{ox}}{t_{ox}} \approx 50 \frac{\mu A}{V^2}$$

$$\Rightarrow \frac{W}{L} = \frac{9}{\beta_0 \cdot R \cdot U_{DD}} = \frac{9}{50 \frac{\mu A}{V^2} \cdot 10 k\Omega \cdot 5V} = \frac{9}{2,5}$$

W und L sind frei wählbar! Mögliche Werte beispielsweise:

$$W = 4.5 \mu m \ L = 1.25 \mu m$$

 $W = 9 \mu m \ L = 2.5 \mu m$
 $W = 18 \mu m \ L = 5 \mu m$

Die kleinste herstellbare Größe hängt von der verwendeten Technologie ab.

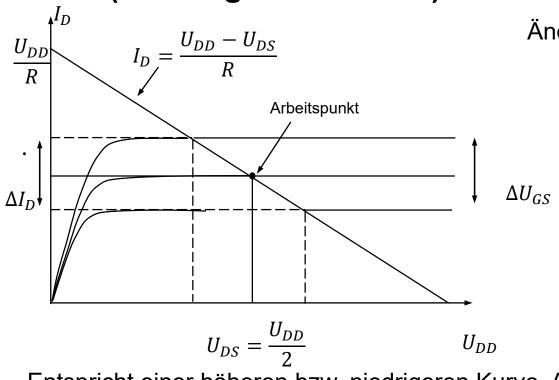


- Schließlich ergibt sich aus $I_D = \frac{\beta}{2}(U_{GS} U_{Th})^2$ ein Drainstrom von $I_D = 250 \mu A$.
- Der Strom ist auch über $U_{DD} U_{out}$ berechenbar.
- → Gesuchte Dimensionierung und Arbeitspunkt ermittelt

Wie groß ist die Verstärkung, wenn sich die Eingangsspannung leicht um den Arbeitspunkt variiert (Kleinsignalverhalten)?



Wie groß ist die Verstärkung, wenn sich die Eingangsspannung leicht um den Arbeitspunkt variiert (Kleinsignalverhalten)?



Änderung der Ausgangsspannung: $\Delta U_{out} = -R \cdot \Delta I_D$

Entspricht einer höheren bzw. niedrigeren Kurve. An der Widerstandsgrade lässt sich die Änderung von U_{out} ablesen

• Bei einem größeren Widerstand ist die Steigung der Widerstandsgerade geringer, damit ist die Änderung von U_{out} bzw. die Verstärkung größer.



Im Arbeitspunkt wird für diese kleinen Änderungen ein linearer Zusammenhang als Näherung gewählt:

•
$$\Delta I_D = G \cdot \Delta U_{in}$$

$$\rightarrow$$
 G = $\frac{\Delta I_D}{\Delta U_{in}} = \frac{\Delta I_D}{\Delta U_{GS}}$

$$\rightarrow \Delta U_{out} = -R \cdot G \cdot \Delta U_{in}$$

Durch Übergang ins Differentielle erhält man die arbeitspunktabhängige Stromverstärkung:

•
$$\frac{dI_D}{dU_{GS}} = g_m$$

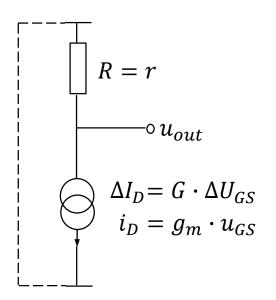
- damit ergibt sich für die Verstärkung: $A = \frac{\Delta U_{out}}{\Delta U_{in}} = -R \cdot G$
- im Differentiellen: $A = -g_m \cdot R$

SoSe2025



Kleinsignalverhalten

- Bei kleinen Änderungen der Eingangsspannung $U_{in} = U_{GS}$, die den Arbeitspunkt näherungsweise nicht ändern, spricht man vom Kleinsignalverhalten.
- Durch Linearisierung der Gleichungen im Arbeitspunkt können Kleinsignalersatzschaltbilder entwickelt werden, die nur diese Änderungen berücksichtigen.

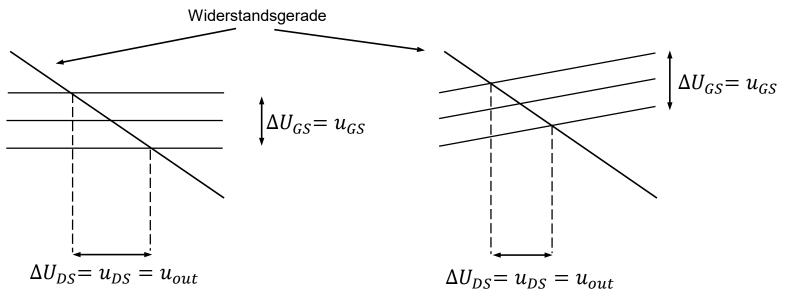


Kleinsignalersatzschaltbild eines Inverters

- feste Potentiale können auf Masse gelegt werden, da sich die Spannung nicht ändert, d.h. $\Delta U=0$ bzw. u=0
- → Festspannungsquellen können kurzgeschlossen werden
- \rightarrow Stromquellen können aufgetrennt werden, da der Strom, der in sie hinein- und herausfließt, konstant ist, d.h. Stromänderung gleich Null ($\Delta I=0$ bzw. i=0)



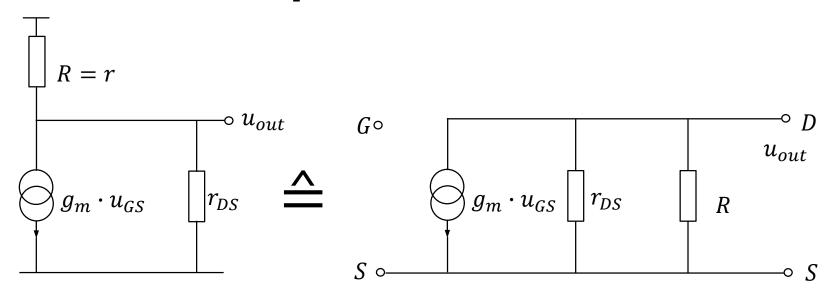
Ideale und reale Stromquelle



- links: ideale Stromquelle, der Drainstrom ist unabhängig von der Drain-Source-Spannung U_{DS} , entspricht einer steigungslosen Geraden im Ausgangskennlinienfeld $I_D(U_{DS})$
- rechts: Im realen Fall führt die Kanallängenmodulation zu einer Steigung der Geraden und damit zu einem kleineren u_{out} . Das entspricht dem Early-Effekt beim Bipolartransistor.
- → wirkt der erreichten Verstärkung entgegen und muss im Kleinsignal-ESB berücksichtigt werden



Reale Stromquelle



- Widerstand r_{DS} modelliert dies, Stromänderung bleibt gleich, aber Strom teilt sich jetzt auf
- Kanallängenmodulation wird bei Berechnung von g_m vernachlässigt:

$$g_m = \frac{dI_D}{dU_{GS}} = \beta \cdot (U_{GS} - U_{Th}) = \beta \cdot U_{GSeff} = \frac{2 \cdot I_D}{U_{GSeff}} = \sqrt{2 \cdot I_D \cdot \beta} \text{ mit } \beta = \mu \cdot C_{OX} \cdot \frac{W}{L}$$

- ightarrow β und g_m sind über das Verhältnis $\frac{\mathit{W}}{\mathit{L}}$ einstellbar
- zur Berechnung von r_{DS} wird Kanallängenmodulation mit $I_D = \frac{1}{2} \cdot \beta \cdot (U_{GS} U_{Th})^2 \cdot (1 + \lambda \cdot U_{DS})$ herangezogen



Reale Stromquelle, Fortsetzung

aus
$$I_D = \frac{1}{2} \cdot \beta \cdot (U_{GS} - U_{Th})^2 \cdot (1 + \lambda \cdot U_{DS})$$
 erhält man:

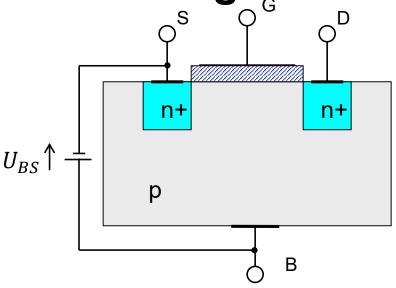
- $\frac{1}{r_{DS}} = g_{DS} = \frac{dI_D}{dU_{DS}} = \frac{1}{2} \cdot \beta (U_{GS} U_{Th})^2 \cdot \lambda = I_D \cdot \frac{\lambda}{1 + \lambda \cdot U_{DS}}$
- $mit \ \lambda \cdot U_{DS} \ll 1$: $= I_D \cdot \lambda$
- r_{DS} lässt sich auch durch physikalische Größen ausdrücken: $\frac{1}{g_{DS}}$ =

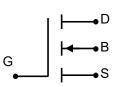
$$r_{DS} = \frac{2 \cdot L}{k_2 \cdot I_D} \cdot \sqrt{U_{DS} - U_{DSS}}$$

- U_{DSS} : Pinch-Off-Spannung (Abschnürspannung) $\approx U_{GSeff}$
- L: Kanallänge
- k₂: Kanallängenmodulationsfaktor
- → Kleinsignalverhalten r_{DS} hängt von L ab, während der absolute Widerstand vom Verhältnis $\frac{W}{L}$ abhängt
- ightarrow je länger der Transistor, desto größer wird r_{DS} und damit wird die Kennlinie flacher und nähert sich der Idealkennlinie, d.h. λ ist abhängig von L
- $\rightarrow \lambda$ und k_2 beschreiben Kanallängenmodulation, k_2 ist eine physikalische Größe und λ ist ein Näherungsfaktor

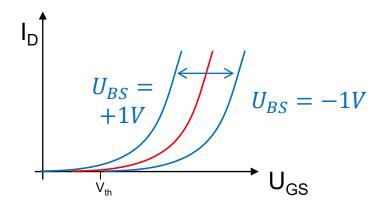


Substratsteuerung





Mit $U_{BS} \neq 0$ kann Kennlinie verschoben werden





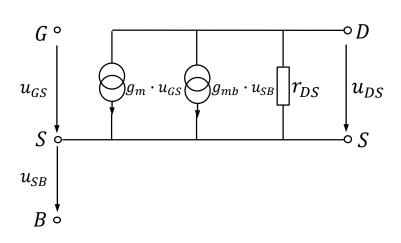
Source-Bulk-Spannung U_{SB}

- liegt der Bulk nicht auf dem gleichen Potential wie die Source $(U_{SB} \neq 0)$, ändert sich die Schwellspannung U_{Th} :
- $U_{Th} = U_{Th0} + \gamma \cdot \left(\sqrt{U_{SB} + 2 \cdot \Phi_D} \sqrt{2 \cdot \Phi_D}\right)$ mit
 - Φ_D : Diffusions spanning, auch als U_D bezeichnet
 - γ : bulk threshold parameter
- da U_{Th} abhängig ist von U_{SB} , ist auch I_D von U_{SB} abhängig, unter Vernachlässigung der Kanallängenmodulation ergibt sich:

•
$$g_{mb} = \frac{dI_D}{dU_{SB}} = \frac{dI_D}{dU_{Th}} \cdot \frac{dU_{Th}}{dU_{SB}} = -\beta \cdot (U_{GS} - U_{Th}) \cdot \frac{dU_{Th}}{dU_{SB}}$$

$$\Rightarrow g_{mb} = -g_m \frac{dU_{Th}}{dU_{SB}} = -g_m \frac{\gamma}{2 \cdot \sqrt{U_{SB} + 2 \cdot \Phi_D}}$$

- im Sättigungsbereich gilt in der Regel: $|g_{mb}| \ll |g_m|$
- Kleinsignal-ESB wird um Stromquelle $g_{mb} \cdot U_{SB}$ ergänzt, es gilt $g_{mb} < 0$:





Beispiel

- $\frac{W}{L} = \frac{50 \mu m}{5 \mu m}$, $\beta_{0n} = \mu_n \cdot \frac{\varepsilon_{0x}}{t_{0x}} \approx 50 \frac{\mu A}{V^2}$, $U_{Th0} = 1V$,
- $\Phi_D = U_D \approx 0V$, $\gamma = 0.8V^{\frac{1}{2}}$, $k_2 = 0.2 \frac{\mu m}{\sqrt{V}}$
- anstatt k_2 könnte auch $\lambda = 0.01\frac{1}{V}$ angegeben sein
- Arbeitspunkt befindet sich bei: $U_{GS} = 3.6V$, $U_{DS} = 5V$, $U_{SB} = 4V$
- damit können restliche Werte berechnet werden, unter Vernachlässigung der Kanallängenmodulation ergibt sich:

 $I_D \approx 250 \mu A, g_m \approx 500 \mu S, r_{DS} \approx 400 k \Omega \text{ bzw. } g_{DS} \approx 2.5 \mu S, g_{mb} \approx -100 \mu S$

- wenn Transistor als Inverter betreiben wird, bleibt r_{DS} gleich, wird ein Widerstand der Größe $R=10k\Omega$ eingesetzt, ergibt sich: $r_{DS}\gg R$
- mit $A \approx g_m(R||r_{ds})$: $A \approx g_m \cdot R = -5$
- Im weiteren wird gezeigt werden, wie größere Verstärkungen realisierbar sind.

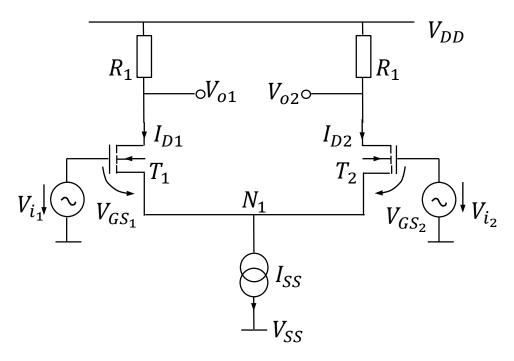


Innere Verstärkung des Transistors

- Verstärkung des Transistors, wenn Lastwiderstand beliebig groß ist → maximal erreichbare Verstärkung
- dann gilt $r_{DS} \ll R$: $\rightarrow A \approx -g_m \cdot r_{DS} = -\frac{\sqrt{2 \cdot I_D \cdot \beta}}{\lambda \cdot I_D}$
- $\rightarrow A \sim -\frac{1}{\sqrt{I_D}} \approx -200$ (im vorherigen Beispiel)
- → Je kleiner der Drainstrom, desto größer ist die Verstärkung.
- → kleiner Drainstrom bedeutet aber auch, dass die Schaltung langsamer wird
- → An den Gleichungen erkennt man, dass die angegebenen AC-Parameter vom Arbeitspunkt und damit von DC-Parametern abhängen.



Die Differenzstufe



- besteht aus zwei gleichen Invertern ($\beta_1=\beta_2$, $U_{Th1}=U_{Th2}$...) und idealer Stromquelle
- zwei Eingänge und zwei Ausgänge: V_{i1} , V_{i2} und V_{o1} , V_{o2}
- Source-Potentiale am Knoten N_1 nicht konstant, da Stromquelle I_{SS} vorhanden $\rightarrow u_{in} \neq u_{GS}$



Die Differenzstufe

Zunächst betrachten wir nur DC-Größen:

- $\bullet \quad I_{D1} + I_{D2} = I_{SS}$
- wenn $V_{i1} = V_{i2} \rightarrow I_{D1} = I_{D2} = \frac{I_{SS}}{2}$ aufgrund von Symmetrie

Annahme: $V_{i2} = const.$ und V_{i1} steigt:

- \rightarrow I_{D1} steigt und I_{D2} sinkt
- \rightarrow $-V_{i1} + U_{GS1} U_{GS2} + V_{i2} = 0$
- $\rightarrow \quad U_{GS1} U_{GS2} = V_{i1} V_{i2}$

mit:
$$U_{GS1} = \sqrt{\frac{2 \cdot I_D}{\beta}} + U_{Th}(U_{SB})$$

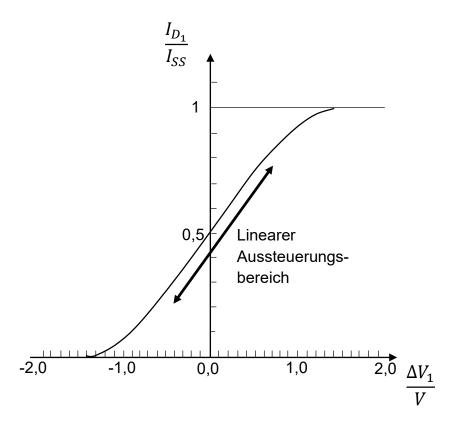
folgt mit
$$U_{Th1} = U_{Th2} \rightarrow V_{i1} - V_{i2} = \sqrt{\frac{2 \cdot I_{D1}}{\beta}} - \sqrt{\frac{2 \cdot I_{D2}}{\beta}}$$

und mit
$$\Delta V_i = V_{i1} - V_{i2} = \sqrt{\frac{2 \cdot I_{D1}}{\beta}} - \sqrt{\frac{2 \cdot I_{D2}}{\beta}}$$

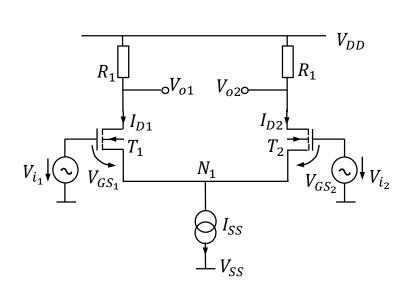


$U_{SB1,2} > 0 \rightarrow U_{Th1,2} > U_{Th0}$

• I_{D1} hängt von ΔV_i und I_{SS} ab

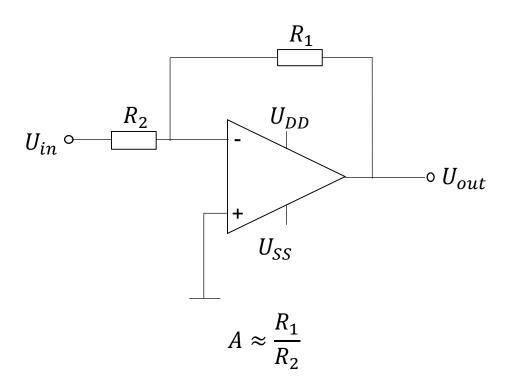


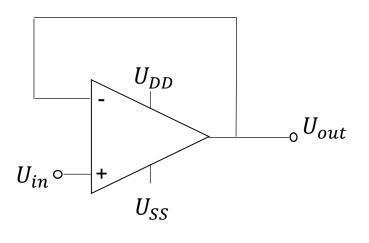
$$I_{SS} = 100 \mu A$$





Typische Beschaltung

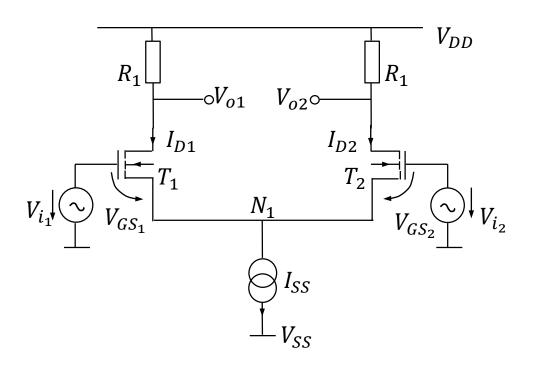




 $A \approx 1$



Aussteuerungsbereich (Großsignalverhalten)



• In welchem Bereich können V_{i1} und V_{i2} variiert werden, ohne das die Transistoren den **Sättigungsbereich** verlassen?



Differenzspannung

Aus Symmetriegründen sind beide Transistoren bei den folgenden Betrachtungen austauschbar. Wenn beide Eingänge gleich sind, gilt

mit
$$g_m = \beta \cdot U_{GSeff} = \sqrt{2 \cdot I_D \cdot \beta}$$
:

$$U_{GS1,2_0} = \sqrt{\frac{2 \cdot I_{D_{1,2_0}}}{\beta}} + U_{Th}(U_{SB})$$
 mit $I_{D_{1,2}} = \frac{I_{SS}}{2}$:
$$= \sqrt{\frac{I_{SS}}{\beta}} + U_{Th}(U_{SB})$$
 bzw.
$$U_{GS_{eff_{1,2_0}}} = \sqrt{\frac{I_{SS}}{\beta}}$$

Es sei jetzt $V_{i_2} > V_{i_1}$: Dann ist die obere Grenze erreicht, wenn der Transistor T_1 sperrt und Strom I_{SS} völlig durch Transistor T_2 fließt. Das Potential am Knoten N_1 stellt sich entsprechend ein. Damit gilt:



Damit gilt:

$$U_{GS_{1_{\min}}} \approx U_{Th}(U_{SB})$$

$$U_{GS_{2_{\max}}} = U_{GS_{eff_{2_{\max}}}} + U_{Th}(U_{SB})$$

$$I_{D_{2_{\max}}} = I_{SS}$$

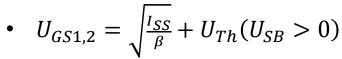
- Für höhere Spannungen wird keine Verstärkung mehr erreicht, da die Differenzstufe voll ausgesteuert ist.
- Aussteuerbereich über I_{ss} und β einstellbar
- größeres I_{ss} führt zu größerer Verlustleistung
- kleineres eta führt zu kleinerem g_m und damit zu geringerer Verstärkung

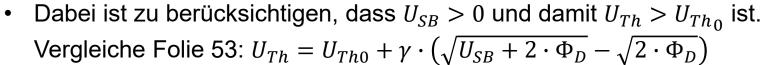


Gleichanteil

Auch wenn $V_{i_2} = V_{i_1}$ ist, können sie Spannungen nicht beliebig variieren (vergl. Folie 62). In diesem Fall sind die beiden Drainströme I_{D_1} und I_{D_2} gleich. Für die Gate-Source-Spannung gilt bei beiden

Transistoren gemäß
$$U_{GS1,2_0} = \sqrt{\frac{I_{SS}}{\beta}} + U_{Th}(U_{SB})$$
:





• Damit durch die Transistoren ein Drainstrom von $\frac{I_{SS}}{2}$ fließen kann, muss U_{GS} groß genug sein. Das Potential am Knoten N1 stellt sich entsprechend ein, kann aber nicht kleiner als U_{SS} werden. Im Fall $U_{N_1} = U_{SS}$ wird $U_{SB} = 0$. Somit ist eine **untere Schranke** für die Eingangsspannungen gegeben:

$$V_{in} = U_{GS} + U_{N_1} > \sqrt{\frac{I_{SS}}{\beta}} + U_{Th}(U_{SB} \approx 0) + U_{SS}$$



Die **obere Grenze** ist dadurch gegeben, dass die Transistoren in Sättigung bleiben müssen, d.h. $U_{DS} > U_{GS} - U_{Th}(U_{SB})$. Da die Drainströme feststehen, sind über die Widerstände die Drainpotentiale festgelegt:

$$U_{out} = U_{DD} - \frac{I_{SS}}{2} \cdot R$$

Durch den Zusammenhang

$$V_{in} = U_{GS} - U_{DS} + U_{out}$$

$$= U_{GS} - U_{DS} + U_{DD} - \frac{I_{SS}}{2} \cdot R$$

$$< U_{GS} - (U_{GS} - U_{Th}(U_{SB} > 0)) + U_{DD} - \frac{I_{SS}}{2} \cdot R$$

$$< U_{Th}(U_{SB} > 0) + U_{DD} - \frac{I_{SS}}{2} \cdot R$$

ergibt sich eine Obergrenze.



Zusammenfassung Differenzstufe

Differential Mode:

$$\Delta V_{i_{max}} = \sqrt{2} \cdot U_{GS_{eff_{1,2_0}}}$$

Common Mode:

$$\sqrt{\frac{I_{SS}}{\beta}} + U_{Th}(U_{SB} \approx 0) + U_{SS} < V_{in} < U_{Th}(U_{SB} > 0) + U_{DD} - \frac{I_{SS}}{2} \cdot R$$

Common Mode Range:

25

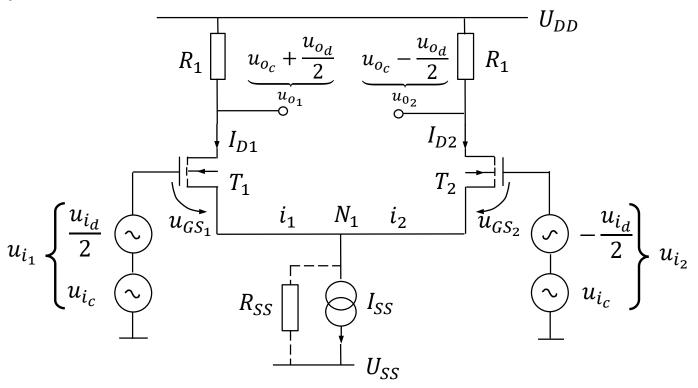
$$U_{DD} - U_{SS} - \frac{I_{SS}}{2} \cdot R - \sqrt{\frac{I_{SS}}{\beta}} + U_{Th}(U_{SB} > 0) - U_{Th}(U_{SB} \approx 0)$$

SoSe2025

FH MÜNSTER University of Applied Sciences

Kleinsignalverhalten der Differenzstufe

- Im vorherigen Abschnitt haben wir den Arbeitspunkt betrachtet. Jetzt sollen kleine Änderungen der Eingangsspannungen betrachtet werden.
- Zur Ausnutzung der Symmetrie werden Ein- und Ausgangsspannungen aufgespalten:





$$u_{i_{1}} = u_{i_{c}} + \frac{u_{i_{d}}}{2}$$

$$u_{i_{2}} = u_{i_{c}} - \frac{u_{i_{d}}}{2}$$

$$u_{i_{2}} = u_{i_{c}} - \frac{u_{i_{d}}}{2}$$

$$u_{i_{d}} = u_{i_{1}} - u_{i_{2}}$$

$$u_{i_{d}} = \frac{u_{i_{1}} + u_{i_{2}}}{2}$$

$$u_{i_{c}} = \frac{u_{i_{1}} + u_{i_{2}}}{2}$$

$$u_{o_{c}} = \frac{u_{o_{1}} - u_{o_{2}}}{2}$$

c steht für den Gleichanteil (common) und d für den Differenzanteil der Spannungen.



Differenzmode

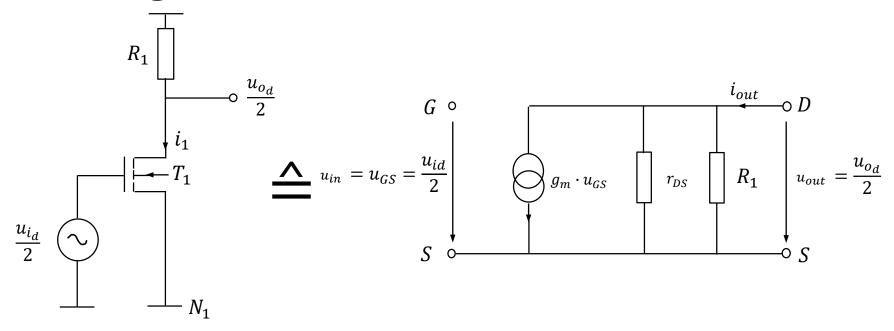
Zunächst soll nur der Differenzanteil betrachtet werden:

Annahme:
$$u_{i_c}=0 \rightarrow u_{o_c}=0$$
 $u_{i_d}>0 \rightarrow i_1>0, \quad i_2<0$

- Betragsmäßig sind Eingangsspannungen gleich
- linearisierte Gleichungen im Arbeitspunkt (Kleinsignalverhalten):
- $\rightarrow i_1 = -i_2$
- \rightarrow Bei Kleinsignalbetrachtung fließt kein Strom über R_{SS}
- \rightarrow daher ändert sich Potential an Knoten N_1 nicht und kann im ESB auf Masse gelegt werden. \rightarrow Es gilt in diesem Fall $u_{in}=u_{gs}$
- → Man erhält zwei voneinander entkoppelte Inverter



Kleinsignal ESB für einen Inverter



Die Verstärkung ergibt sich allgemein aus: $A_{DM} = -g \cdot r_{out}$

g ergibt sich, wenn man den Ausgang kurzschließt und den Ausgangsstrom in Abhängigkeit von der Eingangsspannung ermittelt: g =

$$\frac{i_{out}}{v_{in}}|_{u_{out}=0} = \frac{g_m \cdot u_{gs}}{\frac{u_{id}}{2}} = \frac{g_m \cdot \frac{u_{id}}{2}}{\frac{u_{id}}{2}} = g_m$$



ETI

Um r_{out} zu bestimmen, wird der Eingang kurzgeschlossen und die Ausgangsspannung in Abhängigkeit vom Ausgangsstrom bestimmt:

$$r_{out} = \frac{u_{out}}{i_{out}} \Big|_{v_{in=0}} = \frac{i_{out} \cdot (R_1 || r_{DS})}{i_{out}} \Big|_{u_{GS=0}}$$
$$= R_1 || r_{DS} = \frac{1}{\frac{1}{r_{DS}} + \frac{1}{R_1}} = \frac{1}{g_{DS} + \frac{1}{R_1}}$$

Common Mode



Jetzt wird nur der Gleichanteil betrachtet. Annahme:

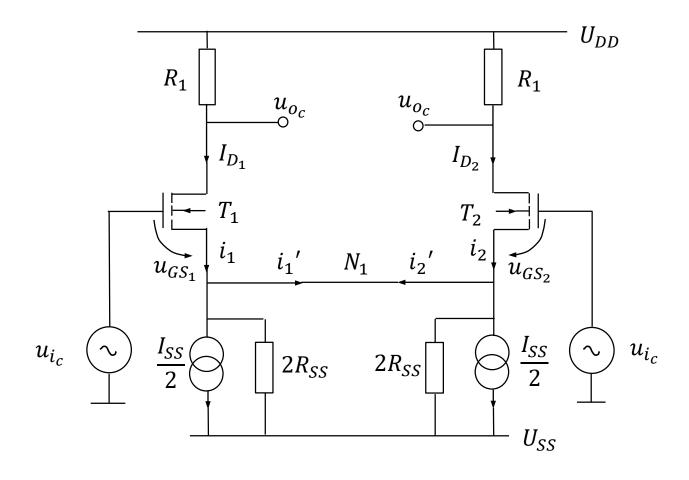
$$u_{id} = 0, u_{ic} > 0$$

Da die beiden Eingangsspannungen gleich sind, lassen die beiden Transistoren gleichviel Strom durch:

$$I_{D1} = I_{D2} \rightarrow i_1 = i_2$$

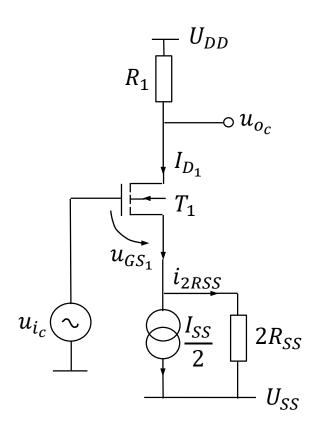


Differenzstufe mit aufgespaltener Stromquelle





Teilschaltung der Differenzstufe

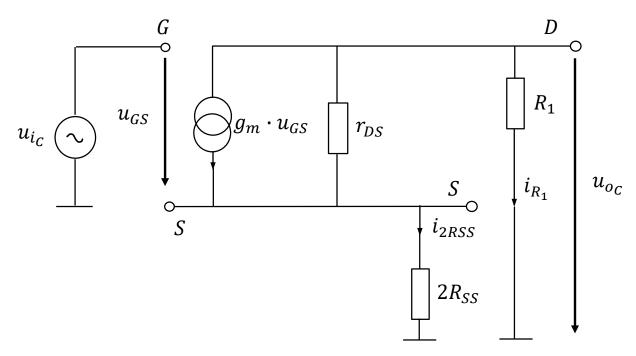




ETI

Kleinsignal ESB der Teilschaltung

Für das Kleinsignalverhalten entfällt die Konstantstromquelle und kann aufgetrennt werden. In diesem Fall ist das Potential des Knotens N_1 nicht konstant, entsprechend gilt hier **nicht** $u_{in} = u_{GS}$:



Damit wird u.a. die Berechnung von $r_{out} = \frac{u_{out}}{i_{out}}|_{u_{in=0}}$ komplexer. $i_{2R_{SS}}$ ist der Kleinsignalstrom, der durch $2R_{SS}$ fließt.

Es gelten folgende Gleichungen



$$\begin{split} i_{2R_{SS}} &= -i_{R_1} \\ u_{i_C} &= u_{GS} + i_{2R_{SS}} \cdot 2 \cdot R_{SS} \\ u_{o_C} &= -i_{2R_{SS}} \cdot R_1 \\ &= i_{2R_{SS}} \cdot 2 \cdot R_{SS} + (i_{2R_{SS}} - g_m \cdot u_{GS}) \cdot r_{DS} \end{split}$$

Für die Gleichtaktverstärkung A_{CM} (CM: Common Mode) gilt:

$$A_{CM} = -g \cdot r_{out}$$

$$g = \frac{i_{out}}{u_{in}} \Big|_{u_{out}=0}$$

$$r_{out} = \frac{u_{out}}{i_{out}} \Big|_{u_{in}=0}$$

Durch Einsetzen und Umformen erhält man:

$$A_{CM} = -\frac{g_m}{\frac{1}{r_{DS}} + \frac{1}{R_1} + \frac{2 \cdot R_{SS}}{R_1} \cdot \left(\frac{1}{r_{DS}} + g_m\right)}$$



 R_1 kann schon aus Platzgründen nicht allzu groß sein; es gilt i. Allg.

 $R_1 \ll r_{DS}$. Ebenfalls kann man gewöhnlich $g_m \gg \frac{1}{r_{DS}}$ abschätzen. Der Innenwiderstand der Stromquelle R_{SS} ist möglichst groß (im Idealfall wäre $R_{SS} = \infty$); entsprechend gilt $2 \cdot R_{SS} \cdot g_m \gg 1$. Damit lässt sich die Gleichtaktverstärkung abschätzen.

$$A_{CM} = -\frac{g_{m}}{\frac{1}{r_{DS}} + \frac{1}{R_{1}} + \frac{2 \cdot R_{SS}}{R_{1}} \cdot \left(\frac{1}{r_{DS}} + g_{m}\right)}$$
 mit $R_{1} \ll r_{DS}$: $\approx -\frac{g_{m}}{\frac{1}{R_{1}} + \frac{2 \cdot R_{SS}}{R_{1}} \cdot \left(\frac{1}{r_{DS}} + g_{m}\right)}$ mit $g_{m} \gg \frac{1}{r_{DS}}$: $\approx -\frac{g_{m}}{\frac{1}{R_{1}} + \frac{2 \cdot R_{SS}}{R_{1}} \cdot g_{m}} = -\frac{g_{m}}{\frac{(1 + g_{m} \cdot 2 \cdot R_{SS})}{R_{1}}}$ mit $2 \cdot R_{SS} \cdot g_{m} \gg 1$: $\approx -\frac{g_{m}}{\frac{(g_{m} \cdot 2 \cdot R_{SS})}{R_{1}}} = -\frac{R_{1}}{2 \cdot R_{SS}}$



Differenz- und Gleichtakt-Verstärkung

$$\rightarrow A_{DM} \approx -g_m \cdot R_1$$

$$A_{CM} \approx -\frac{R_1}{2 \cdot R_{SS}}$$

- Da es sich um einen Differenz-Verstärker handelt, sind große Differenzverstärkung A_{DM} und eine kleine Gleichtakt-Verstärkung A_{CM} erwünscht.
- Ein großer Innenwiderstand der Stromquelle R_{SS} führt zu einer kleinen Gleichtakt-Verstärkung A_{CM} . Dies ist auch anschaulich klar: Wenn R_{SS} groß ist, führt eine Eingangsspannungsänderung nur zu einer kleinen Drainstromänderung, weil sich das Potential von N_1 entsprechend erhöht und sich die Gate-Source-Spannungen deshalb nur wenig ändern. Damit verändert sich der Spannungsabfall an den Widerständen R_1 nur wenig und die Ausgangsspannungen bleiben annähernd gleich.
- Ein anderer Weg, eine kleine Gleichtaktverstärkung zu erreichen, wären kleine Widerstände R_1 . Dies würde aber auch die Differenzverstärkung vermindern.





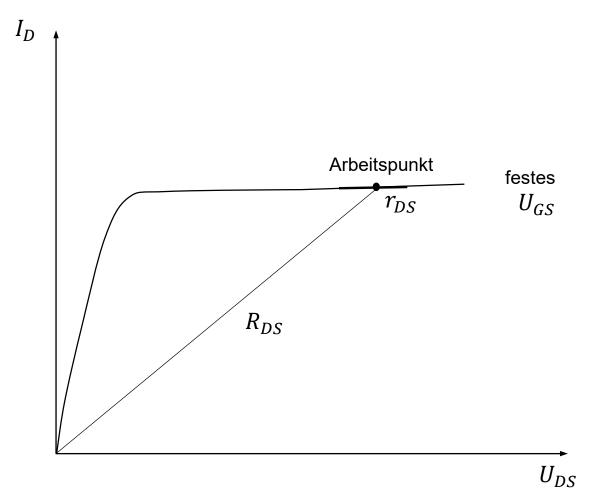
 Unter CMRR (Common Mode Rejection Ratio, Gleichtaktunterdrückung) versteht man das Verhältnis von Differenz- zu Gleichtaktverstärkung:

$$CMRR = \frac{A_{DM}}{A_{CM}} \approx \frac{g_m \cdot R_1}{\frac{R_1}{2 \cdot R_{SS}}} = 2 \cdot R_{SS} \cdot g_m$$

- Für eine große Differenzverstärkung A_{DM} benötigt man einen großen Widerstand R_1 ,
- eine große Gleichtaktunterdrückung erhält man, wenn die Stromquelle einen großen Innenwiderstand R_{SS} hat.



Transistoren als Widerstände

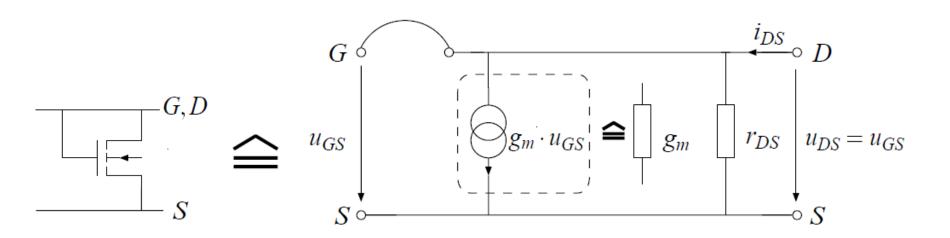


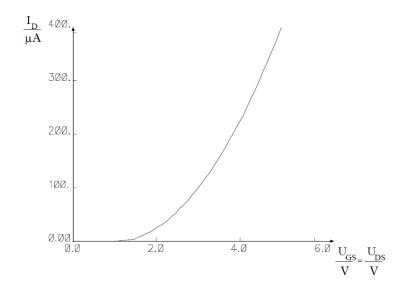
Differentieller Widerstand r_{DS} bei festem U_{GS}

39



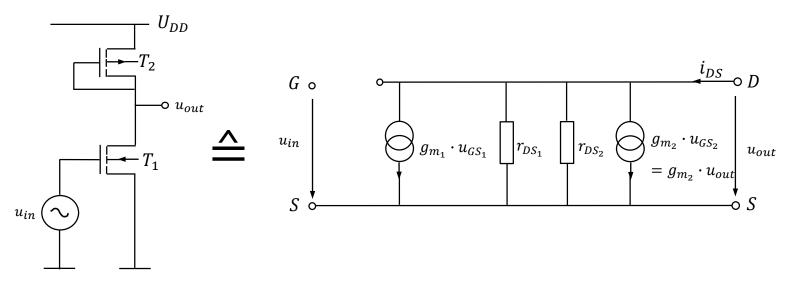
n-Kanal-Transistor als Diode





p-Kanal-Transistor als Diode (Lastelement)





- p-Kanal-Transistor als Lastwiderstand eines Inverters
- beide Drains liegen direkt und die beiden Sources kleinsignalmäßig auf gleichem Potential

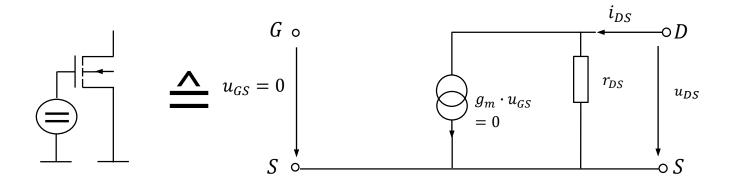
$$\begin{aligned} r_{out} &= \frac{u_{out}}{i_{out}} \Big|_{u_{in}=0} = \frac{u_{out}}{\frac{u_{out}}{(r_{DS1} \, || r_{DS2})} + g_{m2} \cdot u_{out}} = \frac{1}{g_{DS1} + g_{DS2} + g_{m2}} \\ \text{mit } g_m \gg \frac{1}{r_{DS}} : \quad &\approx \frac{1}{g_{m2}} \\ g &= \frac{i_{out}}{u_{in}} \Big|_{u_{out}=0} = \frac{g_{m1} \cdot u_{GS1}}{u_{in}} = g_{m1} \end{aligned}$$

$$\rightarrow A = -g \cdot r_{out} \approx -\frac{g_{m1}}{g_{m2}}$$

41



Transistor mit festem U_{GS}

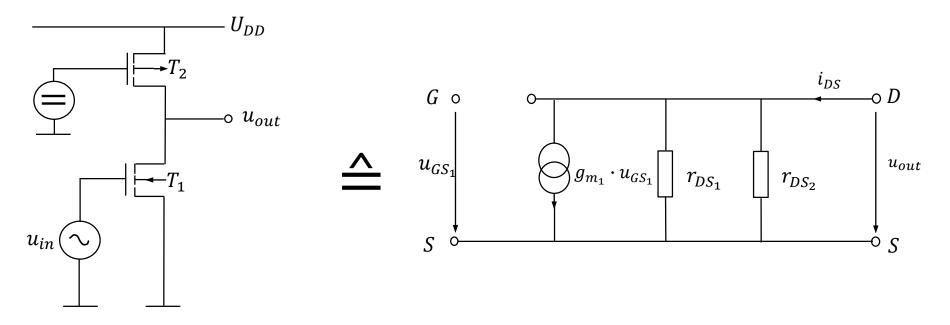


Kleinsignalersatzschaltbild bei festem U_{GS}

$$u_{GS} = 0$$
$$r_{out} = r_{DS}$$



Transistor mit festem U_{GS}



Linker Teil der Differenzstufe bei festem U_{GS}



Transistor mit festem U_{GS}

$$A = -g \cdot r_{out}$$

$$g = \frac{i_{out}}{u_{in}} \Big|_{u_{out=0}}$$

$$= \frac{g_{m_1} \cdot u_{GS_1}}{u_{in}}$$

$$= g_{m_1}$$

$$r_{out} = \frac{u_{out}}{i_{out}} \Big|_{u_{in=0}}$$

$$= \frac{u_{out}}{u_{out} \cdot (g_{DS_1} + g_{DS_2})}$$

$$= \frac{1}{g_{DS_1} + g_{DS_2}}$$

$$\Rightarrow A = -\frac{g_{m_1}}{g_{DS_1} + g_{DS_2}}$$

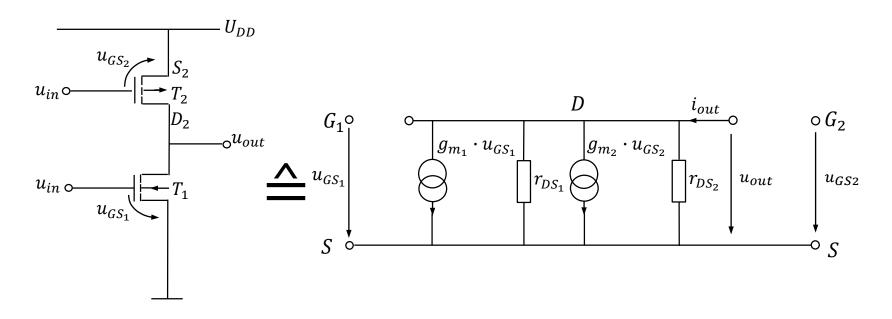
$$\Rightarrow A = -\frac{500\mu S}{2.5\mu S + 2.5\mu S}$$

$$g_{DS_1} = g_{DS_2} = 2.5\mu S$$
:
$$= -100$$

Auf diese Art sind also erheblich höhere Verstärkungen erreichbar.



Zweiter Transistor aktiv



Aktiver p-Kanal-Transistor

Zweiter Transistor aktiv



$$\begin{split} U_{in} \uparrow & \Rightarrow & U_{GS_2} \uparrow & \Rightarrow & I_{SD_2} \downarrow & \Rightarrow & I_{DS_2} \uparrow \\ \\ \left(U_{GS_2} < 0, I_{SD_2} < 0; daher \ gilt \ U_{GS_2} \uparrow \Leftrightarrow \left| U_{GS_2} \right| \downarrow bzw. I_{DS_2} \uparrow \Leftrightarrow \left| I_{DS_2} \right| \downarrow \right) \end{split}$$

Ein positives u_{in} führt also kleinsignalmäßig zu einem höheren Widerstandswert; damit wird T_1 unterstützt. Das ist auch am Kleinsignalersatzschaltbild erkennbar. Die beiden Drains sind gemäß der Schaltung verbunden.

Wegen $Gate_1 = Gate_2$ gilt $\Delta U_{GS_1} = \Delta U_{GS_2}$ bzw. $u_{GS_1} = u_{GS_2} = u_{in}$. Für die Verstärkung gilt dann:

$$g = \frac{i_{out}}{u_{in}}\Big|_{u_{out=0}} \qquad r_{out} = \frac{u_{out}}{i_{out}}\Big|_{u_{in=0}} = \frac{g_{m_1} \cdot u_{GS_1} + g_{m_2} \cdot u_{GS_2}}{u_{in}} = g_{m_1} + g_{m_2} \qquad u_{out} \cdot (g_{DS_1} + g_{DS_2}) = \frac{1}{g_{DS_1} + g_{DS_2}}$$

$$\Rightarrow A = -\frac{g_{m_1} + g_{m_2}}{g_{DS_1} + g_{DS_2}}$$
 mit $g_{m_1} \approx g_{m_2} = g_m$ und $g_{DS_1} \approx g_{DS_2} = g_{DS}$: $\approx -\frac{2 \cdot g_m}{2 \cdot g_{DS}}$ ≈ -2.00



Stromquellen

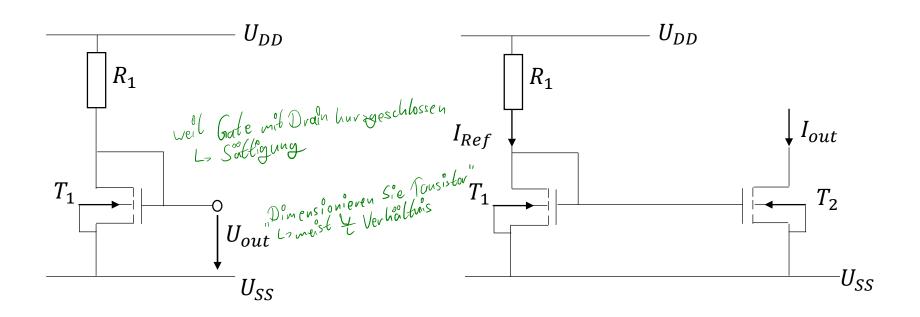
- Feste Spannungsquelle
- Stromspiegel
- Wildar-Stromquelle
- Stromspiegel-Kaskode
- Wilson-Stromspiegel
- Stromspiegel mit p-Kanal-Transistoren
- Inverter und Differenzstufe mit Stromspiegel
- Ausgangsstufen
- Source-Folger

47

Ausgangsbereich des Source-Folgers



Feste Spannungsquelle



Spannungsteiler und Stromspiegel



ETI

Stromspiegel

$$\begin{split} U_{GS_{1}} &= U_{GS_{2}} = U_{GS} : & I_{D_{1}} = I_{D_{2}} \\ I_{Ref} &= \frac{1}{2} \cdot \beta_{1} \cdot (U_{GS} - U_{T})^{2} \\ U_{GS} &= U_{DD} - U_{SS} - I_{Ref} \cdot R_{1} \\ &\Rightarrow I_{Ref} = \frac{1}{2} \cdot \beta_{1} \cdot \left(U_{DD} - U_{SS} - I_{Ref} \cdot R_{1} - U_{T} \right)^{2} \\ &\Rightarrow \sqrt{\frac{2 \cdot I_{Ref}}{\beta_{1}}} = U_{DD} - U_{SS} - I_{Ref} \cdot R_{1} - U_{T} \\ &\Rightarrow I_{Ref} \cdot R_{1} = U_{DD} - U_{SS} - U_{T} - \sqrt{\frac{2 \cdot I_{Ref}}{\beta_{1}}} \\ &\Rightarrow R_{1} = \frac{U_{DD} - U_{SS} - U_{T}}{I_{Ref}} - \sqrt{\frac{2}{I_{Ref} \cdot \beta_{1}}} \end{split}$$



Zahlenbeispiel:

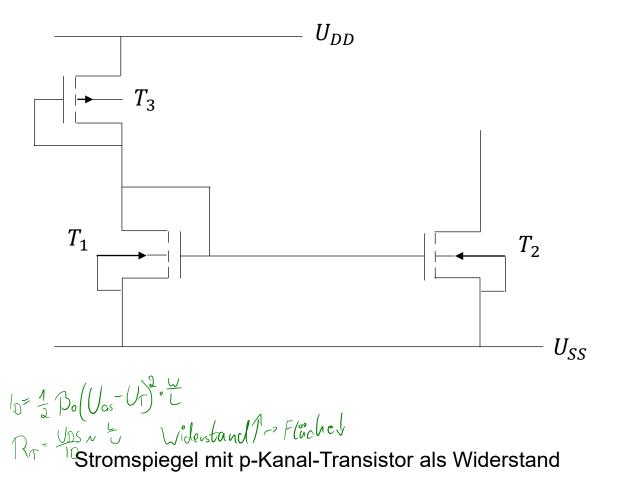
$$U_{DD} - U_{SS} = 10V$$

$$U_{T} = 1V$$

$$\beta_{1} = 50 \frac{\mu A}{V^{2}}$$

$$R_1 = \frac{9V}{I_{Ref}} - \sqrt{\frac{2}{I_{Ref} \cdot 50 \frac{\mu A}{V^2}}}$$







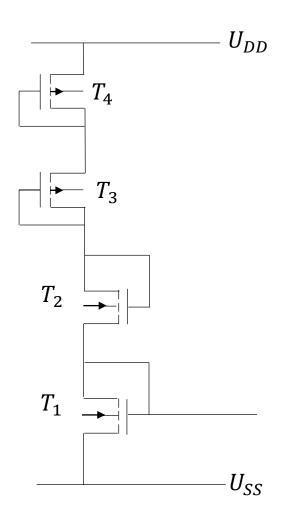
Wenn T1 und T3 äquivalent ausgelegt werden $(\beta_n = \beta_p)$ gilt:

$$U_{GS_{eff}} = \frac{U_{DD} - U_{SS}}{2} - U_{T}$$
$$= \frac{U_{DD} - U_{SS} - 2 \cdot U_{T}}{2}$$

mit den Beispielwerten: $=\frac{10V-2V}{2}=4V$

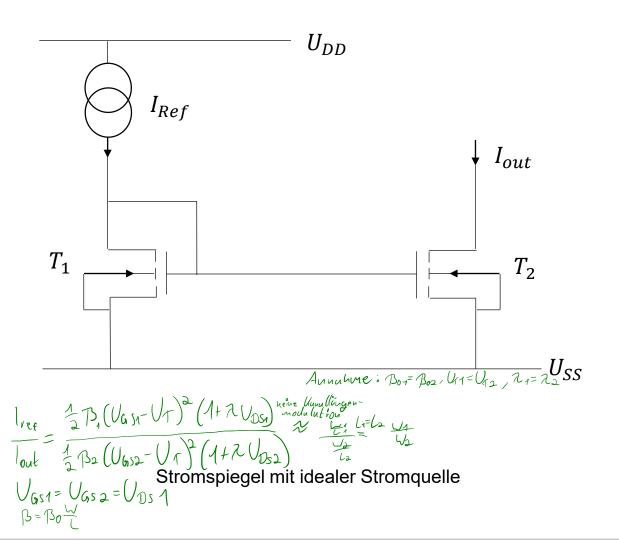
$$|U_{oss}|$$
 -> besser wit Betragen rechnes $U_{DD}-U_{SS}=-U_{GS_3}+U_{GS_1}$ $=\sqrt{rac{2\cdot I_{D_3}}{eta_3}}+U_{T_3}+\sqrt{rac{2\cdot I_{D_1}}{eta_1}}+U_{T_1}$ $=2\cdot\left(\sqrt{rac{2\cdot I_D}{eta}}+U_{T}
ight)$



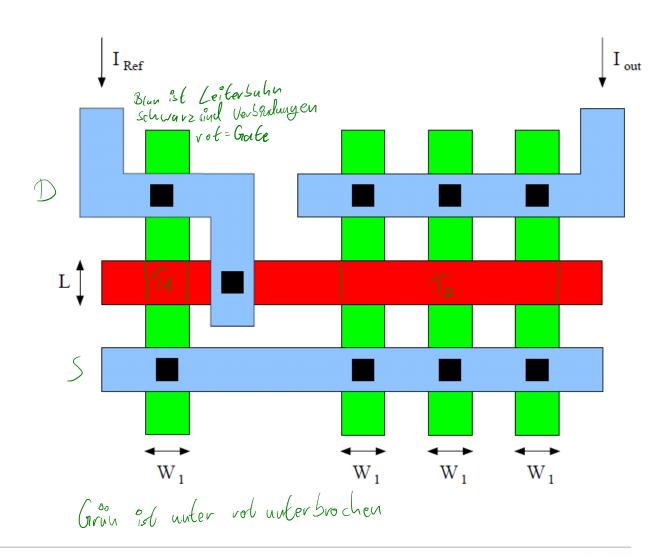


Stromspiegel mit 4 Transistoren









Layout bei $W_2 = 3 \cdot W_1$ Übersetzung:1.3



Fehler aufgrund von $U_{DS_2} \neq U_{DS_1}$

$$\frac{I_{out}}{I_{Ref}} = \frac{1 + \lambda \cdot U_{DS_2}}{1 + \lambda \cdot U_{DS_1}}$$

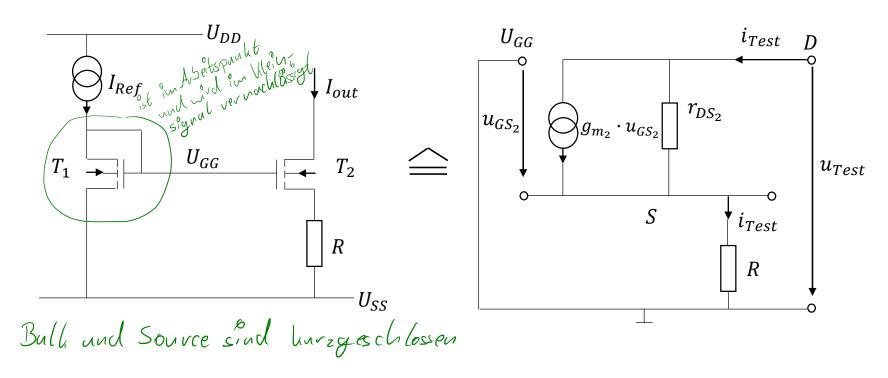
$$\text{mit } U_{DS_2} = U_{DS_1} + \Delta U_{DS}$$

$$= 1 + \frac{\lambda \cdot \Delta U_{DS}}{1 + \lambda \cdot U_{DS_1}}$$

Der zweite Term gibt den Fehler bei der Vernachlässigung von $U_{DS_2} \neq U_{DS_1}$ an. Durch große Kanallängen L kann der Beitrag der Kanallängenmodulation (entspricht λ) und damit der Fehler klein gehalten werden.



Widlar-Stromquelle



Widlar-Stromquelle



Widlar-Stromquelle

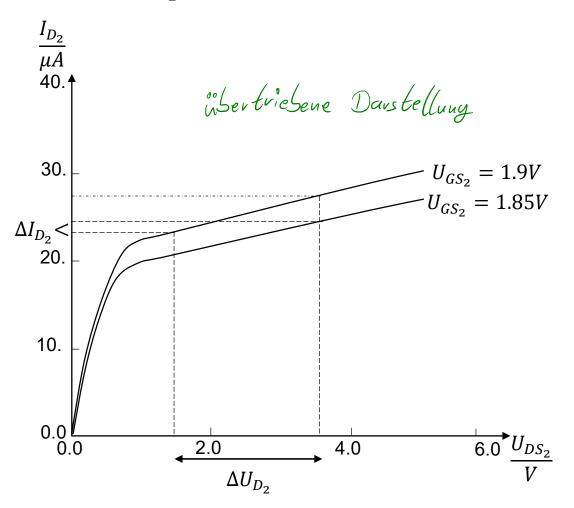
$$\begin{aligned} u_{Test} &= \left(i_{Test} - g_{m_2} \cdot u_{GS_2}\right) \cdot r_{DS_2} + R \cdot i_{Test} \\ u_{GS_2} + R \cdot i_{Test} &= 0 \\ \Rightarrow r_{out} &= \frac{u_{Test}}{i_{Test}} = \left(1 + g_{m_2} \cdot R\right) \cdot r_{DS_2} + R \\ \text{mit } g_{m_2} \cdot R \gg 1: &\approx g_{m_2} \cdot R \cdot r_{DS_2} + R \\ \text{mit } g_{m_2} \cdot r_{DS_2} \gg 1: &\approx g_{m_2} \cdot R \cdot r_{DS_2} \end{aligned}$$

Mont / -7 D2/-7 UR/ Ough

58



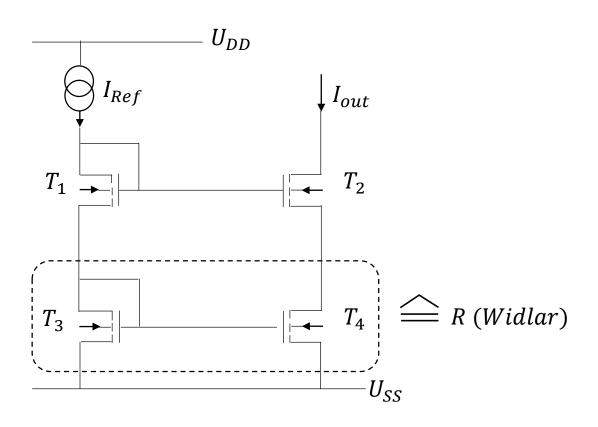
Widlar-Stromquelle



Kennlinie des Widlar-Stromspiegels



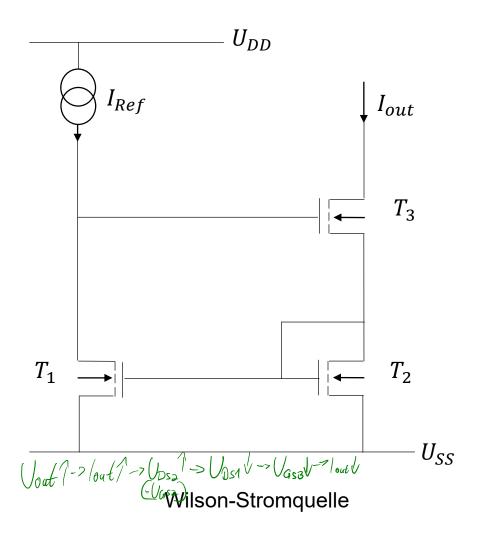
Stromspiegel-Kaskode



Stromspiegel-Kaskode

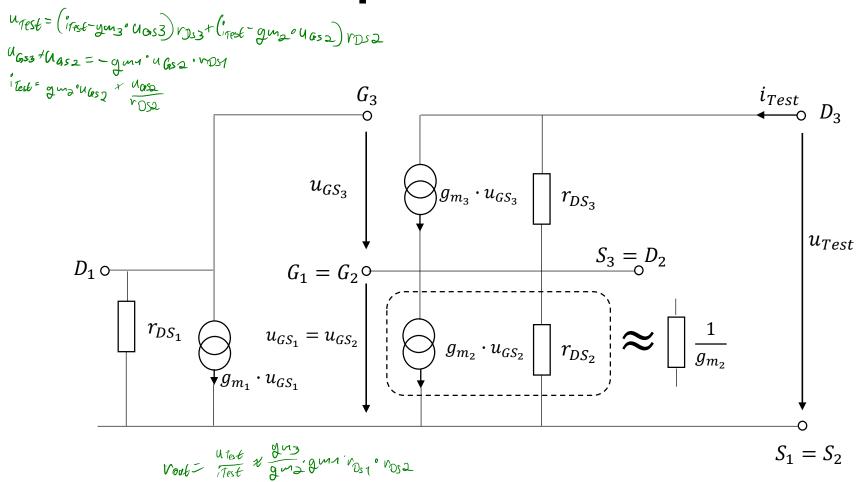


Wilson-Stromquelle





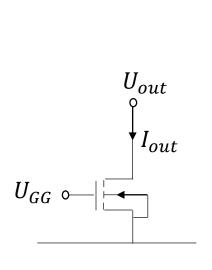
Wilson-Stromquelle

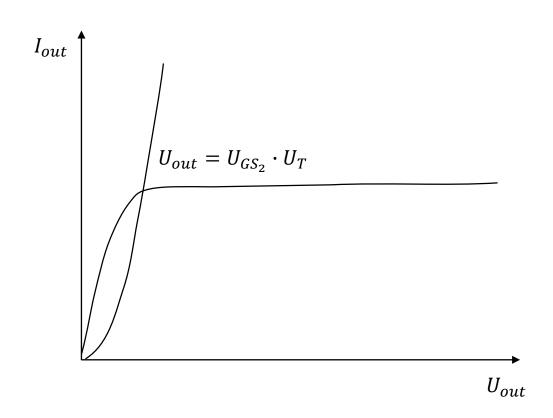


Kleinsignalersatzschaltbild der Wilson-Stromquelle

Sättigungsbereich bei fester Gate-Spannung



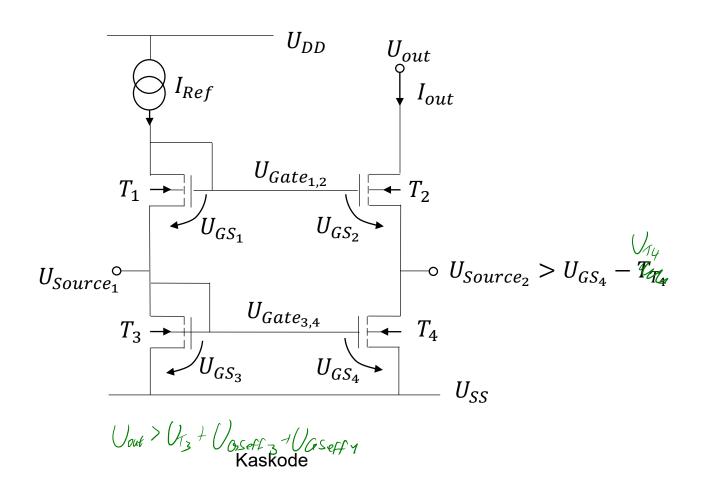




Einfacher Transistor

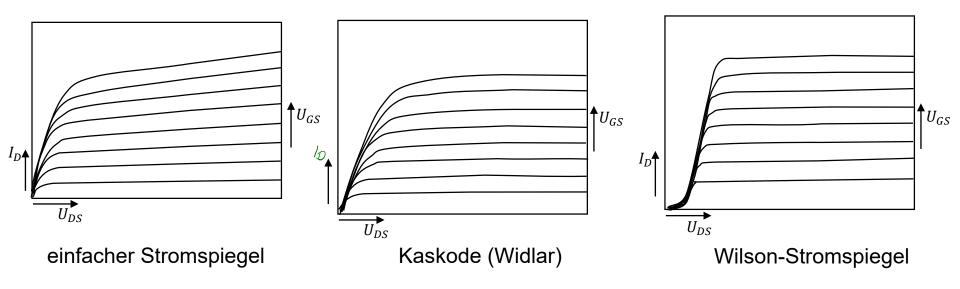
Berechnung der minimalen Kaskoden-Spannung







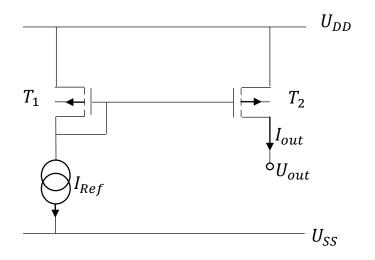
Vergleich der Stromquellen

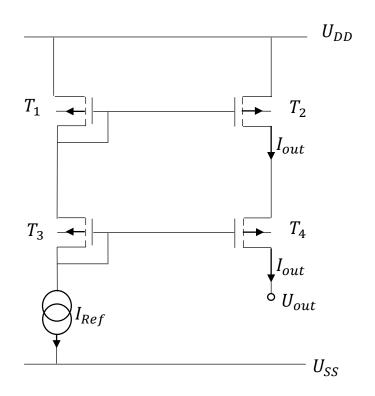


Kennlinien eines einfachen Stromspiegels, einer Kaskode und eines Wilson-Stromspiegels



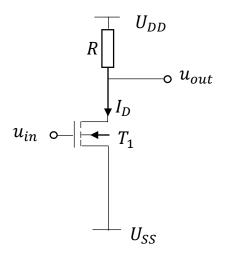
Stromspiegel mit p-Kanal-Transistoren

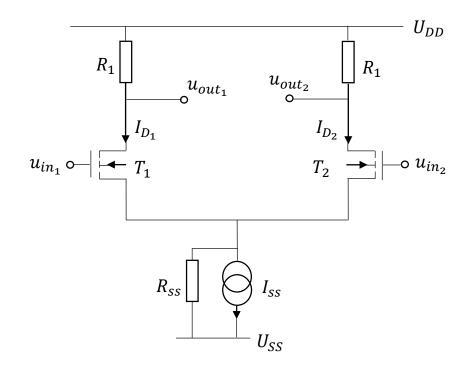




Einfacher Stromspiegel und Kaskode mit p-Kanal-Transistoren

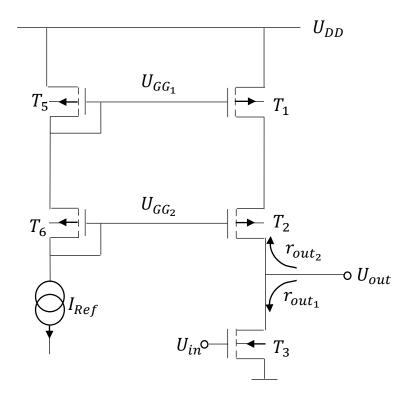






Inverter und Differenzstufe

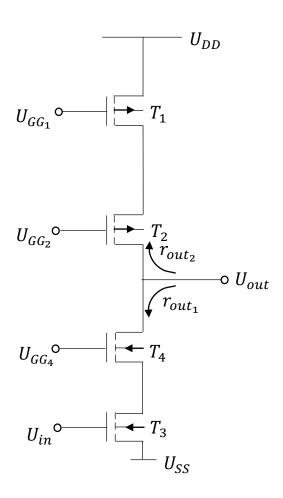




Inverter mit Kaskode

68

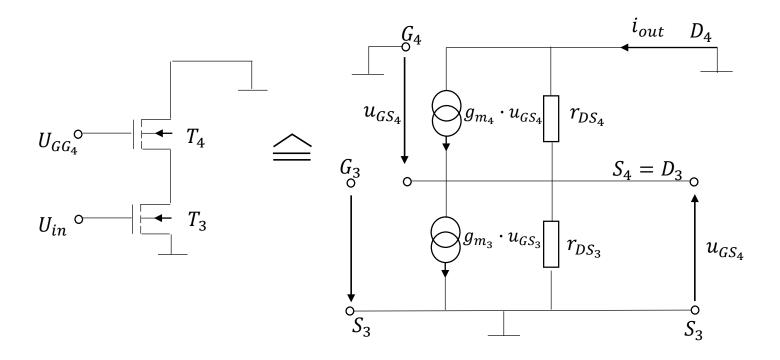




Erhöhter Ausgangswiderstand durch weiteren Transistor



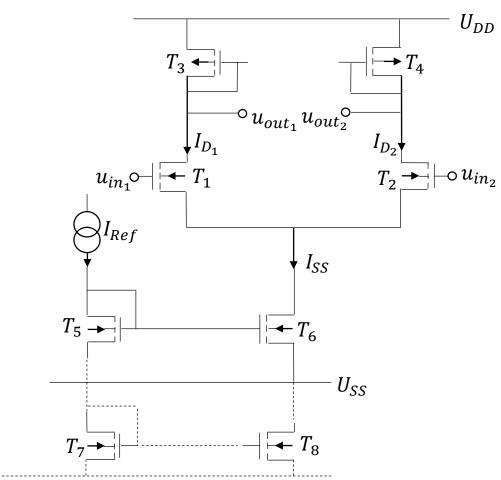




Berechnung der Steilheit g

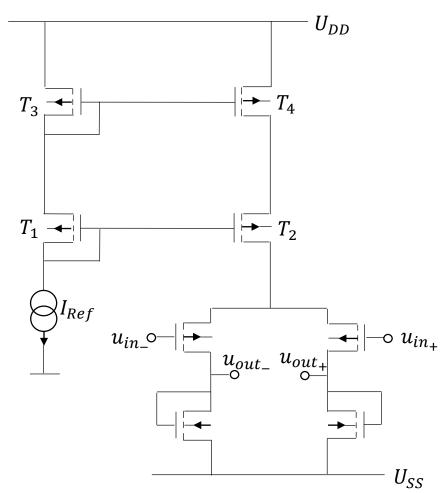
70





Differenzstufe mit Dioden als Last und einfachem Stromspiegel bzw. Kaskode

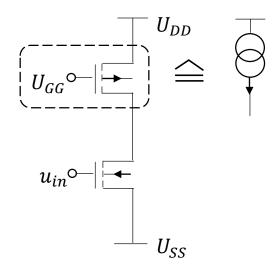


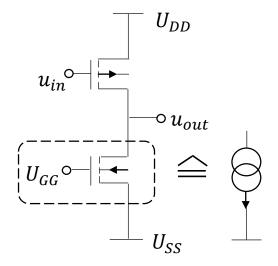


Differenzstufe mit Kaskode als Stromquelle



Inverter und Differenzstufe mit Stromspiegel

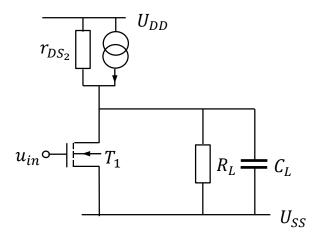


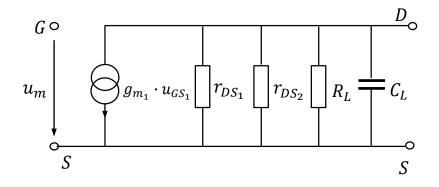


Inverter mit unterer bzw. oberer Schranke für u in



Ausgangsstufen

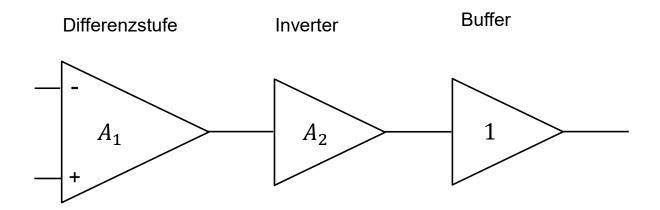




Inverter mit Last



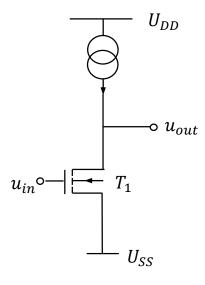
Ausgangsstufen



Entkopplung mit Hilfe eines Buffers



Ausgangsstufen

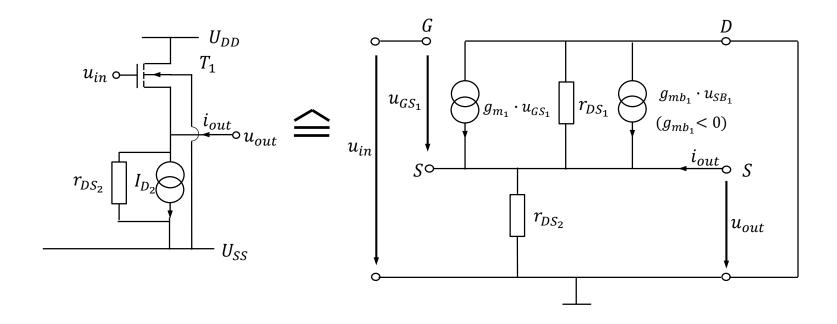


Einfacher Inverter

$$r_{DS} = \frac{2 \cdot L}{k_2 \cdot I_D} \cdot \sqrt{U_{DS} - U_{DSS}}$$



Source-Folger





Source-Folger

$$\begin{aligned} r_{out} &= \frac{u_{out}}{i_{out}} \Big|_{u_{in=0}} \\ \text{mit:} & u_{in} = u_{GS_1} + u_{out} = 0 \\ u_{SB_1} &= u_{out} = -u_{GS_1} \\ i_{out} &= u_{out} \cdot g_{DS_1} + u_{out} \cdot g_{DS_2} - u_{SB_1} \cdot g_{mb_1} - u_{GS_1} \cdot g_{m_1} \\ & \Rightarrow r_{out} &= \frac{1}{g_{m_1} + |g_{mb_1}| + \frac{1}{r_{DS_1}} + \frac{1}{r_{DS_2}}} \\ & \approx \frac{1}{g_{m_1}} \\ g &= \frac{i_{out}}{u_{in}} \Big|_{u_{out=0}} \\ &= -g_{m_1} \\ \Rightarrow A &= -g \cdot r_{out} &= \frac{g_{m_1}}{g_{m_1} + |g_{mb_1}| + \frac{1}{r_{DS_1}} + \frac{1}{r_{DS_2}}} \\ & \approx \frac{g_{m_1}}{g_{m_1} + |g_{mb_1}|} \\ \text{mit } g_m &\approx 10 \cdot |g_{mb}| \colon &\approx 1 (in \ jedem \ Fall |A| < 1) \end{aligned}$$



Maximale Ausgangsspannung

$$U_{in_{max}} = U_{DD}$$

$$\Rightarrow U_{out_{max}} = U_{DD} - U_{GS}$$

$$= U_{DD} - \left(U_{GS_{eff}} + U_{T}\right)$$

Source-Bulk-Spannung: $U_{SB} = U_{out} - U_{SS}$, da Bulk auf U_{SS} liegt

$$\begin{split} U_T &= U_{T_0} + \gamma \left(\sqrt{U_{SB} + 2 \cdot \Phi_D} - \sqrt{2 \cdot \Phi_D} \right) \\ U_{SB} &= U_{out} - U_{SS} \\ \text{mit } \Phi_D \approx 0 \colon \qquad U_T \approx U_{T_0} + \gamma \cdot \sqrt{U_{out} - U_{SS}} \\ \Rightarrow U_{out_{max}} &= U_{DD} - U_{GS_{eff}} - U_{T_0} + \gamma \cdot \sqrt{U_{out} - U_{SS}} \end{split}$$



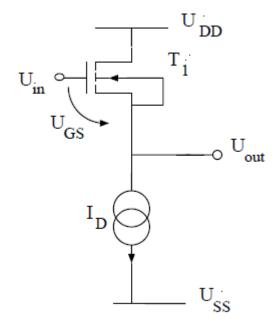
Maximale Ausgangsspannung

$$\begin{split} U_{DD} &= 5V \\ U_{SS} &= 0V \\ U_{T_0} &= 1V \\ U_{GS_{eff}} &= 0.2V \\ \gamma &= 0.8\sqrt{V} \\ \Rightarrow U_{out_{max}} &= 5V - 1V - 0.2V - 0.8\sqrt{V} \cdot \sqrt{U_{out}} \\ &= 3.8V - 0.8\sqrt{V} \cdot \sqrt{U_{out}} \end{split}$$



Maximale Ausgangsspannung

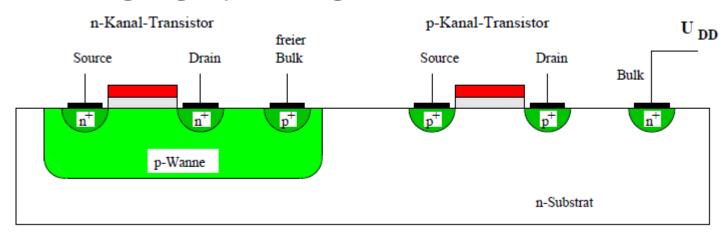
$$U_{out_{max}} = U_{DD} - U_{GS_{eff}} - U_{T_0}$$
$$= 3.8V$$

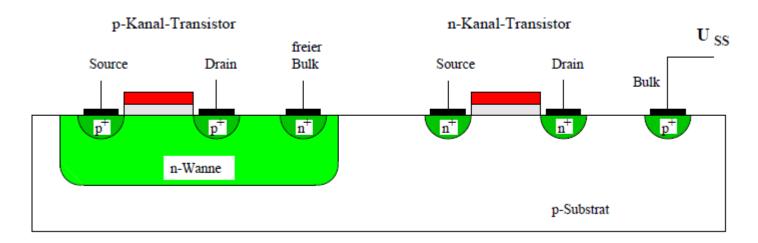


Source-Folger mit $U_{SB} = 0$



Maximale Ausgangsspannung

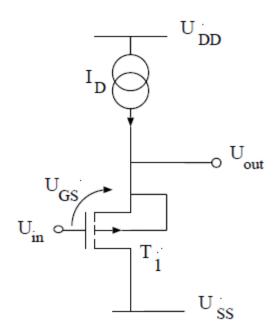




p-Wannen- und n-Wannen-Prozess



Maximale Ausgangsspannung



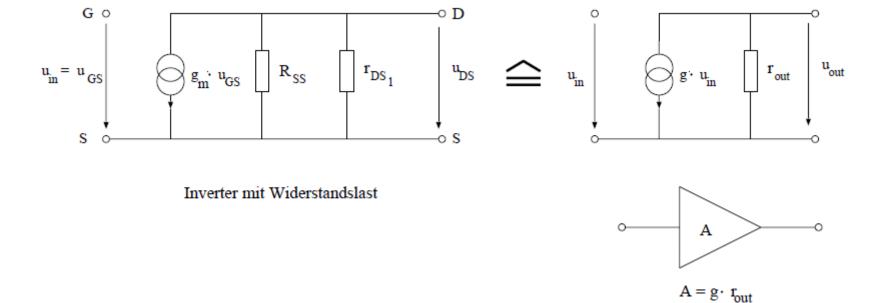
Source-Folger mit p-Kanal-Transistor



Minimale Ausgangsspannung

$$\begin{split} U_{out} &= U_{DS_{Stromquelle}} + U_{SS} \\ U_{DS} &> U_{GS} - U_T = U_{GDS_{eff}} \\ \Rightarrow U_{out_{min}} &= U_{GS_{eff}} (\approx 0.2V) + U_{SS} \end{split}$$



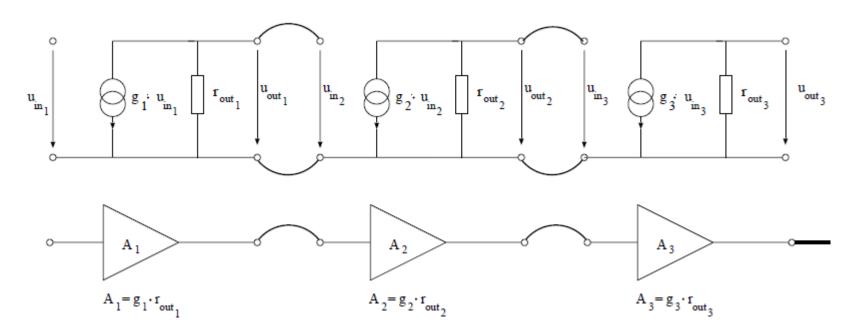


Ersatzschaltbild Transistor mit einfacher Stromquelle (Innenwiderstand R_{SS}) als Nutzlast



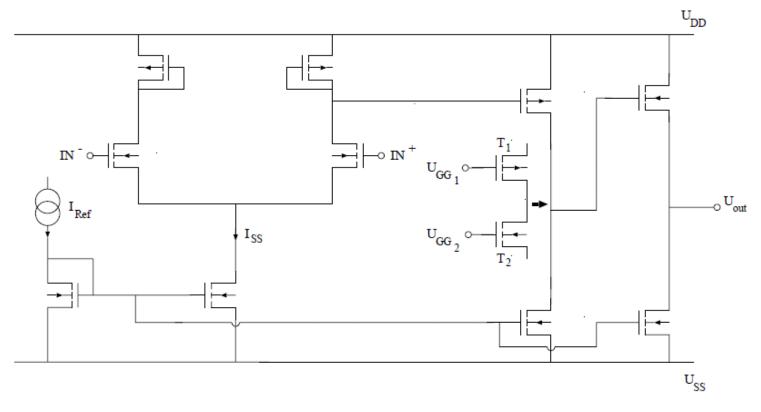
$$R_{in_2} \gg R_{out_1}$$

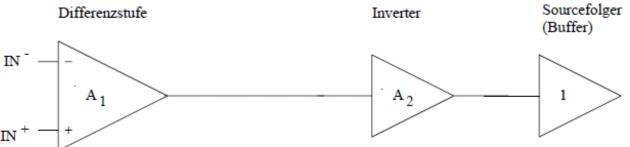
 $\implies A_1 \approx A_{1unbelastet}$



Verstärker aus Ersatzschaltbildern







Verstärker aus Differenzstufe, Inverter und Buffer



Für die Verstärkung gilt jeweils:

Differenzstufe	Inverter	Buffer
$A = g \cdot r_{out}$	$A = g \cdot r_{out}$	$A = g \cdot r_{out}$
Lastwiderstand: Diode		
$\Rightarrow r_{out} = \frac{1}{g_m}$		
$A = \frac{g_m}{g_m}$	$A = g_m \cdot r_{DS}$	$A = \frac{g_m}{g_m}$
	Hauptverstärker	

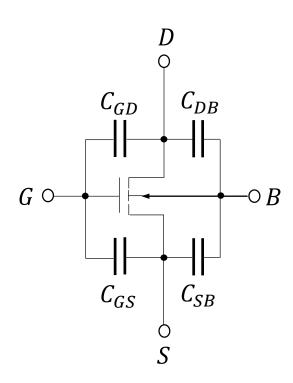
$$A_{Kaskode} = \frac{1}{2} \cdot g_m \cdot r_{DS} \cdot g_m \cdot r_{DS}$$

$$A_{Gesamt} = A_1 \cdot A_2 \cdot A_3$$

$$\approx \frac{1}{2} \cdot (g_m \cdot r_{DS})^2$$



Parasitäre Kapazitäten eines **Transistors**



- Drain-Bulk- und Source-Bulk-Kapazität C_{DB} und C_{SB} Es handelt sich hierbei um Sperrschichtkapazitäten, die über der Raumladungszone anfallen.
- Gate-Bulk-Kapazität Solange kein leitender Kanal vorliegt ($U_{GS} < U_{Th}$), liegt zwischen Gate und Bulk über dem Oxid die Kapazität C_{ox} . Hier werden aber Transistoren in Sättigung betrachtet, d.h. es liegt ein Kanal vor. Dieser ist mit der Source leitend verbunden, sodass in der Sättigung keine Gate-Bulk-Kapazität existiert.
- Gate-Source- und Gate-Drain-Kapazität C_{GS} und C_{GD}

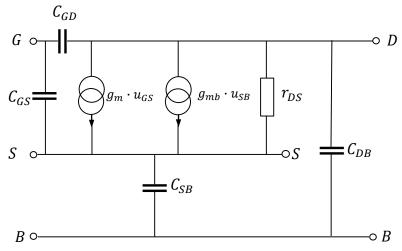
Näherung:

Betriebsbereich	Cgb	Cgs	Cgd
off	Cox WL	0	0
Anlauf	0	Cox WL/2	Cox WL/2
Sättigung	0	(2/3) Cox WL	0

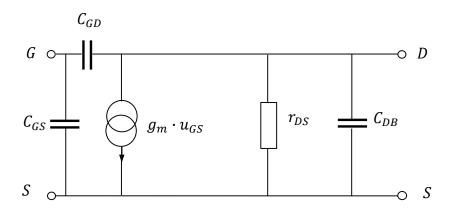


Kleinsignal-ESB mit parasitären Kapazitäten

Mit Berücksichtigung der parasitären Kapazitäten ergibt sich für einen Transistor folgendes Kleinsignal-ESB:



Wenn Bulk und Source kurzgeschlossen sind, ergibt sich das nebenstehende Bild. Die Vierpolparameter müssen neu berechnet werden:



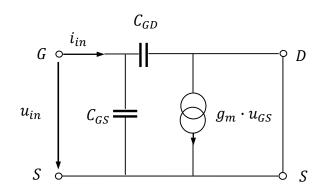


Vierpolparameter

Eingangsleitwert:

$$y_{11} = \frac{i_{in}}{u_{in}} \Big|_{u_{out=0}} = j\omega \cdot (C_{GD} + C_{GS})$$

$$\Rightarrow r_{in} = \frac{1}{j\omega \cdot (C_{GD} + C_{GS})}$$



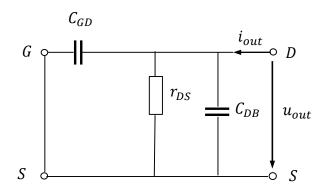
Ausgangsleitwert:

$$y_{22} = \frac{i_{out}}{u_{out}}\Big|_{u_{in=0}} = g_{DS} + j\omega \cdot (C_{GD} + C_{DB})$$

$$\Rightarrow r_{out} = \frac{1}{y_{22}} = \frac{1}{g_{DS} + j\omega \cdot (C_{GD} + C_{DB})} = \frac{r_{DS}}{1 + j\omega \cdot (C_{GD} + C_{DB}) \cdot r_{DS}}$$

Das entspricht einem Tiefpassfilter; der Ausgangswiderstand nimmt also bei höheren

Frequenzen ab:
$$R_{out_{Tiefpass}} = \frac{1}{\frac{1}{R} + j\omega \cdot C} = \frac{R}{1 + j\omega \cdot R \cdot C}$$
 mit $C = C_{GD} + C_{DB}$; $R = r_{DS}$

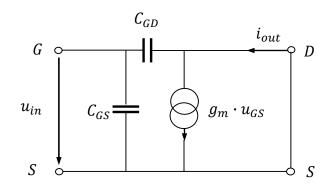




Vierpolparameter

Steilheit:

$$y_{21} = \frac{i_{out}}{u_{in}}\Big|_{u_{out}=0} = g_m - j\omega \cdot C_{GD}$$



Für die Verstärkung gilt damit:

 \Rightarrow $A_0 = A|_{\omega=0} = -g_m \cdot r_{DS}$ (Verstärkung bei $\omega = 0$) Bei $\omega = 0$ erhält man also wie erwartet die bisher berechnete Verstärkung.



Frequenzgang

Beschreibung im Frequenzbereich
Zur Betrachtung des Verhaltens einer Schaltung im Frequenzbereich werden die
Gleichungen einer entsprechenden Transformation unterzogen (Fourier, Laplace
o.ä.). Der Zusammenhang zwischen Ausgang und Eingang im Frequenzbereich
wird als Übertragungsfunktion bezeichnet. Die allgemeine Form einer

Übertragungsfunktion lautet:
$$A(s) = K \cdot \frac{\left(1 - \frac{s}{z_1}\right) \cdot \left(1 - \frac{s}{z_2}\right) \cdots}{\left(1 - \frac{s}{p_1}\right) \cdot \left(1 - \frac{s}{p_2}\right) \cdots}$$
 mit: s : komplexe Frequenz z_i : komplexe Nullstelle p_i : komplexe Polstelle

Interessant ist eine Betrachtung des Betrages und der Phase der Übertragungsfunktion:

- Für ihren Verlauf sind die vorkommenden Pole und Nullstellen verantwortlich. Ein Pol p_i bedeutet grob gesagt, dass ab dieser Frequenz der Betrag der Übertragungsfunktion mit steigender Frequenz abnimmt, nach einer Nullstelle z_i nimmt er dagegen zu.
- Weil eine Nullstelle allerdings aufgrund der Kausalität nicht ohne Pol vorkommen kann, führt eine Nullstelle ab der Nullstellenfrequenz zum Ausgleich der Auswirkung der Polstelle.



Die hier vorkommenden Pole und Nullstellen sind rein reell und die komplexe Frequenz s ist rein imaginär $(s = \sigma + j\omega = 0 + j\omega)$; daher gilt:

Betrag:
$$|A(s)| = |A(j\omega)| = K \cdot \frac{\sqrt{1 + \left|\frac{j\omega}{z_1}\right|^2 \cdot \sqrt{1 + \left|\frac{j\omega}{z_2}\right|^2 \cdots}}}{\sqrt{1 + \left|\frac{j\omega}{p_1}\right|^2 \cdot \sqrt{1 + \left|\frac{j\omega}{p_2}\right|^2 \cdots}}} = K \cdot \frac{\sqrt{1 + \left|\frac{\omega}{z_1}\right|^2 \cdot \sqrt{1 + \left|\frac{\omega}{p_2}\right|^2 \cdots}}}{\sqrt{1 + \left|\frac{\omega}{p_2}\right|^2 \cdot \sqrt{1 + \left|\frac{\omega}{p_2}\right|^2 \cdots}}}$$

Phase:
$$\Phi(s) = \Phi(j\omega) = \arctan\left(\frac{j\omega}{z_1}\right) \cdot \arctan\left(\frac{j\omega}{z_2}\right) \cdots$$

$$-\arctan\left(\frac{j\omega}{p_1}\right) \cdot \arctan\left(\frac{j\omega}{p_2}\right) \cdots$$

Üblicherweise wird die logarithmierte Form des Betrages der

Übertragungsfunktion betrachtet: $lg|A(s)| = lg|K| + lg\sqrt{1 + \left|\frac{\omega}{z_1}\right|^2} +$

$$lg\sqrt{1+\left|\frac{\omega}{z_2}\right|^2}\cdots$$

$$-lg\sqrt{1+\left|\frac{\omega}{p_1}\right|^2}-lg\sqrt{1+\left|\frac{\omega}{p_2}\right|^2}\cdots$$



Beispiel: Ein-Pol-System

Im Bode-Diagramm wird der Frequenzgang getrennt nach Betrag und Phase dargestellt. Der Betrag wird in Dezibel dB mit $|A|_{dB} = 20 \cdot lg|A|$ angegeben, die Frequenz wird ebenfalls logarithmisch aufgetragen.

Die Übertragungsfunktion eines Ein-Pol-Systems lautet dann: $A(s) = \frac{K}{1 - \left(\frac{\omega}{p_1}\right)}$

Dies entspricht einem Tiefpass (siehe Seite 91) mit dem Frequenzgang:

$$|A(s)| = \frac{|K|}{\sqrt{1 + \left(\frac{\omega}{p_1}\right)^2}}$$

$$|lg|A(s)| = |lg|K| - |lg|\sqrt{1 + \left(\frac{\omega}{p_1}\right)^2}$$

Bereiche:

$$\omega \ll p_1$$
: $lg|A(s)| \approx lg|K| - lg|1| = lg|K|$

$$\omega \gg p_1: 1 + \left(\frac{\omega}{p_1}\right)^2 \approx \left(\frac{\omega}{p_1}\right)^2$$

→
$$lg|A(s)| \approx lg|K| - lg\left|\frac{\omega}{p_1}\right|$$



- Die Einheit dB erhält man, wenn der Logarithmus mit 20 multipliziert wird. Damit führt im zweiten Bereich eine Verdopplung von ω zu einer Absenkung um 6 dB:
- $|A(s)|_{|dB|} = 20 \cdot lg|K| 20 \cdot lg\left|\frac{\omega}{p_1}\right|$

(siehe Bode-Diagramm auf nächster Seite)

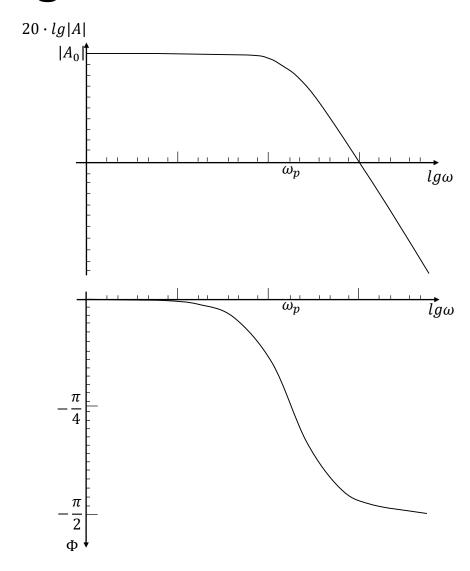
• Am Pol $\omega = p_1$ gelten beide Näherungen nicht. Man erhält:

$$|lg|A(\omega = p_1)| = |lg|K| - |lg|\sqrt{1 + (\frac{p_1}{p_1})^2} = |lg|K| - |lg|\sqrt{2} = |lg|K| - 3dB$$

- Bei der Eckfrequenz ist die Übertragungsfunktion also um 3 dB abgefallen.
- Die Phase im Bode-Diagramm wird vom Pol p_1 bis 90° gedreht, bei der Eckfrequenz beträgt die Drehung 45°.



Bode-Diagramm





Allgemeiner Fall

• Im allgemeinen Fall ist die Übertragungsfunktion nicht faktorisiert. Dann lässt sich die Funktion aufspalten: mit $A(s) = \frac{Z(s)}{N(s)}$:

$$N(s) = 1 + a \cdot s + b \cdot s^{2}$$

$$= \left(1 - \frac{s}{p_{1}}\right) \cdot \left(1 - \frac{s}{p_{2}}\right) = 1 - \left(\underbrace{\frac{1}{p_{1}} + \frac{1}{p_{2}}}_{a}\right) \cdot s + \underbrace{\frac{1}{p_{1} \cdot p_{2}}}_{\frac{1}{p_{1}}} \cdot s^{2}$$

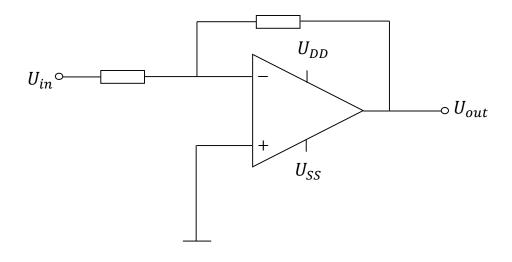
• Im Allgemeinen liegen hier die Pole nicht nahe beieinander, sodass man sie in dominante und nicht dominante Pole einteilen kann. Wenn der Abstand groß genug ist, beeinflussen sie sich nicht gegenseitig. Man kann ohne Beschränkung der Allgemeinheit annehmen: $|p_2| \gg$

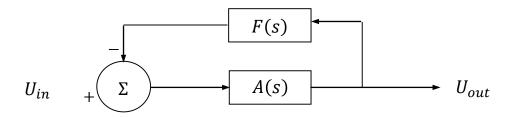
$$|p_1| \rightarrow p_1 \approx -\frac{1}{a} \qquad p_2 \approx -\frac{a}{b}$$

Damit können die Pole näherungsweise einzeln betrachtet werden.



Gegenkopplung







Gegenkopplung

Im Allgemeinen sind Verstärker gegengekoppelt.

$$U_{out} = A(s) \cdot (U_{in} - F(s) \cdot U_{out})$$

$$\Rightarrow \frac{U_{out}}{U_{in}} = \frac{A(s)}{1 + A(s) \cdot F(s)} = \frac{1}{\frac{1}{A(s)} + F(s)}$$
für große $|A(s)|$: $\approx \frac{1}{F(s)}$

Die Gesamtverstärkung ist also nur durch die Art der Rückkopplung definiert, wenn die Open-Loop-Verstärkung A(s) groß genug ist. Bei rückgekoppelten Systemen ist immer auf die Stabilität zu achten. Eine zu große Phasenverschiebung kann dazu führen, dass sich das Vorzeichen von $A(s) \cdot F(s)$ ändert; dann wird aus der Gegenkopplung eine positive Rückkopplung. Dies kann zu Instabilität führen, falls der rückgekoppelte Anteil betragsmäßig größer 1 ist:

$$s = j\omega, \phi(s) = 180^{\circ}$$
 \rightarrow Vorzeichenwechsel instabil, wenn $|A(s) \cdot F(s)|$ $>$ 1



Stabilitätskriterien

$$\phi(s) = 180^{\circ}$$
 \rightarrow $|A(s) \cdot F(s)| < 1
 $|A(s) \cdot F(s)| = 1$ \rightarrow $180^{\circ} - \phi > 0$$

Die Phase $180^{\circ} - \phi_{|A(s) \cdot F(s)|=1}$ ist ein Maß für die Stabilitätsgüte, sie wird als Phasenreserve bezeichnet.

Anwendung auf einen Transistor

Diese Beschreibung soll nun auf einen Transistor und seine parasitären Kapazitäten angewendet werden.

An Gleichung
$$A = -(g_m - j\omega \cdot C_{GD}) \cdot \frac{r_{DS}}{1 + j\omega \cdot (C_{GD} + C_{DB}) \cdot r_{DS}}$$
 (Seite 91)

erkennt man, dass die Verstärkung eine Null- und eine Polstelle besitzt:

Nullstelle:
$$z_1 = s|_{Z\ddot{a}hler=0} = j\omega|_{Z\ddot{a}hler=0} = \frac{g_m}{c_{GD}}$$

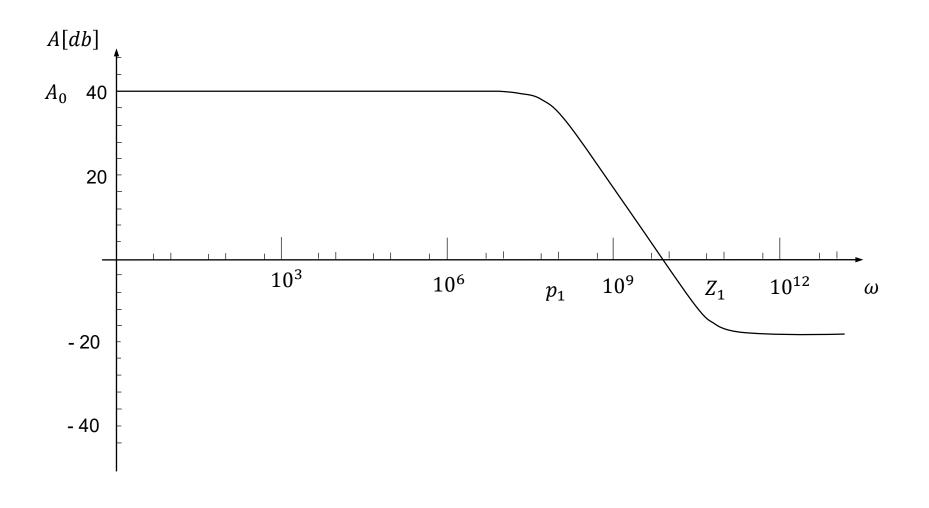
Polstelle:
$$p_1 = \frac{-1}{r_{DS} \cdot (C_{DG} + C_{DB})}$$

 $A_0 = A|_{\omega=0} = -g_m \cdot r_{DS}$

Damit lässt die Gleichung von Seite 91 umformen: $A = A_0 \cdot \frac{1 - \frac{S}{Z_1}}{1 - \frac{S}{p_1}}$



Frequenzgang eines MOS-Transistors





Beispiel

Annahme:
$$g_m = 500 \mu S$$
 $r_{DS} = 200 k \Omega$ $C_{GD} = 8.6 fF$ $C_{DB} = 60 fF$

$$\rightarrow A_0 = -100$$

$$ightharpoonup z_1 = \frac{g_m}{c_{GD}} = \frac{500 \mu S}{8.6 fF} = 58,1 GHz$$

$$\rightarrow f_{z1} = \frac{z_1}{2\pi} \approx 9.3 GHz$$

$$p_1 = \frac{-1}{r_{DS} \cdot (C_{GD} + C_{DB})} = \frac{-1}{200k\Omega \cdot (8,6fF + 60fF)} = -72,9MHz$$
 $\rightarrow f_{p1} \approx -11,6MHz$

Die Frequenz bei der die Verstärkung betragsmäßig zu 1 wird nennt sich 0-dB-Frequenz. Sie ermittelt sich aus:

$$20 \cdot \log|A| = 0$$

$$\leftrightarrow |A| = 1$$



Die 0-dB-Frequenz muss größer als die Eckfrequenz des Pols und kleiner als die Nullstelleneckfrequenz sein, da sich in den anderen Bereichen die Verstärkung mit der Frequenz nicht ändert. Damit kann man nähern:

$$\begin{split} \left| \frac{s|_{0dB}}{p_1} \right| \gg 1, \quad \left| \frac{s|_{0dB}}{z_1} \right| \ll 1 \\ \Rightarrow |A(s|_{0dB})| \approx \left| A_0 \cdot \frac{1}{\frac{s|_{0dB}}{p_1}} \right| = \left| A_0 \cdot \frac{p_1}{s|_{0dB}} \right| = 1 \\ \Rightarrow |s|_{0dB}| = |\omega|_{0dB}| = |A_0 \cdot p_1| \\ \text{wegen } |A_0| = 100 \colon = |100 \cdot p_1| \\ \text{bzw. } f|_{0dB} = |A_0| \cdot f_{p_1} = -1160 MHz \end{split}$$

Es ist zu beachten, dass bei den bisherigen Betrachtungen keine (eventuell vorhandenen) Lastkapazitäten berücksichtigt wurden, die das Verhalten beeinflussen könnten.



Schein-Eingangsimpedanz

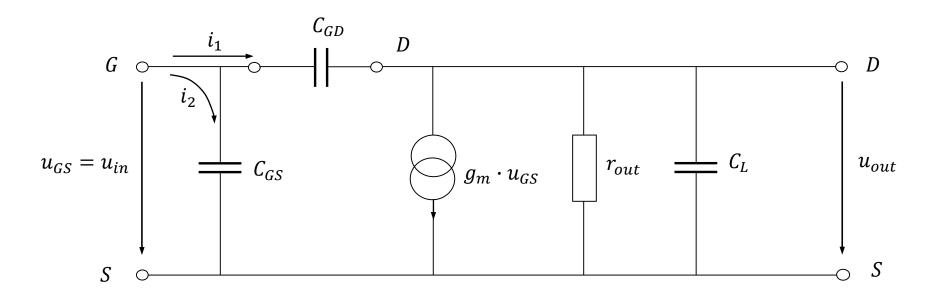
Wenn r_{out} den gesamten Ausgangswiderstand darstellt, C_L die Summe aller Kapazitäten am Lastknoten und C_{GD} alle Kapazitäten zwischen Gate und Drain zusammenfasst, erhält man allgemeiner für die Verstärkung:

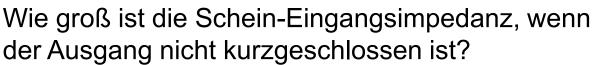
$$A = -\frac{g_m \cdot r_{out} - j\omega \cdot C_{GD} \cdot r_{out}}{1 + j\omega \cdot r_{out} \cdot (C_L + C_{GD})}$$

Im Allgemeinen gilt dabei $C_L \gg C_{GD}$.



Allgemeines Kleinsignalersatzschaltbild







Allgemein gilt:
$$z_{in}|_{u_{out\neq 0}} = \frac{u_{in}}{i_{in}}$$

Der Strom i_{in} teilt sich in zwei Pfade auf, vom Gate zum Drain und vom Gate zum Source.

$$\mathbf{z}_{in} \, \Big|_{\substack{u_{out} \neq 0}} = \underbrace{\frac{u_{in}}{\underbrace{u_{in} \cdot j\omega \cdot C_{GS}}} + \underbrace{(u_{in} - u_{out}) \cdot j\omega \cdot C_{GD}}_{i_1}}_{i_1}$$

Im Gegensatz zur Berechnung von y_{11} wird hier $u_{out} \neq 0$ angenommen. Damit die Berechnung nicht zu aufwendig wird, wird zur Bestimmung von u_{out} die Gleichung für den niederfrequenten Fall herangezogen:

$$A_0 = -g_m \cdot r_{out}$$

Die Eingangsimpedanz wird also durch zwei parallele Kapazitäten bestimmt. Dabei geht C_{GS} einfach ein, während der Wert von C_{GD} mit dem Faktor $(1 + g_m \cdot$ r_{out}) multipliziert wird. $g_m \cdot r_{out}$ ist der Betrag der Verstärkung und es gilt im Allgemeinen: $g_m \cdot r_{out} \gg 1$

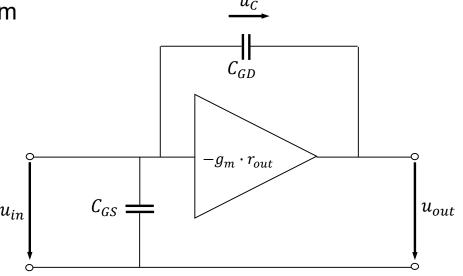
Je höher die erreichte Verstärkung ist, desto stärker wirkt sich auch C_{GD} aus.



Blockschaltbild

Die betrachteten Kapazitäten sind aus dem eigentlichen Verstärker herausgezogen:

• Man erkennt, dass die Kapazität \mathcal{C}_{GD} im Signalpfad liegt. Für kleine Änderungen der Eingangsspannung Δu_{in} ergibt sich die Spannung \mathcal{C}_{GD} aus:

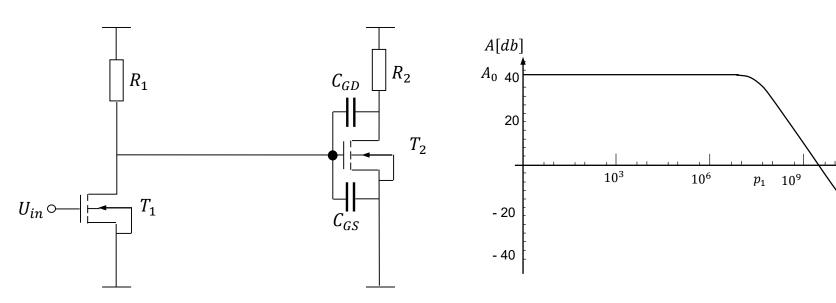


$$u_C = u_{in} - u_{out} = u_{in} + g_m \cdot r_{out} \cdot u_{in} = (1 + g_m \cdot r_{out}) \cdot u_{in}$$

- Die vorgeschaltete treibende Einheit muss für die Kapazität C_{GD} die Ladung q liefern mit: $\frac{q}{C_{GD}} = u_C \rightarrow q = C_{GD} \cdot (1 + g_m \cdot r_{out}) \cdot u_{in}$
- Für die treibende Einheit sieht es also so aus, als müsse sie eine Kapazität der Größe $(1+g_m\cdot r_{out})\cdot \mathcal{C}_{GD}$ aufladen. Diese vergrößerte Kapazität bezeichnet man auch als Miller-Kapazität \mathcal{C}_M : $\mathcal{C}_M=(1+g_m\cdot r_{out})\cdot \mathcal{C}_{GD}$



Beispiel: Zwei Inverter in Serie

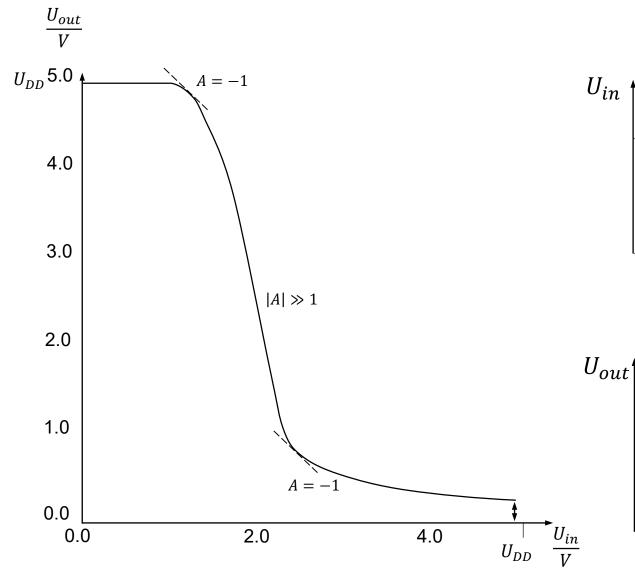


- Der erste Inverter muss die Kapazität $(1+g_m\cdot r_{out})\cdot \mathcal{C}_{GD}+\mathcal{C}_{GS}$ aufladen. Eine größere Kapazität führt nach Gleichung $p_1=\frac{-1}{r_{DS}\cdot(\mathcal{C}_{DG}+\mathcal{C}_{DB})}$ (siehe oben: Anwendung auf einen Transistor) zu einem kleineren Pol und schiebt damit die Kurve nach links, was eine kleinere Bandbreite bedeutet.

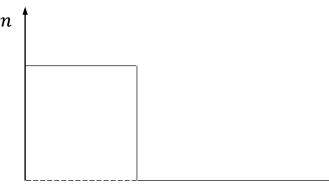
 10^{12}



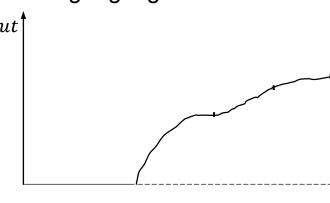
Kennlinie des Inverters



Eingang digitaler Inverter

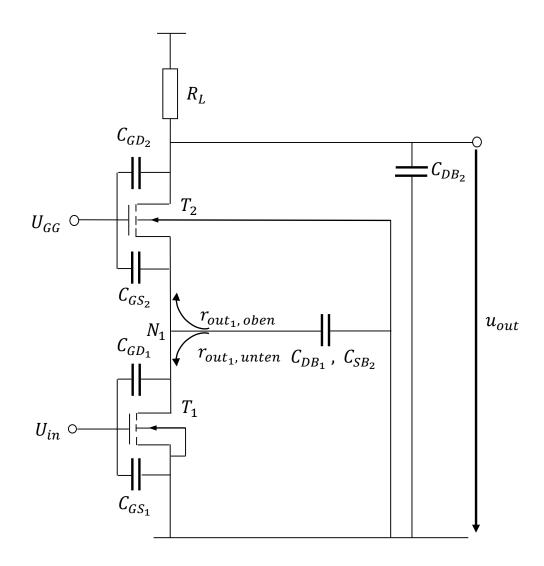


Ausgang digitaler Inverter





Kaskode zur Entkopplung





Eine große Änderung der Ausgangsspannung wirkt sich direkt auf C_{GD_2} aus, nicht auf C_{GD_1} . Für den Transistor T1 ist die Eingangskapazität:

$$C_{in} = C_{GS1} + C_{GD1} \cdot (1 + |A_1|)$$

Dabei ist A_1 <u>nicht</u> die Verstärkung der ganzen Stufe, sondern nur des ersten Transistors. Damit gilt:

$$A_1 = -g_{m1} \cdot r_{out1}$$

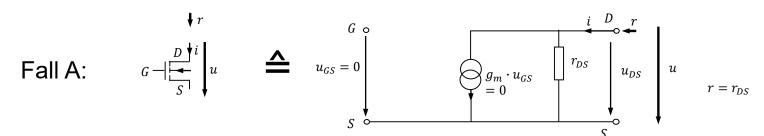
Der Ausgangswiderstand r_{out1} ist vom Ausgang des ersten Transistors zu bestimmen, also vom Knoten N. Er setzt sich zusammen aus der Parallelschaltung des oberen und des unteren Zweigs

$$(r_{out_{1,oben}}||r_{out_{1,unten}}).$$

Der Ausgangswiderstand wird ermittelt, indem der Eingang auf konstantem Potential gehalten wird und das Ausgangspotential verändert wird.



Widerstandsberechnung für verschiedene Transistorschaltungen



Fall C:
$$G = u$$

$$u_{GS} = u$$

$$u_{GS} = u$$

$$v_{DS} = u$$



Fall A:

Eine Potentialänderung am Drain bedeutet für den Transistor nur eine Änderung der Drain-Source-Spannung, die Gate-Source-Spannung bleibt konstant. Damit wird $g_m \cdot u_{gs} = 0$, als Widerstand ergibt $r = r_{DS}$.

Fall B:

Eine Potentialänderung an der Source bedeutet für den Transistor sowohl eine Änderung der Drain-Source-Spannung als auch der Gate-Source-Spannung.

Damit gilt für den Widerstand
$$r=\frac{u}{i}=\frac{u}{u\cdot g_m+u\cdot g_{DS}}=\frac{1}{g_m+g_{DS}}\approx\frac{1}{g_m}$$

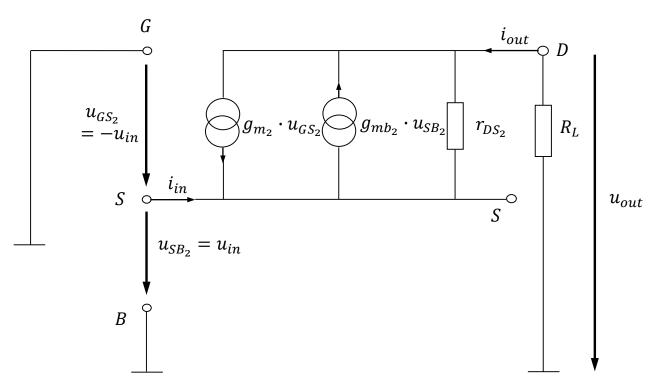
Fall C:

Hier ist der Transistor als Diode geschaltet. Deshalb führt auch hier eine Potentialänderung am Drain sowohl zu einer Änderung der Drain-Source-Spannung als auch der Gate-Source-Spannung. Damit gilt auch hier für den Widerstand $r \approx \frac{1}{g_m}$

Im unteren Zweig liegt Fall A vor, daher gilt: $r_{out_{1.unten}} = r_{DS1}$



Kleinsignal-ESB für T₂



Für die Berechnung des Ausgangswiderstands gilt $r_{out_{1,oben}}$ wird die Source zum Eingang. Daher gilt:

$$u_{GS_2} = -u_{in}$$
$$u_{SB_2} = u_{in}$$



Der Strom i_{in} , der in die Source fließt, setzt sich aus drei Teilströmen

zusammen:
$$i_{in} = -g_{m2} \cdot u_{GS2} + g_{mb2} \cdot u_{SB2} - (u_{out} - u_{in}) \cdot g_{DS2}$$

$$u_{out} = -R_L \cdot i_{out}$$

$$mit \ i_{out} = -i_{in} \qquad \qquad u_{out} = R_L \cdot i_{in}$$

$$\rightarrow i_{in} = g_{m2} \cdot u_{in} + g_{mb2} \cdot u_{in} - R_L \cdot i_{in} \cdot g_{DS2} + u_{in} \cdot g_{DS2}$$

$$\rightarrow i_{in} \cdot \left(1 + \frac{R_L}{r_{DS2}}\right) = \left(g_{m2} + g_{mb2} + \frac{1}{r_{DS2}}\right) \cdot u_{in}$$

$$\rightarrow r_{in} = \frac{u_{in}}{i_{in}} = \frac{1 + \frac{R_L}{r_{DS2}}}{g_{m2} + g_{mb2} + \frac{1}{r_{DS2}}}$$

mit
$$R_L \ll r_{DS2}$$
, $g_{mb2} \approx 0.1 \cdot g_{m2}$ und $\frac{1}{r_{DS2}} \approx 0.01 \cdot g_{m2}$: $r_{in} \approx \frac{1}{g_{m2}}$

Insgesamt ergibt sich damit für den Ausgangswiderstand am Knoten:

$$r_{out_1} = r_{out_{1,oben}} || r_{out_{1,unten}} = \frac{1}{g_{m2}} || r_{DS1} \approx \frac{1}{g_{m2}}$$

$$ightharpoonup A_1 = -g_{m1} \cdot r_{out1} \approx \frac{g_{m1}}{g_{m2}} \approx 1$$

→ Damit ist die erwünschte Verringerung des Miller-Effekts erreicht.



Für die Gesamtverstärkung ist der Ausgangswiderstand der ganzen Kaskodenschaltung wichtig (Seite 111):

$$r_{out_{gesamt}} = R_L ||g_{m2} \cdot r_{DS2} \cdot r_{DS1} \approx R_L$$

Die Kaskode kann also einerseits einen hohen Ausgangswiderstand der gesamten Schaltung haben, was eine hohe Gesamtverstärkung bewirkt, zum anderen sind die Eingangskapazitäten klein. Diese beiden Vorteile werden allerdings durch einen eingeschränkten Arbeitsbereich erkauft: Durch die Hintereinanderschaltung der Transistoren steigt die Grenze der Ausgangsspannung, ab der die Transistoren nicht mehr in Sättigung sind (der gleiche Effekt wie bei den Stromquellen).

Die Gesamtverstärkung kann erhöht werden, indem R_L vergrößert wird; damit wird allerdings auch die Miller-Kapazität größer. Beispielsweise könnte R_L durch einen Transistor mit festem Gate-Potential realisiert werden ($R_L = r_{DS}$) oder sogar zur Vollkaskode ausgebaut werden, d.h. durch die Reihenschaltung zweier Transistoren mit festem Gate-Potential aufgebaut werden. Im ersten Fall gilt: $R_L = r_{DS}$

$$r_{in} = \frac{1+1}{g_{m2}} \approx \frac{1}{g_{m2}} \rightarrow A_1 \approx -1 \rightarrow C_M \approx C_{GD_1}$$



Zusammenfassung der Ergebnisse

		Eingangskaskode mit	
	Einfacher Inverter mit Transistorlast	1 Transistor (einfache Kaskode)	2 Transistoren (Vollkaskode)
Gesamtverstärkung	$A = -g_m \cdot (r_{DS} r_{DS})$	$A = -g_m \cdot (r_{DS} r_{DS})$	$A = -\frac{1}{2}(g_m \cdot r_{DS})^2$
Miller-Kapazität	$C_M = C_{GD} \cdot (1 + A)$	$C_M pprox C_{GD} \cdot rac{g_{m1}}{g_{m2}}$	$C_{M} \approx C_{GD} \cdot g_{m} \cdot r_{DS}$ $(\ll C_{GD} \cdot A)$

Mit der Eingangskaskode zur Entkopplung wird also in jedem Fall ein Vorteil gegenüber dem einfachen Inverter erzielt: Bei einem Transistor durch die geringere Miller-Kapazität, bei der Vollkaskode durch die höhere Verstärkung.