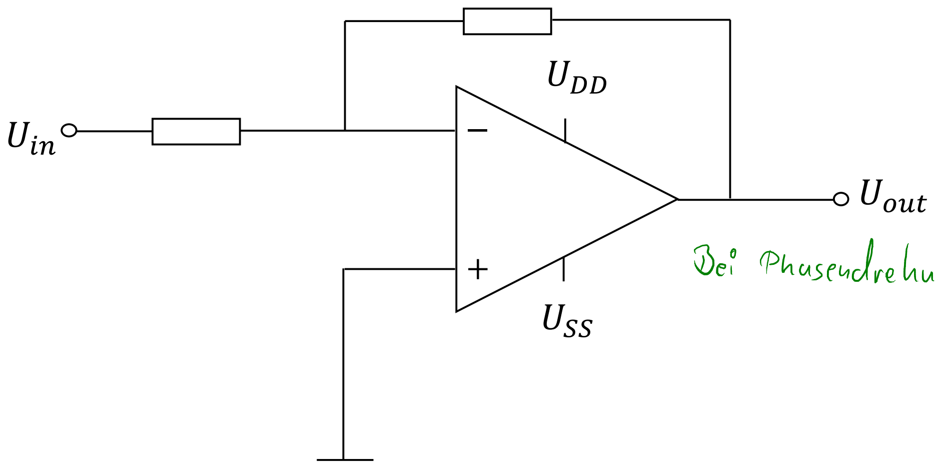
Gegenkopplung



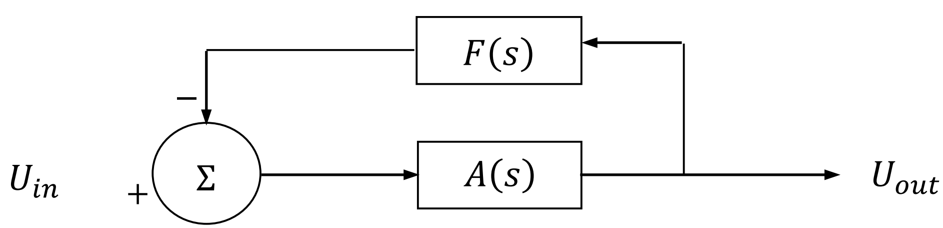
Bei Phasendrehung wird aus Gegenkopplung Mitkopplung

$$U_{out} = A(s) \cdot (U_{in} - F(s) \cdot U_{out})$$

$$\frac{U_{out}}{U_{in}} = \frac{A(s)}{1 + A(s) \cdot F(s)} = \frac{1}{\frac{1}{A(s)} + F(s)}$$

für große $|A(s)|$ gilt:

$$|A(s)| \approx \frac{1}{F(s)}$$



Gegenkopplung

- Im Allgemeinen sind Verstärker gegengekoppelt.

$$U_{out} = A(s) \cdot (U_{in} - F(s) \cdot U_{out})$$

$\rightarrow \frac{U_{out}}{U_{in}} = \frac{A(s)}{1+A(s)\cdot F(s)} = \frac{1}{\frac{1}{A(s)}+F(s)}$

für große $|A(s)|$: $\approx \frac{1}{F(s)}$

Die Gesamtverstärkung ist also nur durch die Art der Rückkopplung definiert, wenn die Open-Loop-Verstärkung A(s) groß genug ist. Bei rückgekoppelten Systemen ist immer auf die Stabilität zu achten. Eine zu große Phasenverschiebung kann dazu führen, dass sich das Vorzeichen von $A(s) \cdot F(s)$ ändert; dann wird aus der Gegenkopplung eine positive Rückkopplung. Dies kann zu Instabilität führen, falls der rückgekoppelte Anteil betragsmäßig größer 1 ist:

$s = j\omega, \phi(s) = 180°$ → Vorzeichenwechsel

instabil, wenn $|A(s) \cdot F(s)| > 1$

Stabilitätskriterien

$\phi(s) = 180° \quad \rightarrow \quad |A(s) \cdot F(s)| \quad < \quad 1$

$|A(s) \cdot F(s)| = 1 \quad \rightarrow \quad 180° - \phi > 0$

Klausurrelevant!

Die Phase $180° - \phi_{|A(s) \cdot F(s)|=1}$ ist ein Maß für die Stabilitätsgüte, sie wird als Phasenreserve bezeichnet.

Anwendung auf einen Transistor

Diese Beschreibung soll nun auf einen Transistor und seine parasitären Kapazitäten angewendet werden.

An Gleichung $A = -(g_m - j\omega \cdot C_{GD}) \cdot \frac{r_{DS}}{1 + j\omega \cdot (C_{GD} + C_{DB}) \cdot r_{DS}}$ (Seite 93)

erkennt man, dass die Verstärkung eine Null- und eine Polstelle besitzt:

Nullstelle: $z_1 = s|_{Zähler=0} = j\omega|_{Zähler=0} = \frac{g_m}{C_{GD}}$

Polstelle: $p_1 = \frac{-1}{r_{DS} \cdot (C_{DG} + C_{DB})}$

$$A_0 = A|_{\omega=0} = -g_m \cdot r_{DS}$$

Damit lässt die Gleichung von Seite 93 umformen: $A = A_0 \cdot \frac{1 - \frac{s}{z_1}}{1 - \frac{s}{p_1}}$

Beispiel

Annahme: $g_m = 500\mu S \quad r_{DS} = 200k\Omega \quad C_{GD} = 8{,}6fF \quad C_{DB} = 60fF$

→ $A_0 = -g_m \cdot r_{DS} = -100 \hat{=} 40\ dB$ → Betrag

→ $z_1 = \frac{g_m}{C_{GD}} = \frac{500\mu S}{8.6fF} = 58{,}1GHz$

→ $f_{z1} = \frac{z_1}{2\pi} \approx 9{,}3GHz$

$$p_1 = \frac{-1}{r_{DS} \cdot (C_{GD} + C_{DB})} = \frac{-1}{200k\Omega \cdot (8{,}6fF + 60fF)} = -72{,}9MHz$$

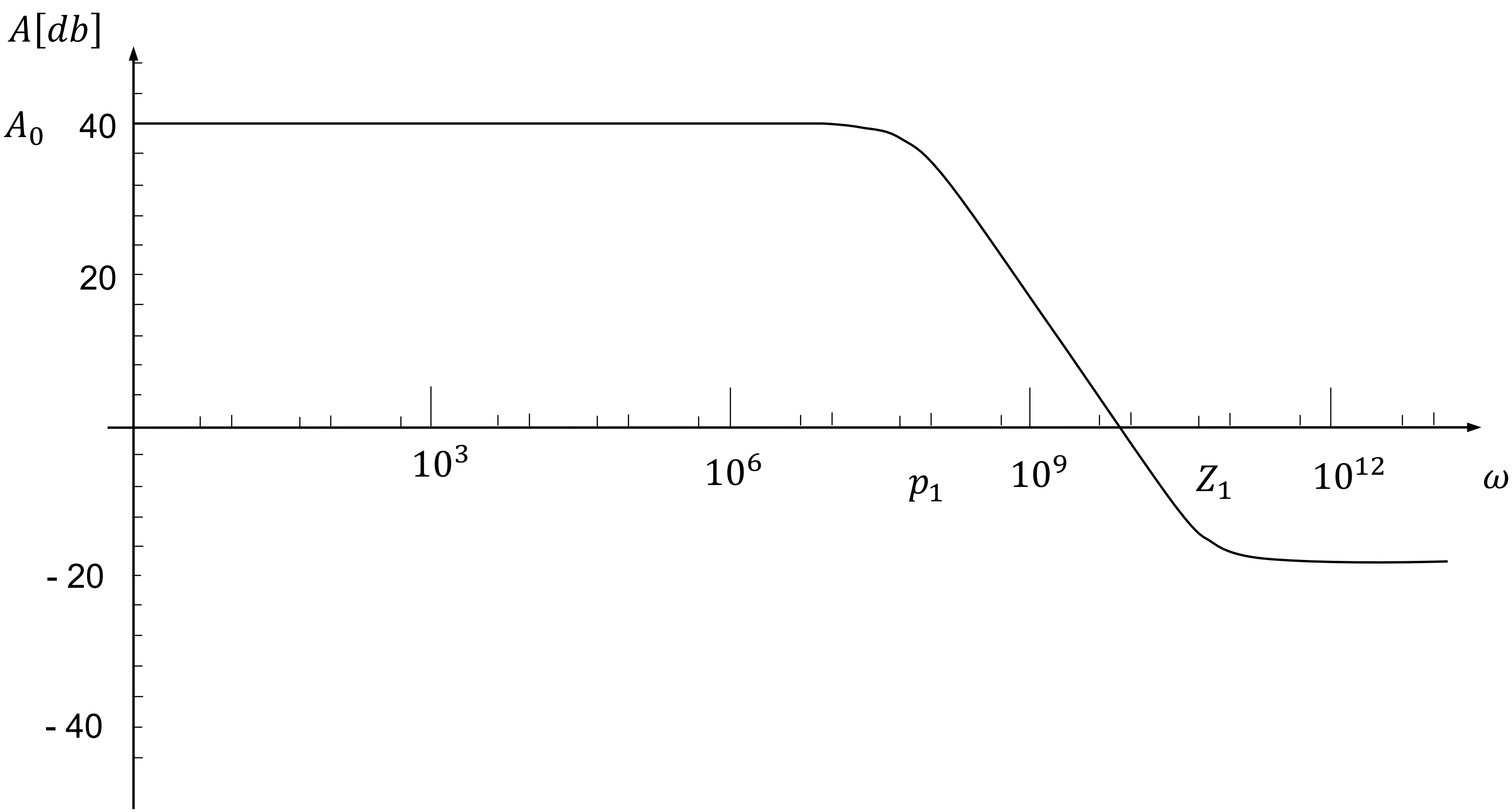
→ $f_{p1} \approx -11{,}6MHz$

Die Frequenz bei der die Verstärkung betragsmäßig zu 1 wird nennt sich 0-dB-Frequenz. Sie ermittelt sich aus:

$$20 \cdot \log|A| = 0$$

$$\leftrightarrow \qquad |A| = 1$$

Frequenzgang eines MOS-Transistors



Die 0-dB-Frequenz muss größer als die Eckfrequenz des Pols und kleiner als die Nullstelleneckfrequenz sein, da sich in den anderen Bereichen die Verstärkung mit der Frequenz nicht ändert. Damit kann man nähern:

$\left|\frac{s|_{0dB}}{p_1}\right| \gg 1, \quad \left|\frac{s|_{0dB}}{z_1}\right| \ll 1$

$\rightarrow \; |A(s|_{0dB})| = \left| A_0 \cdot \frac{1-\frac{s|_{0dB}}{z_1}}{1-\frac{s|_{0dB}}{p_1}} \right| \approx \left| A_0 \cdot \frac{1}{\frac{s|_{0dB}}{p_1}} \right| = \left| A_0 \cdot \frac{p_1}{s|_{0dB}} \right| = 1$

$\rightarrow \; |s|_{0dB}| = |\omega|_{0dB}| = |A_0 \cdot p_1|$

wegen $|A_0| = 100$: $\quad = |100 \cdot p_1|$

bzw. $f|_{0dB} = |A_0| \cdot f_{p1} = -1160MHz$ besitzt noch Drehrichtung von ω

Es ist zu beachten, dass bei den bisherigen Betrachtungen keine (eventuell vorhandenen) Lastkapazitäten berücksichtigt wurden, die das Verhalten beeinflussen könnten.

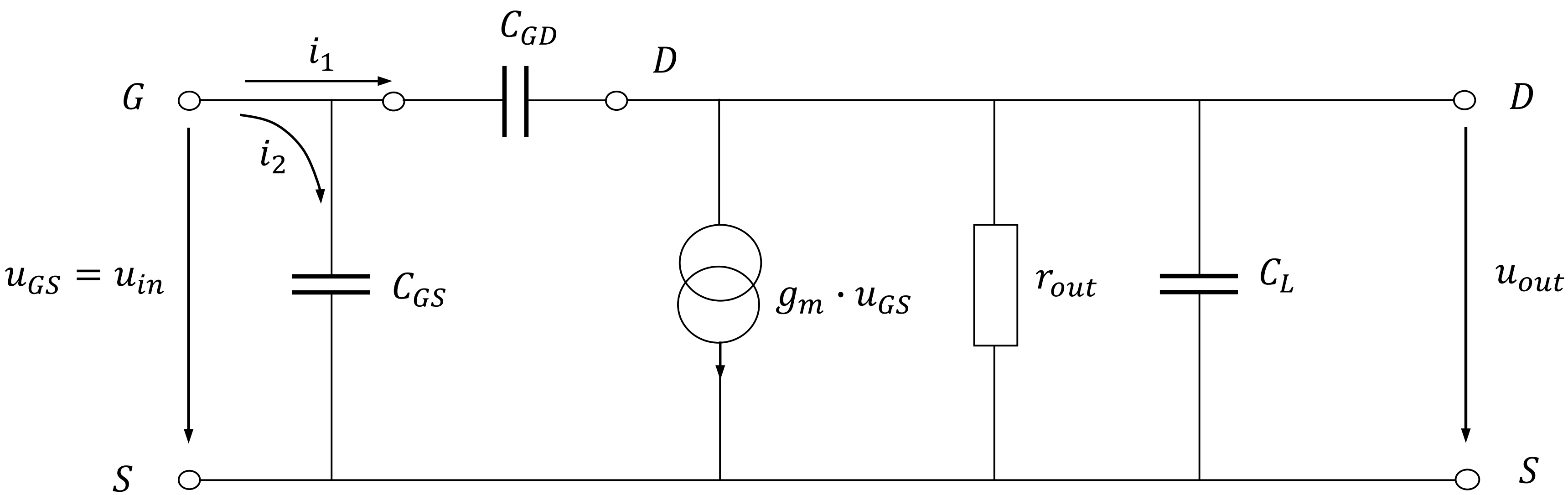
Schein-Eingangsimpedanz

Wenn r_{out} den gesamten Ausgangswiderstand darstellt, C_L die Summe aller Kapazitäten am Lastknoten und C_{GD} alle Kapazitäten zwischen Gate und Drain zusammenfasst, erhält man allgemeiner für die Verstärkung:

$$A = -\frac{g_m \cdot r_{out} - j\omega \cdot C_{GD} \cdot r_{out}}{1 + j\omega \cdot r_{out} \cdot (C_L + C_{GD})}$$

Im Allgemeinen gilt dabei $C_L \gg C_{GD}$.

Allgemeines Kleinsignalersatzschaltbild



Wie groß ist die Schein-Eingangsimpedanz, wenn der Ausgang nicht kurzgeschlossen ist?

Allgemein gilt: $\mathrm{z}_{in}|_{u_{out}\neq 0} = \frac{u_{in}}{i_{in}}$

Der Strom i_{in} teilt sich in zwei Pfade auf, vom Gate zum Drain und vom Gate zum Source.

$$\mathrm{z}_{in}\Big|_{u_{out}\neq 0} = \frac{u_{in}}{\underbrace{u_{in}\cdot j\omega\cdot C_{GS}}_{i_2}+\underbrace{(u_{in}-u_{out})\cdot j\omega\cdot C_{GD}}_{i_1}}$$

Im Gegensatz zur Berechnung von y_{11} wird hier $u_{out} \neq 0$ angenommen. Damit die Berechnung nicht zu aufwendig wird, wird zur Bestimmung von u_{out} die Gleichung für den niederfrequenten Fall herangezogen:

$$A \approx A_0 = -g_m \cdot r_{out}$$

→ $u_{out} = -g_m \cdot r_{out} \cdot u_{in}$

➔ $z_{in}|_{u_{out}\neq 0} = \frac{1}{j\omega\cdot C_{GS}+(1+g_m\cdot r_{out})\cdot j\omega\cdot C_{GD}}$

Die Eingangsimpedanz wird also durch zwei parallele Kapazitäten bestimmt. Dabei geht C_{GS} einfach ein, während der Wert von C_{GD} mit dem Faktor $(1 + g_m \cdot r_{out})$ multipliziert wird.

$g_m \cdot r_{out}$ ist der Betrag der Verstärkung und es gilt im Allgemeinen:

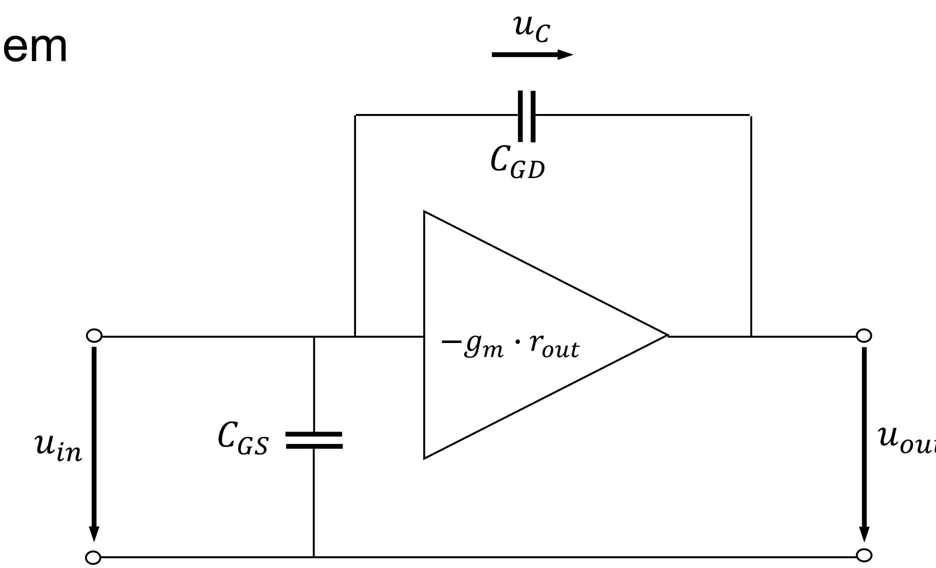
$g_m \cdot r_{out} \gg 1$

Je höher die erreichte Verstärkung ist, desto stärker wirkt sich auch C_{GD} aus.

Blockschaltbild

FH MÜNSTER
University of Applied Sciences

Die betrachteten Kapazitäten sind aus dem eigentlichen Verstärker herausgezogen:



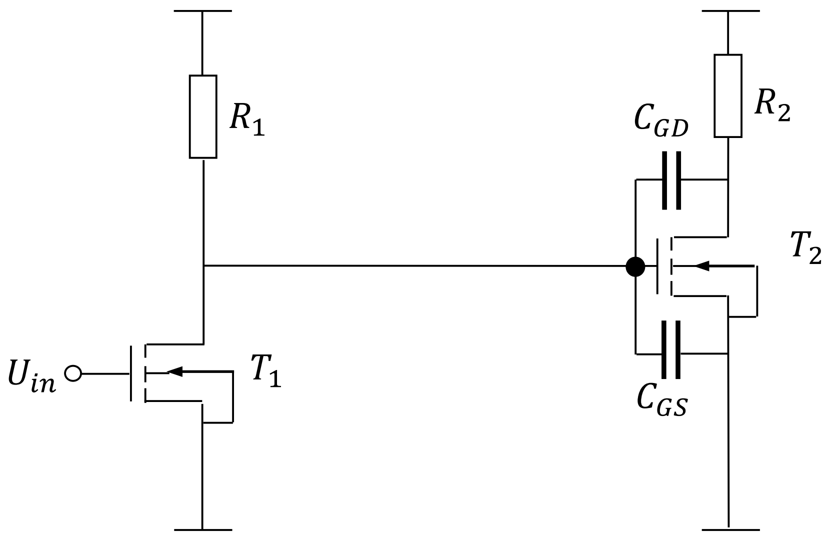
- Man erkennt, dass die Kapazität C_{GD} im Signalpfad liegt. Für kleine Änderungen der Eingangsspannung Δu_{in} ergibt sich die Spannung über C_{GD} aus:

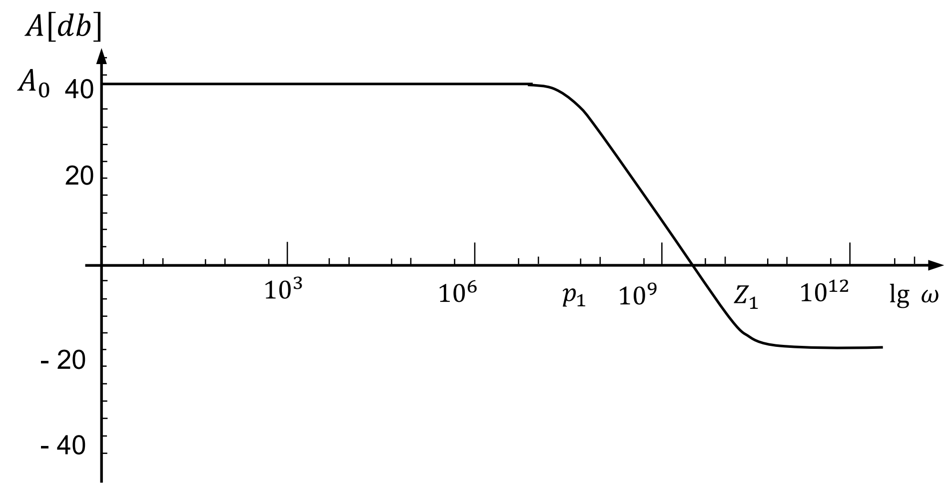
$$u_C = u_{in} - u_{out} = u_{in} + g_m \cdot r_{out} \cdot u_{in} = (1 + g_m \cdot r_{out}) \cdot u_{in}$$

- Die vorgeschaltete treibende Einheit muss für die Kapazität C_{GD} die Ladung q liefern mit: $\frac{q}{C_{GD}} = u_c$ → $q = C_{GD} \cdot (1 + g_m \cdot r_{out}) \cdot u_{in}$

- Für die treibende Einheit sieht es also so aus, als müsse sie eine Kapazität der Größe $(1 + g_m \cdot r_{out}) \cdot C_{GD}$ aufladen. Diese vergrößerte Kapazität bezeichnet man auch als Miller-Kapazität C_M: $C_M = (1 + g_m \cdot r_{out}) \cdot C_{GD}$

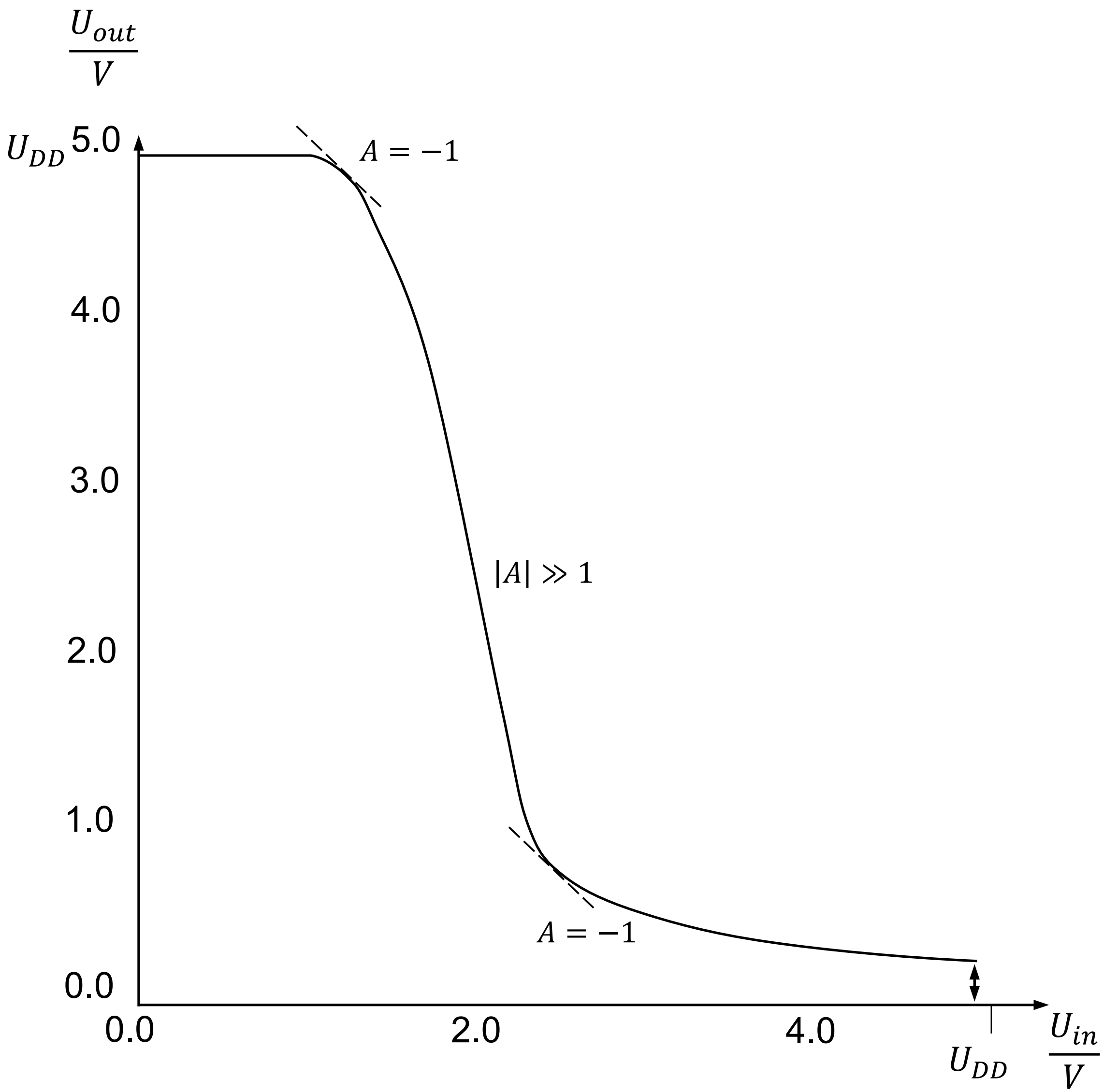
Beispiel: Zwei Inverter in Serie



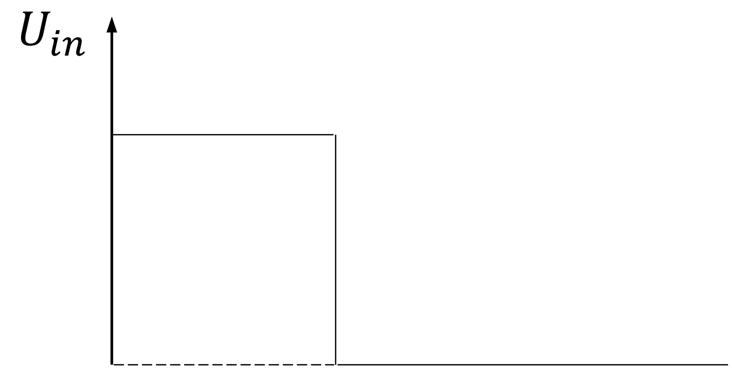


- Der erste Inverter muss die Kapazität $(1 + g_m \cdot r_{out}) \cdot C_{GD} + C_{GS}$ aufladen.
- Eine größere Kapazität führt nach Gleichung $p_1 = \frac{-1}{r_{DS} \cdot (C_{DG} + C_{DB})}$ (siehe oben: Anwendung auf einen Transistor) zu einem kleineren Pol und schiebt damit die Kurve nach links, was eine kleinere Bandbreite bedeutet.

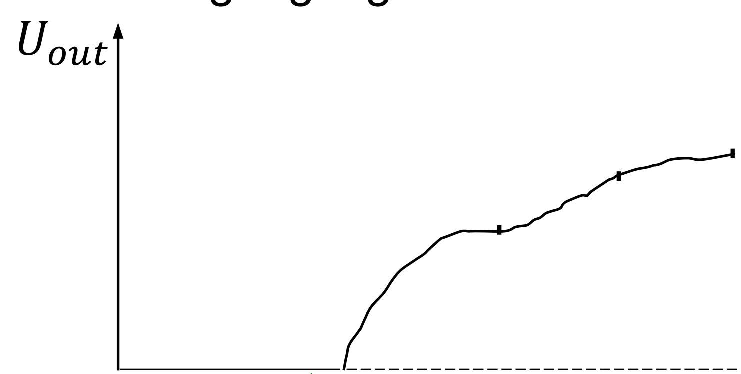
Kennlinie des Inverters



Eingang digitaler Inverter



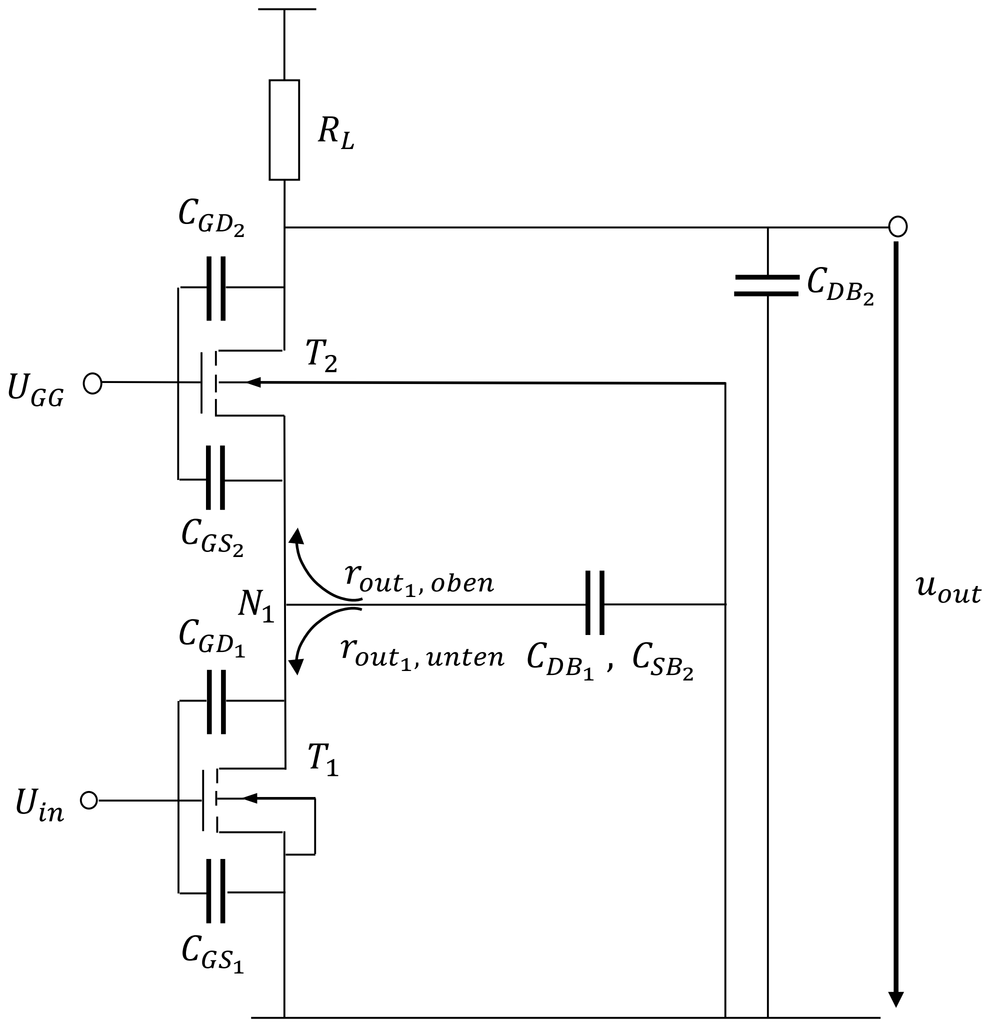
Ausgang digitaler Inverter



unsauber durch entlade Vorgänge

Kaskode zur Entkopplung

FH MÜNSTER
University of Applied Sciences



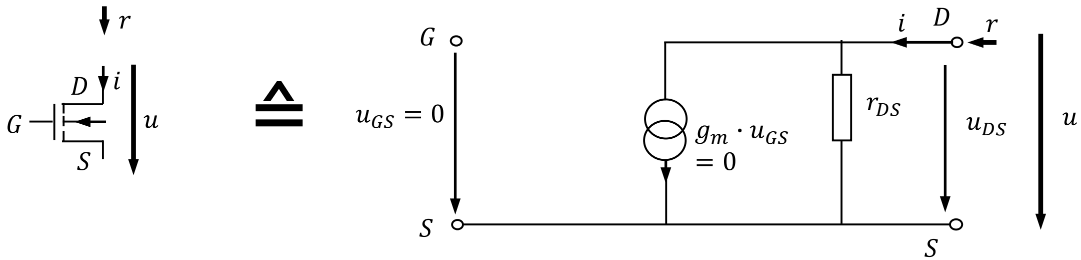
Eine große Änderung der Ausgangsspannung wirkt sich direkt auf C_{GD_2} aus, nicht auf C_{GD_1}. Für den Transistor $T1$ ist die Eingangskapazität:
$C_{in} = C_{GS1} + C_{GD1} \cdot (1 + |A_1|)$
Dabei ist A_1 nicht die Verstärkung der ganzen Stufe, sondern nur des ersten Transistors. Damit gilt:

$$A_1 = -g_{m1} \cdot r_{out1}$$

Der Ausgangswiderstand r_{out1} ist vom Ausgang des ersten Transistors zu bestimmen, also vom Knoten N_1. Er setzt sich zusammen aus der Parallelschaltung des oberen und des unteren Zweigs
$(r_{out_{1,oben}} || r_{out_{1,unten}})$.
Der Ausgangswiderstand wird ermittelt, indem der Eingang auf konstantem Potential gehalten wird und das Ausgangspotential verändert wird.

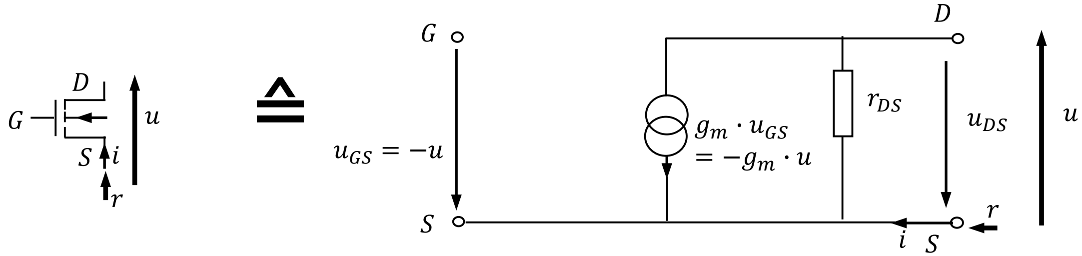
Widerstandsberechnung für verschiedene Transistorschaltungen

Fall A:



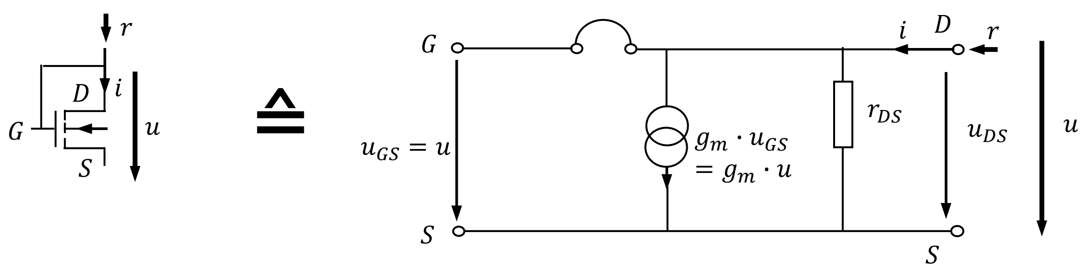
$r_{aus} = r_{DS}$

Fall B:



$$r_{aus} = \frac{u_{aus}}{i_{aus}} = \frac{u}{u \cdot g_m + u \cdot g_{DS}} = \frac{1}{g_m + \underbrace{g_{DS}}_{\frac{1}{r_{DS}}}} \approx \frac{1}{g_m}$$

Fall C:



$$r \approx \frac{1}{g_m}$$

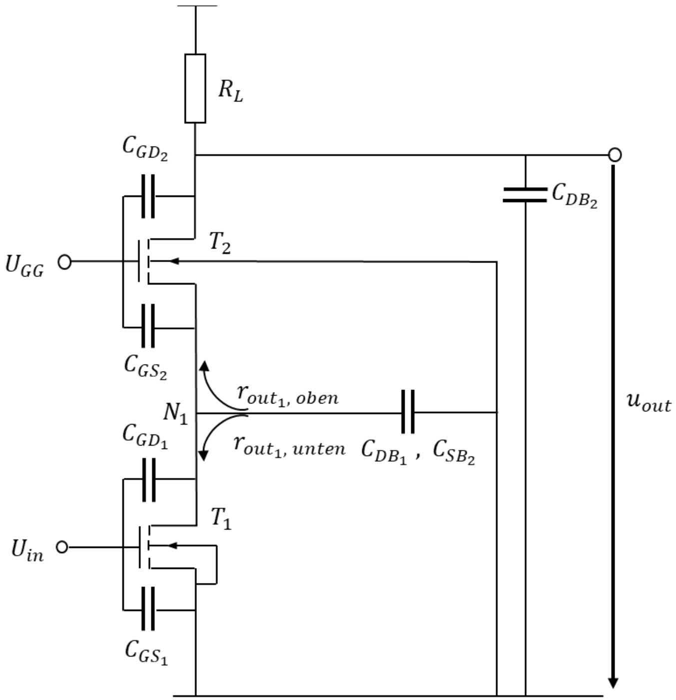
Fall A:
Eine Potentialänderung am Drain bedeutet für den Transistor nur eine Änderung der Drain-Source-Spannung, die Gate-Source-Spannung bleibt konstant. Damit wird $g_m \cdot u_{gs} = 0$, als Widerstand ergibt $r = r_{DS}$.

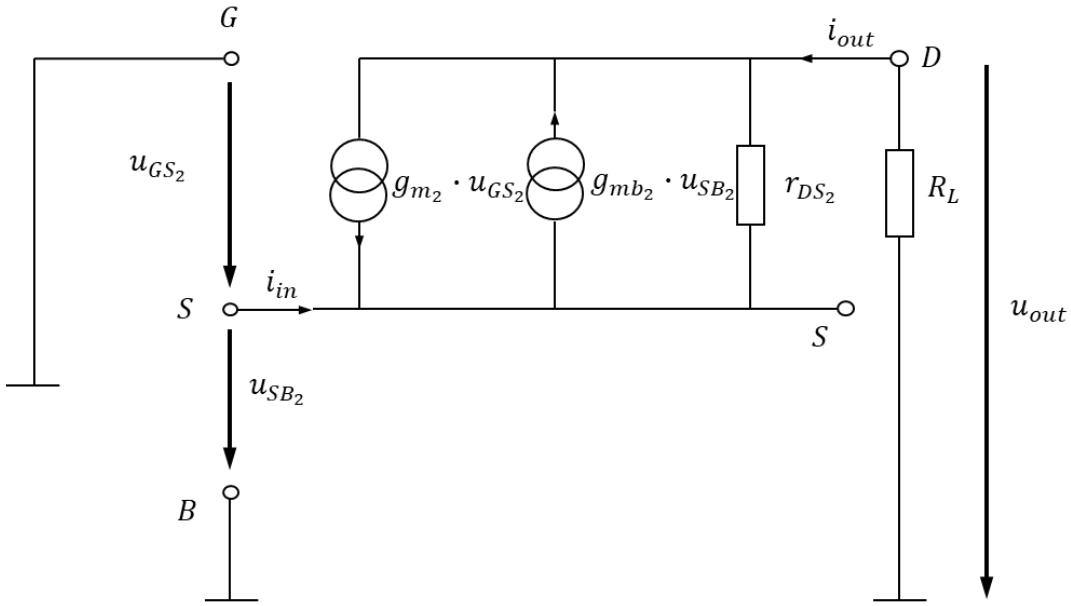
Fall B:
Eine Potentialänderung an der Source bedeutet für den Transistor sowohl eine Änderung der Drain-Source-Spannung als auch der Gate-Source-Spannung.
Damit gilt für den Widerstand $r = \frac{u}{i} = \frac{u}{u \cdot g_m + u \cdot g_{DS}} = \frac{1}{g_m + g_{DS}} \approx \frac{1}{g_m}$

Fall C:
Hier ist der Transistor als Diode geschaltet. Deshalb führt auch hier eine Potentialänderung am Drain sowohl zu einer Änderung der Drain-Source-Spannung als auch der Gate-Source-Spannung. Damit gilt auch hier für den Widerstand $r \approx \frac{1}{g_m}$

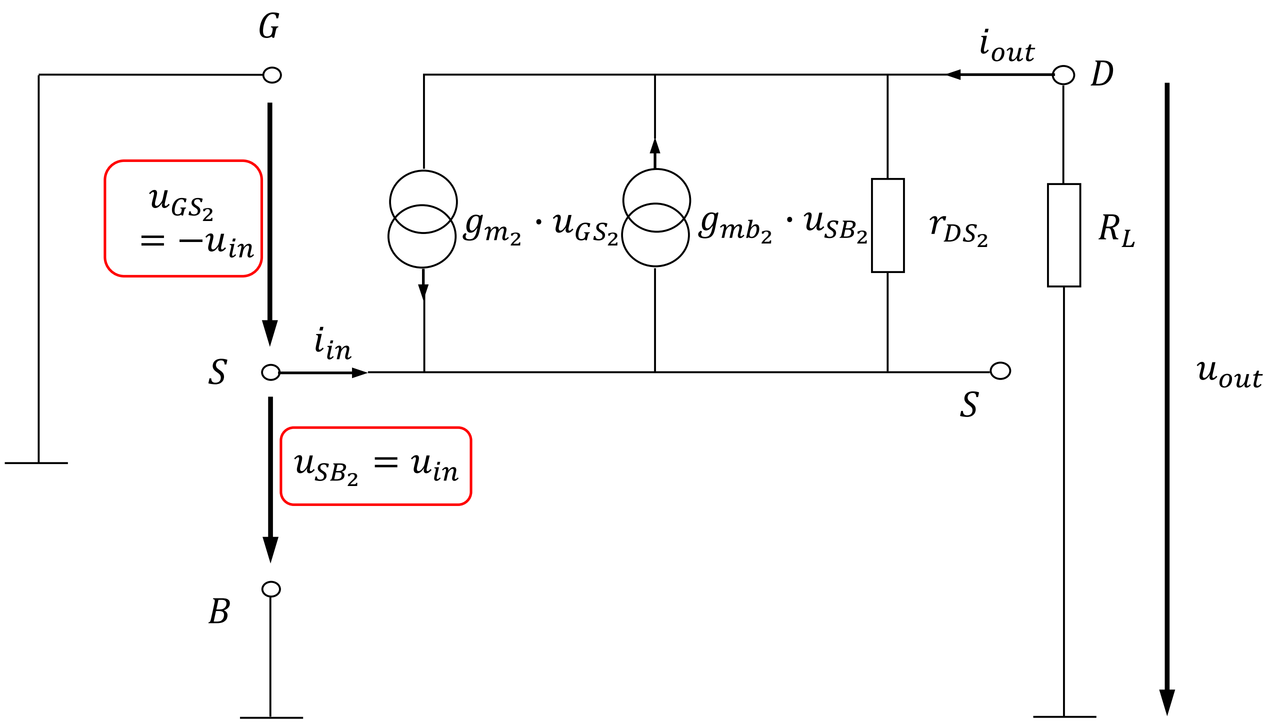
Im unteren Zweig liegt Fall A vor, daher gilt: $r_{out_{1,unten}} = r_{DS1}$

Kleinsignal-ESB für T_2





Kleinsignal-ESB für T_2



Für die Berechnung des Ausgangswiderstands gilt $r_{out_{1,oben}}$ wird die Source zum Eingang. Daher gilt:

$$u_{GS_2} = -u_{in}$$
$$u_{SB_2} = u_{in}$$

$r_{out1,oben}$ entspricht r_{in_2}

Der Strom i_{in}, der in die Source fließt, setzt sich aus drei Teilströmen zusammen:

$$i_{in} = -g_{m2} \cdot u_{GS2} + g_{mb2} \cdot u_{SB2} - (u_{out} - u_{in}) \cdot g_{DS2}$$

$$u_{out} = -R_L \cdot i_{out}$$

mit $i_{out} = -i_{in}$: $u_{out} = R_L \cdot i_{in}$

$\rightarrow i_{in} = g_{m2} \cdot u_{in} + g_{mb2} \cdot u_{in} - R_L \cdot i_{in} \cdot g_{DS2} + u_{in} \cdot g_{DS2}$

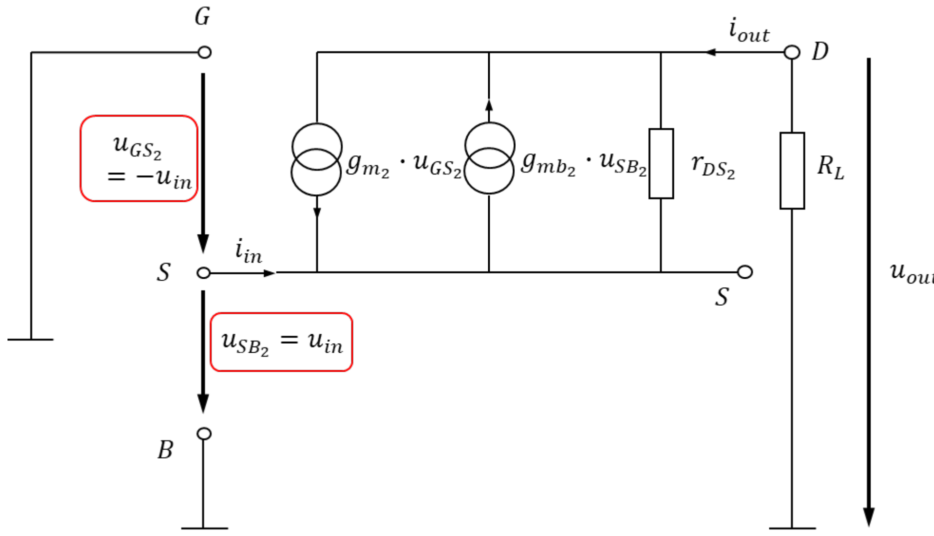
$\rightarrow i_{in} \cdot \left(1 + \frac{R_L}{r_{DS2}}\right) = (g_{m2} + g_{mb2} + \frac{1}{r_{DS2}}) \cdot u_{in}$

$\rightarrow r_{in} = \frac{u_{in}}{i_{in}} = \frac{1+\frac{R_L}{r_{DS2}}}{g_{m2}+g_{mb2}+\frac{1}{r_{DS2}}}$

mit $\mathrm{R_L} \ll r_{DS2}$, $g_{mb2} \approx 0{,}1 \cdot g_{m2}$

und $\frac{1}{r_{DS2}} \approx 0{,}01 \cdot g_{m2}$:

$\rightarrow r_{in} \approx \frac{1}{g_{m2}}$

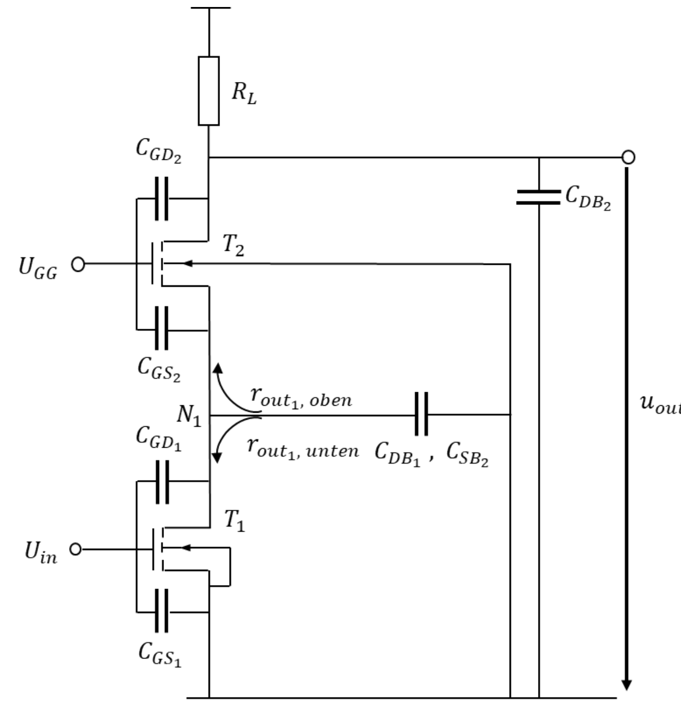


Insgesamt ergibt sich damit für den Ausgangswiderstand am Knoten:

$$r_{out_1} = \quad r_{out_{1,oben}} || r_{out_{1,unten}} = \frac{1}{g_{m2}} || r_{DS1} \quad \approx \quad \frac{1}{g_{m2}}$$

➔ $A_1 = -g_{m1} \cdot r_{out1} \approx -\frac{g_{m1}}{g_{m2}} \approx -1$

➔ Damit ist die erwünschte Verringerung des Miller-Effekts erreicht.



Für die Gesamtverstärkung ist der Ausgangswiderstand der ganzen Kaskodenschaltung wichtig (Seite 112):

$$r_{out_{gesamt}} = R_L || g_{m2} \cdot r_{DS2} \cdot r_{DS1} \approx R_L$$

Die Kaskode kann also einerseits einen hohen Ausgangswiderstand der gesamten Schaltung haben, was eine hohe Gesamtverstärkung bewirkt, zum anderen sind die Eingangskapazitäten klein. Diese beiden Vorteile werden allerdings durch einen eingeschränkten Arbeitsbereich erkauft: Durch die Hintereinanderschaltung der Transistoren steigt die Grenze der Ausgangsspannung, ab der die Transistoren nicht mehr in Sättigung sind (der gleiche Effekt wie bei den Stromquellen).

Die Gesamtverstärkung kann erhöht werden, indem R_L vergrößert wird; damit wird allerdings auch die Miller-Kapazität größer. Beispielsweise könnte R_L durch einen Transistor mit festem Gate-Potential realisiert werden ($R_L = r_{DS}$): $R_L = r_{DS}$

$r_{in} = \frac{1+1}{g_{m2}} \approx \frac{1}{g_{m2}}$

→ $A_1 \approx -1$

→ $C_M \approx C_{GD_1}$

Für die Vollkaskode gilt:

$$R_L = g_m \cdot r_{DS}^2$$

$$r_{in} \approx \frac{1+g_m \cdot r_{DS}}{g_{m2}} \approx r_{DS}$$

→ $A_1 \approx -g_m \cdot r_{DS}$

→ $C_M \approx gm \cdot r_{DS} \cdot C_{GD1}$

Zusammenfassung der Ergebnisse

		Eingangskaskode mit	
	Einfacher Inverter mit Transistorlast	1 Transistor (einfache Kaskode)	2 Transistoren (Vollkaskode)
Gesamtverstärkung	$A = -g_m \cdot (r_{DS} \| r_{DS})$	$A = -g_m \cdot (r_{DS} \| r_{DS})$	$A = -\frac{1}{2}(g_m \cdot r_{DS})^2$
Miller-Kapazität	$C_M = C_{GD} \cdot (1 + \|A\|)$	$C_M \approx C_{GD} \cdot \frac{g_{m1}}{g_{m2}}$	$C_M \approx C_{GD} \cdot g_m \cdot r_{DS}$ $(\ll C_{GD} \cdot \|A\|)$

Mit der Eingangskaskode zur Entkopplung wird also in jedem Fall ein Vorteil gegenüber dem einfachen Inverter erzielt: Bei einem Transistor durch die geringere Miller-Kapazität, bei der Vollkaskode durch die höhere Verstärkung.