

Instrução/Ciclos que fica na estação de reserva	Emissão	Executa	Mem	Escreve CDB	Comentário
ADD <b>R3</b> , R1, R2 [1-2]	1	2 [soma]	-	3	Sem atraso.
SUB R5, <b>R3</b> , R1 [2-4]	2	4[soma]	-	5	Mostrar dependência de dados verdadeira
ADD <b>R5</b> , R4, R6 [3-5]	3	5 [soma]	-	6	Não há dependência, mas atrasa por hazard estrutural. FU cheia. Dependência de Saída
MUL R6, <b>R5</b> ,R4 [4-8]	4	7-8 [Mul]	-	9	Mostrar dependência de dados verdadeira
MUL R2, <b>R5</b> , R3 [5-10]	5	9-10 [MUL]	-	11	Unidade funcional cheia.
SUB R6, R5, R4 [6-7]	6	7 [Soma]		8	Espera R5
ADD R6, R5, R5 [7-8]	7	8[Soma]		10	CDB cheio

1- Mostrar o código acima, com os valores apresentados na tabela abaixo.

	R1	R2	R3	R4	R5	R6
Inicialização	1	1	1	2	0	1
ADD <b>R3</b> , R1, R2 [1-2]	1	1	<b>2</b>	2	0	1
SUB R5, <b>R3</b> , R1 [2-4]	1	1	2	2	<b>1</b>	1
ADD <b>R5</b> , R4, R6 [3-5]	1	1	2	2	<b>3</b>	1
MUL R6, <b>R5</b> ,R4 [4-8]	1	1	2	2	3	<b>6</b>
MUL R2, <b>R5</b> , R3 [5-10]	1	<b>6</b>	2	2	3	6
SUB R6, R5, R4 [6-7]	1	6	2	2	3	<b>1</b>
ADD R6, R5, R5 [7-8]	1	6	2	2	3	<b>6</b>

2-Para mostrar stall no despacho, deixar somente 2 estações de reserva de inteiro. No 3º. Despacho irá dar um stall. Será despachada a 3ª. Instrução no ciclo 4.