74LS157 4x2to1 MUX R8 A4 A4 CRO 74LS283 4bit Adde S A1 A1 Y1 Y2 B2 Y2 ∑2 BB2 A2 EB1 A1 ⊕ + A8 A9 WE ÖE (07 106 105 28C16 16Kbit EEPROM A7 A6 A7 A4 A3 A1 A0 I00 I01 74L502 4xNOR + A6 45 44 44 28C16 16Kbit EEPROM A7 A6 A4 A3 A1 A0 I00 I01 + 10 CLR + 10 S 20 S 11 B A 11 CLR + 12 CLR + 12 CLR + 6 G 12 CLR + 6 G 12 CLR + 6 CL 28C16 16Kbit EEPROM + 10 10 10 N M H 10 10 N M H 10 10 N M H 10 N M A7 A6 A4 A3 A1 A1 I00 I00 74LS04 6×NOT 11A 11B 11B 11D 11D 11D 11D 74L504 6xNOT A1 B B B A4 A2 805184 A2 W A4 A2 W A4 A2 W A3 A2 W A3 74L508 4xAND 74189 64bit RAM EN B1 B2 B3 B4 B5 B6 B6 B8 74LS245 8bit Bus Transcv 74LS86 4xXOR 74LS245 8bit Bus Transcv + 74 72 74 75 75 74LS138 3to8 Decod 74LS245 8bit Bus Transcy + 0 1 2 2 4 4 7 5 9 74LS245 8bit Bus Transcv + # 4 4 5 6 8 5 74LS157 4x2to1 MUX 74L5245 8bit Bus Transcv S A1 B1 71 72 72 72 74LS273 8bit Register S A1 A1 Y1 A2 B2 Y2