

トリプル出力、低電圧 DC/DC μ Moduleレギュレータ

特長

- 1.5A VLDO™付きデュアル4A出力電源
- 短絡および過温度保護
- パワーグッド・インジケータ
- スイッチング・レギュレータ・セクション—電流モード制御
- 入力電圧範囲: 2.375V~5.5V
- 各チャンネルで標準4AのDC出力電流、5Aのピーク出力電流
- 各チャンネルの出力: 0.8V~5V、並列接続可能
- 総DC出力誤差: $\pm 2\%$
- 出力電圧トラッキング
- 効率: 最大95%
- プログラム可能なソフトスタート

VLDOセクション

- VLDOの入力範囲: 1.14V~3.5V
- VLDOの出力: 0.4V~2.6V、1.5A
- VLDOの f_{sw} での電源除去比: 40dB
- 総DC出力誤差: $\pm 1\%$
- 高さの低い小型パッケージ: 15mm \times 15mm \times 2.82mm

アプリケーション

- テレコムおよびネットワーク機器
- 産業用電源システム
- 低ノイズ・アプリケーション
- FPGA、SERDESの電源

LT、LT、LTC、LTM、Linear Technology、リニアのロゴ、 μ ModuleおよびPolyPhaseはリニアテクノロジー社の登録商標です。VLDOおよびLTpowerCADはリニアテクノロジー社の商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。5481178、6580258、6304066、6127815、6498466、6611131、6724174を含む米国特許によって保護されています。

概要

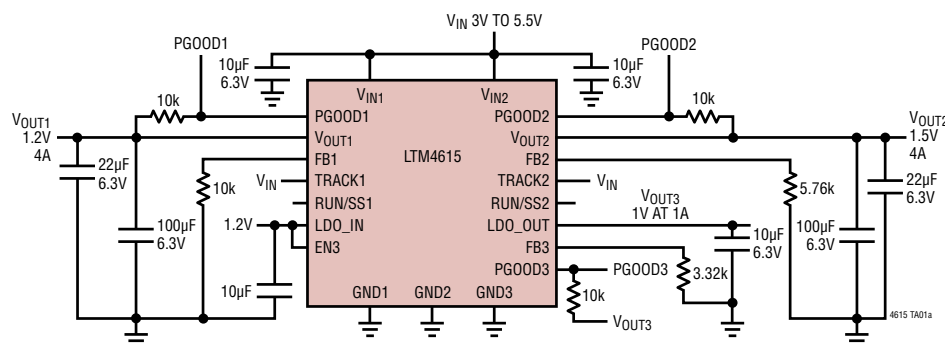
LTM[®]4615は、完全な4Aデュアル出力スイッチモードDC/DC電源に1.5A VLDO(very low dropout)リニア・レギュレータを追加したデバイスで、スイッチング・コントローラ、パワー-FET、インダクタ、1.5Aレギュレータ、すべてのサポート部品をパッケージに搭載しています。デュアル4A DC/DCコンバータは2.375V~5.5Vの入力電圧範囲で動作し、VLDOは1.14V~3.5Vの入力電圧で動作します。出力電圧は、DC/DCコンバータが0.8V~5V、VLDOが0.4V~2.6Vです。これらの3個のレギュレータの出力電圧は、各出力ごとに1本の抵抗で設定されます。入力と出力にバルク・コンデンサを使用するだけで設計を完成させることができます。

パッケージの高さが低く(2.82mm)、PCボード底面の未使用スペースを利用できるので、高部品密度のポイントオブロード・レギュレーションが可能です。高いスイッチング周波数と電流モード・アーキテクチャにより、安定性を損なうことなく入力および負荷の変動に対する高速過渡応答が可能です。また、このデバイスは出力電圧トラッキングをサポートしているので、電源レールのシーケンス制御が可能です。

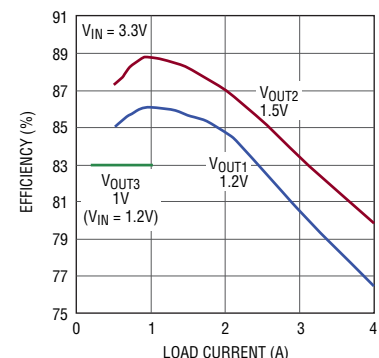
この他に、過電圧保護、過電流保護、サーマル・シャットダウン、プログラム可能なソフトスタートなどを特長としています。このパワーモジュールは省スペースで熱特性が改善された15mm \times 15mm \times 2.82mmのLGAパッケージで供給されます。LTM4615は鉛フリー、RoHS準拠です。

標準的応用例

1.2V/4A、1.5V/4Aおよび1V/1AのDC/DC μ Module[®]レギュレータ



効率と出力電流



LTM4615

絶対最大定格

(Note 1)

スイッチング・レギュレータ

V_{IN1} 、 V_{IN2} 、PGOOD1、PGOOD2 $-0.3V \sim 6V$
COMP1、COMP2、RUN/SS1、RUN/SS2

V_{FB1} 、 V_{FB2} 、TRACK1、TRACK2 $-0.3V \sim V_{IN}$
SW、 V_{OUT} $-0.3V \sim (V_{IN} + 0.3V)$

VLD0レギュレータ

LDO_IN、PGOOD3、EN3 $-0.3V \sim 6V$

LDO_OUT $-0.3 \sim 4V$

FB3 $-0.3V \sim (LDO_IN + 0.3V)$

LDO_OUTの短絡 無期限

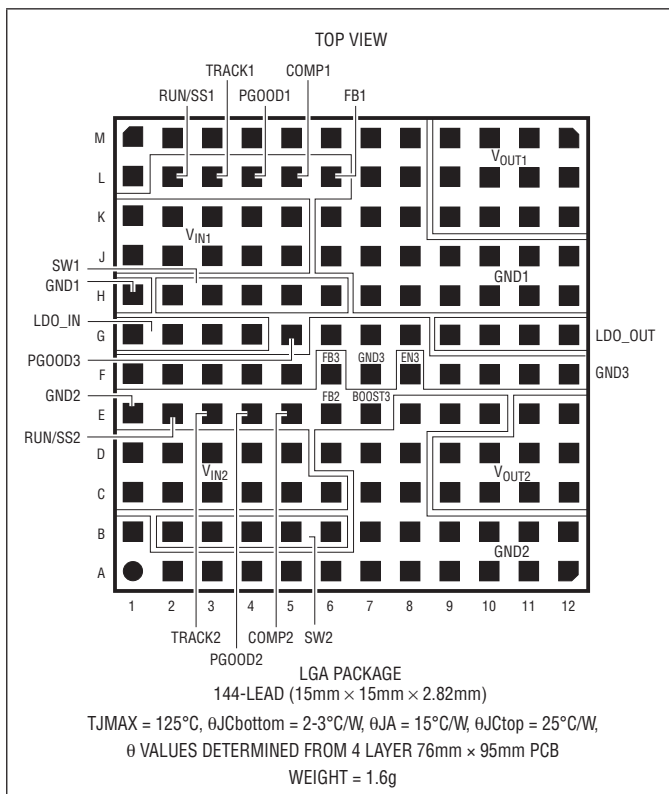
内部動作温度範囲

(Note 2、5) $-40^{\circ}C \sim 125^{\circ}C$

接合部温度 $125^{\circ}C$

保存温度範囲 $-55^{\circ}C \sim 125^{\circ}C$

ピン配置



発注情報

鉛フリー仕様	トレイ	製品マーキング*	パッケージ	温度範囲†
LTM4615EV#PBF	LTM4615EV#PBF	LTM4615V	144-Lead (15mm x 15mm x 2.8mm) LGA	$-40^{\circ}C$ to $125^{\circ}C$
LTM4615IV#PBF	LTM4615IV#PBF	LTM4615V	144-Lead (15mm x 15mm x 2.8mm) LGA	$-40^{\circ}C$ to $125^{\circ}C$

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。*温度グレードは出荷時のコンテナのラベルで識別されます。

鉛フリー製品のマーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。

この製品はトレイでのみ供給されます。詳細については、<http://www.linear-tech.co.jp/packaging/> をご覧下さい。

†Note 2を参照してください。

電気的特性

●は全内部動作温度範囲の規格値を意味する (Note 2)。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{IN} = 5\text{V}$ 、 $LDO_IN = 1.2\text{V}$ 。標準的応用例の図12による。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
スイッチング・レギュレータのセクション:チャンネル当り							
$V_{IN(DC)}$	Input DC Voltage Range		●	2.375	5.5	V	
$V_{OUT(DC)}$	Output DC Voltage Range		●	0.8	5.0	V	
$V_{OUT(DC)}$	Output Voltage	$C_{IN} = 22\mu\text{F}$, $C_{OUT} = 100\mu\text{F}$, $R_{FB} = 5.76\text{k}$, $V_{IN} = 2.375\text{V to } 5.5\text{V}$, $I_{OUT} = 0\text{A to } 4\text{A}$ (Note 6) $0^\circ\text{C} \leq T_J \leq 125^\circ\text{C}$	●	1.460 1.45	1.49 1.49	1.512 1.512	V V
$V_{IN(UVLO)}$	Undervoltage Lockout Threshold	$I_{OUT} = 0\text{A}$		1.6	2	2.3	V
$I_{INRUSH(VIN)}$	Input Inrush Current at Start-Up	$I_{OUT} = 0\text{A}$, $C_{IN} = 22\mu\text{F}$, $C_{OUT} = 100\mu\text{F}$, $V_{OUT} = 1.5\text{V}$, $V_{IN} = 5.5\text{V}$		0.35			A
$I_Q(VIN)$	Input Supply Bias Current	$V_{IN} = 2.375\text{V}$, $V_{OUT} = 1.5\text{V}$, Switching Continuous $V_{IN} = 5.5\text{V}$, $V_{OUT} = 1.5\text{V}$, Switching Continuous Shutdown, RUN = 0, $V_{IN} = 5\text{V}$		28 45 7		12	mA mA μA
$I_S(VIN)$	Input Supply Current	$V_{IN} = 2.375\text{V}$, $V_{OUT} = 1.5\text{V}$, $I_{OUT} = 4\text{A}$ $V_{IN} = 5.5\text{V}$, $V_{OUT} = 1.5\text{V}$, $I_{OUT} = 4\text{A}$		3.2 1.48			A A
$I_{OUT(DC)}$	Output Continuous Current Range	$V_{IN} = 5.5\text{V}$, $V_{OUT} = 1.5\text{V}$ (Note 6)		0		4	A
$\frac{\Delta V_{OUT(LOAD + LINE)}}{V_{OUT}}$	Load and Line Regulation Accuracy	$V_{OUT} = 1.5\text{V}$, 0A to 4A (Note 6) $V_{IN} = 2.375\text{V to } 5.5\text{V}$	●		± 1.0 ± 1.3	± 1.30 ± 1.6	% %
$V_{OUT(AC)}$	Output Ripple Voltage	$I_{OUT} = 0\text{A}$, $C_{OUT} = 100\mu\text{F}$ $V_{IN} = 5\text{V}$, $V_{OUT} = 1.5\text{V}$		12			mV _{P-P}
f_s	Output Ripple Voltage Frequency	$I_{OUT} = 4\text{A}$, $V_{IN} = 5\text{V}$, $V_{OUT} = 1.5\text{V}$		1.25			MHz
$\Delta V_{OUT(START)}$	Turn-On Overshoot	$C_{OUT} = 100\mu\text{F}$, $V_{OUT} = 1.5\text{V}$, RUN/SS = 10nF, $I_{OUT} = 0\text{A}$ $V_{IN} = 3.3\text{V}$ $V_{IN} = 5\text{V}$		20 20			mV mV
t_{START}	Turn-On Time	$C_{OUT} = 100\mu\text{F}$, $V_{OUT} = 1.5\text{V}$, $I_{OUT} = 1\text{A}$ Resistive Load, TRACK = V_{IN} and RUN/SS = Float $V_{IN} = 5\text{V}$		0.5			ms
$\Delta V_{OUT(LS)}$	Peak Deviation for Dynamic Load	Load: 0% to 50% to 0% of Full Load, $C_{OUT} = 100\mu\text{F}$, $V_{IN} = 5\text{V}$, $V_{OUT} = 1.5\text{V}$		25			mV
t_{SETTLE}	Settling Time for Dynamic Load Step	Load: 0% to 50% to 0% of Full Load, $V_{IN} = 5\text{V}$, $V_{OUT} = 1.5\text{V}$		10			μs
$I_{OUT(PK)}$	Output Current Limit	$C_{OUT} = 100\mu\text{F}$, $V_{IN} = 5\text{V}$, $V_{OUT} = 1.5\text{V}$		8			A
V_{FB}	Voltage at FB Pin	$I_{OUT} = 0\text{A}$, $V_{OUT} = 1.5\text{V}$	●	0.790 0.786	0.8 0.8	0.807 0.809	V V
I_{FB}				0.2			μA
V_{RUN}	RUN Pin On/Off Threshold			0.6	0.75	0.9	V
I_{TRACK}	TRACK Pin Current			0.2			μA
$V_{TRACK(OFFSET)}$	Offset Voltage	TRACK = 0.4V		30			mV
$V_{TRACK(RANGE)}$	Tracking Input Range			0		0.8	V
R_{FBHI}	Resistor Between V_{OUT} and FB Pins			4.96	4.99	5.02	k Ω
ΔV_{PGOOD}	PGOOD Range			± 7.5			%
R_{PGOOD}	PGOOD Resistance	Open-Drain Pull-Down		90	150		Ω

LTM4615

電気的特性

●は全内部動作温度範囲の規格値を意味する (Note 2)。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{IN} = 5\text{V}$ 、 $LDO_IN = 1.2\text{V}$ 。標準的応用例の図12による。

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
VLD0のセクション							
V_{LDO_IN}	Operating Voltage	(Note 3)	●	1.14		3.5	V
$I_{IN(LDO_IN)}$	Operating Current	$I_{OUT} = 0\text{mA}$, $V_{OUT} = 1\text{V}$, $EN3 = 1.2\text{V}$			1		mA
$I_{IN(SHDN)}$	Shutdown Current	$EN3 = 0\text{V}$, $LDO_IN = 1.5\text{V}$			0.6	20	μA
V_{BOOST3}	BOOST3 Output Voltage	$EN3 = 1.2\text{V}$		4.8	5	5.2	V
$V_{BOOST3(UVLO)}$	Undervoltage Lockout				4.3		V
V_{FB3}	FB3 Internal Reference Voltage	$1\text{mA} \leq I_{OUT} \leq 1.5\text{A}$, $1.14\text{V} \leq V_{LDO_IN} \leq 3.5\text{V}$, $BOOST3 = 5\text{V}$, $1\text{V} \leq V_{OUT} \leq 2.59\text{V}$	●	0.397 0.395	0.4 0.4	0.404 0.405	V V
V_{LDO_OUT}	Output Voltage Range			0.4		2.6	V
V_{DO}	Dropout Voltage	$V_{LDO_IN} = 1.5\text{V}$, $V_{FB3} = 0.38\text{V}$, $I_{OUT} = 1.5\text{A}$ (Note 4)			100	250	mV
LDO_RHI	LDO Top Feedback Resistor			4.96	4.99	5.02	k Ω
I_{OUT}	Output Current	$V_{EN3} = 1.2\text{V}$	●	1.5			A
I_{LIM}	Output Current Limit	(Note 5)			2.5		A
e_n	Output Voltage Noise	Frequency = 10Hz to 1MHz, $I_{LOAD} = 1\text{A}$			300		μRMS
V_{IH_EN3}	EN3 Input High Voltage	$1.14\text{V} \leq V_{LDO_IN} \leq 3.5\text{V}$	●	1			V
V_{IL_EN3}	EN3 Input Low Voltage	$1.14\text{V} \leq V_{LDO_IN} \leq 3.5\text{V}$				0.4	V
I_{IN_EN3}	EN3 Input Current			-1		1	μA
V_{OL_PGOOD3}	PGOOD Low Voltage	$I_{PGOOD3} = 2\text{mA}$			0.1	0.4	V
PGOOD Threshold	Output Threshold Relative to V_{FB3}	PGOOD3 High to Low PGOOD3 Low to High		-14 -4	-12 -3	-10 -2	% %

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2: LTM4615は T_J が T_A にほぼ等しいパルス負荷条件でテストされている。LTM4615Eは $0^\circ\text{C} \sim 125^\circ\text{C}$ の動作温度範囲で性能仕様に適合することが保証されている。 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の内部動作温度範囲での仕様は設計、特性評価および統計的なプロセス・コントロールとの相関で確認されている。LTM4615Iは全内部動作温度範囲で性能仕様に適合することが保証されている。最大周囲温度は、基板レイアウト、パッケージの定格熱抵抗および他の環境要因と関連した特定の動作条件によって決まることに注意。

Note 3: 安定化に必要な最小動作電圧は次のとおりである。

$$V_{IN} \geq V_{OUT(MIN)} + V_{DROPOUT}$$

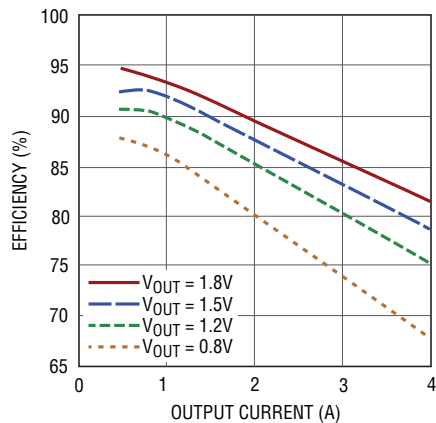
Note 4: 損失電圧は、規定出力電流でレギュレーションを維持するのに必要な、入力から出力への最小差である。ドロップアウトでは、出力電圧は $(V_{IN} - V_{DROPOUT})$ に等しくなる。

Note 5: このデバイスには短時間の過負荷状態の間デバイスを保護するための過温度保護機能が備わっている。過温度保護機能が作動するとき接合部温度は 125°C を超える。過温度保護機能が連続的に作動すると、長期信頼性を損なうことがある。

Note 6: 異なる V_{IN} 、 V_{OUT} および T_A の「出力電流のディレーティング」曲線を参照。

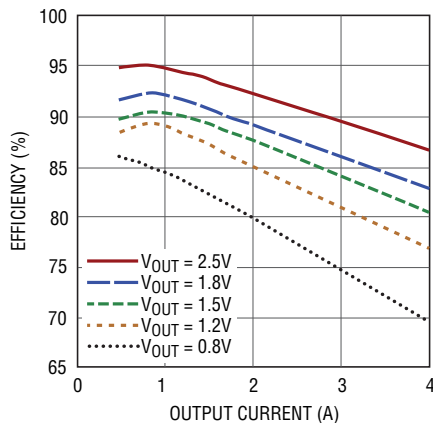
標準的性能特性 スイッチング・レギュレータ

効率と出力電流
($V_{IN} = 2.5V$)



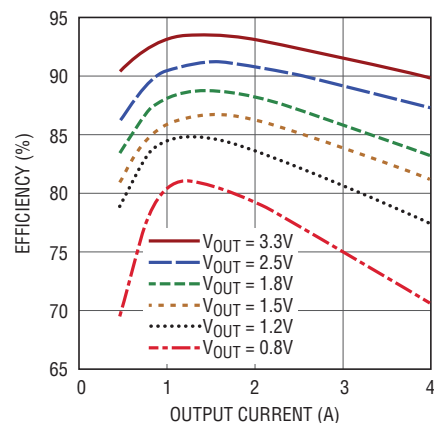
4615 G01

効率と出力電流
($V_{IN} = 3.3V$)



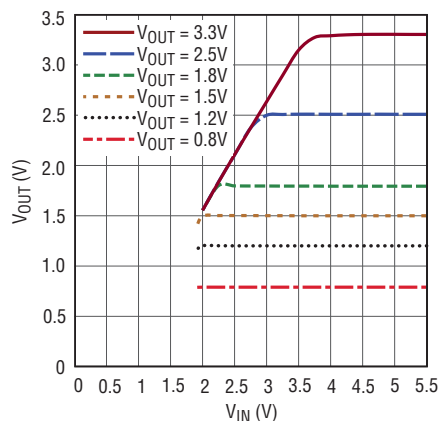
4615 G02

効率と出力電流
($V_{IN} = 5V$)



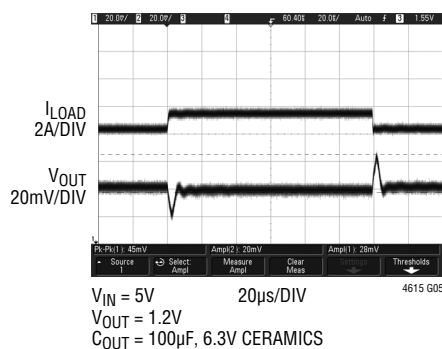
4615 G03

4A負荷での最小入力電圧



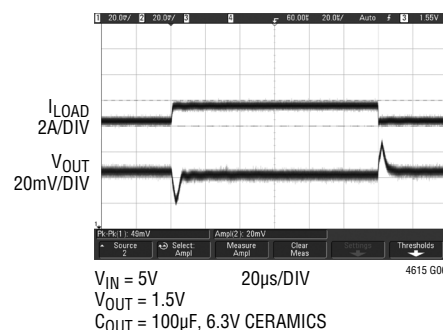
4615 G04

負荷過渡応答



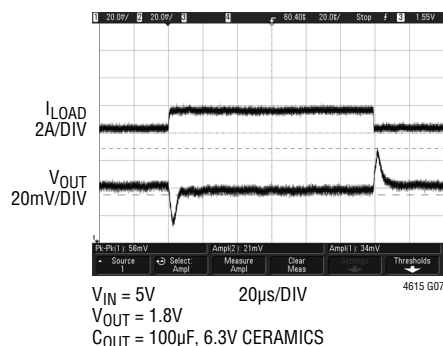
4615 G05

負荷過渡応答



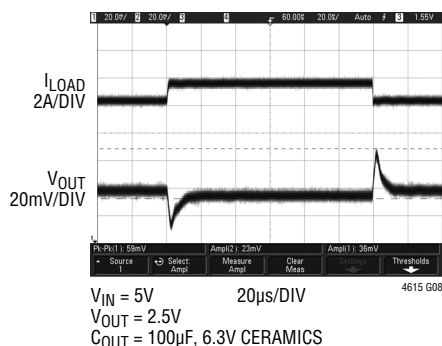
4615 G06

負荷過渡応答



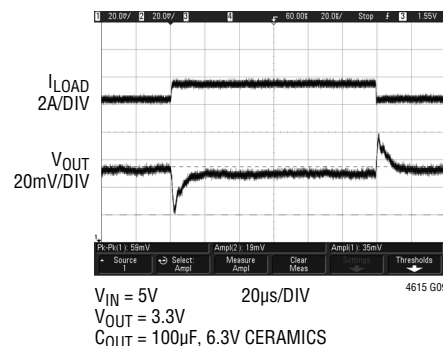
4615 G07

負荷過渡応答



4615 G08

負荷過渡応答

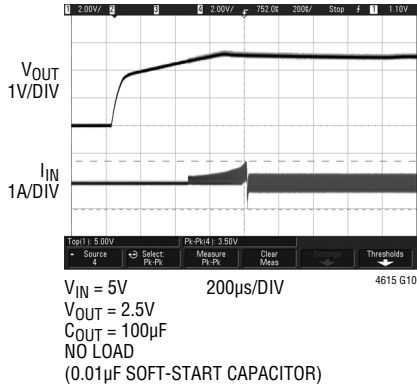


4615 G09

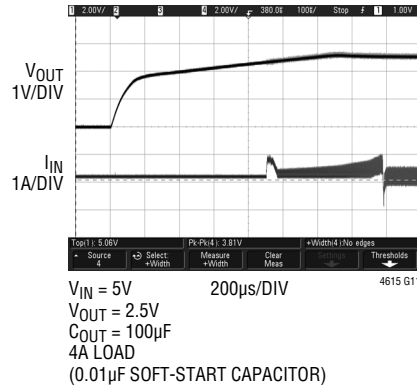
LTM4615

標準的性能特性

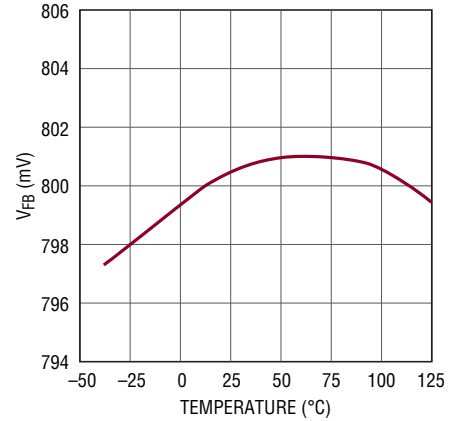
スタートアップ



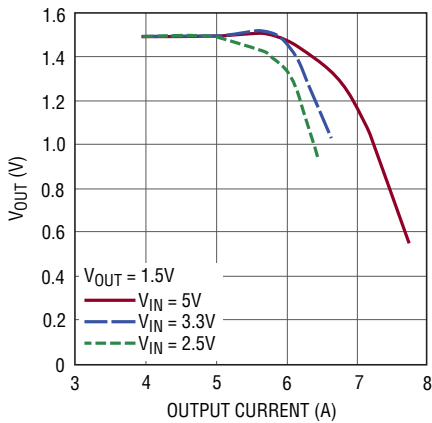
スタートアップ



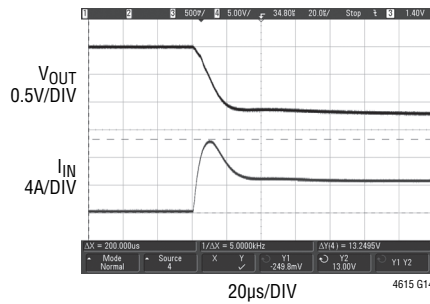
V_{FB}と温度



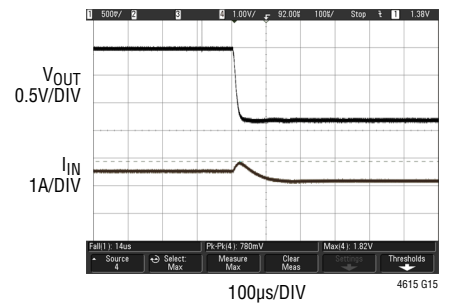
電流制限



短絡保護
(1.5Vの短絡、無負荷)

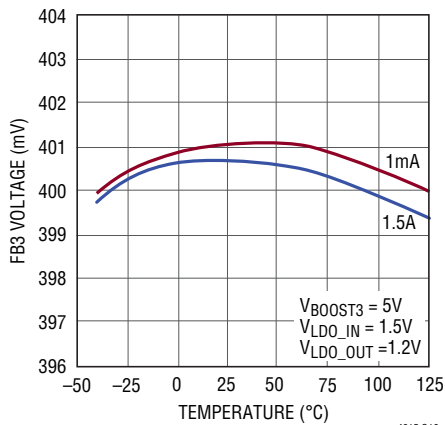


短絡保護
(1.5Vの短絡、4A負荷)

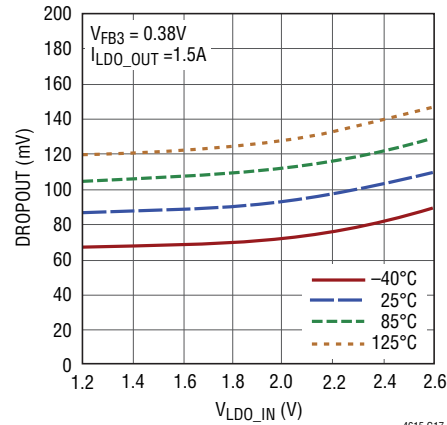


VLDO

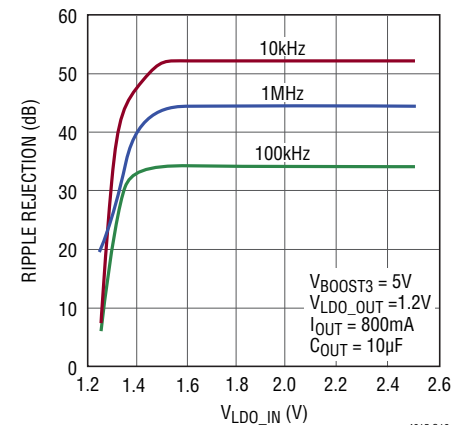
V_{FB3}と温度



損失電圧と入力電圧



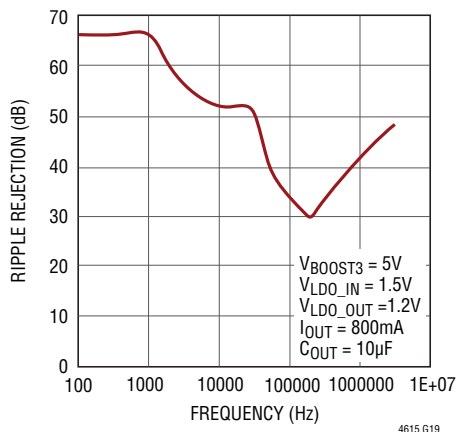
リップル除去



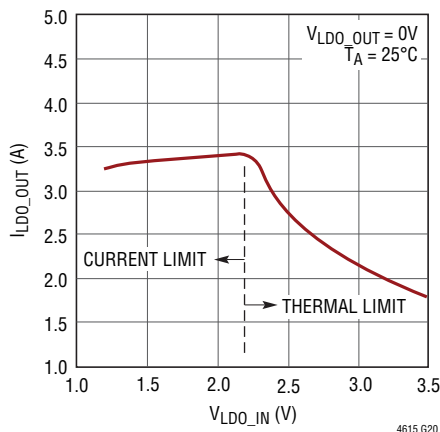
4615fb

標準的性能特性

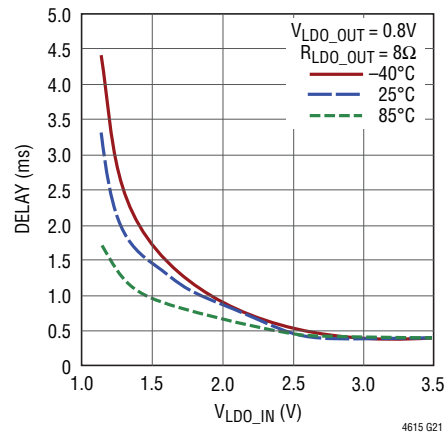
リップル除去



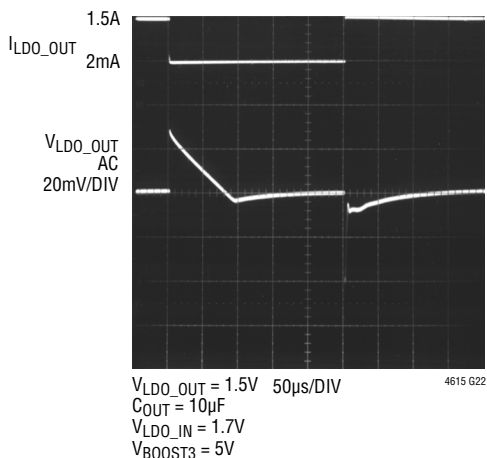
出力電流制限



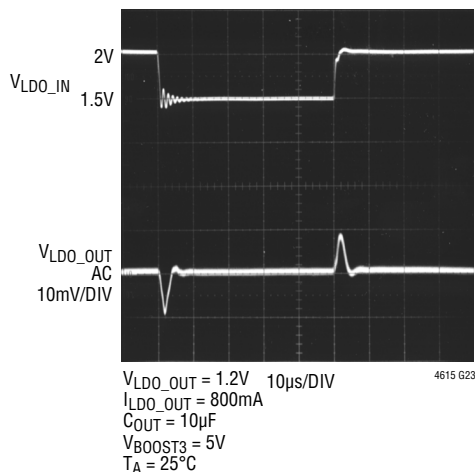
イネーブルからパワーグッドまでの遅延



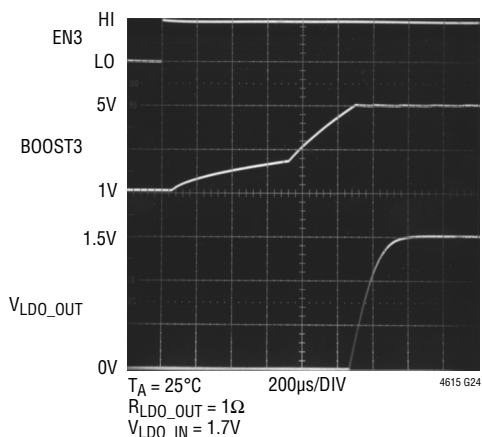
出力負荷過渡応答



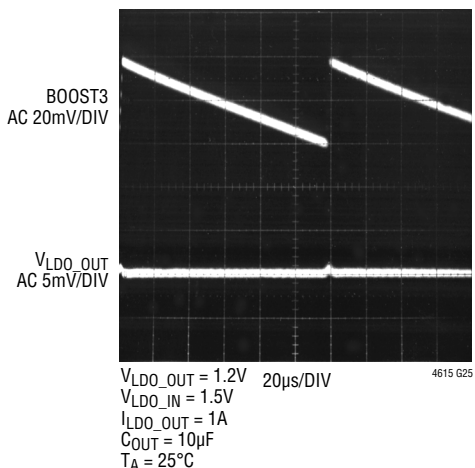
IN電源過渡応答



BOOST3/OUTのスタートアップ



BOOST3のリップルおよびVLDO_OUTへのフィードスルー



ピン機能

V_{IN1}, V_{IN2} (J1~J5, K1~K5) ; (C1~C6, D1~D5) : 電源入力ピン。これらのピンとGNDピンの間に入力電圧を加えます。入力デカップリング・コンデンサはV_{IN}ピンとGNDピンの間に直接配置することを推奨します。

V_{OUT1}, V_{OUT2} (K9~K12, L9~L12, M9~M12) ; (C9~C12, D9~D12, E11~E12) : 電源出力ピン。これらのピンとGNDピンの間に出力負荷を接続します。出力デカップリング・コンデンサはこれらのピンとGNDピンの間に直接配置することを推奨します。(表4を調べてください。)

GND1, GND2, (H1, H7~H12, J6~J12, K6~K8, L1, L7~L8, M1~M8) ; (A1~A12, B1, B7~B12, C7~C8, D6~D8, E1, E8~E10) : 入力リターンと出力リターンの両方の電源グラウンド・ピン。

TRACK1, TRACK2 (L3, E3) : 出力電圧トラッキング・ピン。モジュールがマスタ出力として構成設定される場合、ソフトスタート・コンデンサをRUN/SSピンからグラウンドに接続してマスタ・ランプ・レートを制御します。または、外部ランプをマスタ・レギュレータのトラック・ピンに与えてそれを制御することができます。スレーブ動作を実行するには、マスタの出力からグラウンドに抵抗分割器を接続し、分割器の中間点をスレーブ・レギュレータのこのピンに接続します。トラッキングを望まなければ、TRACKピンをV_{IN}に接続します。トラッキングには負荷電流が流れている必要があります。「アプリケーション情報」のセクションを参照してください。

FB1, FB2 (L6, E6) : スイッチング・レギュレータの誤差アンプの負入力。これらのピンは内部で4.99kの精密抵抗を介してV_{OUT}に接続されています。FBピンとGNDピンの間に抵抗を追加して、異なった出力電圧をプログラムすることができます。このピンを隣接するモジュールのFBピンと並列に接続すると、2個の電源モジュールが電流を分担することができます。「アプリケーション情報」のセクションを参照してください。

FB3 (F6) : LDOの誤差アンプの負入力。このピンは内部で4.99k抵抗を介してLDO_OUTに接続されています。FB3ピンとGNDピンの間に抵抗を追加して、異なった出力電圧をプログラムすることができます。「アプリケーション情報」のセクションを参照してください。

COMP1, COMP2 (L5, E5) : 電流制御スレッシュホールドおよび誤差アンプの補償点。電流コンパレータのスレッシュホールドはこの制御電圧に応じて増加します。このピンを隣接するモジュールのCOMPピンと並列に接続すると、2個の電源モジュールが電流を分担することができます。各チャネルは内部で補償されています。「アプリケーション情報」のセクションを参照してください。

PGOOD1, PGOOD2 (L4, E4) : 出力電圧パワーグッド・インジケータ。オープン・ドレインのロジック出力で、出力電圧がレギュレーション・ポイントの±7.5%以内ないと、グラウンドへ引き下げられます。

RUN/SS1, RUN/SS2 (L2, E2) : 実行制御とソフトスタートのピン。0.8Vより高い電圧はモジュールをオンし、0.5Vより低い電圧はモジュールをオフします。このピンにはV_{IN}に接続された1M抵抗とGNDに接続された1000pFコンデンサが備わっています。ソフトスタートに関しては、「アプリケーション情報」のセクションを参照してください。

SW1, SW2 (H2~H6, B2~B6) : 回路のスイッチング・ノードはテストの目的に使われます。これは熱性能を改善するため基板の銅領域に接続することができます。SW1とSW2は別々の銅プレーン上でフローティング状態にする必要があります。

LDO_IN (G1~G4) : VLDO入力電源ピン。これらのピンの近くに入力コンデンサを配置します。

LDO_OUT (G9~G12) : VLDO出力電源ピン。これらのピンの近くに出力コンデンサを配置します。出力電圧の適切な精度を得るには最小1mAの負荷が必要です。

BOOST3 (E7) : VLDOの内部NMOSを完全にエンハンス状態にドライブするための昇圧電源。このピンは内部昇圧コンバータをテストするのに使われます。出力は標準5Vです。

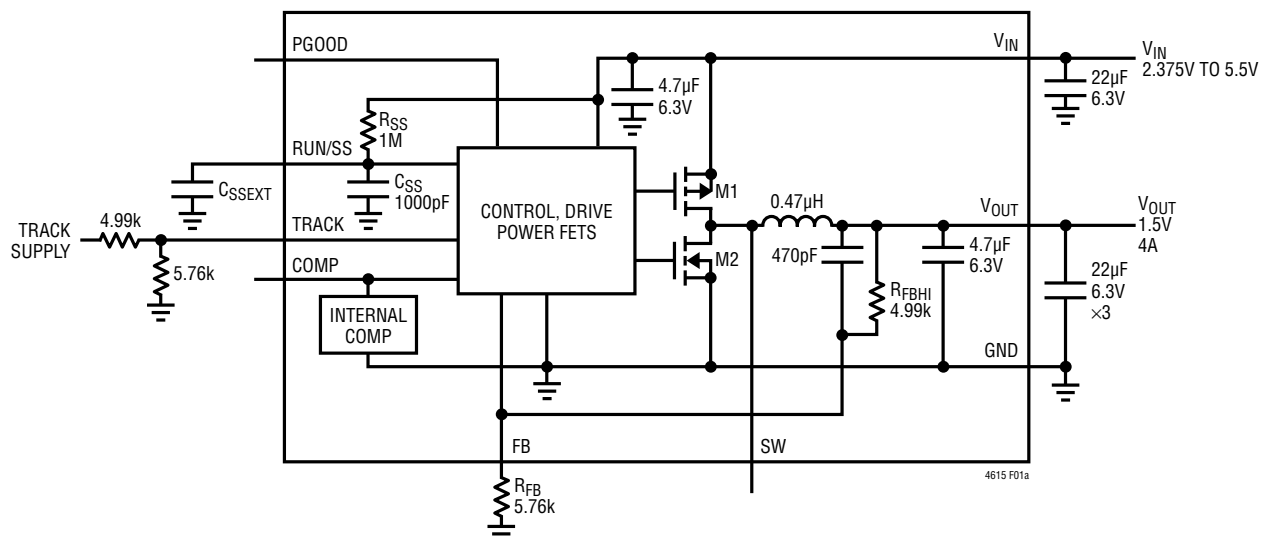
GND3 (F1~F5, F7, F9~F12, G6~G8) : 内部VLDOの入力リターンと出力リターンの両方の電源グラウンド・ピン。

PGOOD3 (G5) : VLDOのパワーグッド・ピン。

EN3 (F8) : VLDOイネーブル・ピン。

簡略ブロック図

スイッチング・レギュレータのブロック図



VLDOのブロック図

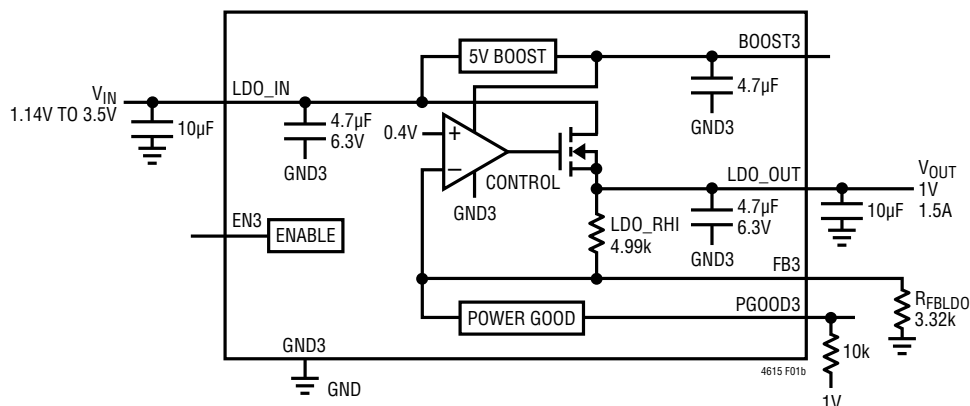


図1. LTM4615の各スイッチング・レギュレータ・チャンネルとVLDOの簡略ブロック図

デカップリングの要件 $T_A = 25^\circ\text{C}$. 各チャンネルに図1の構成設定を使用。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
C_{IN}	External Input Capacitor Requirement ($V_{IN} = 2.375\text{V}$ to 5.5V , $V_{OUT} = 1.5\text{V}$)	$I_{OUT} = 4\text{A}$	22			μF
C_{OUT}	External Output Capacitor Requirement ($V_{IN} = 2.375\text{V}$ to 5.5V , $V_{OUT} = 1.5\text{V}$)	$I_{OUT} = 4\text{A}$	66	100		μF
LDO_IN	LDO Input Capacitance	$I_{OUT} = 1\text{A}$	4.7	10		μF
LDO_OUT	LDO Output Capacitance	$I_{OUT} = 1\text{A}$	10			μF

動作

LTM4615パワー・モジュールの概要

デュアル・スイッチング・レギュレータのセクション

LTM4615はスタンドアロンのデュアル非絶縁型スイッチング・モードDC/DC電源で、1.5AのVLDOも内蔵しています。入力と出力にわずかの外部コンデンサを使って、各チャンネルが最大4AのDC出力電流を供給することができます。このモジュールは、2.375V~5.5Vの入力電圧から、各チャンネルに1個の外付け抵抗によってプログラム可能な0.8V DC~5V DCの精密に安定化された2つ出力電圧を供給します。VLDOは独立した1.5Vのリニア・レギュレータで、どちらのスイッチング・コンバータからでも電力を供給することができます。標準的応用例の回路図を図12に示します。

LTM4615は2個の固定周波数電流モード・レギュレータと高速スイッチング・スピードの内蔵パワーMOSFETを一体化しています。標準スイッチング周波数は1.25MHzです。電流モード制御と内部帰還ループ補償により、広い範囲の動作条件と、(すべてがセラミックの出力コンデンサであっても)広い範囲の出力コンデンサで、これらのスイッチング・レギュレータは十分な安定性のマージンと十分な過渡性能を備えています。

電流モード制御により、各サイクルごとに高速電流制限が行われます。さらに、過電流状態ではサーマル・シャットダウンによる電流制限が作動します。さらに、内部過電圧コンパレータと低電圧コンパレータは、特定の出力帰還電圧がレギュレーション・ポイントの $\pm 7.5\%$ のウィンドウを外れると、オープン・ドレインのPGOOD出力を”L”に引き下げます。さらに、過電圧状態では内部トップFET(M1)がオフし、ボトムFET(M2)がオンして、過電圧状態が解消するまで、または電流制限を超えるまでオン状態に保たれます。

特定のRUN/SSピンを0.8Vより下に引き下げると、特定のレギュレータのコントローラをシャットダウン状態に強制して、各電力段のM1とM2の両方をオフします。各レギュレータは負荷電流が低いとき既定では連続電流モードで動作して、出力電圧リップルを最小にします。

TRACKピンは個別のレギュレータの電源トラッキングと外部ソフトスタートのプログラミングに使用されます。「アプリケーション情報」のセクションを参照してください。

LTM4615は動作条件で安定するように内部で補償されています。いくつかの動作条件での入力容量と出力容量のガイドラインを表4に示します。リニアテクノロジーからLTpowerCAD™ Design Toolが過渡と安定性の解析のために提供されます。

FBピンはグラウンドに接続された1個の抵抗を使って特定の出力電圧をプログラムするのに使います。

VLDOのセクション

VLDO(非常に低損失の)リニア・レギュレータは1.14V~3.5Vの入力で動作します。VLDOは内部NMOSトランジスタをソースフォロワ構成のパス・デバイスとして使います。BOOST3ピンは内部昇圧コンバータの出力であり、低損失エンハンスメントのために高い電源ドライブをパス・デバイスに供給します。内部昇圧コンバータは非常に低い電流で動作するので、ドロップアウト状態に近い動作でのVLDOの効率を最適化します。

LDOの低電圧ロックアウトにより、昇圧電圧が確実に4.2Vより大きくなってからLDOはイネーブルされます。そうでないと、LDOはディスエーブルされます。

LDOはわずか100mVの標準損失電圧で1.5Aの出力電流を供給可能な高精度出力を備えています。出力のバイパスには、1個の10 μ Fセラミック・コンデンサだけで十分です。リファレンス電圧が低いので、VLDOは一般に利用可能なLDOに比べて低い出力電圧が可能です。

デバイスには電流制限と熱過負荷保護機能も備わっています。NMOSフォロワ・アーキテクチャは、ドロップアウト状態で従来のようにドライブ電流が高くないので、過渡応答が高速です。VLDOにはソフトスタート機能が組み込まれており、起動時に過度の入力電流を防ぎます。VLDOがイネーブルされていると、ソフトスタート回路は約200 μ sの時間をかけて徐々に0.4Vリファレンス電圧を上昇させます。

アプリケーション情報

デュアル・スイッチング・レギュレータ

LTM4615の標準的応用回路を図12に示します。外付け部品の選択は主に最大負荷電流と出力電圧によって決まります。特定のアプリケーションの外部コンデンサの具体的な要件に関しては、表4を参照してください。

V_{IN}からV_{OUT}への降圧比

2個のスイッチング・レギュレータの与えられた入力電圧に従って、実現可能なV_{IN}からV_{OUT}への最大降圧比には制約があります。LTM4615は100%デューティ・サイクルですが、V_{IN}からV_{OUT}の最小損失電圧は負荷電流の関数となります。一般に0.5Vの最小値で十分です。

出力電圧のプログラミング

各レギュレータ・チャネルには0.8Vの内部リファレンス電圧が備わっています。ブロック図に示されているように、4.99kの内部帰還抵抗がV_{OUT}ピンとFBピンを一緒に接続しています。出力電圧は帰還抵抗が無いと既定で0.8Vになります。FBピンからGNDに抵抗R_{FB}を追加して出力電圧を設定します。

$$V_{OUT} = 0.8V \cdot \frac{4.99k + R_{FB}}{R_{FB}}$$

また、以下のようにも表せます。

$$R_{FB} = \frac{4.99k}{\frac{V_{OUT}}{0.8V} - 1}$$

表1. FB抵抗と様々な出力電圧

V _{OUT}	0.8V	1.2V	1.5V	1.8V	2.5V	3.3V
FB	Open	10k	5.76k	3.92k	2.37k	1.62k

入力コンデンサ

LTM4615モジュールは低ACインピーダンスのDCソースに接続します。モジュールには各レギュレータ用に1個の4.7μFセラミック・コンデンサが内蔵されています。最大4Aレベルの大きな負荷ステップが必要であれば、またRMSリップル電流の要件によっては、追加の入力コンデンサが必要です。さらに大きな入力バルク容量には、47μFのバルク・コンデンサを使うことができます。この47μFのコンデンサは、長い誘導性のリードやトレースによって

入力ソース・インピーダンスが損なわれる場合にだけ必要です。バルク・コンデンサにはスイッチャ定格のアルミ電解コンデンサ(OS-CON)を使うことができます。

降圧コンバータの場合、スイッチングのデューティ・サイクルは次のように推定することができます。

$$D = \frac{V_{OUT}}{V_{IN}}$$

インダクタの電流リップルを考慮しないと、入力コンデンサのRMS電流は次のように推定することができます。

$$I_{CIN(RMS)} = \frac{I_{OUT(MAX)}}{\eta\%} \cdot \sqrt{D \cdot (1-D)}$$

上の式で、η%は電源モジュールの推定効率です。デバイスに給電するのに低インダクタンスのプレーンが使用されるなら、入力容量は不要です。各チャネルの入力の内部4.7μFセラミックは、85°Cまでの動作で標準1AのRMSリップル電流に対して定格が規定されています。最大4Aの電流の場合、ワーストケースのリップル電流は2A以下です。追加の10μFまたは22μFのセラミック・コンデンサを使って内部コンデンサを補い、リップル電流定格を1A～2A追加することができます。

出力コンデンサ

LTM4615スイッチャは各チャネルの低出力電圧リップル用に設計されています。バルク出力コンデンサは、出力電圧リップルと過渡の必要条件を満たすのに十分低い等価直列抵抗(ESR)のものが選択されます。出力コンデンサには低ESRのタンタル・コンデンサ、低ESRのポリマー・コンデンサまたはセラミック・コンデンサを使うことができます。標準的出力容量は66μF～100μFです。出力リップルや動的過渡スパイクをさらに減らす必要がある場合、システム設計者が出力フィルタの追加を要求するかもしれません。異なる出力電圧と、2A/μsの過渡での電圧の垂下やオーバーシュートを最小に抑えるための出力コンデンサの一覧を表4に示します。表は過渡性能を最良にする合計等価ESRと合計バルク容量の最適値を与えています。

アプリケーション情報

フォルト状態:電流制限と過温度保護

LTM4615には電流モード制御が備わっており、定常状態の動作時だけでなく、過渡においても本来的にサイクルごとにインダクタ電流を制限します。

過負荷状態発生時の電流制限とともに、LTM4615には過温度シャットダウン保護が備わっており、各チャンネルで約150°Cでスイッチング動作を禁止します。

実行イネーブルとソフトスタート

RUN/SSピンは各チャンネルのイネーブルとソフトスタート制御の二重の機能を果たします。RUN/SSピンはLTM4615のターンオンを制御するのに使われます。各イネーブル・ピンが0.5Vより下の間、LTM4615は低消費電流状態になります。少なくとも0.8Vレベルがイネーブル・ピンに与えられると、LTM4615レギュレータがオンします。このピンはレギュレータ・チャンネルのシーケンス制御に使うことができます。各チャンネルのソフトスタート制御は、ブロック図に示されているように、1Mプルアップ抵抗 (R_{SS}) と1000pFコンデンサ (C_{SS}) によって与えられます。外部コンデンサをRUN/SSピンに接続してソフトスタート時間を長くすることができます。標準的値は0.01 μ Fです。ソフトスタートの近次式は次のとおりです。

$$t_{SOFTSTART} = \ln\left(\frac{V_{IN}}{V_{IN} - 1.8V}\right) \cdot R_{SS} \cdot C_{SS}$$

ここで、 R_{SS} と C_{SS} は図1のブロック図に示されており、1.8Vはソフトスタートの上の範囲です。ソフトスタート機能を使って出力のランプアップ時間を制御することもできるので、別のレギュレータを簡単にトラッキングさせることができます。

出力電圧のトラッキング

出力電圧のトラッキングはTRACKピンを使って外部でプログラムすることができます。どちらの出力も別のレギュレータをトラッキングしながら立ち上がることも、立ち下がることもできます。マスタ・レギュレータの出力は、スレーブ・レギュレータの帰還分割器と同じ外部抵抗分割器によって分割され、同時トラッキングを実装します。LTM4615は内部の上側帰還抵抗に非常に正確な4.99k抵抗を使っています。同時トラッキングの例を図2に示します。

式:

$$TRACK1 = \left(\frac{R_{FB1}}{4.99k + R_{FB1}}\right) \cdot \text{Master}$$

$$\text{Slave} = \left(1 + \frac{4.99k}{R_{FB1}}\right) \cdot TRACK1$$

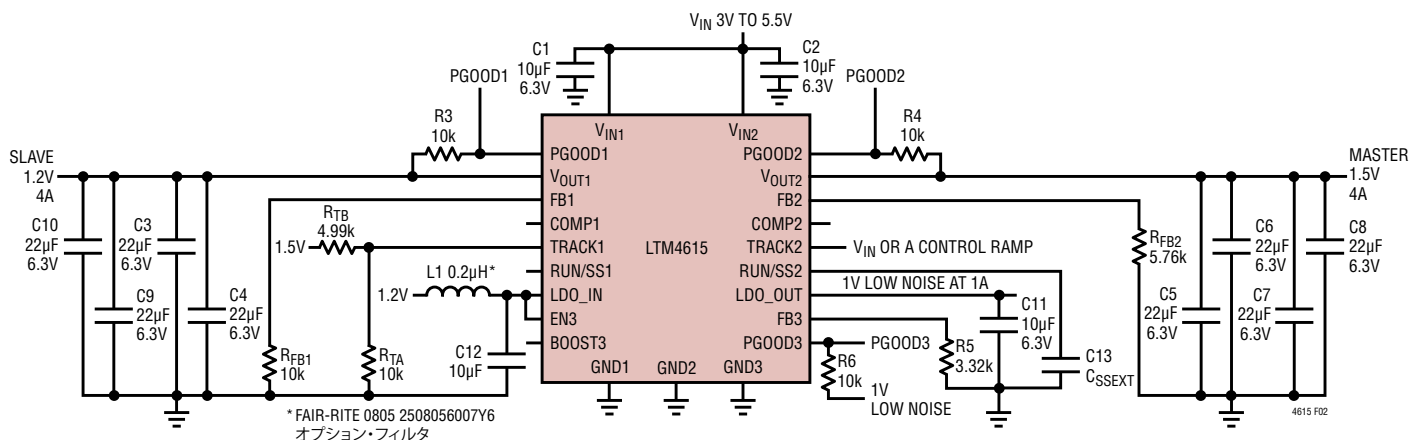


図2. トラッキング付きのデュアル出力(1.5Vと1.2V)

アプリケーション情報

TRACK1はスレーブのトラック・ピンに与えられるトラック・ランプです。TRACK1は、スレーブの出力のトラックのリファレンスをプログラムされた値のポイントまで与えます。そのポイントで、TRACK1は0.8Vのリファレンス値を超えて進みます。TRACK1ピンは、スレーブ出力がその最終値に確実に到達するように、0.8Vを超えて上昇する必要があります。

レシオメトリック・トラックはいくつかの簡単な計算とマスタのTRACKピンに与えられるスルーレートの値によって達成することができます。上述のように、TRACKピンの制御範囲は0V~0.8Vです。マスタのTRACKピンに与えられる制御ランプのスルーレートはボルト/時間で表したマスタの出力のスルーレートに直接等しくなります。

式は次のようになります。

$$\frac{MR}{SR} \cdot 4.99k = R_{TB}$$

ここで、MRはボルト/時間で表したマスタの出力スルーレート、SRはスレーブのスルーレートです。同時トラックが望ましい場合、MRとSRは等しいので、 R_{TB} は4.99kに等しくなります。 R_{TA} は次式から得られます。

$$R_{TA} = \frac{0.8V}{\frac{V_{FB}}{4.99k} + \frac{V_{FB}}{R_{FB}} - \frac{V_{TRACK}}{R_{TB}}}$$

ここで、 V_{FB} はレギュレータの帰還電圧リファレンス、 V_{TRACK} は0.8Vです。等しいスルーレートの場合、つまり同時トラックでは、 R_{TB} はスレーブ・レギュレータの上側の4.99k帰還抵抗に等しいので、 R_{TA} は R_{FB} に等しく、 $V_{FB} = V_{TRACK}$ です。したがって、図2において、 $R_{TB} = 4.99k$ および $R_{TA} = 10k$ です。

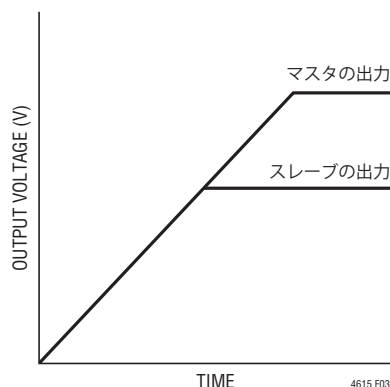


図3. 出力電圧の同時トラック

同時トラックの出力電圧トラック波形を図3に示します。

レシオメトリック・トラックでは、スレーブ・レギュレータに異なるスルーレートが望まれます。SRがMRより遅い場合の R_{TB} を求めることができます。マスタの出力より前にスレーブの出力電圧がその最終値に達するように、十分速いスレーブ電源のスルーレートが選択されていることを確認してください。

たとえば、 $MR = 2.5V/ms$ および $SR = 1.8V/1ms$ とします。すると、 $R_{TB} = 6.98k$ となります。 R_{TA} について解くと3.24kになります。トラックがうまく動作するには、マスタ出力がスレーブ出力より大きくなければなりません。パワーダウンの間トラックが適切に動作するには、出力負荷電流が存在する必要があります。

パワーグッド機能

PGOOD1とPGOOD2はオープン・ドレインのピンで、有効な出力電圧の安定化をモニタするのに使うことができます。これらのピンは安定化ポイントの周り $\pm 7.5\%$ をモニタします。出力がデイスエーブルされると、対応するピンが“L”になります。

COMPピン

このピンは外部補償ピンです。モジュールはすべての出力電圧に対して既に内部で補償されています。ほとんどのアプリケーションの要件に対して表4が与えられています。リニアテクノロジーからLTpowerCAD Design Toolが他の制御ループの最適化のために提供されます。並列動作では、COMPピンと一緒に接続する必要があります。

並列スイッチング・レギュレータの動作

LTM4615スイッチング・レギュレータは本来電流モード制御です。並列構成にすると電流分担が非常に優れているので、デザインの上昇温暖気流をバランスさせます。並列デザインの回路を図13に示します。チャンネルが並列接続されるので、変数Nを使って電圧帰還の式を次のように修正します。

$$V_{OUT} = 0.8V \cdot \frac{\frac{4.99k}{N} + R_{FB}}{R_{FB}}$$

Nは並列に接続したチャンネルの個数です。

アプリケーション情報

VLDOのセクション
調整可能な出力電圧

出力電圧は2個の抵抗の比によって設定されます。4.99k抵抗が内部でLDO_OUTからFB3に接続されています。出力電圧を0.4V～2.6Vの範囲で設定するには、FB3からGND3に追加の抵抗($R_{FB\text{LDO}}$)が必要です。最大出力電圧範囲を得るには1mAの最小出力電流が必要です。

式は次のようになります。

$$V_{\text{LDO_OUT}} = 0.4\text{V} \cdot \frac{4.99\text{k} + R_{\text{FB\text{LDO}}}}{R_{\text{FB\text{LDO}}}}$$

また、以下のようにも表せます。

$$R_{\text{FB\text{LDO}}} = \frac{4.99\text{k}}{\frac{V_{\text{LDO_OUT}}}{0.4\text{V}} - 1}$$

パワーグッド動作

VLDOにはヒステリシス付きオープン・ドレインのパワーグッド(PGOOD3)ピンが備わっています。VLDOがシャットダウンまたはUVLO状態であれば(BOOST3 < 4.2V)、PGOOD3はグラウンドに対して低インピーダンスになります。PGOOD3はVLDOの出力電圧がその安定化電圧の93%まで上昇すると高インピーダンスになります。PGOOD3はVLDOの出力電圧がその安定化電圧の91%に低下するまで高インピーダンス状態に留まります。PGOOD3ピンとVLDOの出力または V_{IN} のような正のロジック電源の間にプルアップ抵抗を挿入することができます。パワーグッドが適切に動作するにはLDO_INを少なくとも1.14V以上にします。

出力容量と過渡応答

VLDOは広い範囲のセラミック出力コンデンサで安定するように設計されています。出力コンデンサのESRが(特に小さな値のコンデンサの場合)安定性に影響を与えます。安定性を確保するため、ESRが 0.05Ω 以下の $10\mu\text{F}$ 以上の出力コンデンサを推奨します。負荷の変化に対する過渡的変動を減らすため大きな値のコンデンサを使うことができます。負荷デバイスのところに使用するバイパス・コンデンサが実効出力容量を増加させることもあります。出力にはESRの大きなタンタル・コンデンサや電解コンデ

ンサをバルク・コンデンサとして使うことができますが、セラミック・コンデンサを並列に使う必要があります。

コンデンサに対する誘電体、温度、DCバイアスの影響に関して、セラミック・コンデンサの使用では特に検討します。VLDOには最小 $10\mu\text{F}$ の値が必要です。X7RとX5Rの誘電体はDCバイアスと温度に対して安定しているため、優先して使われます。

短絡/熱保護機能

VLDOには過温度保護機能とともに約3Aの短絡電流制限が内蔵されています。短絡状態の間デバイスは3Aに制御され、内部温度が約 150°C に上昇すると、内部の昇圧とLDOがシャットダウンし、内部温度が 140°C まで再度下がるとオンします。デバイスはラッチアップやダメージを生じることなくこのモードに入ったり、それから出たりを繰り返します。この状態での長期オーバーストレスは、デバイスを経時劣化させることがあります。

逆電流保護

VLDOは逆電流保護を備えており、出力に接続された補助電源からの電流流出を制限します。 $V_{\text{LDO_OUT}}$ の公称設定値が1.5Vであるときの逆入力電流制限値と入力電圧の関係を図4に示します。注記: 正入力電流はLDO_INピンへ流れ込む電流を表しています。LDO_OUTを出力レギュレーション電圧以下に保った状態でLDO_INを変化させると、入力電流は図4の曲線に従います。入力の逆電流は、

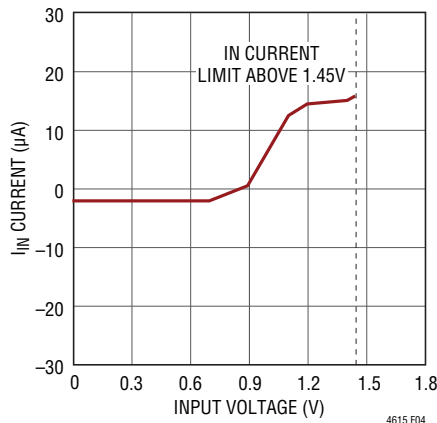


図4. VLDOの逆電流制限

標準的応用例

LDO_INがLDO_OUTに近づくと、16 μ Aまでランプアップします。逆入力電流はLDO_INがLDO_OUTの30mA以内に近づくと、逆電流保護回路がディスエーブルされ、通常動作が再開されるので、スパイク状に上昇します。LDO_INがLDO_OUTより上に遷移すると、LDO_OUTがレギュレーション電圧より下に保持されている限り、逆電流は短絡電流に遷移します。

熱に関する検討事項と出力電流のディレーティング

図5と図6の電力損失曲線を図7～図10の負荷電流ディレーティング曲線と一緒に使って、さまざまなヒートシンクおよびエアフロー条件でのLTM4615の θ_{JA} 熱抵抗を概算することができます。LTM4615の両方の出力は最大負荷電流が4Aであり、図5と図6の電力損失曲線はそれぞれ4Aまでプロットした両方の出力電圧の合計電力損失です。VLDOレギュレータは一般に0.5V以下の損失電圧で使われるので(たとえば、1.2Vから1V、1.5Vから1V、1.5Vから1.2Vおよび1.8Vから1.5V)、その電力損失は0.5Wに設定されています。VLDOの最大負荷で他の損失電圧もサポート可能ですが、さらにVLDOの熱解析が必要です。4Aが規定されている出力電圧は1.2Vと3.3Vです。これらの電圧は熱抵抗の相関をとるため、低い方と高い方の出力電圧範囲を含むように選択されています。サーマルモデルは恒温室を使ったいくつかの温度測定とサーマルモデル解析から得られます。エアフローありとエアフローなしの条件で周囲温度を上げながら接合部温度がモニタされます。周囲温度を上げながら、他方、出力電流ま

たは電力は減らしながら、接合部温度は約120°Cに維持されます。最大125°Cを基準にした5°Cのマージン・ウィンドウが与えられるように、120°Cを選択します。減少した出力電流により、周囲温度が増加するにつれ内部モジュールの損失が減少します。図5と図6の電力損失曲線は、電力損失のこの大きさを、両方のチャンネルの負荷電流の関数として示しています。モニタされた120°Cの接合部温度から周囲動作温度を差し引いた温度は、どれだけのモジュール温度の上昇が許されるかを規定します。図7の例として、OLFMで約90°Cのとき負荷電流は各チャンネルで3Aにディレーティングされ、5Vから1.2V/3A出力の両方のチャンネルの電力損失は約1.4Wなので、VLDOの0.5Wの電力損失を含めると1.9Wになります。120°Cの最大接合部温度から90°Cの周囲温度を差し引き、その差の30°Cを1.9Wで割ると15.7°C/Wの熱抵抗になります。表2はこれと非常に近い15°C/Wの値を規定しています。表2と表3はエアフローとヒートシンクのありとなしの1.2V出力と3.3V出力の等価熱抵抗を与えます。2つの4A出力の合計電力損失をVLDOの電力損失と足し合わせ、表2と表3の熱抵抗値を掛けると、一定の条件でのモジュールの温度上昇が得られます。プリント回路基板は厚さ1.6mmの4層基板です。外側の2層には2オンス銅、内側の2層には1オンス銅が使われています。PCBの寸法は95mm×76mmです。BGAヒートシンクが表3に示されています。データシートの「ピン配置図」の下に θ_{JP} (接合部からピン)と θ_{JC} (接合部からケース)の熱抵抗が示されています。

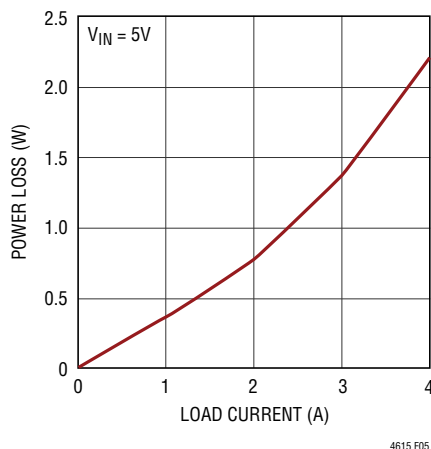


図5. 1.2Vの電力損失

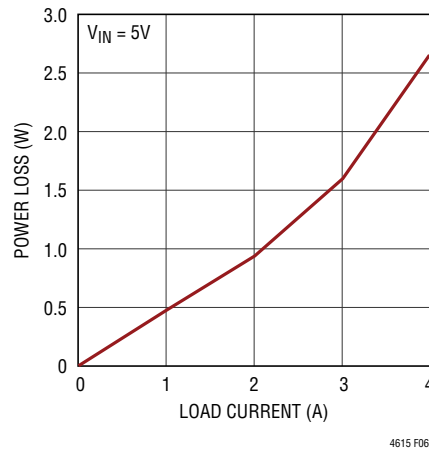


図6. 3.3Vの電力損失

アプリケーション情報

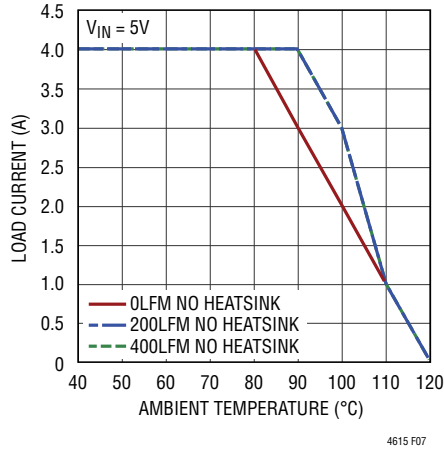


図7. 1.2V、ヒートシンクなし

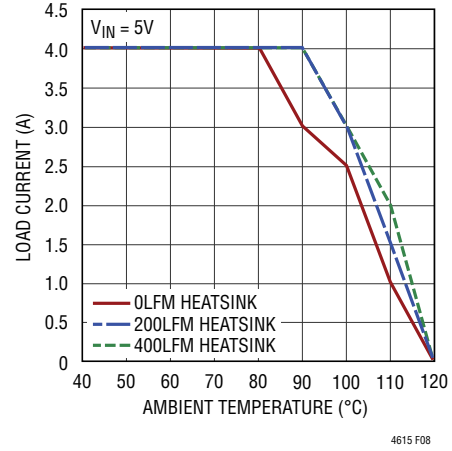


図8. 1.2V、ヒートシンクあり

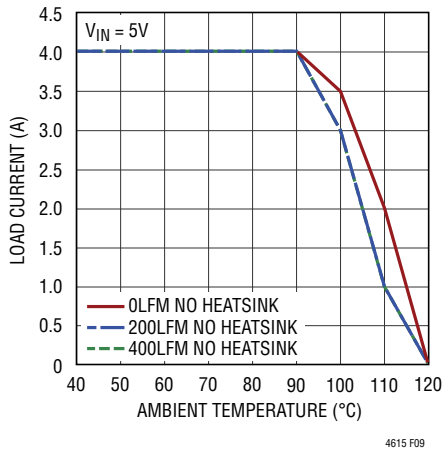


図9. 3.3V、ヒートシンクなし

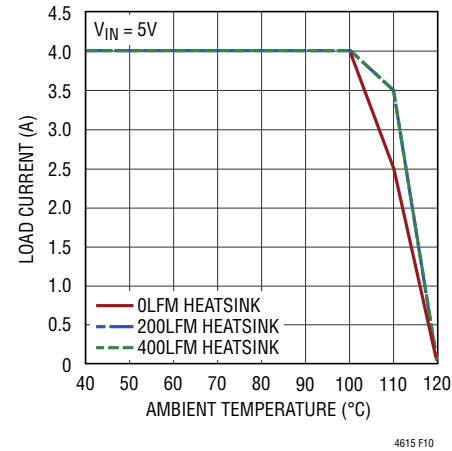


図10. 3.3V、ヒートシンクあり

アプリケーション情報

表2. 1.2V出力

DERATING CURVE	V _{IN} (V)	POWER LOSS CURVE	AIRFLOW (LFM)	HEAT SINK	θ _{JA} (°C/W)
Figure 7	5	Figure 5	0	None	15
Figure 7	5	Figure 5	200	None	12
Figure 7	5	Figure 5	400	None	10
Figure 8	5	Figure 5	0	BGA Heat Sink	14
Figure 8	5	Figure 5	200	BGA Heat Sink	9
Figure 8	5	Figure 5	400	BGA Heat Sink	8

表3. 3.3V出力

DERATING CURVE	V _{IN} (V)	POWER LOSS CURVE	AIRFLOW (LFM)	HEAT SINK	θ _{JA} (°C/W)
Figure 9	5	Figure 6	0	None	15
Figure 9	5	Figure 6	200	None	12
Figure 9	5	Figure 6	400	None	10
Figure 10	5	Figure 6	0	BGA Heat Sink	14
Figure 10	5	Figure 6	200	BGA Heat Sink	9
Figure 10	5	Figure 6	400	BGA Heat Sink	8

HEAT SINK MANUFACTURER	PART NUMBER	WEBSITE
Aavid	375424B00034G	www.aavid.com
Cool Innovations	4-050503P to 4-050508P	www.coolinnovations.com

アプリケーション情報

安全性に関する検討事項

LTM4615モジュールでは V_{IN} と V_{OUT} がガルバニック絶縁されていません。内部にヒューズはありません。必要なら、各ユニットを致命的損傷から保護するため、最大入力電流の2倍の定格の低速溶断ヒューズを使う必要があります。

レイアウトのチェックリスト/例

LTM4615は高度に一体化されていますので、PCBボードのレイアウトが非常に簡単で容易です。ただし、電気的性能と熱的性能を最適化するにはいくつかのレイアウト上の配慮が依然として必要です。

- V_{IN} 、GNDおよび V_{OUT} を含む高電流経路には大きなPCB銅エリアを使います。PCBの導通損失と熱ストレスを最小に抑えるのに役立ちます。

- 入力と出力の高周波用セラミック・コンデンサを V_{IN} 、GNDおよび V_{OUT} の各ピンに隣接させて配置し、高周波ノイズを最小に抑えます。
- ユニットの下面に専用の電源グラウンド・レイヤを配置します。
- ビアの導通損失を最小に抑え、モジュールの熱ストレスを減らすため、トップ・レイヤと他の電源レイヤの間の相互接続に多数のビアを使います。
- 充填ビアでない限り、パッドの上に直接ビアを置かないでください。

推奨レイアウトの良い例を図11に示します。

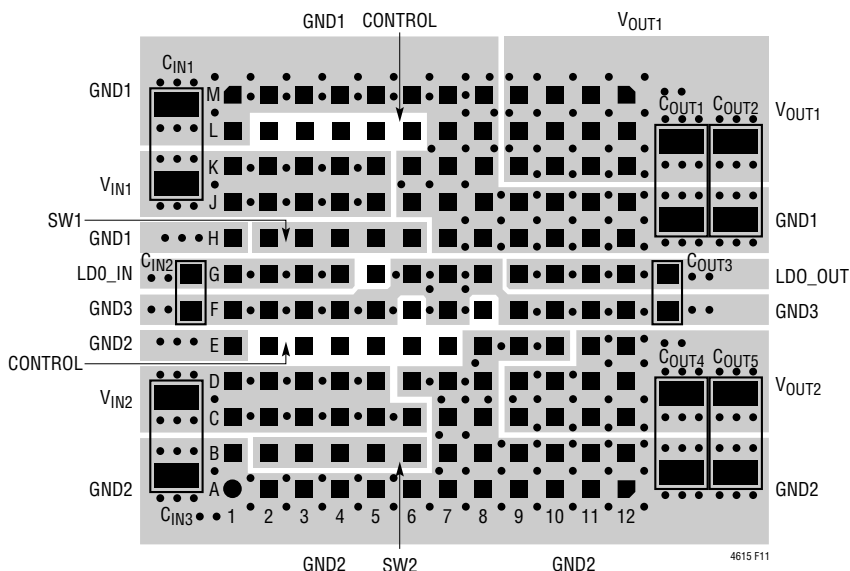


図11. 推奨PCBレイアウト

アプリケーション情報

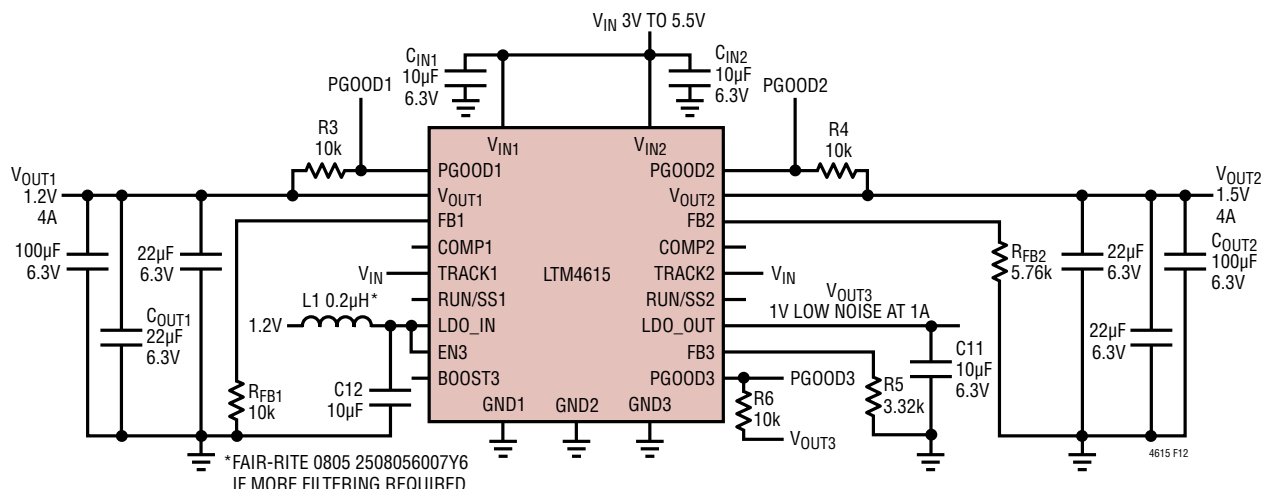


図12. 3V~5.5VIN、1.5Vと1.2V/4Aおよび1V/1Aの標準的デザイン

表4. 出力電圧応答と部品のマトリックス(図12を参照)、0Aから2.5Aへの負荷ステップに対する標準的測定値

C _{OUT1} AND C _{OUT2} CERAMIC VENDORS	VALUE	PART NUMBER	C _{OUT1} AND C _{OUT2} BULK VENDORS	VALUE	PART NUMBER
TDK	22μF 6.3V	C3216X7SOJ226M	Sanyo POSCAP	150μF 10V	10TPD150M
Murata	22μF 16V	GRM31CR61C226KE15L	Sanyo POSCAP	220μF 4V	4TPE220MF
TDK	100μF 6.3V	C4532X5R0J107MZ	C_{IN} BULK VENDORS	VALUE	PART NUMBER
Murata	100μF 6.3V	GRM32ER60J107M	Sanyo POSCAP	100μF 10V	10CE100FH

V _{OUT} (V)	C _{IN} (CERAMIC)	C _{IN} (BULK)*	C _{OUT1} AND C _{OUT2} (GER) EACH	C _{OUT1} AND C _{OUT2} (POSCAP) EACH	I _{TH}	V _{IN} (V)	DROOP (mV)	PEAK-TO-PEAK DEVIATION	RECOVERY TIME (μs)	LOAD STEP (A/μs)	R _{FB} (kΩ)
1.2	10μF ×2	100μF	100μF, 22μF ×2	None	None	5	33	68	11	2.5	10
1.2	10μF ×2	100μF	22μF ×1	220μF	None	5	25	50	9	2.5	10
1.2	10μF ×2	100μF	100μF, 22μF ×2	None	None	3.3	33	68	8	2.5	10
1.2	10μF ×2	100μF	22μF ×1	220μF	None	3.3	25	50	10	2.5	10
1.5	10μF ×2	100μF	100μF, 22μF ×2	None	None	5	30	60	11	2.5	5.76
1.5	10μF ×2	100μF	22μF ×1	220μF	None	5	28	60	11	2.5	5.76
1.5	10μF ×2	100μF	100μF, 22μF ×2	None	None	3.3	30	60	10	2.5	5.76
1.5	10μF ×2	100μF	22μF ×1	220μF	None	3.3	27	56	10	2.5	5.76
1.8	10μF ×2	100μF	100μF, 22μF ×2	None	None	5	34	68	12	2.5	3.92
1.8	10μF ×2	100μF	22μF ×1	220μF	None	5	30	60	12	2.5	3.92
1.8	10μF ×2	100μF	22μF ×1	220μF	None	3.3	30	60	12	2.5	3.92
2.5	10μF ×2	None	22μF ×1	None	None	5	50	90	10	2.5	2.37
2.5	10μF ×2	100μF	22μF ×1	150μF	None	5	33	60	10	2.5	2.37
2.5	10μF ×2	100μF	22μF ×1	150μF	None	3.3	50	95	12	2.5	2.37
3.3	10μF ×2	100μF	22μF ×1	150μF	None	5	50	90	12	2.5	1.62

*V_{IN}の入力インピーダンスが非常に低い場合はバルク容量はオプションです。

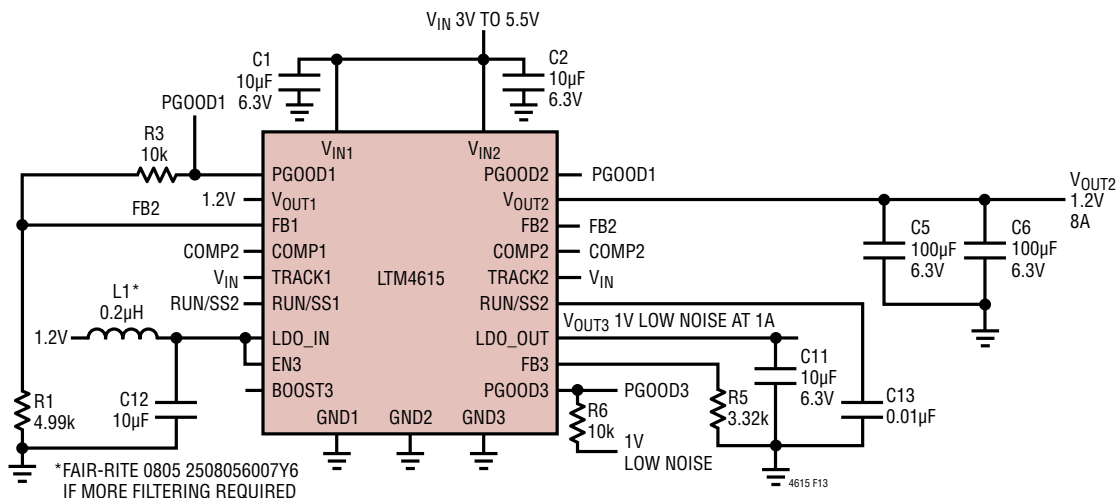


図13. LTM4615の並列1.2V/8Aおよび1V/1Aのデザイン

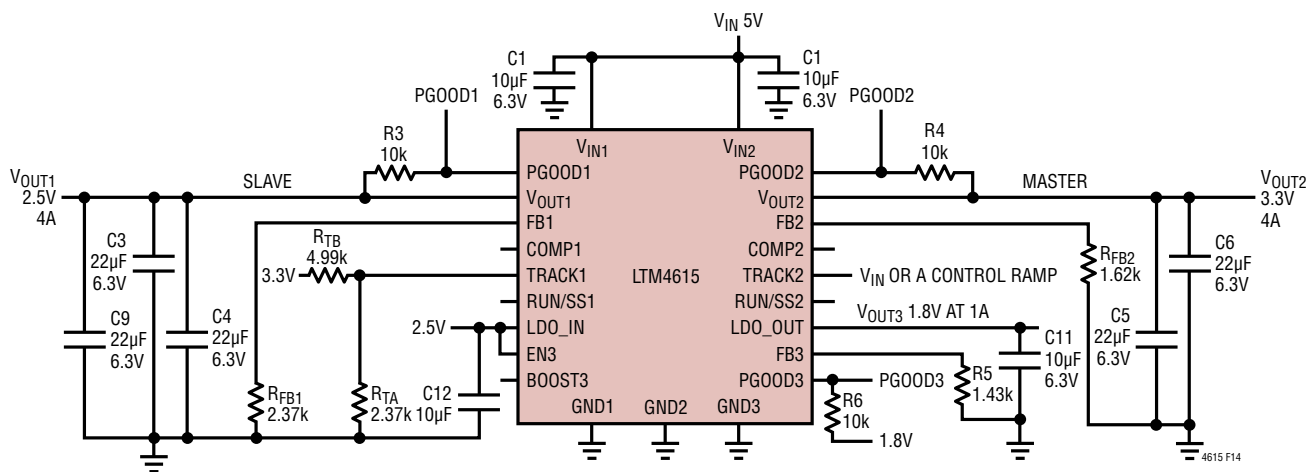
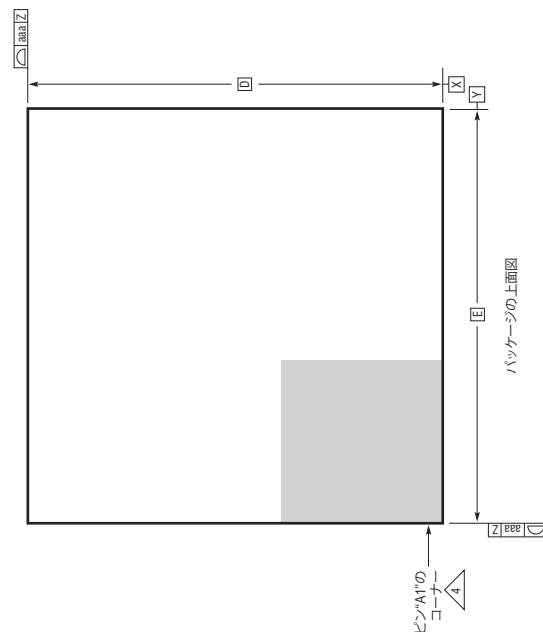
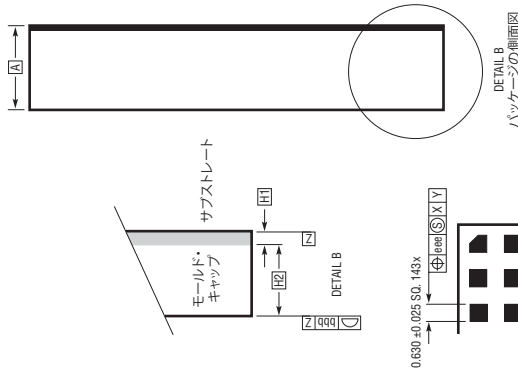
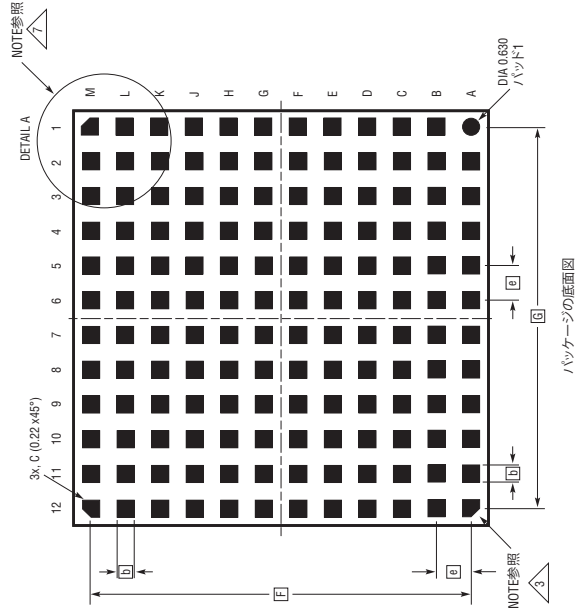


図14. 出力電圧トラッキング付きの3.3Vと2.5V/4A、および1.8V/1Aのデザイン

パッケージ 最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> をご覧ください。

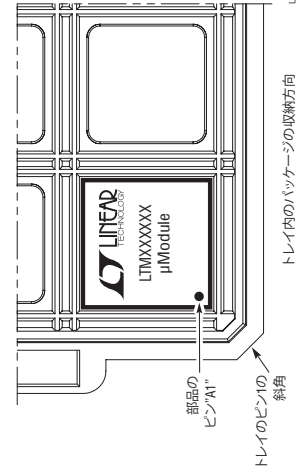
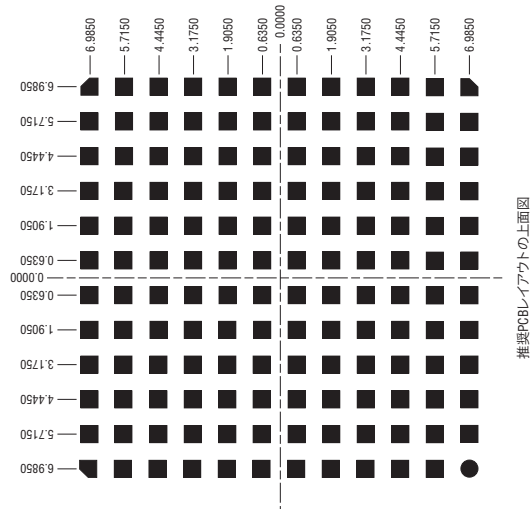
LGA Package
144-Lead (15mm × 15mm × 2.82mm)
 (Reference LTC DWG # 05-08-1816 Rev C)



- 注記:
1. 寸法と許容誤差はASME Y14.5M-1994による
 2. すべての寸法はミリメートル
 3. ピンAの識別マークの詳細はオプションだが、示された領域内になければならない
 4. ピンAの識別マークはモールドまたはマーキングにすることができる
 5. 主データA-Zはソーティング・プレーン
 6. パットの総数:144
 7. パッケージの行と列のラベルは、μModule製品間で異なる可能性がある。各パッケージのレイアウトを確認すること

記号	寸法	MIN	NOM	MAX	NOTES
A		2.72	2.82	2.92	
b		0.60	0.63	0.66	
D		15.00			
E		15.00			
e		1.27			
F		13.97			
G		13.97			
H1		0.27	0.32	0.37	
H2		2.45	2.50	2.55	
aaa				0.15	
bbb				0.10	
eee				0.05	

LGAパットの総数:144



LGA144-1112-REV C

トレイ内のパッケージの収納方向

部品
ピンA

トレイのピンAの
斜角

LTM4615

パッケージ

LTM4615のLGAピン配置

PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION
A1	GND2	B1	GND2	C1	V _{IN2}	D1	V _{IN2}	E1	GND2	F1	GND3
A2	GND2	B2	SW2	C2	V _{IN2}	D2	V _{IN2}	E2	RUN/SS2	F2	GND3
A3	GND2	B3	SW2	C3	V _{IN2}	D3	V _{IN2}	E3	TRACK2	F3	GND3
A4	GND2	B4	SW2	C4	V _{IN2}	D4	V _{IN2}	E4	PGOOD2	F4	GND3
A5	GND2	B5	SW2	C5	V _{IN2}	D5	V _{IN2}	E5	COMP2	F5	GND3
A6	GND2	B6	SW2	C6	V _{IN2}	D6	GND2	E6	FB2	F6	FB3
A7	GND2	B7	GND2	C7	GND2	D7	GND2	E7	BOOST3	F7	GND3
A8	GND2	B8	GND2	C8	GND2	D8	GND2	E8	GND2	F8	EN3
A9	GND2	B9	GND2	C9	V _{OUT2}	D9	V _{OUT2}	E9	GND2	F9	GND3
A10	GND2	B10	GND2	C10	V _{OUT2}	D10	V _{OUT2}	E10	GND2	F10	GND3
A11	GND2	B11	GND2	C11	V _{OUT2}	D11	V _{OUT2}	E11	V _{OUT2}	F11	GND3
A12	GND2	B12	GND2	C12	V _{OUT2}	D12	V _{OUT2}	E12	V _{OUT2}	F12	GND3

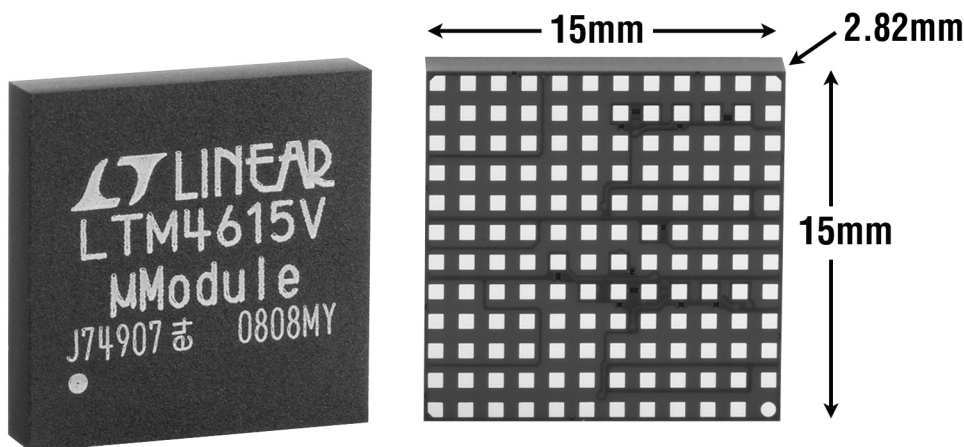
PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION
G1	LDO_IN	H1	GND1	J1	V _{IN1}	K1	V _{IN1}	L1	GND1	M1	GND1
G2	LDO_IN	H2	SW1	J2	V _{IN1}	K2	V _{IN1}	L2	RUN/SS1	M2	GND1
G3	LDO_IN	H3	SW1	J3	V _{IN1}	K3	V _{IN1}	L3	TRACK1	M3	GND1
G4	LDO_IN	H4	SW1	J4	V _{IN1}	K4	V _{IN1}	L4	PGOOD1	M4	GND1
G5	PGOOD3	H5	SW1	J5	V _{IN1}	K5	V _{IN1}	L5	COMP1	M5	GND1
G6	GND3	H6	SW1	J6	GND1	K6	GND1	L6	FB1	M6	GND1
G7	GND3	H7	GND1	J7	GND1	K7	GND1	L7	GND1	M7	GND1
G8	GND3	H8	GND1	J8	GND1	K8	GND1	L8	GND1	M8	GND1
G9	LDO_OUT	H9	GND1	J9	GND1	K9	V _{OUT1}	L9	V _{OUT1}	M9	V _{OUT1}
G10	LDO_OUT	H10	GND1	J10	GND1	K10	V _{OUT1}	L10	V _{OUT1}	M10	V _{OUT1}
G11	LDO_OUT	H11	GND1	J11	GND1	K11	V _{OUT1}	L11	V _{OUT1}	M11	V _{OUT1}
G12	LDO_OUT	H12	GND1	J12	GND1	K12	V _{OUT1}	L12	V _{OUT1}	M12	V _{OUT1}

改訂履歴

REV	日付	修正内容	頁番号
A	1/12	ピン配置図にピン機能を追加。「絶対最大定格」セクションにEN3を追加	2
		V _{OUT} の上限値を修正	8
		SW1とSW2の電氣的接続を明確化	9
		ブロック図に内部パワーインダクタ値を追加	13
		PGOODの動作を明確化	14
		逆電流保護機能を明確化 推奨ヒートシンクを追加	17
B	7/13	「過電流フォールドバック」を「過温度保護」に変更	12

LTM4615

パッケージの写真



関連製品

製品番号	説明	注釈
LTM4628	26V、デュアル8A、DC/DC降圧 μModuleレギュレータ	4.5V ≤ V _{IN} ≤ 26.5V、0.6V ≤ V _{OUT} ≤ 5V、リモートセンス・アンプ、内部温度検出出力、15mm×15mm×4.32mm LGAパッケージ
LTM4627	20V、15A、DC/DC降圧 μModuleレギュレータ	4.5V ≤ V _{IN} ≤ 20V、0.6V ≤ V _{OUT} ≤ 5V、PLL入力、V _{OUT} トラッキング、リモートセンス・アンプ、15mm×15mm×4.32mm LGAパッケージ
LTM4611	1.5V _{IN(MIN)} 、15A、DC/DC降圧 μModuleレギュレータ	1.5V ≤ V _{IN} ≤ 5.5V、0.8V ≤ V _{OUT} ≤ 5V、PLL入力、リモートセンス・アンプ、V _{OUT} トラッキング、15mm×15mm×4.32mm LGAパッケージ
LTM4618	6A、DC/DC降圧 μModuleレギュレータ	4.5V ≤ V _{IN} ≤ 26.5V、0.8V ≤ V _{OUT} ≤ 5V、PLL入力、V _{OUT} トラッキング、9mm×15mm×4.32mm LGAパッケージ
LTM4613	8A、EN55022クラスB準拠、DC/DC降圧 μModuleレギュレータ	5V ≤ V _{IN} ≤ 36V、3.3V ≤ V _{OUT} ≤ 15V、PLL入力、V _{OUT} トラッキングとマーージニング、15mm×15mm×4.32mm LGAパッケージ
LTM4601AHV	28V、12A、DC/DC降圧 μModuleレギュレータ	4.5V ≤ V _{IN} ≤ 28V、0.6V ≤ V _{OUT} ≤ 5V、PLL入力、リモートセンス・アンプ、V _{OUT} トラッキングとマーージニング、15mm×15mm×2.8mm LGAパッケージと15mm×15mm×3.42mm BGAパッケージ
LTM4601A	20V、12A、DC/DC降圧 μModuleレギュレータ	4.5V ≤ V _{IN} ≤ 20V、0.6V ≤ V _{OUT} ≤ 5V、PLL入力、リモートセンス・アンプ、V _{OUT} トラッキングとマーージニング、15mm×15mm×2.8mm LGAパッケージと15mm×15mm×3.42mm BGAパッケージ
LTM8027	60V、4A、DC/DC降圧 μModuleレギュレータ	4.5V ≤ V _{IN} ≤ 60V、2.5V ≤ V _{OUT} ≤ 24V、CLK入力、15mm×15mm×4.32mm LGAパッケージ
LTM8033	36V、3A、EN55022クラスB準拠、DC/DC降圧 μModuleレギュレータ	3.6V ≤ V _{IN} ≤ 36V、0.8V ≤ V _{OUT} ≤ 24V、同期可能、11.25mm×15mm×4.32mm LGAパッケージ
LTM8061	プログラム可能な入力電流制限を備えた32V、2A、降圧 μModuleバッテリー・チャージャ	1セルまたは2セルのリチウムイオンまたはリチウムポリマー・バッテリー・スタックと互換(4.1V、4.2V、8.2Vまたは8.4V)、4.95V ≤ V _{IN} ≤ 32V、C/10または調節可能なタイマによる充電終了、NTC抵抗によるモニタ入力、9mm×15mm×4.32mm LGAパッケージ

4615fb