

## AD7908/AD7918/AD7928

### 特長

高速スループット・レート：1MSPS  
 $AV_{DD}$ ：2.7～5.25Vで仕様規定  
 低消費電力：  
   3V電源、1MSPSで最大6.0mW  
   5V電源、1MSPSで最大13.5mW  
 シーケンサ付きの8（シングルエンド）入力  
 広入力帯域幅：  
   AD7928、50kHz入力周波数で最小SINADは70dB  
 柔軟な電源／シリアル・クロック・スピード管理  
 パイプライン遅延なし  
 高速シリアル・インターフェースSPI™/QSPI™/  
   MICROWIRE™/DSPコンパチブル  
 シャットダウン・モード：最大0.5μA  
 20ピンTSSOPパッケージ

### 概要

AD7908/AD7918/AD7928は、それぞれ8ビット、10ビット、12ビットの、高速、低消費電力、8チャンネルの逐次比較型ADCです。これらのデバイスは、単電源2.7～5.25Vで動作し、最大1MSPSのスループット・レートを実現します。また、8MHzを超える入力周波数に対応できる、ローノイズ、広帯域幅のトラック・アンド・ホールド・アンプを内蔵しています。

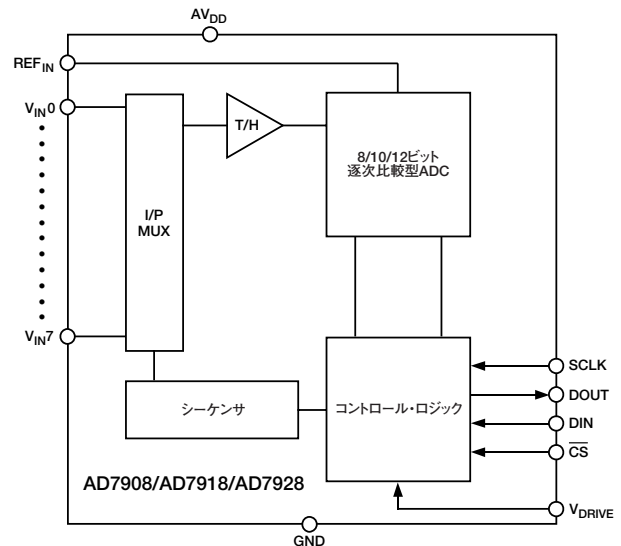
変換プロセスとデータ・アクイジションは、 $\overline{CS}$ とシリアル・クロック信号を使用して制御するため、マイクロプロセッサやDSPと簡単にインターフェースをとることができます。 $\overline{CS}$ の立ち下がりエッジで入力信号をサンプリングし、変換もこの時点で開始します。デバイスに関連するパイプライン遅延はありません。

AD7908/AD7918/AD7928では、高度な設計手法を使用して、最大スループット・レートできわめて低い消費電力を達成します。最大スループット・レートで、3V電源で最大2mA、5V電源で最大2.7mAの電流しか消費しません。

コントロール・レジスタの設定によって、デバイスのアナログ入力範囲として $0V \sim REF_{IN}$ または $0V \sim 2 \times REF_{IN}$ を選択でき、ストレート・バイナリーまたは2の補数の出力コーディングを選べます。AD7908/AD7918/AD7928は、チャンネル・シーケンサ付きの8つのシングルエンド・アナログ入力をそれぞれ備えているため、あらかじめプログラムしたチャンネルを連続的に変換できます。

AD7908/AD7918/AD7928の変換時間は、SCLK周波数によって決まります。SCLK周波数は、変換を制御するためのマスター・クロックとしても使用されます。

機能ブロック図



### 製品のハイライト

- 低消費電力で高スループット**  
 AD7908/AD7918/AD7928は、最大1MSPSのスループット・レートを提供します。3V電源での最大スループット・レートで、最大6mWの電力しか消費しません。
- チャンネル・シーケンサ付きの8つのシングルエンド入力**  
 一連のチャンネルを選択でき、それによってADCがサイクルし、変換を続けます。
- $V_{DRIVE}$ 機能による単電源動作**  
 AD7908/AD7918/AD7928は、単電源2.7～5.25Vで動作します。 $V_{DRIVE}$ 機能によって、 $AV_{DD}$ とは無関係に、シリアル・インターフェースを3Vまたは5Vのプロセッサ・システムに直接接続できます。
- 柔軟な電源／シリアル・クロック・スピード管理**  
 シリアル・クロックによって変換レートが決まるため、シリアル・クロック・スピードを上げることで変換時間を短縮できます。低いスループット・レートで最大の電力効率をあげるために、AD7908/AD7918/AD7928にはさまざまなシャットダウン・モードもあります。フル・シャットダウンでの消費電流は最大0.5μAです。
- パイプライン遅延なし**  
 AD7908/AD7918/AD7928は標準的な逐次比較型ADCを備えており、 $\overline{CS}$ 入力での立ち下がりエッジの変換制御によって、サンプリングのタイミングを正確に制御します。

アナログ・デバイス社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイス社の特許または特許の権利の使用を暗示的または明示的に許諾するものでもありません。記載の商標および登録商標は、それぞれの企業が所有するものです。  
 ※日本語データシートはREVISIONが古い場合があります。最新の内容については、英語版をご参照ください。

REV. 0

# AD7908/AD7918/AD7928

## AD7908 — 仕様

(特に指定のない限り、 $AV_{DD}=V_{DRIVE}=2.7\sim 5.25V$ 、 $REF_{IN}=2.5V$ 、 $f_{SCLK}=20MHz$ 、 $T_A=T_{MIN}\sim T_{MAX}$ )

パラメータ	Bバージョン <sup>1</sup>	単位	テスト条件/備考
<b>ダイナミック性能</b>			$f_{IN}=50kHz$ サイン波、 $f_{SCLK}=20MHz$
信号対 (ノイズ+歪み) (SINAD) <sup>2</sup>	49	dB (min)	
S/N比 (SNR) <sup>2</sup>	49	dB (min)	
全高調波歪み (THD) <sup>2</sup>	-66	dB (max)	
ピーク高調波またはスプリアス・ノイズ (SFDR) <sup>2</sup>	-64	dB (max)	
相互変調歪み (IMD) <sup>2</sup>			$f_a=40.1kHz$ 、 $f_b=41.5kHz$
2次項	-90	dB (typ)	
3次項	-90	dB (typ)	
アパーチャ遅延	10	ns (typ)	
アパーチャ・ジッター	50	ps (typ)	
チャンネル間絶縁 <sup>2</sup>	-85	dB (typ)	$f_{IN}=400kHz$
フル・パワー帯域幅	8.2	MHz (typ)	3dBの場合
	1.6	MHz (typ)	0.1dBの場合
<b>DC精度<sup>2</sup></b>			
分解能	8	ビット	
積分非直線性	$\pm 0.2$	LSB (max)	8ビットまでノー・ミスコード保証
微分非直線性	$\pm 0.2$	LSB (max)	出力コード、ストレート・バイナリー
0V $\sim$ REF <sub>IN</sub> 入力範囲			
オフセット誤差	$\pm 0.5$	LSB (max)	
オフセット誤差マッチ	$\pm 0.05$	LSB (max)	
ゲイン誤差	$\pm 0.2$	LSB (max)	
ゲイン誤差マッチ	$\pm 0.05$	LSB (max)	
0V $\sim$ 2 $\times$ REF <sub>IN</sub> 入力範囲			REF <sub>IN</sub> $\pm$ REF <sub>IN</sub> の範囲で、出力コード2の補数
正のゲイン誤差	$\pm 0.2$	LSB (max)	
正のゲイン誤差マッチ	$\pm 0.05$	LSB (max)	
ゼロ・コード誤差	$\pm 0.5$	LSB (max)	
ゼロ・コード誤差マッチ	$\pm 0.1$	LSB (max)	
負のゲイン誤差	$\pm 0.2$	LSB (max)	
負のゲイン誤差マッチ	$\pm 0.05$	LSB (max)	
<b>アナログ入力</b>			
入力電圧範囲	0 $\sim$ REF <sub>IN</sub>	V	RANGEビットを1に設定
	0 $\sim$ 2 $\times$ REF <sub>IN</sub>	V	RANGEビットを0に設定、 $AV_{DD}/V_{DRIVE}=4.75\sim 5.25V$
DCリーク電流	$\pm 1$	$\mu A$ (max)	
入力容量	20	pF (typ)	
<b>リファレンス入力</b>			
REF <sub>IN</sub> 入力電圧	2.5	V	仕様性能を得るには $\pm 1\%$
DCリーク電流	$\pm 1$	$\mu A$ (max)	
REF <sub>IN</sub> 入力インピーダンス	36	k $\Omega$ (typ)	$f_{SAMPLE}=1MSPS$
<b>ロジック入力</b>			
ハイレベル入力電圧、 $V_{INH}$	$0.7\times V_{DRIVE}$	V (min)	
ローレベル入力電圧、 $V_{INL}$	$0.3\times V_{DRIVE}$	V (max)	
入力電流、 $I_{IN}$	$\pm 1$	$\mu A$ (max)	標準で10nA、 $V_{IN}=0V$ または $V_{DRIVE}$
入力容量、 $C_{IN}^3$	10	pF (max)	
<b>ロジック出力</b>			
ハイレベル出力電圧、 $V_{OH}$	$V_{DRIVE}-0.2$	V (min)	$I_{SOURCE}=200\mu A$ 、 $AV_{DD}=2.7\sim 5.25V$
ローレベル出力電圧、 $V_{OL}$	0.4	V (max)	$I_{SINK}=200\mu A$
フローティング状態リーク電流	$\pm 1$	$\mu A$ (max)	
フローティング状態出力容量 <sup>3</sup>	10	pF (max)	
出力コーディング	ストレート・バイナリー 2の補数		コーディング・ビットを1に設定 コーディング・ビットを0に設定
<b>変換レート</b>			
変換時間	800	ns (max)	20MHzのSCLKで16 SCLKサイクル
トラック・アンド・ホールド・アクイジション時間	300	ns (max)	サイン波入力
スループット・レート	300	ns (max)	フルスケール・ステップ入力
	1	MSPS (max)	シリアル・インターフェースのセクションを参照

# AD7908/AD7918/AD7928

パラメータ	Bバージョン <sup>1</sup>	単位	テスト条件/備考
<b>電源条件</b>			
$V_{DD}$	2.7/5.25	V (min/max)	
$V_{DRIVE}$	2.7/5.25	V (min/max)	
$I_{DD}$ <sup>4</sup>			デジタルI/P=0Vまたは $V_{DRIVE}$
ノーマル・モード (静止時)	600	$\mu$ A (typ)	$V_{DD}=2.7\sim 5.25V$ 、SCLKオンまたはオフ
ノーマル・モード (動作時)	2.7	mA (max)	$V_{DD}=4.75\sim 5.25V$ 、 $f_{SCLK}=20MHz$
自動シャットダウン・モード使用	2	mA (max)	$V_{DD}=2.7\sim 3.6V$ 、 $f_{SCLK}=20MHz$
フル・シャットダウン・モード	960	$\mu$ A (typ)	$f_{SAMPLE}=250kSPS$
	0.5	$\mu$ A (max)	(静止時)
消費電力 <sup>4</sup>			SCLKオンまたはオフ (20nA typ)
ノーマル・モード (動作時)	13.5	mW (max)	$V_{DD}=5V$ 、 $f_{SCLK}=20MHz$
	6	mW (max)	$V_{DD}=3V$ 、 $f_{SCLK}=20MHz$
自動シャットダウン・モード (静止時)	2.5	$\mu$ W (max)	$V_{DD}=5V$
	1.5	$\mu$ W (max)	$V_{DD}=3V$
フル・シャットダウン・モード	2.5	$\mu$ W (max)	$V_{DD}=5V$
	1.5	$\mu$ W (max)	$V_{DD}=3V$

注

<sup>1</sup> 温度範囲 (Bバージョン) :  $-40\sim +85^{\circ}C$

<sup>2</sup> 用語集のセクションを参照してください。

<sup>3</sup> 適合性を保証するために $25^{\circ}C$ でサンプル・テスト済み。

<sup>4</sup> 電源とスループット・レートのセクションを参照してください。

仕様は予告なく変更されることがあります。

# AD7908/AD7918/AD7928

## AD7918 — 仕様

(特に指定のない限り、 $AV_{DD}=V_{DRIVE}=2.7\sim 5.25V$ 、 $REF_{IN}=2.5V$ 、 $f_{SCLK}=20MHz$ 、 $T_A=T_{MIN}\sim T_{MAX}$ )

パラメータ	Bバージョン <sup>1</sup>	単位	テスト条件/備考
<b>ダイナミック性能</b>			$f_{IN}=50kHz$ サイン波、 $f_{SCLK}=20MHz$
信号対 (ノイズ+歪み) (SINAD) <sup>2</sup>	61	dB (min)	
S/N比 (SNR) <sup>2</sup>	61	dB (min)	
全高調波歪み (THD) <sup>2</sup>	-72	dB (max)	
ピーク高調波またはスプリアス・ノイズ (SFDR) <sup>2</sup>	-74	dB (max)	
相互変調歪み (IMD) <sup>2</sup>			$f_a=40.1kHz$ 、 $f_b=41.5kHz$
2次項	-90	dB (typ)	
3次項	-90	dB (typ)	
アパーチャ遅延	10	ns (typ)	
アパーチャ・ジッター	50	ps (typ)	
チャンネル間絶縁 <sup>2</sup>	-85	dB (typ)	$f_{IN}=400kHz$
フル・パワー帯域幅	8.2	MHz (typ)	3dBの場合
	1.6	MHz (typ)	0.1dBの場合
<b>DC精度<sup>2</sup></b>			
分解能	10	ビット	
積分非直線性	$\pm 0.5$	LSB (max)	10ビットまでノー・ミスコード保証
微分非直線性	$\pm 0.5$	LSB (max)	出力コード、ストレート・バイナリー
0V $\sim$ REF <sub>IN</sub> 入力範囲			
オフセット誤差	$\pm 2$	LSB (max)	
オフセット誤差マッチ	$\pm 0.2$	LSB (max)	
ゲイン誤差	$\pm 0.5$	LSB (max)	
ゲイン誤差マッチ	$\pm 0.2$	LSB (max)	
0V $\sim$ 2 $\times$ REF <sub>IN</sub> 入力範囲			REF <sub>IN</sub> $\pm$ REF <sub>IN</sub> の範囲で、出力コード2の補数
正のゲイン誤差	$\pm 0.5$	LSB (max)	
正のゲイン誤差マッチ	$\pm 0.2$	LSB (max)	
ゼロ・コード誤差	$\pm 2$	LSB (max)	
ゼロ・コード誤差マッチ	$\pm 0.2$	LSB (max)	
負のゲイン誤差	$\pm 0.5$	LSB (max)	
負のゲイン誤差マッチ	$\pm 0.2$	LSB (max)	
<b>アナログ入力</b>			
入力電圧範囲	0 $\sim$ REF <sub>IN</sub>	V	RANGEビットを1に設定
	0 $\sim$ 2 $\times$ REF <sub>IN</sub>	V	RANGEビットを0に設定、 $AV_{DD}/V_{DRIVE}=4.75\sim 5.25V$
DCリーク電流	$\pm 1$	$\mu A$ (max)	
入力容量	20	pF (typ)	
<b>リファレンス入力</b>			
REF <sub>IN</sub> 入力電圧	2.5	V	仕様性能を得るには $\pm 1\%$
DCリーク電流	$\pm 1$	$\mu A$ (max)	
REF <sub>IN</sub> 入力インピーダンス	36	k $\Omega$ (typ)	$f_{SAMPLE}=1MSPS$
<b>ロジック入力</b>			
ハイレベル入力電圧、 $V_{INH}$	$0.7\times V_{DRIVE}$	V (min)	
ローレベル入力電圧、 $V_{INL}$	$0.3\times V_{DRIVE}$	V (max)	
入力電流、 $I_{IN}$	$\pm 1$	$\mu A$ (max)	標準で10nA、 $V_{IN}=0V$ または $V_{DRIVE}$
入力容量、 $C_{IN}^3$	10	pF (max)	
<b>ロジック出力</b>			
ハイレベル出力電圧、 $V_{OH}$	$V_{DRIVE}-0.2$	V (min)	$I_{SOURCE}=200\mu A$ 、 $AV_{DD}=2.7\sim 5.25V$
ローレベル出力電圧、 $V_{OL}$	0.4	V (max)	$I_{SINK}=200\mu A$
フローティング状態リーク電流	$\pm 1$	$\mu A$ (max)	
フローティング状態出力容量 <sup>3</sup>	10	pF (max)	
出力コーディング	ストレート・バイナリー 2の補数		コーディング・ビットを1に設定 コーディング・ビットを0に設定
<b>変換レート</b>			
変換時間	800	ns (max)	20MHzのSCLKで16 SCLKサイクル
トラック・アンド・ホールド・アクイジション時間	300	ns (max)	サイン波入力
スループット・レート	300	ns (max)	フルスケール・ステップ入力
	1	MSPS (max)	シリアル・インターフェースのセクションを参照

# AD7908/AD7918/AD7928

パラメータ	Bバージョン <sup>1</sup>	単位	テスト条件/備考
<b>電源条件</b>			
$V_{DD}$	2.7/5.25	V (min/max)	
$V_{DRIVE}$	2.7/5.25	V (min/max)	
$I_{DD}$ <sup>4</sup>			デジタルI/P=0Vまたは $V_{DRIVE}$
ノーマル・モード (静止時)	600	$\mu$ A (typ)	$V_{DD}=2.7\sim 5.25V$ 、SCLKオンまたはオフ
ノーマル・モード (動作時)	2.7	mA (max)	$V_{DD}=4.75\sim 5.25V$ 、 $f_{SCLK}=20MHz$
自動シャットダウン・モード使用	2	mA (max)	$V_{DD}=2.7\sim 3.6V$ 、 $f_{SCLK}=20MHz$
フル・シャットダウン・モード	960	$\mu$ A (typ)	$f_{SAMPLE}=250kSPS$
	0.5	$\mu$ A (max)	(静止時)
消費電力 <sup>4</sup>			SCLKオンまたはオフ (20nA typ)
ノーマル・モード (動作時)	13.5	mW (max)	$V_{DD}=5V$ 、 $f_{SCLK}=20MHz$
	6	mW (max)	$V_{DD}=3V$ 、 $f_{SCLK}=20MHz$
自動シャットダウン・モード (静止時)	2.5	$\mu$ W (max)	$V_{DD}=5V$
	1.5	$\mu$ W (max)	$V_{DD}=3V$
フル・シャットダウン・モード	2.5	$\mu$ W (max)	$V_{DD}=5V$
	1.5	$\mu$ W (max)	$V_{DD}=3V$

注

<sup>1</sup> 温度範囲 (Bバージョン) :  $-40\sim +85^{\circ}C$

<sup>2</sup> 用語集のセクションを参照してください。

<sup>3</sup> 適合性を保証するために $25^{\circ}C$ でサンプル・テスト済み。

<sup>4</sup> 電源とスループット・レートのセクションを参照してください。

仕様は予告なく変更されることがあります。

# AD7908/AD7918/AD7928

## AD7928 — 仕様 (特に指定のない限り、 $AV_{DD}=V_{DRIVE}=2.7\sim 5.25V$ 、 $REF_{IN}=2.5V$ 、 $f_{SCLK}=20MHz$ 、 $T_A=T_{MIN}\sim T_{MAX}$ )

パラメータ	Bバージョン <sup>1</sup>	単位	テスト条件/備考
<b>ダイナミック性能</b>			$f_{IN}=50kHz$ サイン波、 $f_{SCLK}=20MHz$
信号対 (ノイズ+歪み) (SINAD) <sup>2</sup>	70	dB (min)	5Vの場合
	69	dB (min)	3Vの場合。標準で70dB
S/N比 (SNR) <sup>2</sup>	70	dB (min)	
全高調波歪み (THD) <sup>2</sup>	-77	dB (max)	5Vの場合。標準で-84dB
	-73	dB (max)	3Vの場合。標準で-77dB
ピーク高調波またはスプリアス・ノイズ (SFDR) <sup>2</sup>	-78	dB (max)	5Vの場合。標準で-86dB
	-76	dB (max)	3Vの場合。標準で-80dB
相互変調歪み (IMD) <sup>2</sup>			$f_a=40.1kHz$ 、 $f_b=41.5kHz$
2次項	-90	dB (typ)	
3次項	-90	dB (typ)	
アバーチャ遅延	10	ns (typ)	
アバーチャ・ジッター	50	ps (typ)	
チャンネル間絶縁 <sup>2</sup>	-85	dB (typ)	$f_{IN}=400kHz$
フル・パワー帯域幅	8.2	MHz (typ)	3dBの場合
	1.6	MHz (typ)	0.1dBの場合
<b>DC精度<sup>2</sup></b>			
分解能	12	ビット	
積分非直線性	$\pm 1$	LSB (max)	
微分非直線性	$-0.9/+1.5$	LSB (max)	12ビットまでノー・ミスコード保証
0V $\sim$ REF <sub>IN</sub> 入力範囲			出力コード、ストレート・バイナリー
オフセット誤差	$\pm 8$	LSB (max)	標準で $\pm 0.5$ LSB
オフセット誤差マッチ	$\pm 0.5$	LSB (max)	
ゲイン誤差	$\pm 1.5$	LSB (max)	
ゲイン誤差マッチ	$\pm 0.5$	LSB (max)	
0V $\sim$ 2 $\times$ REF <sub>IN</sub> 入力範囲			REF <sub>IN</sub> $\pm$ REF <sub>IN</sub> の範囲で、出力コード2の補数
正のゲイン誤差	$\pm 1.5$	LSB (max)	
正のゲイン誤差マッチ	$\pm 0.5$	LSB (max)	
ゼロ・コード誤差	$\pm 8$	LSB (max)	標準で $\pm 0.8$ LSB
ゼロ・コード誤差マッチ	$\pm 0.5$	LSB (max)	
負のゲイン誤差	$\pm 1$	LSB (max)	
負のゲイン誤差マッチ	$\pm 0.5$	LSB (max)	
<b>アナログ入力</b>			
入力電圧範囲	0 $\sim$ REF <sub>IN</sub>	V	RANGEビットを1に設定
	0 $\sim$ 2 $\times$ REF <sub>IN</sub>	V	RANGEビットを0に設定、 $AV_{DD}/V_{DRIVE}=4.75\sim 5.25V$
DCリーク電流	$\pm 1$	$\mu A$ (max)	
入力容量	20	pF (typ)	
<b>リファレンス入力</b>			
REF <sub>IN</sub> 入力電圧	2.5	V	仕様性能を得るには $\pm 1\%$
DCリーク電流	$\pm 1$	$\mu A$ (max)	
REF <sub>IN</sub> 入力インピーダンス	36	k $\Omega$ (typ)	$f_{SAMPLE}=1MSPS$
<b>ロジック入力</b>			
ハイレベル入力電圧、 $V_{INH}$	$0.7\times V_{DRIVE}$	V (min)	
ローレベル入力電圧、 $V_{INL}$	$0.3\times V_{DRIVE}$	V (max)	
入力電流、 $I_{IN}$	$\pm 1$	$\mu A$ (max)	標準で10nA、 $V_{IN}=0V$ または $V_{DRIVE}$
入力容量、 $C_{IN}^3$	10	pF (max)	
<b>ロジック出力</b>			
ハイレベル出力電圧、 $V_{OH}$	$V_{DRIVE}-0.2$	V (min)	$I_{SOURCE}=200\mu A$ 、 $AV_{DD}=2.7\sim 5.25V$
ローレベル出力電圧、 $V_{OL}$	0.4	V (max)	$I_{SINK}=200\mu A$
フローティング状態リーク電流	$\pm 1$	$\mu A$ (max)	
フローティング状態出力容量 <sup>3</sup>	10	pF (max)	
出力コーディング	ストレート・バイナリー		コーディング・ビットを1に設定
	2の補数		コーディング・ビットを0に設定

# AD7908/AD7918/AD7928

パラメータ	Bバージョン <sup>1</sup>	単位	テスト条件/備考
<b>変換レート</b>			
変換時間	800	ns (max)	20MHzのSCLKで16 SCLKサイクル
トラック・アンド・ホールド・アクイジション時間	300	ns (max)	サイン波入力
スループット・レート	300	ns (max)	フルスケール・ステップ入力
	1	MSPS (max)	シリアル・インターフェースのセクションを参照
<b>電源条件</b>			
$V_{DD}$	2.7/5.25	V (min/max)	
$V_{DRIVE}$	2.7/5.25	V (min/max)	
$I_{DD}^4$			デジタルI/P=0Vまたは $V_{DRIVE}$
ノーマル・モード (静止時)	600	$\mu$ A (typ)	$V_{DD}=2.7\sim 5.25V$ 、SCLKオンまたはオフ
ノーマル・モード (動作時)	2.7	mA (max)	$V_{DD}=4.75\sim 5.25V$ 、 $f_{SCLK}=20MHz$
自動シャットダウン・モード使用	2	mA (max)	$V_{DD}=2.7\sim 3.6V$ 、 $f_{SCLK}=20MHz$
フル・シャットダウン・モード	960	$\mu$ A (typ)	$f_{SAMPLE}=250kSPS$
消費電力 <sup>4</sup>	0.5	$\mu$ A (max)	(静止時)
ノーマル・モード (動作時)	0.5	$\mu$ A (max)	SCLKオンまたはオフ (20nA typ)
自動シャットダウン・モード (静止時)	13.5	mW (max)	$V_{DD}=5V$ 、 $f_{SCLK}=20MHz$
	6	mW (max)	$V_{DD}=3V$ 、 $f_{SCLK}=20MHz$
フル・シャットダウン・モード	2.5	$\mu$ W (max)	$V_{DD}=5V$
	1.5	$\mu$ W (max)	$V_{DD}=3V$
	2.5	$\mu$ W (max)	$V_{DD}=5V$
	1.5	$\mu$ W (max)	$V_{DD}=3V$

注

<sup>1</sup> 温度範囲 (Bバージョン) :  $-40\sim +85^{\circ}C$

<sup>2</sup> 用語集のセクションを参照してください。

<sup>3</sup> 適合性を保証するために25°Cでサンプル・テスト済み。

<sup>4</sup> 電源とスループット・レートのセクションを参照してください。

仕様は予告なく変更されることがあります。

# AD7908/AD7918/AD7928

## タイミング仕様<sup>1</sup> (特に指定のない限り、 $AV_{DD}=2.7\sim 5.25V$ 、 $V_{DRIVE}\leq AV_{DD}$ 、 $REF_{IN}=2.5V$ 、 $T_A=T_{MIN}\sim T_{MAX}$ )

パラメータ	AD7908/AD7918/AD7928の $T_{MIN}$ 、 $T_{MAX}$ におけるリミット値		単位	説明
	$AV_{DD}=3V$	$AV_{DD}=5V$		
$f_{SCLK}^2$	10	10	kHz (min)	
	20	20	MHz (max)	
$t_{CONVERT}$	$16\times t_{SCLK}$	$16\times t_{SCLK}$		
$t_{QUIET}$	50	50	ns (min)	$\overline{CS}$ の立ち上がりエッジから次の変換の開始までに必要な最小静止時間
$t_2$	10	10	ns (min)	$\overline{CS}$ からSCLKまでのセットアップ・タイム
$t_3^3$	35	30	ns (max)	$\overline{CS}$ からDOUTのスリーステートがディスエーブルにされるまでの遅延
$t_4^3$	40	40	ns (max)	SCLKの立ち下がりエッジ後のデータ・アクセス時間
$t_5$	$0.4\times t_{SCLK}$	$0.4\times t_{SCLK}$	ns (min)	SCLKのロー・パルス幅
$t_6$	$0.4\times t_{SCLK}$	$0.4\times t_{SCLK}$	ns (min)	SCLKのハイ・パルス幅
$t_7$	10	10	ns (min)	SCLKからDOUT有効までのホールド・タイム
$t_8^4$	15/45	15/35	ns (min/max)	SCLKの立ち下がりエッジからDOUTの高インピーダンスまで
$t_9$	10	10	ns (min)	SCLKの立ち下がりエッジ前のDINセットアップ・タイム
$t_{10}$	5	5	ns (min)	SCLKの立ち下がりエッジ後のDINホールド・タイム
$t_{11}$	20	20	ns (min)	SCLKの16番目の立ち下がりエッジから $\overline{CS}$ がハイになるまで
$t_{12}$	1	1	$\mu s$ (max)	フル・パワーダウン/自動シャットダウン・モードからのパワーアップ時間

注

<sup>1</sup> 適合性を保証するために25°Cでサンプル・テスト済み。すべての入力信号は、 $t_r=t_f=5ns$  ( $AV_{DD}$ の10~90%)で規定され、1.6Vの電圧レベルからタイミングがとられます。図1を参照してください。3Vの動作範囲は2.7~3.6Vです。5Vの動作範囲は4.75~5.25Vです。

<sup>2</sup> SCLK入力のマーク/スペース比は40/60~60/40です。

<sup>3</sup> 図1の負荷回路で測定され、出力が0.4Vまたは $0.7\times V_{DRIVE}$ を超えるために必要な時間と定義されます。

<sup>4</sup>  $t_8$ は、図1の回路に負荷を加えたときに、データ出力が0.5V変化するためにかかる時間の測定値から得られます。次に、測定した数値を外挿して、50pFコンデンサの充電/放電による影響を除去します。つまり、タイミング特性で示される時間 $t_8$ は、デバイスの真のバス解放時間であり、バス負荷には無関係です。

仕様は予告なく変更されることがあります。

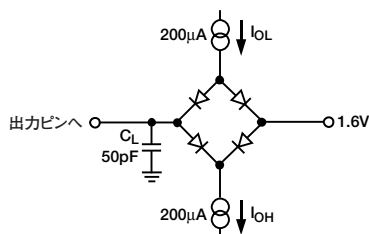


図1. デジタル出力タイミング仕様のための負荷回路



# AD7908/AD7918/AD7928

## 絶対最大定格<sup>1</sup>

(特に指定のない限り、 $T_A=25^\circ\text{C}$ )

$V_{DD}\sim\text{AGND}$ .....	$-0.3\sim+7\text{V}$
$V_{DRIVE}\sim\text{AGND}$ .....	$-0.3\sim V_{DD}+0.3\text{V}$
アナログ入力電圧 $\sim\text{AGND}$ .....	$-0.3\sim V_{DD}+0.3\text{V}$
デジタル入力電圧 $\sim\text{AGND}$ .....	$-0.3\sim+7\text{V}$
デジタル出力電圧 $\sim\text{AGND}$ .....	$-0.3\sim V_{DD}+0.3\text{V}$
$\text{REF}_{IN}\sim\text{AGND}$ .....	$-0.3\sim V_{DD}+0.3\text{V}$
電源以外のピンへの入力電流 <sup>2</sup> .....	$\pm 10\text{mA}$
動作温度範囲	
コマーシャル用 (Bバージョン) .....	$-40\sim+85^\circ\text{C}$
保存温度範囲 .....	$-65\sim+150^\circ\text{C}$
ジャンクション温度 .....	$150^\circ\text{C}$

TSSOPパッケージ、消費電力 .....	450mW
$\theta_{JA}$ 熱抵抗 .....	$143^\circ\text{C}/\text{W}$ (TSSOP)
$\theta_{JC}$ 熱抵抗 .....	$45^\circ\text{C}/\text{W}$ (TSSOP)
ピン温度、ハンダ付け	
気相 (60秒) .....	$215^\circ\text{C}$
赤外線 (15秒) .....	$220^\circ\text{C}$
ESD .....	2kV

注  
<sup>1</sup> 上記の絶対最大定格リストを超えるストレスを加えると、デバイスに永久的な損傷を与えることがあります。この定格はストレス定格のみを規定するものであり、これらの規定値あるいはこの仕様書の動作セクションに記載した規定値を超える条件で、デバイスが機能的に動作することを意味するものではありません。長期間にわたって絶対最大定格条件で放置すると、デバイスの信頼性に影響を与えるおそれがあります。  
<sup>2</sup> 100mAまでの過渡電流では、SCRラッチアップは発生しません。

## オーダー・ガイド

モデル	温度範囲	直線性誤差 (LSB) <sup>1</sup>	パッケージ・オプション	パッケージの説明
AD7908BRU	$-40\sim+85^\circ\text{C}$	$\pm 0.2$	RU-20	TSSOP
AD7918BRU	$-40\sim+85^\circ\text{C}$	$\pm 0.5$	RU-20	TSSOP
AD7928BRU	$-40\sim+85^\circ\text{C}$	$\pm 1$	RU-20	TSSOP
EVAL-AD79x8CB <sup>2</sup>				評価ボード
EVAL-CONTROL BRD <sup>2</sup>				コントローラ・ボード

注

<sup>1</sup> ここでの直線性誤差は、積分直線性誤差をいいます。

<sup>2</sup> これは、スタンドアロンの評価ボードとして使用したり、評価/デモンストレーション用の評価コントローラ・ボードと組み合わせて使用できます。ボードには、ワンチップのAD7908/AD7918/AD7928が備わっています。

<sup>3</sup> このボードは完成ユニットであり、末尾番号CBが付くすべてのアナログ・デバイス評価ボードに対しPCによる制御と通信ができます。完全な評価キットを発注するには、特定のADC評価ボード (たとえば、EVAL-AD79x8CB、EVAL-CONTROL BRD2、12VのACトランス) を発注する必要があります。詳細については、関連する評価ボードのテクニカル・ノートを参照してください。

## 注意

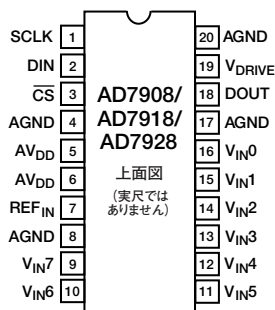
ESD (静電放電) の影響を受けやすいデバイスです。人体や試験機器には4,000Vもの高圧の静電気が容易に蓄積され、検知されないまま放電されます。D7908/AD7918/AD7928は当社独自のESD保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、回復不能の損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESDに対する適切な予防措置を講じることをお勧めします。



# AD7908/AD7918/AD7928

## ピン配置

### 20ピンTSSOP



## ピン機能の説明

ピン番号	記号	ピンの説明
1	SCLK	シリアル・クロック ロジック入力。SCLKは、デバイスからデータにアクセスするためのシリアル・クロックです。このクロック入力、AD7908/AD7918/AD7928の変換プロセスのクロック・ソースとしても使用します。
2	DIN	データ入力 ロジック入力。AD7908/AD7918/AD7928のコントロール・レジスタに書き込まれるデータは、この入力から提供され、SCLKの立ち下がりエッジでレジスタにクロック入力されます (コントロール・レジスタのセクションを参照)。
3	$\overline{CS}$	チップセレクト アクティブ・ローのロジック入力。この入力は、AD7908/AD7918/AD7928での変換開始とシリアル・データ転送のフレーミングという2つの機能を提供します。
4、8、17、20	AGND	アナログ・グラウンド AD7908/AD7918/AD7928のすべてのアナログ回路のグラウンド・リファレンス・ポイントです。すべてのアナログ入力信号とすべての外部リファレンス信号は、このAGND電圧を基準にします。AGNDピンをすべて一緒に接続してください。
5、6	AV <sub>DD</sub>	アナログ電源入力 AD7908/AD7918/AD7928のAV <sub>DD</sub> の範囲は2.7~5.25Vです。0V~2×REF <sub>IN</sub> の範囲では、AV <sub>DD</sub> は4.75~5.25Vにしてください。
7	REF <sub>IN</sub>	AD7908/AD7918/AD7928のリファレンス入力 外部リファレンスはこの入力を使用する必要があります。仕様性能を得るための外部リファレンスの電圧範囲は、2.5V±1%です。
16~9	V <sub>IN0</sub> ~V <sub>IN7</sub>	アナログ入力0~アナログ入力7 この8本のシングルエンド・アナログ入力チャンネルは、オンチップのトラック・アンド・ホールドにマルチプレクサ入力されます。変換されるアナログ入力チャンネルを選択するには、コントロール・レジスタのアドレス・ビットADD2~ADD0を使用します。これらのアドレス・ビットとSEQビットおよびSHADOWビットを組み合わせれば、シーケンサのプログラムができます。すべての入力チャンネルの入力範囲は、コントロール・レジスタのRANGEビットの選択によって、0V~REF <sub>IN</sub> または0V~2×REF <sub>IN</sub> まで設定できます。ノイズの混入を回避するために、未使用の入力チャンネルはAGNDに接続する必要があります。
18	DOUT	データ出力 ロジック出力。AD7908/AD7918/AD7928からの変換結果は、シリアル・データ・ストリームとしてこの出力で提供されます。各ビットは、SCLK入力の立ち下がりエッジでクロック出力されます。AD7908からのデータ・ストリームは、1つの先行ゼロ、変換結果がどのチャンネルに対応するかを示す3つのアドレス・ビット、8ビットの変換データ、および4つの末尾0で構成され、MSBファーストで提供されます。AD7918からのデータ・ストリームは、1つの先行ゼロ、変換結果がどのチャンネルに対応するかを示す3つのアドレス・ビット、10ビットの変換データ、および2つの末尾0で構成され、MSBファーストで提供されます。AD7928からのデータ・ストリームは、1つの先行ゼロ、変換結果がどのチャンネルに対応するかを示す3つのアドレス・ビット、および12ビットの変換データで構成され、MSBファーストです。出力コーディングは、コントロール・レジスタのCODINGビットによって、ストレート・バイナリーまたは2の補数として選択できます。
19	V <sub>DRIVE</sub>	ロジック電源入力 AD7908/AD7918/AD7928のシリアル・インターフェースが動作する電圧は、このピンに提供される電圧によって決まります。

## 用語集

### 積分非直線性

ADC伝達関数の両端を結ぶ直線からの最大偏差です。伝達関数の両端とは、最初のコード遷移より1LSB下のゼロ・スケールと、最後のコード遷移より1LSB上のフル・スケールになります。

### 微分非直線性

ADCの2つの隣接コード間における1LSB遷移の測定値と理想値との差です。

### オフセット誤差

最初のコード遷移 (00 ... 000から00 ... 001) と理想の遷移 (AGND+1LSB) との偏差です。

### オフセット誤差マッチ

任意の2チャンネル間のオフセット誤差の差です。

### ゲイン誤差

オフセット誤差が調整された後の、最後のコード遷移 (111 ... 110から111 ... 111) と理想の遷移 ( $REF_{IN}-1LSB$ ) との偏差です。

### ゲイン誤差マッチ

任意の2チャンネル間のゲイン誤差の差です。

### ゼロ・コード誤差

これは、2の補数の出力コーディング・オプションを使用するとき、特に $REF_{IN}$ ポイントについてバイアスされた $-REF_{IN} \sim +REF_{IN}$ による $2 \times REF_{IN}$ の入力範囲に適用されます。これは、ミッドスケール遷移 (オール0からオール1) と理想的な $V_{IN}$ 電圧 ( $REF_{IN}-1LSB$ ) との偏差です。

### ゼロ・コード誤差マッチ

任意の2チャンネル間のゼロ・コード誤差の差です。

### 正のゲイン誤差

これは、2の補数の出力コーディング・オプションを使用するとき、特に $REF_{IN}$ ポイントについてバイアスされた $-REF_{IN} \sim +REF_{IN}$ による $2 \times REF_{IN}$ の入力範囲に適用されます。これは、ゼロ・コード誤差が調整された後の、最後のコード遷移 (011...110から011 ... 111) と理想の遷移 ( $+REF_{IN}-1LSB$ ) との偏差です。

### 正のゲイン誤差マッチ

任意の2チャンネル間の正のゲイン誤差の差です。

### 負のゲイン誤差

これは、2の補数の出力コーディング・オプションを使用するとき、特に $REF_{IN}$ ポイントについてバイアスされた $-REF_{IN} \sim +REF_{IN}$ による $2 \times REF_{IN}$ の入力範囲に適用されます。これは、ゼロ・コード誤差が調整された後の、最初のコード遷移 (100 ... 000から100 ... 001) と理想の遷移 ( $-REF_{IN}+1LSB$ ) との偏差です。

### 負のゲイン誤差マッチ

任意の2チャンネル間の負のゲイン誤差の差です。

### チャンネル間絶縁

チャンネル間絶縁は、チャンネル間のクロストーク・レベルの測定値です。これを測定するには、7つの非選択入力チャンネルのすべてにフル・スケールの400kHzサイン波信号を印加し、その信号の減衰量を50kHz信号で選択されたチャンネルで調べます。この数値は、AD7908/AD7918/AD7928の全8チャンネル間での最悪ケースとなります。

### PSR (電源除去比)

電源の変動はフル・スケール遷移に影響しますが、コンバータの直線性には影響しません。電源除去比は、電源電圧が公称値から変化することによって生じるフル・スケール遷移点の最大変化となります。代表的な性能曲線を参照してください。

### トラック・アンド・ホールド・アクイジション時間

トラック・アンド・ホールド・アンプは、変換の最後にトラック・モードに戻ります。トラック・アンド・ホールド・アクイジション時間とは、変換の最後の後に、トラック・アンド・ホールド・アンプの出力が、 $\pm 1LSB$ 以内の最終値に到達するために必要な時間です。

### 信号対 (ノイズ+歪み) 比

A/Dコンバータの出力で測定される、信号と (ノイズ+歪み) の比をいいます。信号は基本波のrms振幅です。ノイズは、DCを除く、サンプリング周波数の半分 ( $f_s/2$ ) までのすべての非基本信号の合計です。この比は、デジタル化プロセスでの量子化レベルの数に依存します。レベルの数が多いほど、量子化ノイズは小さくなります。サイン波入力を持つ理想的なNビット・コンバータの理論的な信号対 (ノイズ+歪み) 比は、次の式で得られます。

$$\text{信号対 (ノイズ+歪み)} = (6.02N+1.76) \text{ dB}$$

これにより、12ビットのコンバータでは74dB、10ビットのコンバータでは62dB、8ビットのコンバータでは50dBという値が得られます。

### 全高調波歪み

全高調波歪み (THD) は、高調波のrms合計と基本波との比です。AD7908/AD7918/AD7928では、THDは次のように定義されます。

$$THD(dB) = 20 \log \frac{\sqrt{V_2^2 + V_3^2 + V_4^2 + V_5^2 + V_6^2}}{V_1}$$

ここで、 $V_1$ は基本波のrms振幅であり、 $V_2$ 、 $V_3$ 、 $V_4$ 、 $V_5$ 、 $V_6$ は2次~6次の高調波のrms振幅です。

# AD7908/AD7918/AD7928 — 代表的な性能特性

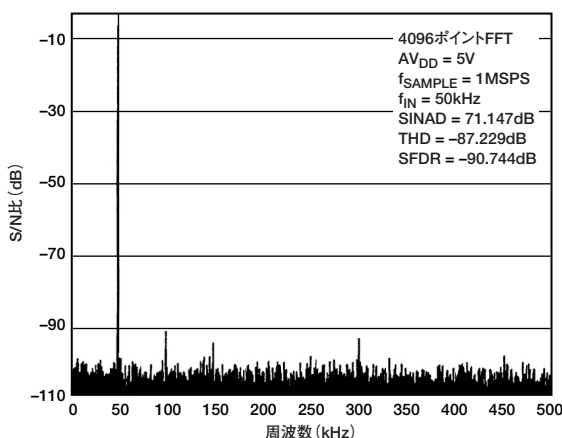
## 性能曲線

TPC 1に、1MSPSのサンプル・レートと50kHzの入力周波数における、AD7928の代表的なFFTプロットを示します。TPC 2には、20MHzのSCLKで1MSPSでサンプリングした場合の、さまざまな電源電圧に対する入力周波数と信号対（ノイズ+歪み）比性能を示します。

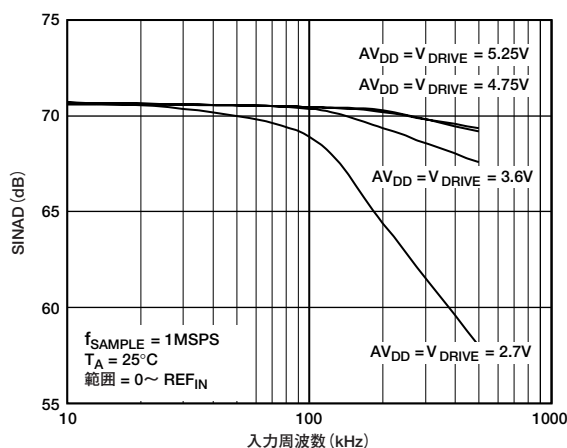
TPC 3には、デカップリングを使用しないときのAD7928の電源リップル周波数と電源除去比の関係を示します。電源除去比は、フル・スケール周波数 $f$ におけるADC出力内の電力と、周波数 $f_s$ のADC  $AV_{DD}$ 電源に印加される200mV p-pサイン波の電力との比と定義されます。

$$PSRR(dB) = 10 \log(P_f / P_{f_s})$$

$P_f$ は、ADC出力内の周波数 $f$ での電力です。 $P_{f_s}$ は、ADC  $AV_{DD}$ 電源にカップリングされる周波数 $f_s$ での電力です。ここで、200mV p-pサイン波は $AV_{DD}$ 電源にカップリングされます。



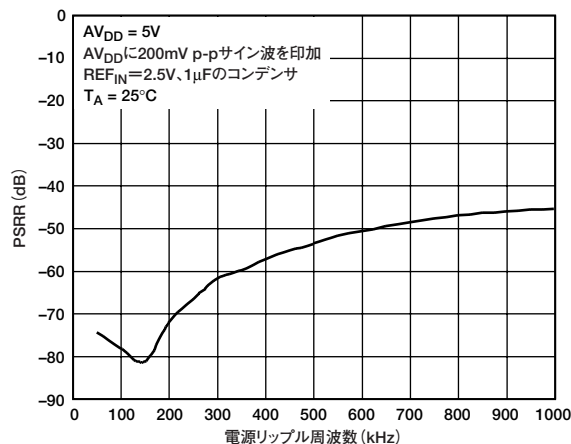
TPC 1. 1MSPSにおけるAD7928のダイナミック性能



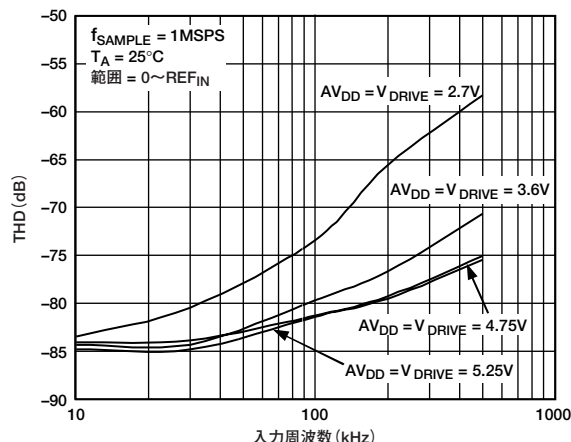
TPC 2. AD7928のSINADと1MSPSでのさまざまな電源電圧に対するアナログ入力周波数との関係

TPC 4に、さまざまな電源電圧に対するアナログ入力周波数と全高調波歪みのグラフを示し、TPC 5には、さまざまなソース・インピーダンスに対するアナログ入力周波数と全高調波歪みのグラフを示します。アナログ入力のセクションを参照してください。

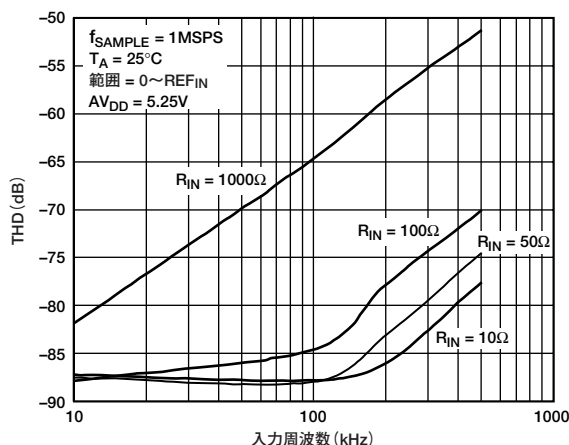
TPC 6とTPC 7には、AD7928に対する代表的なINLとDNLのプロットを示します。



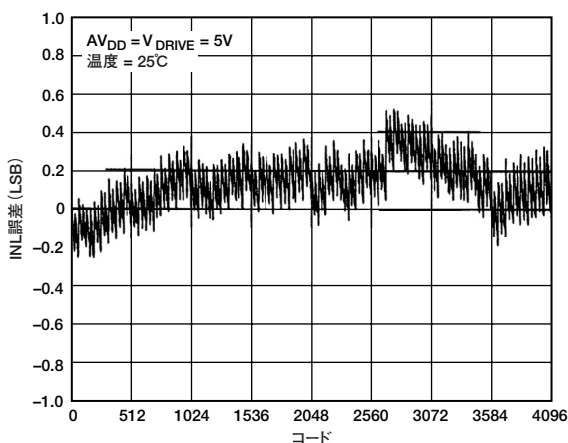
TPC 3. AD7928のPSRRと電源リップル周波数との関係



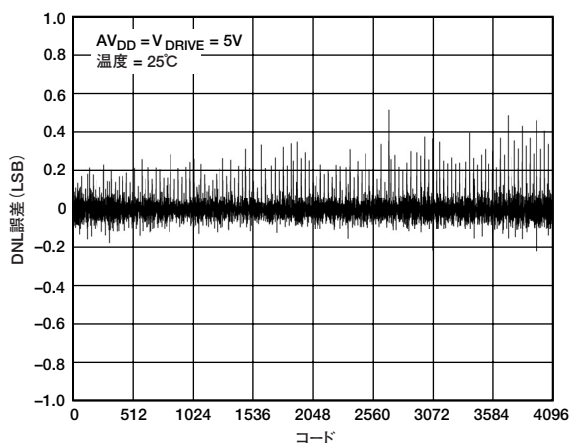
TPC 4. AD7928のTHDと1MSPSでのさまざまな電源電圧に対するアナログ入力周波数との関係



TPC 5. AD7928のTHDとさまざまなソース・インピーダンスに対するアナログ入力周波数との関係



TPC 6. AD7928の代表的なINL



TPC 7. AD7928の代表的なDNL

## コントロール・レジスタ

AD7908/AD7918/AD7928のコントロール・レジスタは、12ビットの書き込み専用レジスタです。SCLKの立ち下がりエッジで、AD7908/AD7918/AD7928のDINピンからデータをロードします。変換結果がデバイスから読み出されるのと同時に、データはDINラインに転送されます。DINラインに転送されるデータは、次の変換の際のAD7908/AD7918/AD7928の構成に使用されます。このためには、データ転送ごとに16シリアル・クロックが必要です。最初の12のクロック立ち下がりエッジ（CS立ち下がりエッジの後）で提供される情報だけが、コントロール・レジスタにロードされます。MSBは、データ・ストリームの最初のビットを示します。表Iにビットの機能を示します。

表I. コントロール・レジスタのビットの機能

MSB							LSB				
WRITE	SEQ	DONTC	ADD2	ADD1	ADD0	PM1	PM0	SHADOW	DONTC	RANGE	CODING
ビット	記号	備考									
11	WRITE	コントロール・レジスタのこのビットに書き込まれた値で、後続の11ビットをコントロール・レジスタにロードするかどうかを決めます。このビットが1の場合、後続の11ビットはコントロール・レジスタに書き込まれます。0の場合には、残りの11ビットがロードされず、コントロール・レジスタは変化しません。									
10	SEQ	コントロール・レジスタのSEQビットをSHADOWビットと組み合わせて使用して、シーケンサ機能の使い方を制御したり、シャドウ・レジスタにアクセスします（表IVを参照）。									
9	DONTCARE										
8~6	ADD2~ADD0	これらの3つのアドレス・ビットは、現在の変換シーケンスの最後にロードされ、表IVに示すように、次のシリアル転送で変換するアナログ入力チャンネルを選択したり、連続したシーケンスの最終チャンネルを選択します。選択された入力チャンネルは、表IIに示すようにデコードされます。また、変換結果に対応するアドレス・ビットは、12ビットのデータの前にDOUTに出力されます（シリアル・インターフェースのセクションを参照）。次に変換されるチャンネルは、14番目のSCLK立ち下がりエッジでmuxによって選択します。									
5, 4	PM1, PM0	パワーマネジメント・ビット。これらの2つのビットは、表IIIに示すように、AD7908/AD7918/AD7928の動作モードをデコードします。									
3	SHADOW	コントロール・レジスタのSHADOWビットをSEQビットと組み合わせて使用して、シーケンサ機能の使い方を制御したり、シャドウ・レジスタにアクセスします（表IVを参照）。									
2	DONTCARE										
1	RANGE	このビットで、AD7908/AD7918/AD7928で使用するアナログ入力範囲を選択します。0に設定した場合には、アナログ入力範囲は0V~2×REF <sub>IN</sub> です。1に設定した場合には、アナログ入力範囲は（次の変換に対して）0V~REF <sub>IN</sub> になります。0V~2×REF <sub>IN</sub> では、AV <sub>DD</sub> =4.75~5.25Vでなければなりません。									
0	CODING	このビットで、AD7908/AD7918/AD7928が変換結果に使用する出力コーディングのタイプを選択します。このビットを0に設定した場合、デバイスの出力コーディングは2の補数になります。1に設定した場合には、デバイスからの出力コーディングは（次の変換に対して）ストレート・バイナリーになります。									

# AD7908/AD7918/AD7928

表 II. チャンネルの選択

ADD2	ADD1	ADD0	アナログ入力チャンネル
0	0	0	V <sub>IN0</sub>
0	0	1	V <sub>IN1</sub>
0	1	0	V <sub>IN2</sub>
0	1	1	V <sub>IN3</sub>
1	0	0	V <sub>IN4</sub>
1	0	1	V <sub>IN5</sub>
1	1	0	V <sub>IN6</sub>
1	1	1	V <sub>IN7</sub>

表 III. 電力モードの選択

PM1	PM0	モード
1	1	<b>通常動作</b> このモードで、AD7908/AD7918/AD7928は、ロジック入力のステータスにかかわらず、フル・パワー・モードのままです。このモードのAD7908/AD7918/AD7928から最大のスループット・レートが得られます。
1	0	<b>フル・シャットダウン</b> このモードで、AD7908/AD7918/AD7928は、すべての回路をパワーダウンして、フル・シャットダウン・モードになります。フル・シャットダウンの間、AD7908/AD7918/AD7928はコントロール・レジスタ内の情報を保持します。これらのビットが変更されるまで、デバイスはフル・シャットダウンのままです。
0	1	<b>自動シャットダウン</b> このモードで、コントロール・レジスタが更新されると、AD7908/AD7918/AD7928は各変換の最後に自動的にフル・シャットダウン・モードに入ります。フル・シャットダウンからのウェイクアップ時間は1μsです。このモードのデバイスで有効な変換を実行する前に、ユーザーは1μsが経過したことを確認してください。
0	0	<b>無効な選択</b> この設定はできません。

## シーケンサの動作

ユーザーは、コントロール・レジスタのSEQビットとSHADOWビットの設定によって、シーケンサ機能の特定の動作モードを選択できます。表IVに、シーケンサの4つの動作モードを示します。

表IV. シーケンスの選択

SEQ	SHADOW	シーケンス・タイプ
0	0	この設定は、シーケンス機能を使用しないことを意味します。個々の変換について選択されるアナログ入力チャンネルは、直前の書き込み動作でのチャンネル・アドレス・ビットADD0～ADD2の内容によって決まります。この動作モードは、マルチチャンネルADCの従来通りの動作になります。シーケンサの機能を使用せず、次に変換が行われるチャンネルは、AD7908/AD7918/AD7928への各書き込みによって選択します (図2を参照)。
0	1	この設定では、プログラミング用にシャドウ・レジスタを選択します。次の書き込み動作では、シャドウ・レジスタの内容をロードします。このプログラムによって、連続する有効なCSの各立ち上がりエッジで、一連のチャンネルが連続的に変換されることになります (シャドウ・レジスタのセクション、表V、図3を参照)。選択するチャンネルは、連続している必要はありません。
1	0	SEQビットとSHADOWビットがこのように設定されると、書き込み動作の完了時にシーケンサ機能が中断しません。サイクルを終了せずに、1つのシーケンスの変換と変換の間に、コントロール・レジスタ内の他のビットを変更できるようになります。
1	1	この設定は、チャンネル・アドレス・ビットADD2～ADD0と組み合わせて使用します。チャンネル0から、コントロール・レジスタのチャンネル・アドレス・ビットで決定する最終選択チャンネルまで、連続した一連のチャンネルで連続的な変換をプログラムします (図4を参照)。



# AD7908/AD7918/AD7928

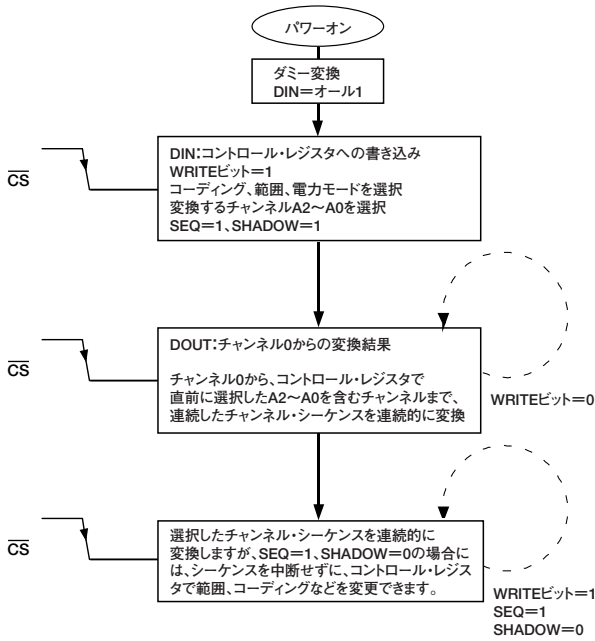


図4. SEQビット=1、SHADOWビット=1のフローチャート

## 回路説明

AD7908/AD7918/AD7928は、それぞれ8ビット、10ビット、12ビットの、8チャンネル単電源の高速A/Dコンバータです。デバイスは、2.7～5.25Vの電源で動作します。5Vまたは3Vの電源で20MHzのクロックが与えられた場合、AD7908/AD7918/AD7928では1MSPSのスループット・レートが可能です。

AD7908/AD7918/AD7928は、20ピンのTSSOPパッケージで内蔵トラック・アンド・ホールド、A/Dコンバータ、シリアル・インターフェースを提供します。チャンネル・シーケンス付きの8つのシングルエンド入力チャンネルがあるため、ユーザーは、チャンネル・シーケンスを選択して、CSの連続した各立ち上がりエッジでADCをサイクルさせることができます。シリアル・クロック入力でデバイスからのデータにアクセスし、ADCに書き込むデータの転送を制御し、逐次比較型A/Dコンバータにクロック・ソースを提供します。AD7908/AD7918/AD7928のアナログ入力範囲は、コントロール・レジスタのビット1のステータスに応じて、 $0V \sim REF_{IN}$ または $0V \sim 2 \times REF_{IN}$ です。0～ $2 \times REF_{IN}$ の範囲では、4.75～5.25Vの電源が必要となります。

AD7908/AD7918/AD7928の提供する柔軟なパワー・マネジメント・オプションによって、ユーザーは、与えられたスループット・レートで最適な電源性能を実現できます。これらのオプションを選択するには、コントロール・レジスタのパワー・マネジメント・ビットのPM1とPM0をプログラムします。

## コンバータの動作

AD7908/AD7918/AD7928は、それぞれ8ビット、10ビット、12ビットの逐次比較型A/Dコンバータで、容量性DACをベースにしています。いずれも、 $0V \sim REF_{IN}$ または $0V \sim 2 \times REF_{IN}$ の範囲でアナログ入力信号を変換できます。図5と図6に、ADCの簡略化した回路図を示します。ADCは、コントロール・ロ

ジック、SAR、容量性DACで構成されています。これらを使用してサンプリング・コンデンサの電荷を一定量だけ増加/減少させ、コンパレータをバランス状態に戻します。図5に、アキュイジション状態にあるADCを示します。SW2は閉じられ、SW1はポジションAにあります。コンパレータはバランス状態に保持され、サンプリング・コンデンサが、選択された $V_{IN}$ チャンネルから信号を取得します。

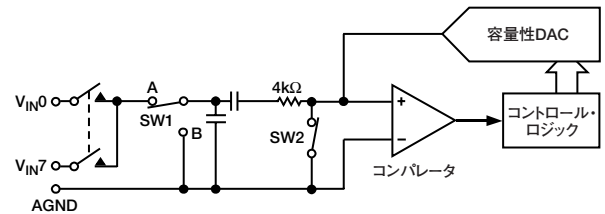


図5. ADCのアキュイジション状態

ADCが変換を開始すると（図6を参照）、SW2が開き、SW1がポジションBに移動するため、コンパレータはバランスを失います。コントロール・ロジックと容量性DACを使用してサンプリング・コンデンサの電荷を一定量だけ増加/減少させることによって、コンパレータをバランス状態に戻します。コンパレータが再びバランス状態になると、変換が完了します。コントロール・ロジックがADC出力コードを生成します。図8と図9に、ADC伝達関数を示します。

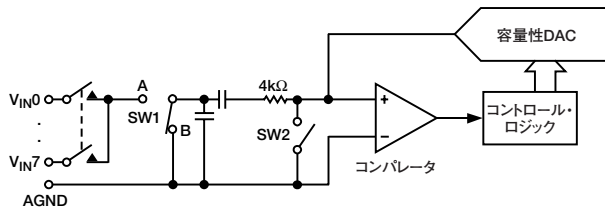


図6. ADCの変換状態

## アナログ入力

図7には、AD7908/AD7918/AD7928のアナログ入力構造の等価回路を示します。D1とD2の2つのダイオードが、アナログ入力にESD保護を提供します。アナログ入力信号が両側の電源レールを300mV超えないように注意する必要があります。これを超えると、ダイオードが順方向にバイアスされ、電流がサブストレートに流れます。デバイスに回復不可能な損傷を与えずにダイオードに流せる電流は、10mAまでです。図7のコンデンサC1は一般におよそ4pFであり、主にピン容量によって決まります。抵抗R1はトラック・アンド・ホールド・スイッチのオン抵抗から成る集中コンポーネントであり、入力マルチプレクサのオン抵抗もこれに含まれます。合計抵抗は、一般におよそ400Ωです。コンデンサC2はADCサンプリング・コンデンサで、一般に30pFの容量があります。ACアプリケーションの場合には、該当するアナログ入力ピンにRCローパス・フィルターを使用して、アナログ入力信号から高周波成分を除去することをお勧めします。高調波歪みとS/N比が重視されるアプリケーションでは、アナログ入力を低インピーダンスのソースから駆動してください。大きなソース・インピーダンスでは、ADCのAC性能に大きく影響します。このため、入力バッファ・アンプが必要になることもあります。適切なオペアンプは、アプリケーションによって異なります。



アナログ入力を駆動するアンプを使用しないときには、ソース・インピーダンスを低い値に制限してください。最大ソース・インピーダンスは、許容される全高調波歪み（THD）の量に依存します。ソース・インピーダンスが大きくなると、THDが増加し、性能が低下します（TPC 5を参照）。

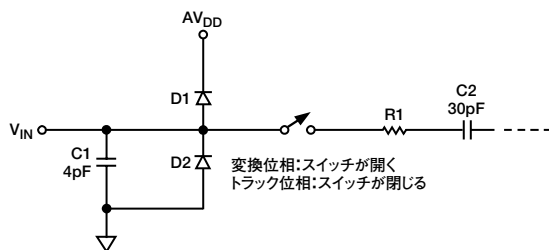
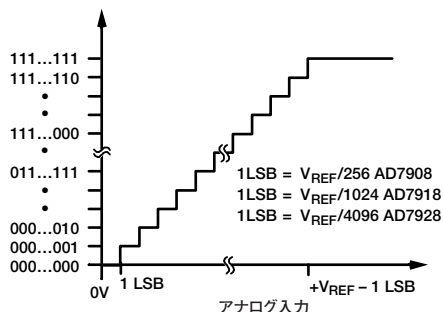


図7. 等価なアナログ入力回路

## ADC伝達関数

AD7908/AD7918/AD7928の出力コーディングは、コントロール・レジスタのLSBのステータスに応じて、ストレート・バイナリーまたは2の補数です。連続したLSB値（1LSB、2LSBなど）で、設計通りのコード遷移が行われます。LSBの大きさは、AD7908では $REF_{IN}/256$ 、AD7918では $REF_{IN}/1024$ 、AD7928では $REF_{IN}/4096$ です。図8にストレート・バイナリーのコーディングを選択した場合、図9に2の補数コーディングを選択した場合のAD7908/AD7918/AD7928の理想的な伝達特性を示します。



注:  $V_{REF}$ は $REF_{IN}$ または $2 \times REF_{IN}$ です。

図8. ストレート・バイナリーの伝達特性

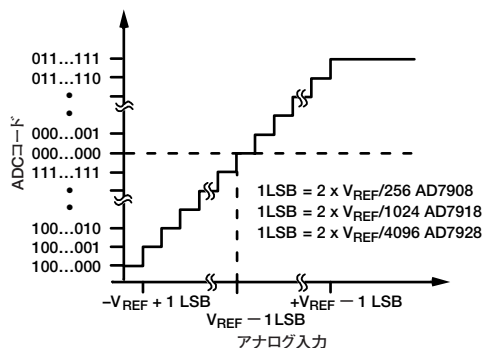


図9.  $REF_{IN} \pm REF_{IN}$ 入力範囲での2の補数伝達特性

## バイポーラ入力信号の処理

図10に、バイポーラ入力信号の処理では、 $2 \times REF_{IN}$ 入力範囲と2の補数出力コーディング方式の組み合わせが便利なことを示します。バイポーラ入力信号が $REF_{IN}$ についてバイアスされていて、2の補数出力コーディングを選択している場合には、 $2 \times REF_{IN}$ のダイナミック・レンジで、 $REF_{IN}$ はゼロ・コード・ポイントになり、 $-REF_{IN}$ は負のフル・スケール、 $+REF_{IN}$ は正のフル・スケールになります。

## 代表的な接続図

図11に、AD7908/AD7918/AD7928の代表的な接続図を示します。この構成では、AGNDピンがシステムのアナログ・グラウンド・プレーンに接続されています。図11では、 $REF_{IN}$ がリファレンス・ソースであるAD780のデカップリングされた2.5V電源に接続されていて、アナログ入力範囲は、RANGEビットが1の場合は0~2.5V、RANGEビットが0の場合は0~5Vになります。AD7908/AD7918/AD7928は5Vの $V_{DD}$ に接続され、シリアル・インターフェースは3Vのマイクロプロセッサに接続されています。AD7908/AD7918/AD7928の $V_{DRIVE}$ ピンがマイクロプロセッサと同じく3V電源に接続されているので、3Vのロジック・インターフェースが可能です（デジタル入力のセクションを参照）。変換結果は、16ビット・ワードで出力されます。この16ビットのデータ・ストリームは、先行ゼロ、変換結果がどのチャンネルに対応するかを示す3つのアドレス・ビット、さらにAD7928では12ビットの変換データ（AD7918では10ビットのデータと2つの後続ゼロ、AD7908では8ビットのデータと4つの後続ゼロ）が続く構成です。消費電力に配慮しなければならないアプリケーションでは、変換と変換の間や複数の変換が連続した後でパワーダウン・モードを使用し、電力性能を改善します（動作モードのセクションを参照）。

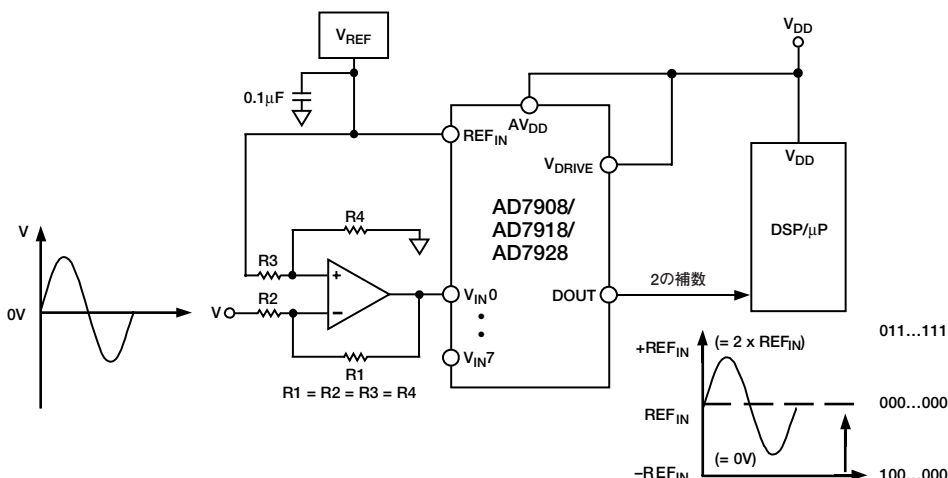


図10. バイポーラ信号の処理

# AD7908/AD7918/AD7928

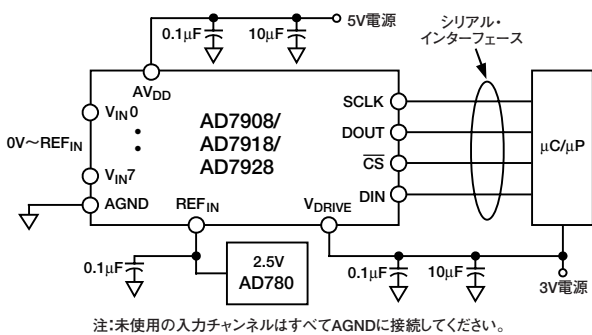


図11. 代表的な接続図

## アナログ入力の選択

8つのアナログ入力チャンネルのいずれかを変換用を選択するには、コントロール・レジスタのアドレス・ビットADD2～ADD0でマルチプレクサをプログラムします。チャンネル設定を表IIに示します。AD7908/AD7918/AD7928では、選択した複数のチャンネル間で自動的にサイクルする設定も可能です。シーケンサの機能は、コントロール・レジスタのSEQビットとSHADOWビットで利用できます（表IVを参照）。

選択したチャンネルを昇順で連続的に変換するように、AD7908/AD7918/AD7928をプログラムすることができます。変換するアナログ入力チャンネルを選択するには、シャドウ・レジスタの関連するビットをプログラムします（表Vを参照）。選択したチャンネルのうち最小の番号を持つチャンネルで変換を実行してシーケンスをプログラムすると、次のシリアル転送はこのシーケンスで行われます。次のシリアル転送により、シーケンス内で2番目に大きい番号のチャンネルで変換が行われ、このようにして変換が続きます。

シーケンサの動作が開始されたら、コントロール・レジスタへの書き込みは必要ありません。コントロール・レジスタが誤って上書きされないように、WRITEビットにゼロを設定したり、DINラインをローに接続する必要があります。こうしないと、シーケンス動作が中断します。シーケンス内の任意の時点でコントロール・レジスタに書き込みが行われた場合には、自動的な変換シーケンスが中断されないように、SEQビットとSHADOWビットに1、0を設定する必要があります。このパターンは、AD7908/AD7918/AD7928に書き込みが行われ、SEQビットとSHADOWビットを1、0以外のビットの組み合わせに設定するまで継続します。シーケンスが完了すると、AD7908/AD7918/AD7928のシーケンサは、シャドウ・レジスタで選択した最初のチャンネルに戻り、シーケンスを再び開始します。

特定のチャンネル・シーケンスを選択する代わりに、シャドウ・レジスタへの書き込みをせずに、コントロール・レジスタだけでチャンネル0から始まる複数の連続したチャンネルをプログラムすることもできます。これは、SEQビットとSHADOWビットを1、1に設定した場合に可能です。連続するシーケンスでの最終チャンネルは、チャンネル・アドレス・ビットADD2～ADD0によって決まります。次の変換はチャンネル0で行われ、その次にはチャンネル1といった具合に、アドレス・ビットADD2～ADD0で選択したチャンネルに到達するまで変換が行われます。WRITEビットがローに設定されている場合、またはWRITEビットがハイで、SEQビットとSHADOWビットが1、0に設定されている場合には、次のシリアル転送でサイクルを再開し、ADCはあらかじめプログラムされた自動シーケンスを中断なしに継続します。

どのチャンネル選択方法を使用しているか、各変換中にAD7928から出力される16ビット・ワードには、先行ゼロ、変換結果に対応する3つのチャンネル・アドレス・ビット、12ビットの変換結果が常に含まれています。AD7918では、先行ゼロ、変換結果に対応する3つのチャンネル・アドレス・ビット、10ビットの変換結果、2つの後続0を出力します。AD7908では、先行ゼロ、変換結果に対応する3つのチャンネル・アドレス・ビット、8ビットの変換結果、4つの後続ゼロを出力します（シリアル・インターフェースのセクションを参照）。

## デジタル入力

AD7908/AD7918/AD7928のデジタル入力は、アナログ入力を制限する最大定格によって制限されません。デジタル入力の場合は7Vまで許容されます。アナログ入力のような $AV_{DD}+0.3V$ の制限もありません。

SCLK、DIN、 $\overline{CS}$ に $AV_{DD}+0.3V$ の制限がないことから得られるもう1つの利点は、電源シーケンスの問題を回避できることです。 $AV_{DD}$ より前に、 $\overline{CS}$ 、DIN、またはSCLKが印加された場合でも、ラッチ・アップの危険はありません。アナログ入力の場合は、 $AV_{DD}$ より前に0.3Vを超える信号が印加されるとラッチ・アップの可能性があります。

## $V_{DRIVE}$

AD7908/AD7918/AD7928には、 $V_{DRIVE}$ 機能もあります。 $V_{DRIVE}$ は、シリアル・インターフェースが動作する電圧を制御します。ADCは、 $V_{DRIVE}$ によって、3Vプロセッサにも5Vプロセッサにも簡単にインターフェースをとることができます。たとえば、AD7908/AD7918/AD7928が5Vの $AV_{DD}$ で動作している場合に、 $V_{DRIVE}$ ピンに3Vの電源を供給できます。AD7908/AD7918/AD7928のダイナミック性能は5Vの $AV_{DD}$ の方が優れていますが、3Vプロセッサにインターフェースをとることも可能です。 $V_{DRIVE}$ が $AV_{DD}+0.3V$ を超えないように注意する必要があります（絶対最大定格を参照）。

## リファレンス

AD7908/AD7918/AD7928に2.5Vのリファレンスを供給するには、外部のリファレンス・ソースを使用してください。リファレンス・ソースでの誤差からAD7908/AD7918/AD7928の伝達関数にゲイン誤差が生じ、デバイスのフル・スケール誤差が増大します。 $REF_{IN}$ ピンには、0.1µF以上のコンデンサを設置してください。AD7908/AD7918/AD7928に適合するリファレンス・ソースには、AD780、REF193、AD1582などがあります。

$REF_{IN}$ ピンに2.5Vを印加する場合には、コントロール・レジスタのRANGEビットの設定に応じて、アナログ入力範囲を0～2.5Vまたは0～5Vにすることができます。

## 動作モード

AD7908/AD7918/AD7928には、さまざまな動作モードがあります。これらの動作モードは、柔軟な電源管理オプションを提供するためのものです。これらのオプションを選択して、さまざまなアプリケーション条件に合わせて、消費電力/スループット・レート比を最適化することができます。AD7908/AD7918/AD7928の動作モードは、表IIIに示すように、コントロール・レジスタの電源管理ビットPM1とPM0で制御します。AD7908/AD7918/AD7928に初めて電源を投入するときには、デバイスが必要な動作モードになっていることを確認してください（AD7908/AD7918/AD7928のパワーアップのセクションを参照）。

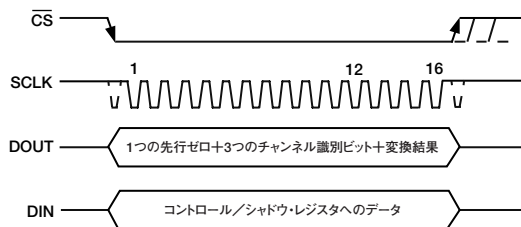
## ノーマル・モード (PM1=PM0=1)

このモードは、最速のスループット・レート性能を実現するためのものです。AD7908/AD7918/AD7928は常時フルパワー状態にあるため、ユーザーはパワーアップ時間を気にする必要がありません。図12に、このモードでのAD7908/AD7918/AD7928の動作の概略図を示します。

$\overline{CS}$ の立ち下がりエッジで変換を開始し、シリアル・インターフェースのセクションで説明するように、トラック・アンド・ホールドがホールド・モードに入ります。データ転送の最初の12クロック・サイクルの間にAD7908/AD7918/AD7928のDINラインに供給されるデータが、コントロール・レジスタにロードされます (WRITEビットが1に設定されている場合)。データをシャドウ・レジスタに書き込む場合 (直前の書き込みでSEQ=0、SHADOW=1) には、最初の16 SCLKサイクルの間にDINラインに供給されたデータは、シャドウ・レジスタにロードされます。各データ転送でPM1とPM0に1がロードされる限り、変換が終了してもデバイスはノーマル・モードで完全にパワーアップされた状態を維持します。

変換を完了して変換結果にアクセスするには、16シリアル・クロック・サイクルが必要です。トラック・アンド・ホールドは、14番目のSCLK立ち下がりエッジでトラックに戻ります。 $\overline{CS}$ は、次の変換までハイのアイドル状態になるか、次の変換に入る前しばらくの間ローのアイドル状態になります (実質的に $\overline{CS}$ はローのアイドル状態)。

データ転送が完了する (DOUTがスリーステートに戻る) と、静止時間 $t_{\text{QUIET}}$ が経過した後で、 $\overline{CS}$ を再びローにすることによって、別の変換を開始できます。



注

1. コントロール・レジスタのデータは、最初の12 SCLKサイクルでロードされます。
2. シャドウ・レジスタのデータは、最初の16 SCLKサイクルでロードされます。

図12. ノーマル・モードの動作

## フル・シャットダウン (PM1=1、PM0=0)

このモードでは、AD7908/AD7918/AD7928のすべての内部回路がパワーダウンされます。フル・シャットダウンの間、デバイスはコントロール・レジスタ内の情報を保持します。AD7908/AD7918/AD7928は、コントロール・レジスタ内の電源管理ビットPM1とPM0が変更されるまで、フル・シャットダウンになります。

デバイスがフル・シャットダウン状態にある間に、コントロール・レジスタへの書き込みが行われ、パワーマネジメント・ビットがノーマル・モードのPM0=PM1=1に変更された場合には、デバイスは $\overline{CS}$ の立ち上がりエッジでパワーアップを開始します。デバイスがフル・シャットダウンの間にホールド状態にあったトラック・アンド・ホールドは、14番目のSCLK立ち下がりエッジでトラック状態に戻ります。

デバイスを完全にパワーアップするためには、 $\overline{CS}$ の次の立ち下がりエッジの前に、 $t_{\text{POWER UP}}$ が経過している必要があります。図13に、このシーケンスの概略図を示します。

## 自動シャットダウン (PM1=0、PM0=1)

このモードでは、コントロール・レジスタが更新される時、AD7908/AD7918/AD7928は各変換の最後に自動的にシャットダウンに入ります。デバイスがシャットダウン状態のとき、トラック・アンド・ホールドはホールド・モードになります。図14に、このモードでのAD7908/AD7918/AD7928の動作の概略図を示します。シャットダウン・モードでは、AD7908/AD7918/AD7928のすべての内部回路がパワーダウンされます。シャットダウンの間、デバイスはコントロール・レジスタ内の情報を保持します。AD7908/AD7918/AD7928は、 $\overline{CS}$ の次の立ち下がりエッジを受信するまで、シャットダウン状態を保持します。この $\overline{CS}$ の立ち下がりエッジで、デバイスのシャットダウン時にホールド状態になっていたトラック・アンド・ホールドがトラック状態に戻ります。自動シャットダウンからのウェイクアップ時間は1 $\mu$ sです。ユーザーは、1 $\mu$ sが経過してから有効な変換を試みてください。AD7908/AD7918/AD7928を20MHzのクロックで実行するとき、デバイスを完全にパワーアップするには、ダミー・サイクル1つで十分です。このダミー・サイクルの間、コントロール・レジスタの内容は変更できません。したがって、DINラインではWRITEビットを0にしてください。ダミー・サイクルでデバイスのスループット・レートが実質的に半減し、変換結果が1つおきに有効になります。このモードでは、デバイスが各変換の最後にシャットダウン状態に入るため、消費電力が大幅に低減します。コントロール・レジスタが自動シャットダウン・モードに移行するようプログラムされているときは、変換の最後に移行が行われます。ユーザーは、 $\overline{CS}$ 信号を制御して、ADCを低消費電力状態にしたり、この状態を解除できます。

## AD7908/AD7918/AD7928のパワーアップ

AD7908/AD7918/AD7928に初めて電源を供給するとき、ADCはデバイスの任意の動作モードでパワーアップします。デバイスが必要な動作モードになっているか確認するには、図15に概説するようなダミー・サイクル動作を実行してください。

デバイスを自動シャットダウン・モードにするには、図15に概説する3つのダミー変換動作を実行する必要があります。このダミー・サイクル動作の最初の2つの変換は、ハイに接続したDINラインで実行されます。ダミー・サイクル動作の3番目の変換では、デバイスを自動シャットダウン・モードにするために、AD7908/AD7918/AD7928に必要なコントロール・レジスタ設定を書き込んでください。電源が供給された後の3番目の $\overline{CS}$ 立ち上がりエッジで、コントロール・レジスタに正しい情報が入り、次の変換から有効なデータが得られます。

このため、AD7908/AD7918/AD7928に電源を初めて供給したときに、デバイスを正しい動作モードにするには、ユーザーは、まず、DINラインをハイに接続した状態で2つのシリアル書き込み動作を実行する必要があります。また、3番目の変換サイクルで、コントロール・レジスタに書き込みを行うことにより、デバイスを任意の動作モードにすることができます。コントロール・レジスタが正しいデータを格納するように、ADCに電源が供給されてから4番目の変換サイクルまではシャドウ・レジスタに書き込まないでください。

ユーザーがデバイスをノーマル・モードまたはフル・シャットダウン・モードにしたい場合には、図15に概説する3つのダミー変換動作のうち、DINをハイに接続した状態での2番目のダミー・サイクルを省略できます。

# AD7908/AD7918/AD7928

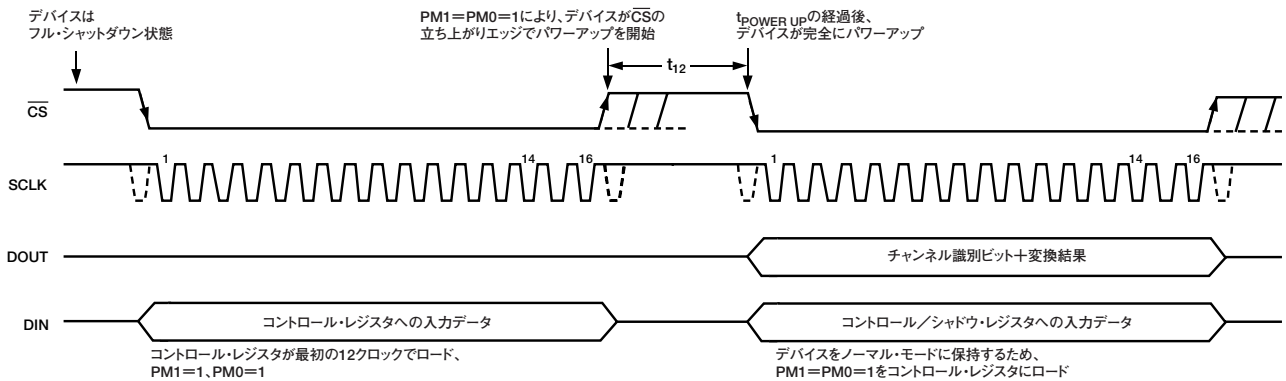


図13. フル・シャットダウン・モードの動作

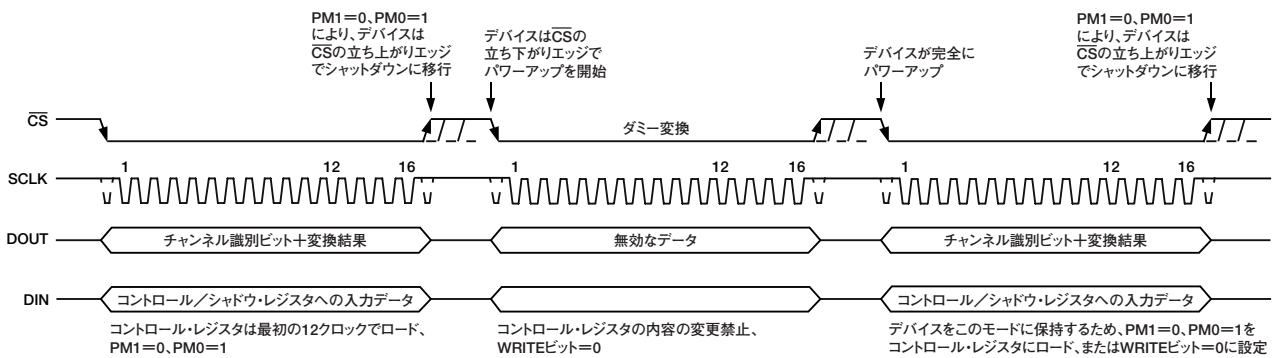


図14. 自動シャットダウン・モードの動作

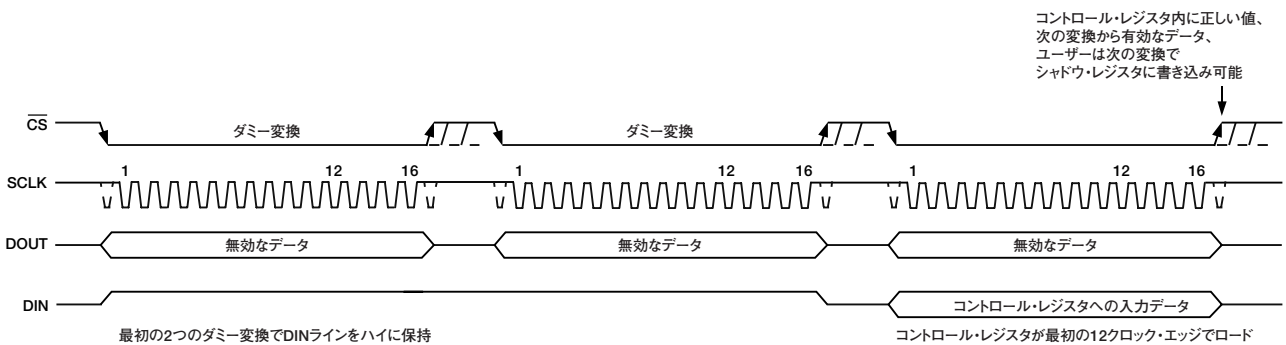


図15. 電源を供給した後でAD7928を必要な動作モードにする

## 電源とスループット・レート

AD7908/AD7918/AD7928を自動シャットダウン・モードで動作させれば、ADCの平均消費電力が低いスループット・レートで減少します。図16に、スループット・レートが減少すると、デバイスが長い間シャットダウン状態にとどまり、平均消費電力が次第に低下する様子を示します。

たとえば、AD7928が連続サンプリング・モードで動作していて、100kSPSのスループット・レート、20MHzのSCLK ( $AV_{DD}=5V$ ) で、デバイスが自動シャットダウン・モード ( $PM1=0, PM0=1$ ) になっている場合、消費電力を次のように計算します。

通常動作での最大消費電力は13.5mW ( $AV_{DD}=5V$ ) です。自動シャットダウンからのパワーアップ時間がダミー・サイクル (1 $\mu$ s) 1つで、残りの変換時間がもう1つのサイクル (1 $\mu$ s) の場合、AD7928は各変換サイクルで2 $\mu$ sで13.5mWを消費することになります。変換サイクルの残りの部分である8 $\mu$ sの間、デバイスは自動シャットダウン・モードのままです。AD7928は、変換サイクルの残りの8 $\mu$ sで2.5 $\mu$ Wを消費するということになります。スループット・レートが100kSPSの場合、サイクル・タイムは10 $\mu$ sで、各サイクルで消費される平均電力は  $(2/10) \times (13.5mW) + (8/10) \times (2.5\mu W) = 2.702mW$  になります。

図16に、3Vと5Vの電源で自動シャットダウン・モードを使用するときの最大電力とスループット・レートの関係を示します。

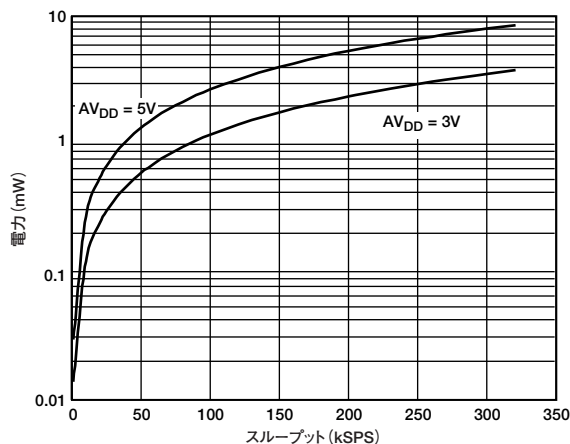


図16. AD7928の電力とスループット・レート

### シリアル・インターフェース

図17、図18、図19に、それぞれAD7908、AD7918、AD7928へのシリアル・インターフェースの詳細なタイミング図を示します。シリアル・クロックは変換クロックを提供するほか、各変換時にAD7908/AD7918/AD7928との間の情報の転送を制御します。

$\overline{CS}$ 信号によって、データの転送と変換のプロセスが開始します。 $\overline{CS}$ の立ち下がりエッジでトラック・アンド・ホールドがホールド・モードになり、バスがスリーステートから出ます。アナログ入力はこの時点でサンプリングされます。変換もこの時点で開始し、完了するまでに16 SCLKサイクルが必要です。図17、図18、図19のポイントBで示すように、トラック・アンド・ホールドが14番目のSCLK立ち下がりエッジでトラックに戻ります。ただし、シャドウ・レジスタに対する書き込みがある場合は、トラック・アンド・ホールドは $\overline{CS}$ の立ち上がりエッジ（図20のポイントC）までトラックに戻りません。16番目のSCLK立ち下がりエッジで、DOUTラインはスリーステートに戻ります。16のSCLKが経過する前に $\overline{CS}$ の立ち上がりエッジが発生した場合は、変換が終了し、DOUTラインはスリーステートに戻り、コントロール・レジスタは更新されません。その他の場合には、図17、図18、図19に示すように、DOUTは16番目のSCLK立ち下がりエッジでスリーステートに戻ります。変換プロセスを実行し、AD7908/AD7918/AD7928からのデータにアクセスするには、16のシリアル・クロック・サイクルが必要です。AD7908/AD7918/AD7928では、8/10/12ビットのデータの前に、先行ゼロと、結果がどのチャンネルに対応するかを示す3つのチャンネル・アドレス・ビットADD2～ADD0があります。 $\overline{CS}$ がローになることによって、マイクロコントローラやDSPによって読み出される先行ゼロが提供されます。その後のSCLK立ち下がりエッジで残りの3つのアドレス・ビットとデータ・ビットが最初のアドレス・ビットADD2を先頭にしてクロック出力されるため、シリアル・クロックでの最初の立ち下がりクロック・エッジでは先行ゼロが提供され、アドレス・ビットADD2もクロック出力されます。データ転送の最終ビッ

トは16番目の立ち下がりエッジで有効になり、直前（15番目の立ち下がりエッジでクロック出力されます。

コントロール・レジスタへの情報の書き込みは、MSB（WRITEビット）が1に設定されていると仮定して、データ転送におけるSCLKの最初の12の立ち下がりエッジで行われます。コントロール・レジスタがシャドウ・レジスタの使用をプログラムしている場合には、図20のAD7928の例で示すように、次のシリアル転送において16のSCLK立ち下がりエッジのすべてでシャドウ・レジスタへの情報の書き込みが行われます。シャドウ・レジスタでは、2つのシーケンス・オプションをプログラムできます。ユーザーが2番目のシーケンスをプログラムしたくない場合には、8つのLSBをゼロで埋めてください。シャドウ・レジスタは $\overline{CS}$ の立ち上がりエッジで更新され、トラック・アンド・ホールドはシーケンスで選択された最初のチャンネルを追跡し始めます。

AD7908は、先行ゼロ、変換結果に対応する3つのチャンネル・アドレス・ビット、続いて8ビットの変換結果と4つの後続0を出力します。AD7918は、先行ゼロ、変換結果に対応する3つのチャンネル・アドレス・ビット、続いて10ビットの変換結果と2つの後続0を出力します。AD7928から読み出される16ビット・ワードには、先行ゼロ、変換結果に対応する3つのチャンネル・アドレス・ビット、続いて12ビットの変換結果が必ず含まれています。

### マイクロプロセッサとのインターフェース

AD7908/AD7918/AD7928のシリアル・インターフェースによって、デバイスはさまざまな数多くのマイクロプロセッサと直接接続できます。ここでは、AD7908/AD7918/AD7928と代表的なマイクロコントローラやDSPのシリアル・インターフェース・プロトコルとのインターフェースをとる方法について説明します。

#### AD7908/AD7918/AD7928とTMS320C541

TMS320C541のシリアル・インターフェースでは、連続的なシリアル・クロックとフレーム同期信号を使用して、AD7908/AD7918/AD7928などの周辺デバイスとのデータ転送動作を同期させます。 $\overline{CS}$ 入力によって、TMS320C541とAD7908/AD7918/AD7928の間にグルー・ロジックを必要としない簡単なインターフェースが可能になります。TMS320C541のシリアル・ポートを、内部のCLKX0（シリアル・ポート0のTxシリアル・クロック）とFSX0（シリアル・ポート0からのTxフレーム同期）によりバースト・モードで動作するように設定します。シリアル・ポート・コントロール・レジスタ（SPC）で、FO=0、FSM=1、MCM=1、TXM=1に設定する必要があります。図21に接続図を示します。信号処理のアプリケーションの場合、TMS320C541からのフレーム同期信号が基準となつて等間隔のサンプリングが行われる必要があります。AD7908/AD7918/AD7928の $V_{DRIVE}$ ピンをTMS320C541と同じ電源電圧に接続します。これによって、必要な場合、シリアル・インターフェース（TMS320C541）よりも高い電圧でADCが動作できるようになります。

# AD7908/AD7918/AD7928

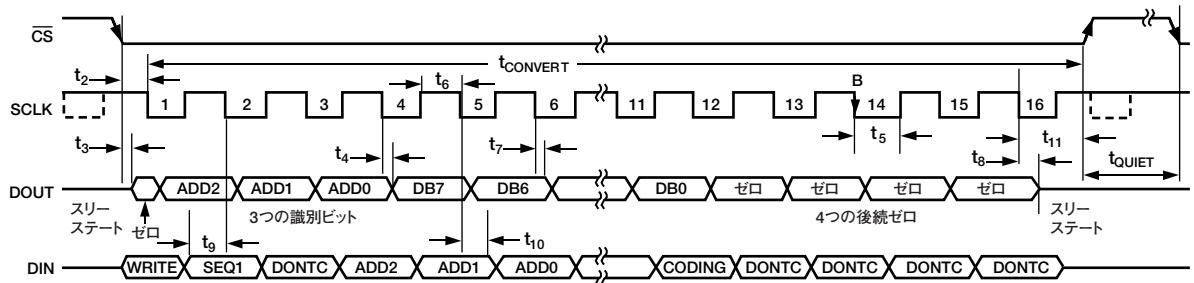


図17. AD7908のシリアル・インターフェース・タイミング図

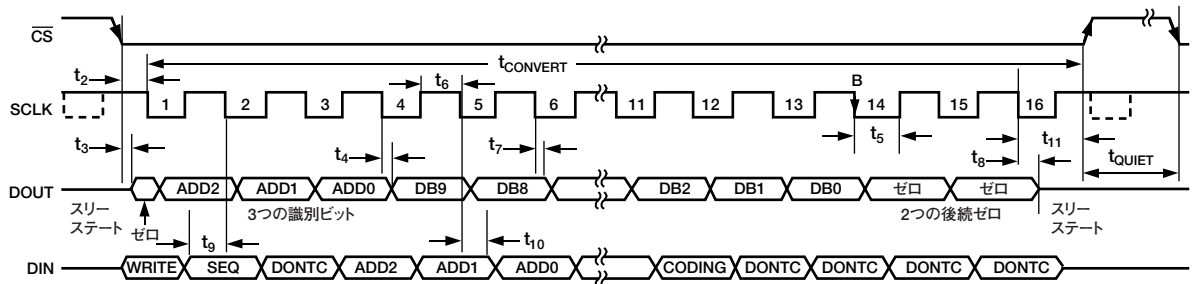


図18. AD7918のシリアル・インターフェース・タイミング図

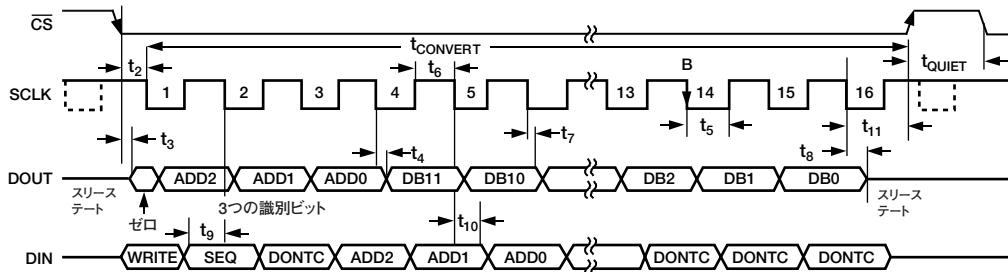


図19. AD7928のシリアル・インターフェース・タイミング図

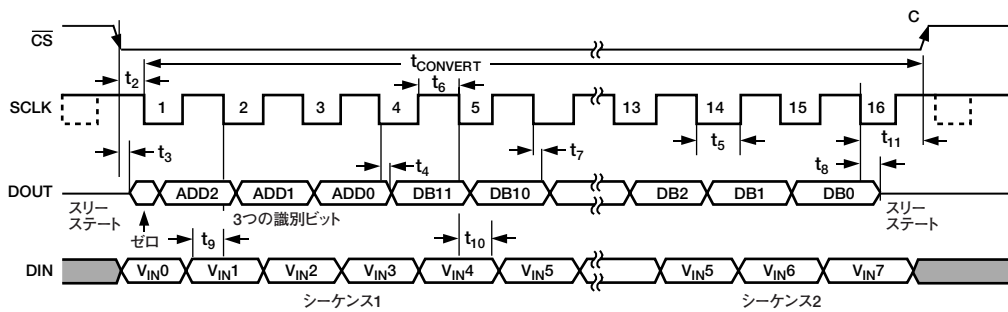
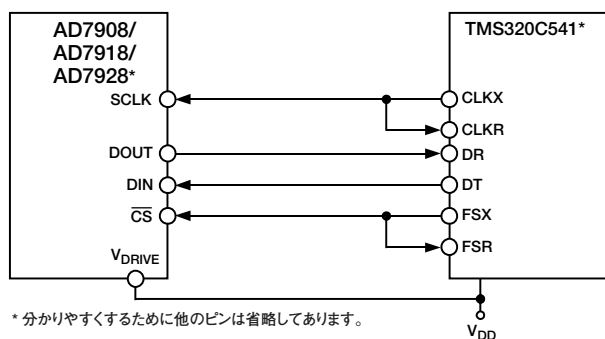


図20. AD7928でのシャドウ・レジスタへの書き込みタイミング図



\* 分かりやすくするために他のピンは省略してあります。

図21. TMS320C541とのインターフェース

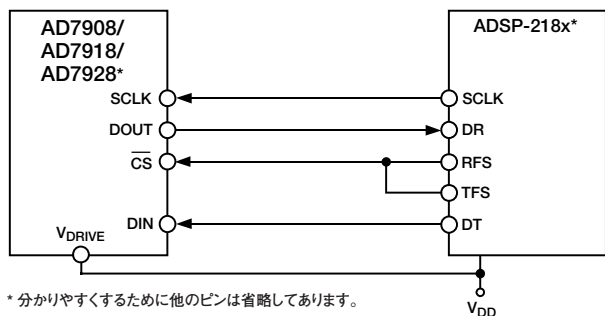
## AD7908/AD7918/AD7928とADSP-21xx

ADSP-21xxファミリーのDSPでは、グレイ・ロジックなしにAD7908/AD7918/AD7928と直接インターフェースをとれます。AD7908/AD7918/AD7928のV<sub>DRIVE</sub>ピンをADSP-21xxと同じ電源電圧に接続します。これによって、必要な場合、シリアル・インターフェース (ADSP-218x) よりも高い電圧でADCが動作できるようになります。

SPORT0コントロール・レジスタは、次のように設定してください。

```
TFSW=RFSW=1、交番フレーミング
INVRFS=INVTFS=1、アクティブ・ローのフレーム信号
DTYPE=00、右寄せデータ
SLEN=1111、16ビットのデータ・ワード
ISCLK=1、内部シリアル・クロック
TFSR=RFSR=1、すべてのワードをフレーム化
IRFS=0
ITFS=1
```

図22に接続図を示します。ADSP-218xでは、SPORTのTFSとRFSを接続し、TFSを出力、RFSを入力として設定します。DSPは交番フレーミング・モードで動作し、SPORTコントロール・レジスタは説明した通りに設定します。TFSで生成されるフレーム同期信号がCSに接続され、それが基準となって、すべての信号処理アプリケーションと同様に、等間隔のサンプリングが行われる必要があります。ただし、この例では、ADCのサンプリング・レートの制御にタイマー割り込みを使用しており、特定の条件下では等間隔のサンプリングが不可能になることがあります。次にその条件を説明します。



\* 分かりやすくするために他のピンは省略してあります。

図22. ADSP-218xとのインターフェース

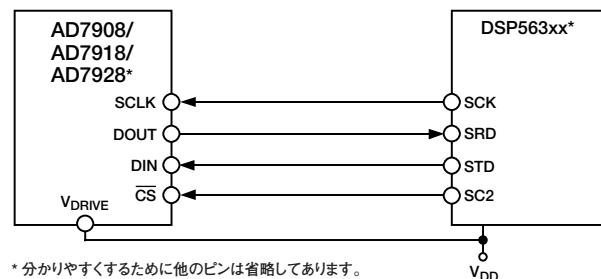
タイマー・レジスタには、たとえば、必要なサンプル間隔での割り込みを提供する値をロードします。割り込みが受信されると、TFS/DT (ADCの制御ワード) とともに値が送信されます。TFSはRFSの制御に使用し、これによってデータの読み出しも制御します。シリアル・クロックの周波数は、SCLKDIVレジスタで設定します。TFSとともに送信する命令が与えられると (AX0=TX0)、SCLKの状態をチェックします。DSPは、SCLKがハイになり、ローになり、再びハイになるまで待つから、送信を開始します。送信命令がSCLKの立ち上がりエッジまたはその近傍で発生するようにタイマーとSCLKの値を選択している場合には、データを送信するか、または次のクロック・エッジまで待つこととなります。

たとえば、ADSP-2189で20MHzの水晶発振器を使用し、マスター・クロック周波数が40MHzの場合は、マスター・サイクル時間が25nsとなります。SCLKDIVレジスタに値3がロードされた場合には、5MHzのSCLKが得られ、1 SCLK周期ごとに8つのマスター・クロック周期が経過します。選択したスループット・レートに応じて、たとえば、タイマー・レジスタに値803 (803+1=804) がロードされた場合には、割り込みの間隔、およびその後の送信命令の間隔は、SCLK周期で100.5個分になります。この状態では、送信命令がSCLKのエッジで発生するため、不等間隔のサンプリングとなります。割り込みと割り込みの間のSCLKの数がNという整数値である場合には、DSPは等間隔のサンプリングを実行します。

## AD7908/AD7918/AD7928とDSP563xx

図23の接続図に、AD7908/AD7918/AD7928をモトローラ社のDSP563xxファミリーのESSI (同期シリアル・インターフェース) に接続する方法を示します。各ESSI (ボードに2つ) は、TxとRxに対して内部で生成したワード長フレーム同期 (CRBのビットFSL1=0、FSL0=0) によって、同期モード (CRBのSYNビット=1) で動作します。ESSIの通常動作を選択するには、CRBでMOD=0とします。CRAでビットWL1=1、WL0=0に設定して、ワード長を16に設定します。フレーム同期が負になるように、CRBのFSPビットは1に設定してください。信号処理アプリケーションの場合は、DSP563xxからのフレーム同期信号で等間隔のサンプリングを行う必要があります。

図23に示す例では、シリアル・クロックがESSIから得られるため、SCK0ピンを出力に設定する必要があります (SCKD=1)。AD7908/AD7918/AD7928のV<sub>DRIVE</sub>ピンは、DSP563xxと同じ電源電圧に接続してください。これによって、必要な場合、シリアル・インターフェース (DSP563xx) よりも高い電圧でADCが動作できるようになります。



\* 分かりやすくするために他のピンは省略してあります。

図23. DSP563xxとのインターフェース

# AD7908/AD7918/AD7928

## アプリケーションのヒント

### グラウンドとレイアウト

PSRRと電源リップル周波数のプロット (TPC 3) に示すように、AD7908/AD7918/AD7928には電源のノイズに対する優れた耐性がありますが、それでもグラウンドとレイアウトには注意が必要です。

AD7908/AD7918/AD7928を実装するプリント回路ボードは、アナログ部分とデジタル部分を分離して、ボードの特定の領域にまとめるように設計してください。これによって、簡単に分離できるグラウンド・プレーンを使用できるようになります。最大のシールド効果を得るために、グラウンド・プレーンに対するエッチングは原則として最小限に抑えます。AD7908/AD7918/AD7928の3本のAGNDピンは、すべてAGNDプレーンに接続します。デジタルとアナログのグラウンド・プレーンは、1箇所だけで結合してください。複数のデバイスがAGND~DGND接続を必要とするシステムでAD7908/AD7918/AD7928を使用する場合にはAD7908/AD7918/AD7928のできるだけ近くで、星形グラウンド・ポイント1箇所だけで接続してください。

ノイズがチップに混入するので、デバイスの真下にデジタル・ラインを通さないようにしてください。アナログ・グラウンド・プレーンについては、ノイズ混入を防止するために、AD7908/AD7918/AD7928の下を通すことは可能です。AD7908/AD7918/AD7928への電源ラインはできるだけ太いパターンにしてインピーダンスを下げ、電源ライン上のグリッチによる影響を低減します。クロックなどの高速スイッチング信号は、デジタル・グラウンドでシールドしてボードの他の部分にノイズが放射しないようにします。また、クロック信号をアナログ入力付近に通さないようにします。デジタル信号とアナログ信号のクロスオーバーを避けます。基板の反対側のトレースは、互いに直角になるようにします。これによって、基

板を通るフィードスルーの影響が減ります。マイクロストリップ技術は格段に優れていますが、両面ボードでは対応できない場合もあります。この方式では、基板のコンポーネント側は必ず接地面に置かれ、信号はハンダ側に接地されます。

優れたデカップリングも重要です。すべてのアナログ電源は、 $0.1\mu\text{F}$ のコンデンサと並列に配置した $10\mu\text{F}$ タンタル・コンデンサでAGNDにデカップリングしてください。これらのデカップリング部品から最高の性能を引き出すには、できるだけデバイスの近くに、理想的にはデバイスの上に配置します。 $0.1\mu\text{F}$ コンデンサでは、直列実効抵抗 (ESR) と直列実効インダクタンス (ESI) を低くしてください。たとえば、一般的なセラミック型や表面実装型などを使用すれば、高周波数でグラウンドへの低インピーダンス・パスが可能になり、内部ロジック・スイッチングによる過渡電流を処理できます。

### AD7908/AD7918/AD7928の性能評価

AD7908/AD7918/AD7928の推奨レイアウトは、AD7908/AD7918/AD7928の評価ボードに示してあります。評価ボード・パッケージには、組み立ておよびテスト済みの評価ボード、ドキュメント、Eval-Board Controllerを介してPCからボードを制御するためのソフトウェアが含まれています。

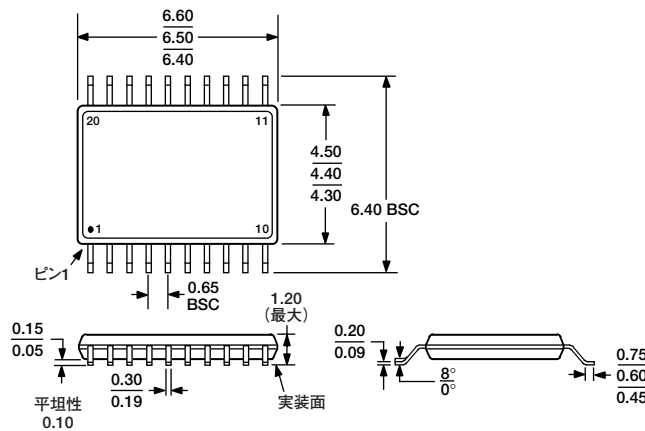
Eval-Board ControllerとAD7908/AD7918/AD7928の評価ボードや、末尾番号CBが付く他の多くのアナログ・デバイセズの評価ボードと組み合わせて使用すれば、AD7908/AD7918/AD7928のAC性能とDC性能を実証/評価することができます。

このソフトウェアを使用すれば、AD7908/AD7918/AD7928のACテスト (高速フーリエ変換) とDCテスト (コードのヒストグラム) を実行することができます。ソフトウェアとドキュメントは、評価ボードに付属のCDにあります。

## 外形寸法

### 20ピン薄型シュリンク・スモール・アウトライン・パッケージ (TSSOP) (RU-20)

寸法はミリメートルで表示



JEDEC規格MO-153ACに準拠