

# 32 位 微控制器

## HC32F460 系列的硬件开发指南

### 适用对象

| 系列       | 产品型号          |
|----------|---------------|
| HC32F460 | HC32F460JEU A |
|          | HC32F460JETA  |
|          | HC32F460KEUA  |
|          | HC32F460KETA  |
|          | HC32F460PETB  |

## 目 录

|   |                   |    |
|---|-------------------|----|
| 1 | 摘要 .....          | 3  |
| 2 | 电源 .....          | 3  |
| 3 | 复位 .....          | 5  |
| 4 | 模式 PIN .....      | 6  |
| 5 | GPIO .....        | 7  |
| 6 | 参考原理图 .....       | 8  |
| 7 | 总结 .....          | 9  |
| 8 | 版本信息 & 联系方式 ..... | 10 |

## 1 摘要

本篇应用笔记主要介绍基于 HC32F460 系列芯片的硬件设计。

## 2 电源

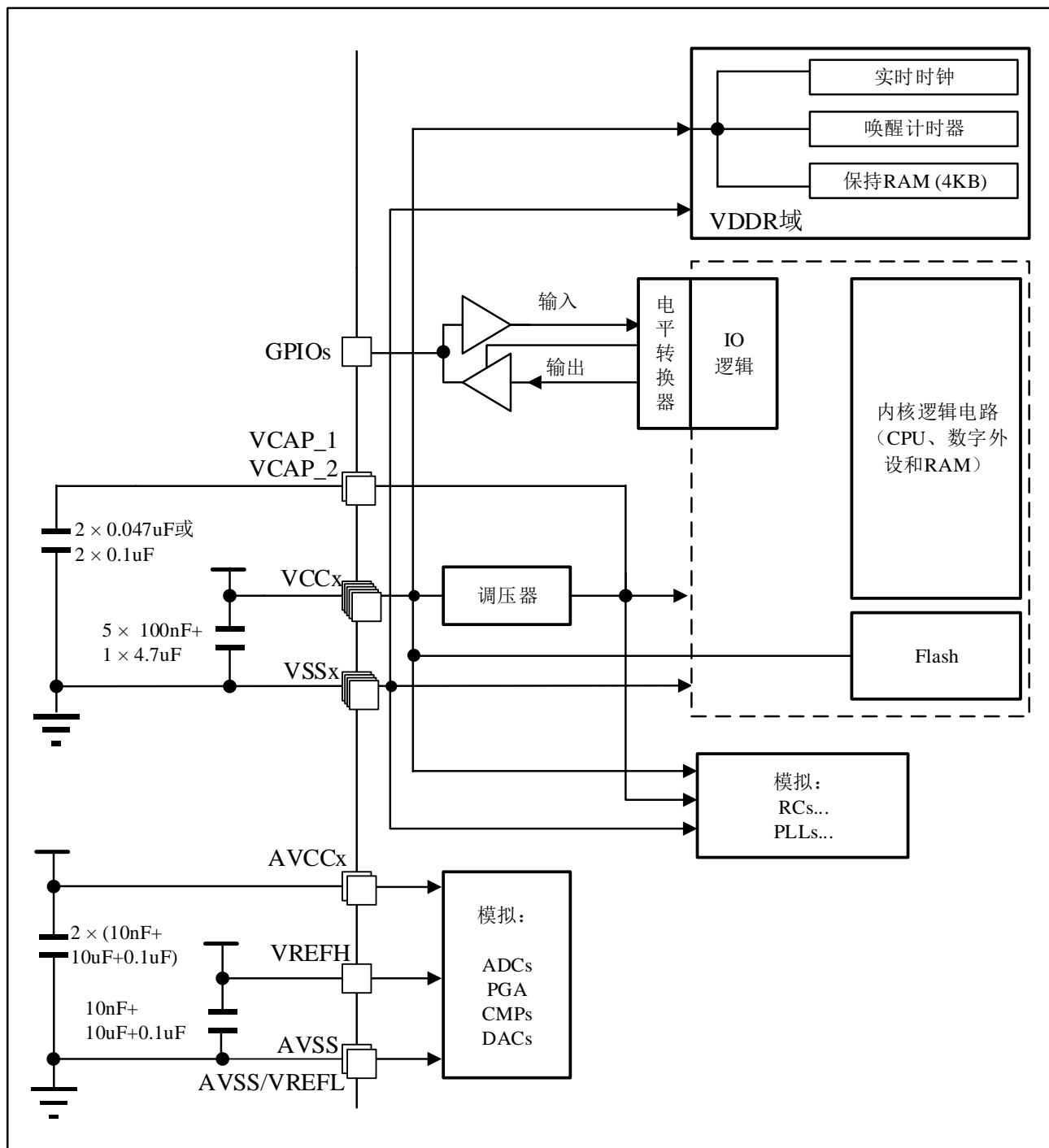


图 1 去耦电容

\*NOTE1: 去耦电容示意图是针对 100PIN 的 P/N，针对其他的 PIN 数的 P/N，以实际的管脚配置为准。

1. 4.7uF 陶瓷电容必须连至 VCC 引脚之一。
2. AVSS=VSS。
3. 每个电源对（例如 VCC/VSS，AVCC/AVSS ...）必须使用上述的滤波陶瓷电容去耦。这些电容必须尽量靠近或低于 PCB 下面的适当引脚，以确保器件正常工作。不建议去掉滤波电容来降低 PCB 尺寸或成本。这可能导致器件工作不正常。
4. 芯片的 VCAP\_1/VCAP\_2 管脚使用的电容如下：
  - 1) 同时存在 VCAP\_1 和 VCAP\_2 管脚的芯片，每个管脚可以使用 0.047uF 或者 0.1uF 电容（总容量为 0.094uF 或者 0.2uF）。
  - 2) 只有 VCAP\_1 管脚的芯片，可以使用 0.1uF 或者 0.22uF 电容。

从掉电模式唤醒时，内核电压建立过程中需要给 VCAP\_1/VCAP\_2 充电。一方面，较小的 VCAP\_1/VCAP\_2 总容量能够缩短充电时间，为应用带来快速响应能力；另一方面，较大的 VCAP\_1/VCAP\_2 总容量会延长充电时间，但是也提供 stronger 的电磁兼容性(EMC)。用户可以根据电磁兼容性和系统响应速度的要求，选择较大或者较小的电容值。芯片的 VCAP\_1/VCAP\_2 总容量必须与 PWR\_PWRC3.PDTS 位的赋值相匹配。VCAP\_1/VCAP\_2 的总容量为 0.2uF 或者 0.22uF 时，需要在进入掉电模式之前确保 PWR\_PWRC3.PDTS 位清零。VCAP\_1/VCAP\_2 的总容量为 0.094uF 或者 0.1uF 时，需要在进入掉电模式之前确保 WR\_PWRC3.PDTS 位置位。

5. 主调压器的稳定性是通过将外部电容连接到 VCAP\_1（或 VCAP\_1/VCAP\_2）引脚实现的，电容值 CEXT 根据系统的稳定性要求确定。电容值 CEXT 和 ESR 要求如下：

表 1 VCAP\_1/VCAP\_2 工作条件

| 符号               | 参数              | 条件                       |
|------------------|-----------------|--------------------------|
| C <sub>EXT</sub> | 外部电容的电容值        | 0.047μF / 0.1μF / 0.22uF |
| ESR              | 外部电容的等效串联电阻 ESR | < 0.3 Ω                  |

### 3 复位

应用中如果不使用 NRST，必须将 NRST 通过电阻（推荐  $10\text{k}\Omega$ ）上拉到 VCC。

在 NRST 引脚和地（VSS）之间接电容可提升 EMC 性能，推荐值为  $10\text{nF}\sim 100\text{nF}$ 。

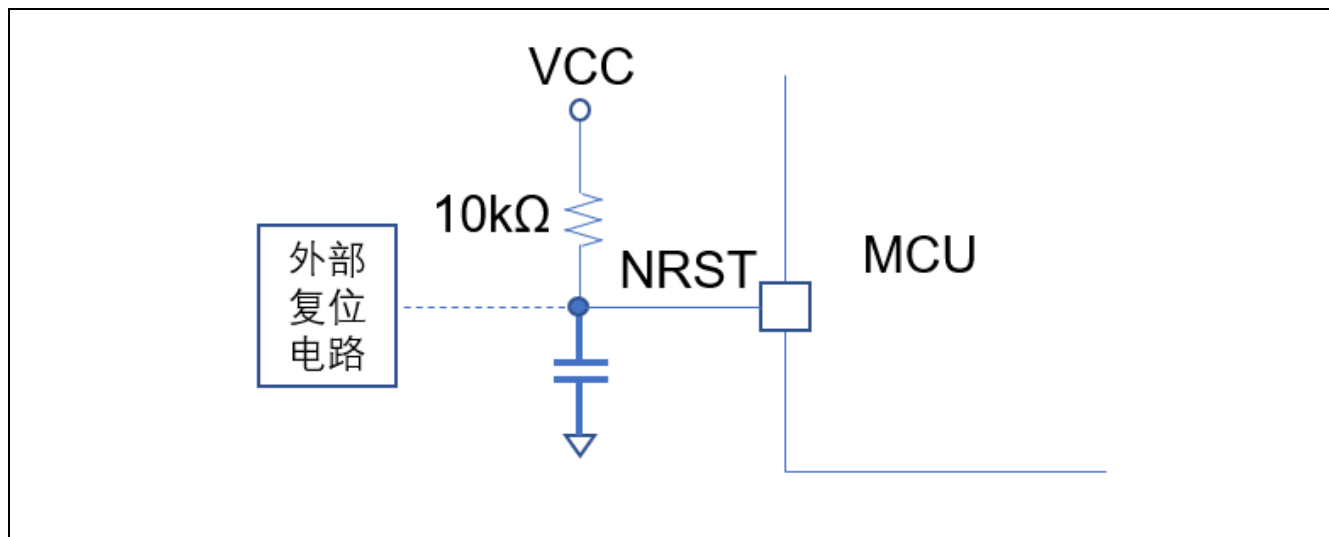


图 2 NRST 电路

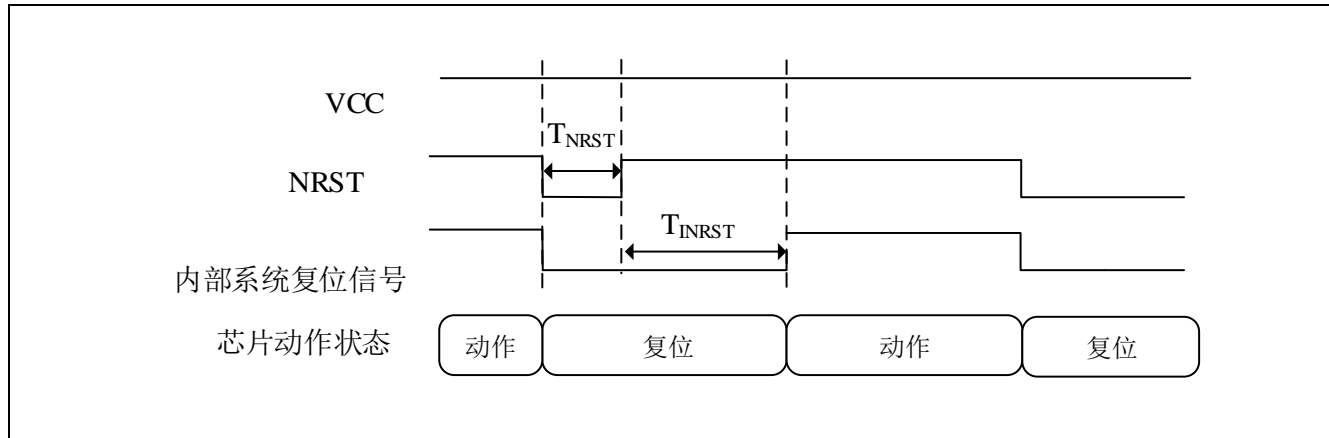


图 3 NRST 复位时序

## 4 模式 PIN

必须通过电阻（推荐  $4.7\text{k}\Omega$ ）将模式 PIN(PB11/MD)上拉到 VCC。

PB11/MD 用户可用作输入端口，但是在 NRST 有效期间（即 NRST 为低电平期间）必须保持高电平，否则 NRST 解除后（即 NRST 变为高电平），MCU 会误进入引导模式（Boot Mode）。

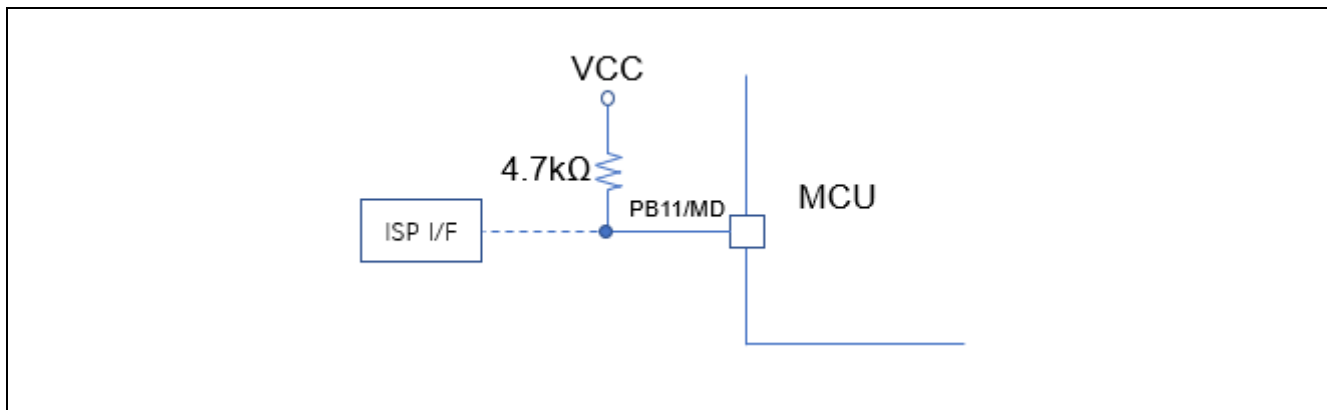


图 4 PB11/MD 电路

## 5 GPIO

MCU 的 GPIO 是通过 CMOS 的 PMOS 输出高电平，NMOS 输出低电平，内部上拉电阻也是一个 PMOS，引脚输出时，PMOS 或 NMOS 工作在线性区域，其等效导通电阻随着 MCU 的 VCC 变化而变化。到 MCU 工作下限电压附近时，其导通电阻会急剧变化，表象上看就是驱动能力急剧下降，上拉电阻也变大。

5V tolerance 是指 MCU 的 GPIO 可以接受最大 5.5V 的电平输入，而不是芯片的工作电压最大 5.5V。芯片的工作电压最大是 3.6V。

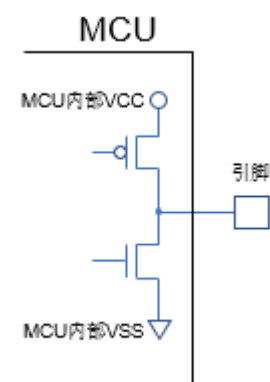


图 5 GPIO 结构

- GPIO 输出可以驱动负载（单个 IO 驱动电流， $\Sigma$  驱动电流）、以及输入的电平范围，必须满足 Datasheet 规定的范围，否则会给芯片带来不可逆的损伤。
- GPIO 输出翻转（L→H，H→L）时，MCU 内部会有短暂的开关电流，导致 VCC，VSS 上噪声，严重时会使 MCU 对引脚电平的误认识，所以输出负载必须在 Datasheet 规定的范围之内。
- 带 AD 模拟输入的 GPIO 输出翻转时，会导致 VCCA，VSSA 上产生噪声，影响 ADC 变换的精度，所以 ADC 变换时应该避免这些 GPIO 输出翻转。
- USB 复用的 GPIO（PA11/USBFS\_DP，PA12/USBFS\_DM）不支持 5V tolerance 输入，最大输入 3.6V。
- 一般的 MCU 在 GPIO 复用的外设输出功能进行切换时，可能会有意外的毛刺产生。F460 系列有特有的对策电路，参照手册寄存器说明【通用控制寄存器（PCRxy）】。

## 6 参考原理图

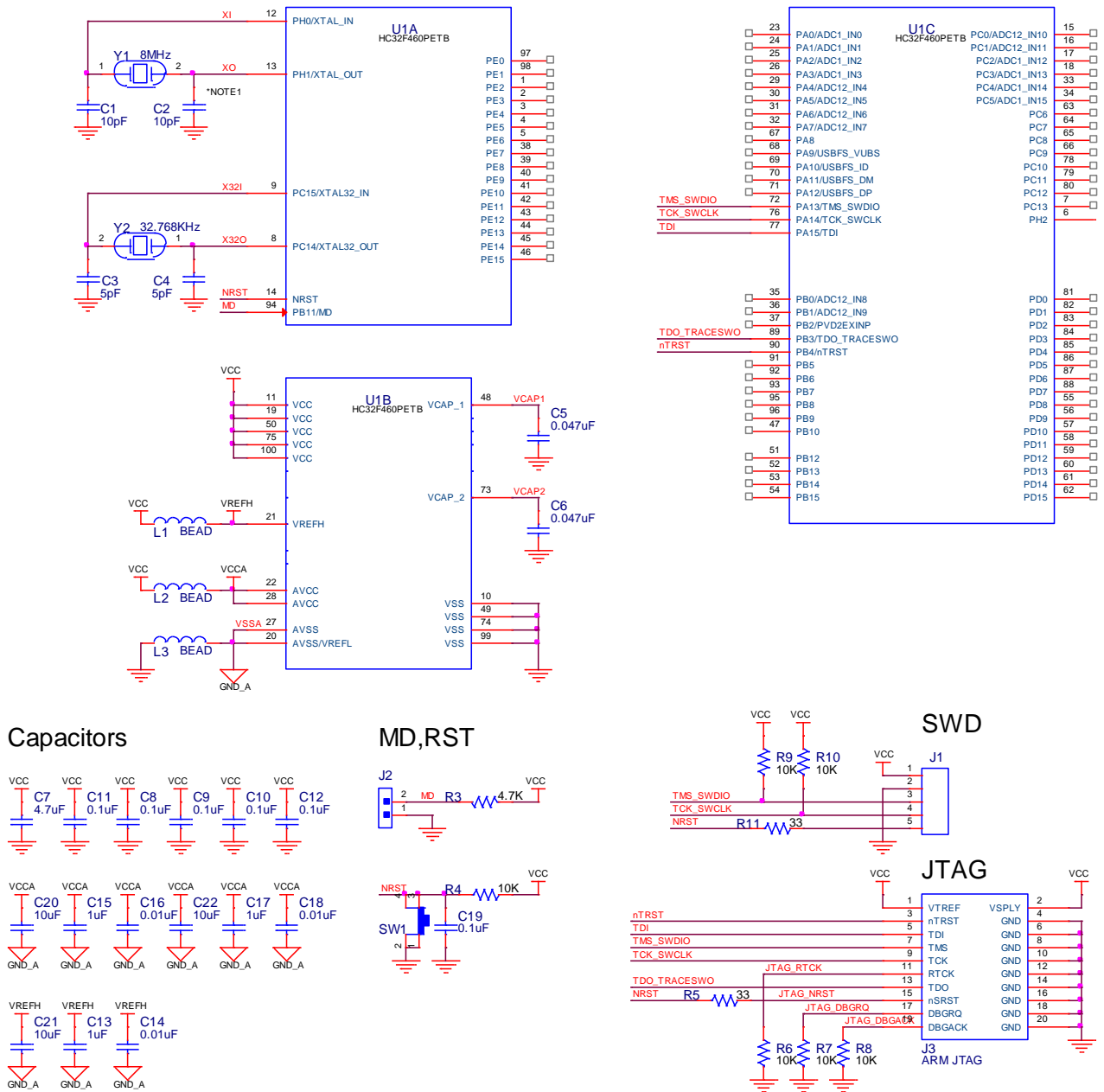


图 6 参考原理图

\*NOTE1: 晶振电路的负载电容需要根据用户系统来进行调整

\*NOTE2: 参考原理图是针对 100PIN 的 P/N, 针对其他的 PIN 数的 P/N, 以实际的管脚配置为准。



## 7 总结

以上章节简要介绍了 HC32F460 系列的硬件相关知识，并说明了电源、复位、模式、GPIO 的应用注意事项，提供了参考原理图，用户在开发中可以根据实际需要进行设计。

## 8 版本信息 & 联系方式

| 日期        | 版本     | 修改记录                          |
|-----------|--------|-------------------------------|
| 2019/2/25 | Rev1.0 | 初版发布                          |
| 2019/6/11 | Rev1.1 | 更新以下信息：① “电源” 章节 ② “参考原理图” 章节 |
|           |        |                               |



---

如果您在购买与使用过程中有任何意见或建议，请随时与我们联系。

Email: [mcu@hdsc.com.cn](mailto:mcu@hdsc.com.cn)

网址: <http://www.hdsc.com.cn/mcu.htm>

通信地址: 上海市张江高科园区碧波路 572 弄 39 号

邮编: 201203

---

