

产品特性

- 32 位 ARM Cortex-M0+ 内核
 - 处理器版本: r0p1
 - 最高工作频率: 32 MHz
 - 嵌套向量中断控制器(NVIC): 支持 1 通道 NMI(不可屏蔽中断)和 32 通道的外设中断, 能够设定 4 个中断优先级
 - 24 位系统定时器 (Sys Tick): 该系统定时器用于管理操作系统任务
 - 支持位带(Bit Band)操作
 - 片上存储器
 - 闪存
 - 最大 128KB
 - 保护代码的加密功能
 - 支持读等待(0 个或者 1 个周期)
 - 片上 SRAM
 - 最大: 6KB
 - 深度休眠待机模式下整体 RAM 数据保持功能可配置
 - LCD 控制器
 - LCDC
 - 支持内部电阻分压模式、外部电阻分压模式和外部电容分压模式
 - 可选 40SEG × 4COM(最多), 38SEG × 6COM(最多) 或者 36SEG × 8COM(最多)输出
 - 4COM 模式下, 可选 1/2、1/3 或 1/4 占空比, 可选 1/2 或 1/3 偏置
 - 6COM 模式下, 1/6 占空比, 可选 1/3 或 1/4 偏置
 - 8COM 模式下, 1/8 占空比, 可选 1/3 或 1/4 偏置
 - 可调整帧显示频率
 - 多功能串行接口 (最多同时 6 通道)
可从下列模式中选择每个通道的工作模式:
 - UART(其中 4,5,6 三个通道支持波特率补偿)
 - 全双工双缓冲器
 - 可选择奇偶校验的有/无
 - 内建专用波特率发生器
 - 可选择外部时钟作为串口时钟
 - 多种错误检测功能(奇偶校验错误、帧错误、溢出错误)
 - 支持硬件流控制: 根据 CTS/RTS 自动控制数据收/发
 - 支持波特率补偿
 - SPI
 - 全双工双缓冲器
 - 内建专用波特率发生器
 - 溢出错误检测
 - 片选功能
 - 数据长度: 5 到 16 位
 - I2C
 - 支持标准模式(最快 100 kbps)/高速模式(最快 400 kbps)
- A/D 转换器 (最多 12 通道)
 - 12 位 A/D 转换器
 - 逐次比较型
 - 采样/转换周期 ≥ 18 时钟周期, 转换速率达 200K SPS(Sample per second).
 - 单调的无失码的 12 位转化
 - 采样、保持时间和转换速率可调.
 - 可选内建 2 种参考电压(1.5V 和 2.5V)
 - 支持 12 路外部端口输入和 3 路内部信号源采样(DVCC/BGR)
 - 内建信号输入放大器, 可采样外部微弱信号
 - 窗口阈值比较功能
- 模拟电压比较器 (VC)
 - 4 通道端口电压监测
 - 可产生异步中断、支持低功耗唤醒功能
 - 支持迟滞电路以增强抗干扰能力
 - 可配置响应时间(16 μ s-64ms)
 - 比较器输出可作为复合定时器输入

- 复合定时器 (最大: 8 通道)

可从以下模式中选择各通道的工作模式:

- 16 位 PWM 定时器模式
- 16 位 PPG 定时器模式
- 16/32 位重载定时器模式
- 16/32 位 PWC 定时器模式

- 蜂鸣器驱动器

- 专用 8 位计数器产生可配置频率
- 四种时钟源可选择
- 最大灌电流 12mA(具体参考电气参数章节的 IO 特性), 可直接驱动蜂鸣器, 无需外部元件

- 通用 IO 端口

本系列的引脚不用作外部总线或者外设功能时, 可用作 I/O 口。另外, 任何一个 I/O 口都可以搭载端口重定位功能, 用于配置外设功能的设定。

- 快速 GPIO 支持单周期访问
- 每个端口可配置内置上拉电阻
- 每个端口可配置开漏输出
- 端口引脚电平可直接读取
- 端口重定位
- 部分引脚支持大电流输出 12 毫安 (P10/P11/P35/P53).

- 双定时器

双定时器由两个可编程的 32/16 位递减计数器构成。可从下列模式中选择定时器通道的工作模式:

- 自由运行模式
- 周期模式 (=重载模式)
- 单次模式

- 实时时钟(RTC)

实时时钟记录从 01 到 99 间的年、月、日、小时、分、秒和星期。

- 可在特定时刻产生中断(年/月/日/小时/分/秒), 也可在特定年、特定月、特定日、特定时、特定分钟、特定秒产生中断
- 含有一个支持定时器中断功能发生器可以产生特定时刻中断或者周期性的中断

- 在修改时间的时候计时器不会停止
- 具有硬件自动修正闰年的日历功能

- 外部中断控制器单元

- 外部中断输入引脚, 最多 16 个
- 不可屏蔽中断(NMI)输入引脚 1 个

- 监视定时器(2 通道)

- 当达到超时值时, 监视定时器产生中断或复位
- 本系列有两种监视定时器: 硬件监视定时器和软件监视定时器
- 硬件监视定时器使用的时钟可以选择内部低速振荡器或者外部低速晶振, 因此在停止模式以外的任何低功耗模式下都可以工作

- SCI7816 智能卡主控接口

- 标准智能卡通讯接口; 符合 ISO/IEC 7816-3 标准
- 支持 T=0 和 T=1 的传输模式
- 收发自动转换
- 支持重试次数设置
- 支持额外的 ETU 设置
- 支持 ETU 计算器计数
- 支持硬件 LRC/CRC 计算
- 起始位采用 16 次采样判决算法
- 每一位数据三次采样并遵从择多判决算法
- 支持 SCI7816 接口软复位
- 支持接收数据未取走情况下, 被新数据覆盖 (overrun) 标志
- 支持 SCI7816 接口状态 (busy/idle) 标志

- AES 硬件加速器

AES (The Advanced Encryption Standard) 是美国国家标准技术研究所 (NIST) 宣布的新的数据加密标准。

- 支持硬件抗 DFA/DPA 攻击
- 有效密钥长度: 128/192/256 位
- 支持 CBC 和 ECB 模式

- 时钟/复位

- 时钟
- 四种时钟可供选择 (二种外部振荡器, 二种内部 RC 振荡器)

- 外部高速 OSC 振荡器: 4MHz~32 MHz
- 外部低速 OSC 振荡器: 32.768 kHz
- 内部高速 RC 振荡器: 2MHz/4MHz/8 MHz/16 MHz
- 内部低速 RC 振荡器: 32 kHz
- 复位
 - RSTB 引脚复位
 - 上电复位
 - 软件复位
 - 监视定时器复位
 - 低电压检测复位
 - 时钟监视器复位
 - 深度休眠待机模式进入复位
- 时钟监视器(CSV)

根据内部 RC 振荡器生成的时钟来监视外部时钟的异常

 - 检测出外部振荡时钟故障(时钟停止)时, 中断或复位有效
 - 检测出外部频率异常时, 中断或复位有效
- 低电压检测(LVD)

本系列产品包含有一个低电压检测单元。

 - 可以选择检测不同来源 (DVCC, DVDD 或 LVDI)
 - 检测阈值可调, 带迟滞和滤波功能, 可选产生中断或者复位
- 低功耗模式

有五种低功耗模式

 - IDLE 模式
 - 实时时钟模式(RTC)
 - 停止模式(Stop)
 - 深度休眠实时时钟模式 (DeepStandby RTC)(可选 RAM 数据保持)
 - 深度休眠待机模式 (DeepStandby STOP)(可选 RAM 数据保持)
- 外设时钟门控
 - 可以通过门控不用的外设的操作时钟来降低系统功耗
- 调试接口
 - 串行线调试接口(SW-DP)
- 微追踪缓存(MTB)
- 唯一识别码(Unique ID)
 - 每颗芯片都有固定的 80 位唯一识别码.
- 电源
 - 支持宽幅范围电压, DVCC 2.2V~3.8V

支持型号

HC32L150KATA	HC32L156KATA
HC32L150JATA	HC32L156JATA
HC32L150FAUA	

声 明

- 华大半导体有限公司（以下简称：“HDSC”）保留随时更改、更正、增强、修改华大半导体产品和/或本文档的权利，恕不另行通知。用户可在下单前获取最新相关信息。HDSC 产品依据购销基本合同中载明的销售条款和条件进行销售。
- 用户对 HDSC 产品的选择和使用承担全部责任，用户将 HDSC 产品用于其自己或指定第三方产品上的，HDSC 不提供服务支持且不对此类产品承担任何责任。
- HDSC 在此确认未以明示或暗示方式授予任何知识产权许可。
- HDSC 产品的转售，若其条款与此处规定不同，HDSC 对此类产品的任何保修承诺无效。
- 任何带有“®”或“™”标识的图形或字样是 HDSC 的商标。所有其他在 HDSC 产品上显示的产品或服务名称均为其各自所有者的财产。
- 本通知中的信息取代并替换先前版本中的信息。

©2019 华大半导体有限公司 - 保留所有权利

目 录

产品特性.....	1
声 明.....	4
目 录.....	5
1. 简介	7
2. 产品阵容	8
2.1. 产品名称	8
2.2. 功能	9
3. 引脚配置	10
4. 引脚功能说明	15
5. I/O 电路类型	34
6. 使用注意事项	37
7. 框图	40
8. 存储区映射图	41
9. 引脚状态	45
10. 电气特性	49
10.1. 最大绝对额定值	49
10.2. 推荐工作条件	50
10.3. 直流特性	51
10.3.1. 电流特性.....	51
10.3.2. 引脚特性.....	54
10.3.3. LCD 特性.....	55
10.4. 交流特性	56
10.4.1. 外部高速晶振特性	56
10.4.2. 外部低速晶振特性	58
10.4.3. 内建振荡器特性	60
10.4.4. 复位输入特性	60
10.4.5. 上电复位时序	61
10.4.6. 复合定时器输入时序	62
10.4.7. 外部输入时序	63
10.4.8. UART/SPI 时序	64
10.4.9. I2C 时序	80
10.4.10. 串行线调试接口时序	81
10.5. 12 位 A/D 转换器	82
10.6. 模拟电压比较器	84
10.7. 低电压检测特性	85
10.7.1. 低电压检测(LVD1)	85
10.7.2. 低电压检测阈值表(LVD1)	85
10.8. 闪存擦/写特性	86
10.9. 低功耗模式返回时间	87
10.9.1. 返回因子：中断/端口唤醒	87

10.9.2. 返回因子：复位	89
11. 封装尺寸	91
12. 订购信息	95
13. 版本记录 & 联系方式	96

1. 简介

HC32L15 系列是华大半导体针对低功耗和低成本应用而开发的高集成度 32 位嵌入式微控制器。

HC32L15 系列搭载了 ARM Cortex-M0+处理器，SRAM 内存和片上闪存。还包含诸多丰富的外设功能，如：各种定时器、RTC 时钟、LCD 控制器、AES 硬件加密、A/D 转换器、和各种通讯接口(UART、SPI、I2C、智能卡接口(SCI7816))等。

【CM0+平台 HC32L15X 系列的外设资源手册】中记载本数据手册中相关外设的使用方法。

超低功耗 MCU 典型应用

- 各类水表，燃气表，热能表等工业仪表
- 血糖检测仪，血压监护仪和心电记录监护仪等健康器材
- 火警探头，智能门锁，无线传感器，无线监控等智能传感器应用
- 各种对于电池供电和功耗苛求的便携式设备等

2. 产品阵容

2.1. 产品名称

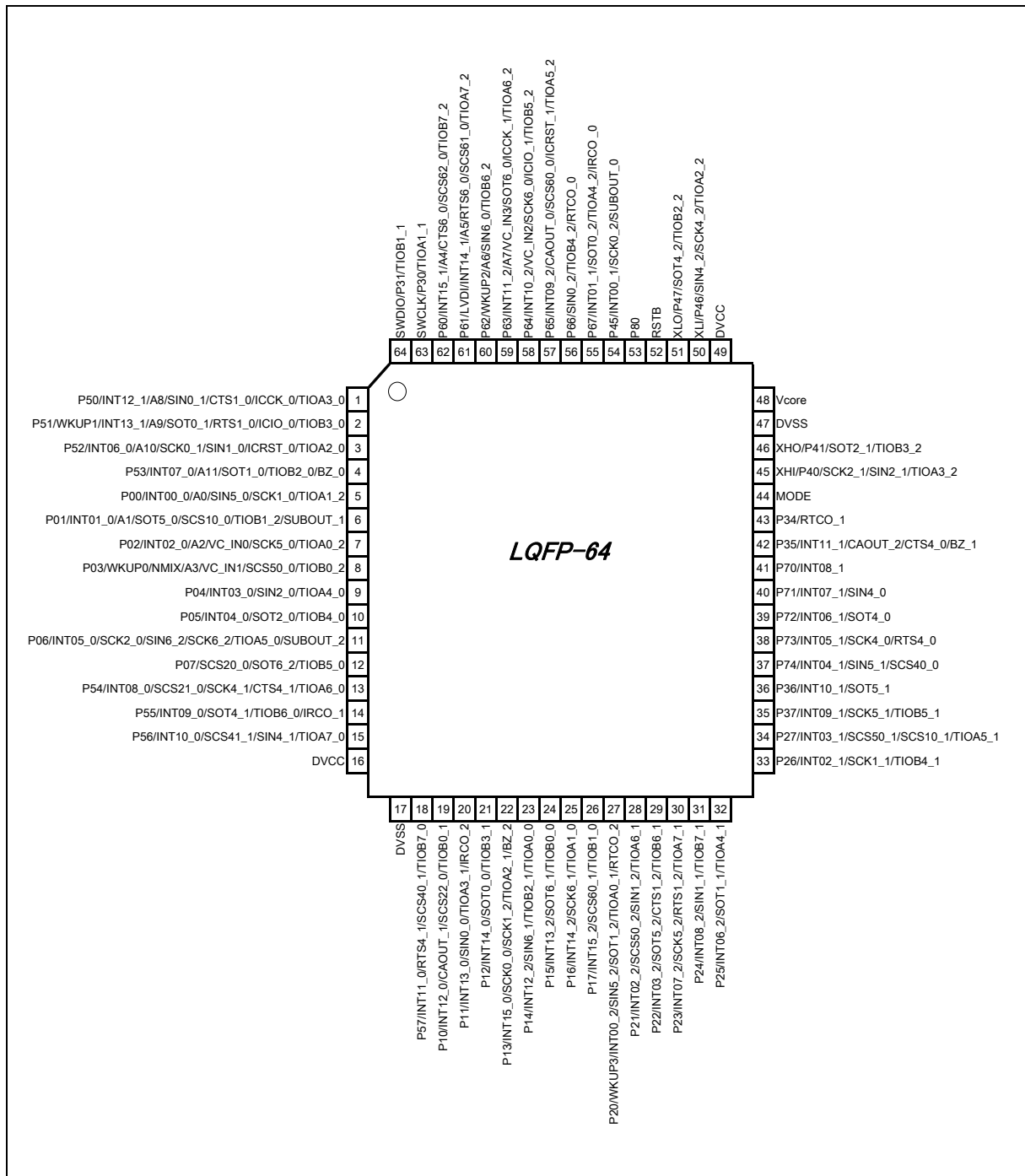
	H	C	3	2	L	1	5	0	F	8	U	A
华大半导体												
CPU位宽												
32: 32bit												
产品类型												
L: 超低功耗												
CPU类型												
1: Cortex-M0+												
性能识别码												
5: 主流型												
功能配置识别码												
0: 配置1												
6: 配置4												
引脚数												
F: 32Pin / J: 48Pin												
K: 64Pin												
FLASH容量												
8: 64KB / A: 128KB												
封装类型												
U: QFN												
T: LQFP												
环境温度范围												
A: -40-85°C												

2.2. 功能

产品名称		HC32L150KATA/ HC32L156KATA/	HC32L150JATA/ HC32L156JATA	HC32L150FAUA
引脚数		64	48	32
CPU	内核	Cortex-M0+		
	频率	32MHz		
电源电压范围		2.2 V ~ 3.8 V		
温度范围		-40°C ~ 85°C		
调试功能		串行线调试接口		
唯一识别码		支持		
液晶控制器(LCDC) *2		40 SEG x 4 COM/ 38 SEG x 6 COM/ 36 SEG x 8 COM	30 SEG x 4 COM/ 28 SEG x 6 COM/ 26 SEG x 8 COM	无
双定时器		1 单元		
监视定时器		1 通道(软件监视定时器) 和 1 通道(硬件监视定时器)		
时钟监视器(CSV)		支持		
端口中断		16 单元(最多)		
低电压检测复位/中断		2 单元		
时钟	内部高速振荡器	2MHz/4MHz/8MHz/16MHz ($\pm 1\%$ @RT, $\pm 2\%$ @HT/LT)		
	内部低速振荡器	32 kHz (Typ $\pm 50\%$ @RT)		
	外部高速晶振振荡器	4MHz~32MHz		
	外部低速晶振振荡器	32.768 kHz		
闪存安全保护		支持		

3. 引脚配置

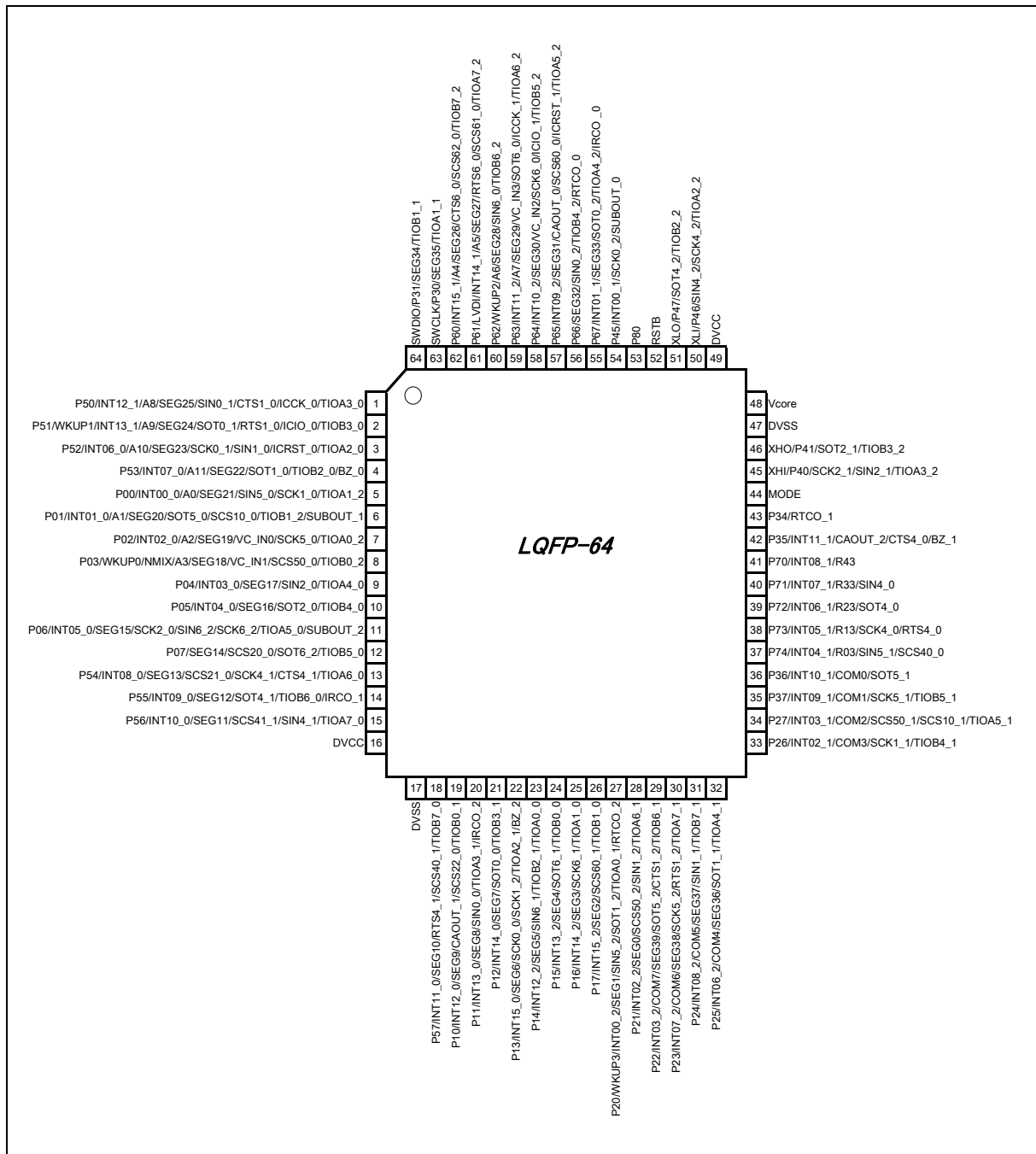
HC32L150KATA-LQ64



注意：

- 引脚名称(例如 XXX_1, XXX_2)中下划线(“_”)后面的数字是重定位端口号。
- 有多个引脚可为同一通道提供同一功能。使用扩展功能引脚设定寄存器(FN_SELx)选择引脚。

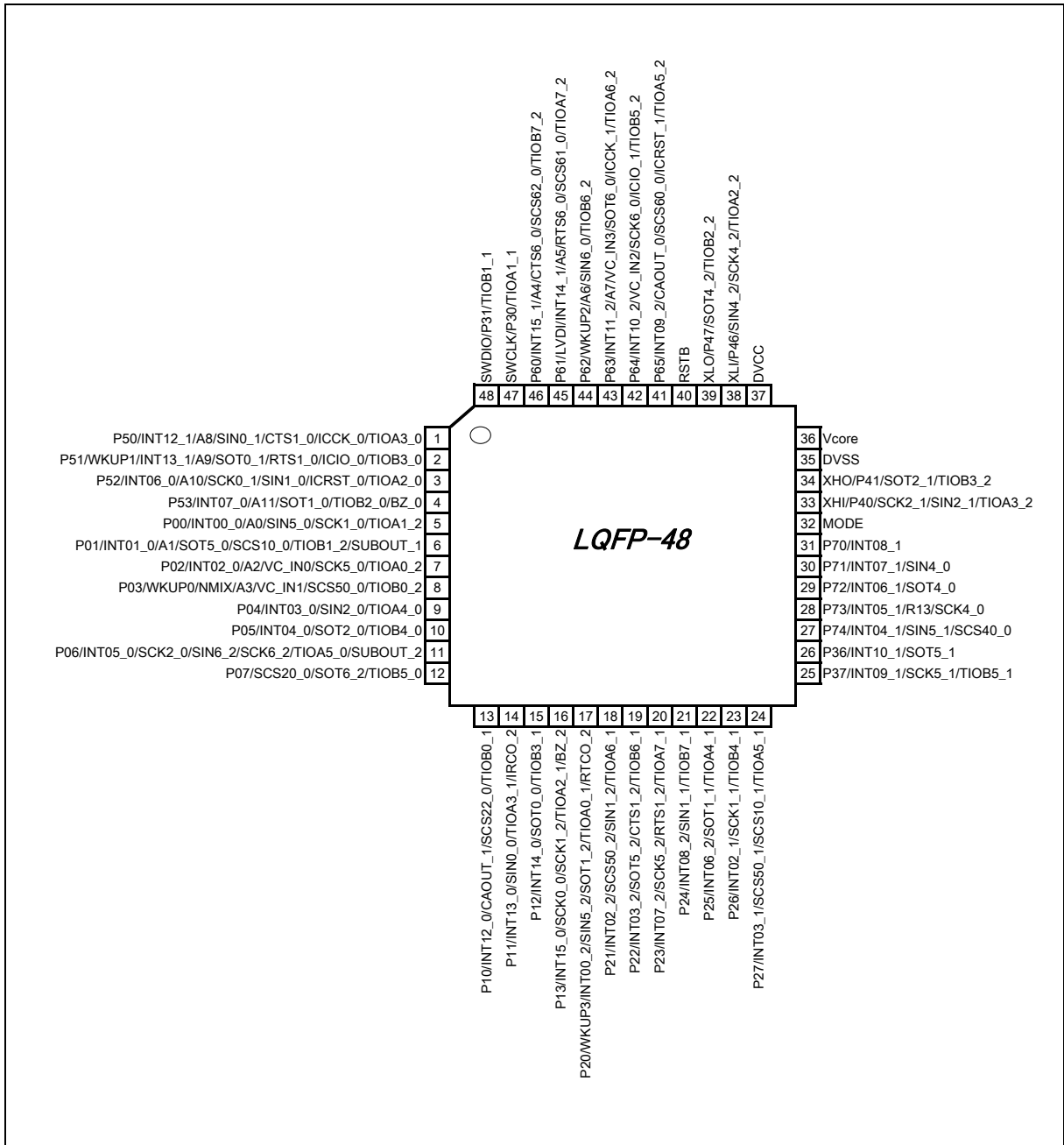
HC32L156KATA-LQ64 / HC32L156KATA-LQFP64



注意:

- 引脚名称(例如 XXX_1, XXX_2)中下划线(“_”)后面的数字是重定位端口号。
- 有多个引脚可为同一通道提供同一功能。使用扩展功能引脚设定寄存器(FN_SELx)选择引脚。

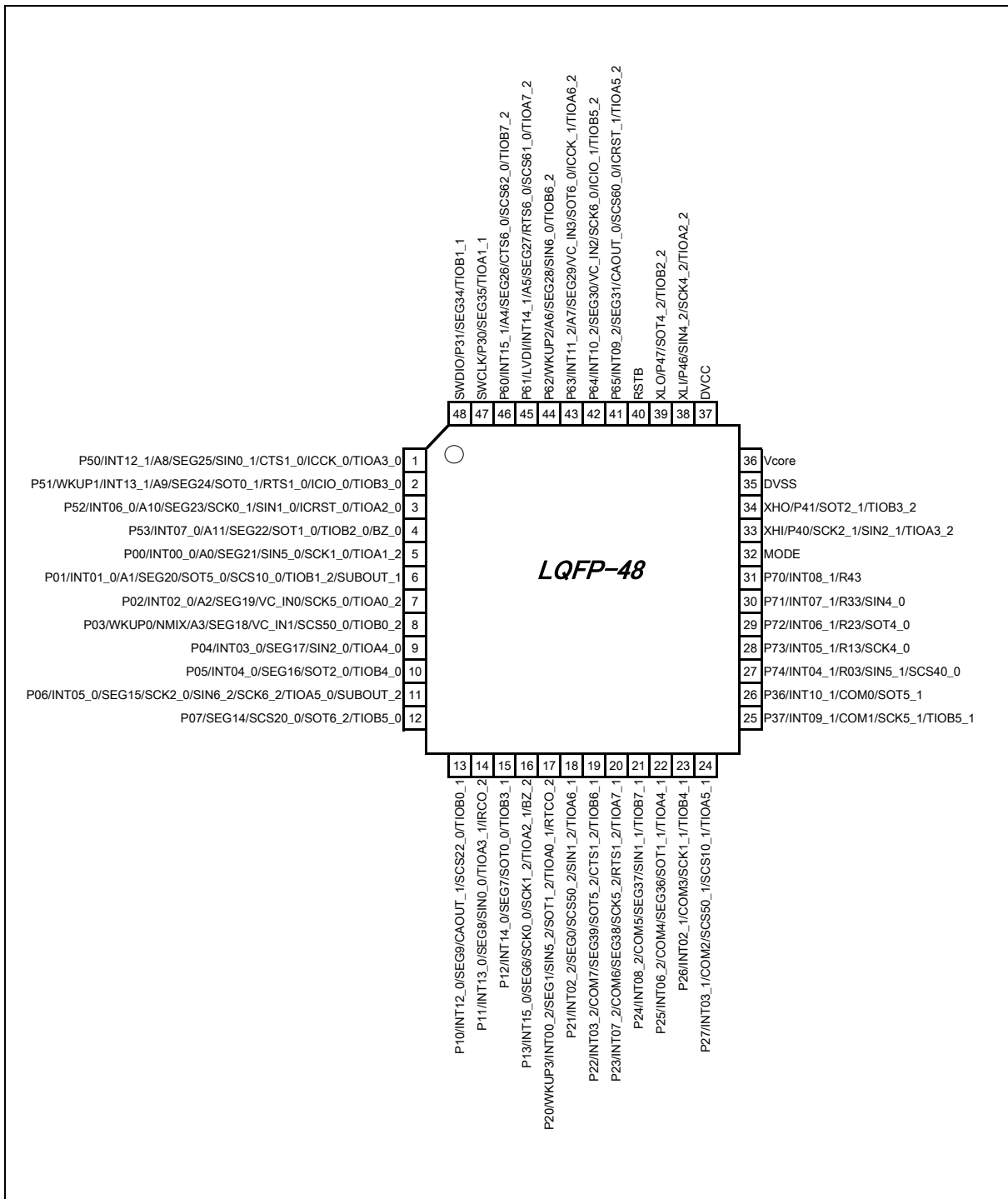
HC32L150JATA-LQ48



注意：

- 引脚名称(例如 XXX_1, XXX_2)中下划线(“_”)后面的数字是重定位端口号。
- 有多个引脚可为同一通道提供同一功能。使用扩展功能引脚设定寄存器(FN_SELx)选择引脚。

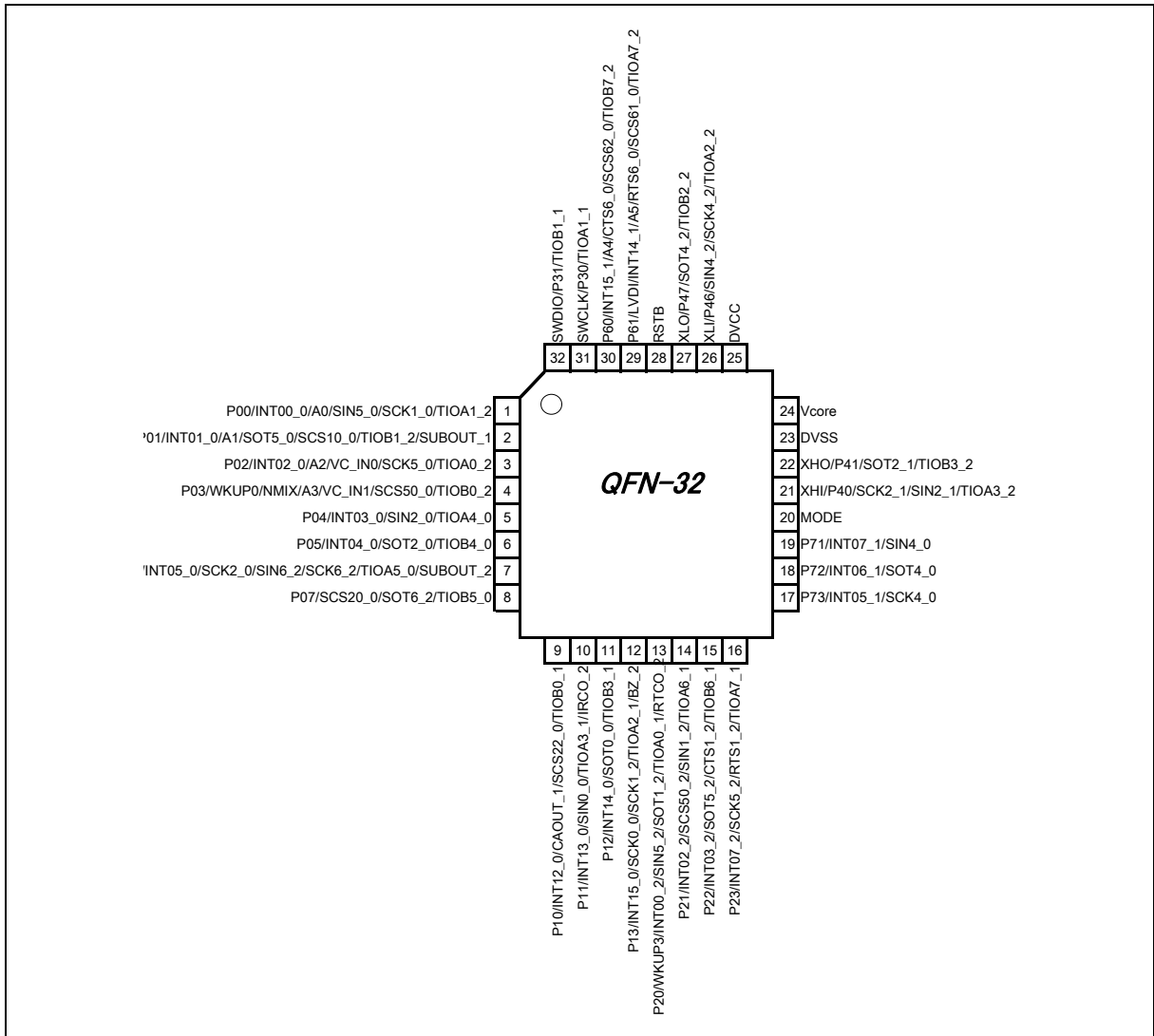
HC32L156JATA-LQ48



注意:

- 引脚名称(例如 XXX_1, XXX_2)中下划线(“_”)后面的数字是重定位端口号。
- 有多个引脚可为同一通道提供同一功能。使用扩展功能引脚设定寄存器(FN_SELx)选择引脚。

HC32L150FAUA-QFN32



注意:

- 引脚名称(例如 XXX_1, XXX_2)中下划线(“_”)后面的数字是重定位端口号。
- 有多个引脚可为同一通道提供同一功能。使用扩展功能引脚设定寄存器(FN_SELx)选择引脚。

4. 引脚功能说明

引脚号码说明

关于该引脚上的外设功能是否存在，以引脚配置为准，引脚名称(例如 XXX_1, XXX_2)中下划线(“_”)后面的数字是重定位端口号；有多个引脚可为同一路通道提供同一功能；使用扩展端口功能寄存器(FN_SEL)选择引脚。

64	48	32	NAME	I/O 电路类型	引脚状态类型
1	1	-	P50 INT12_1 A8 SEG25 SIN0_1 CTS1_0 ICCK_0 TIOA3_0	A	B
2	2	-	P51 WKUP1 INT13_1 A9 SEG24 SOT0_1 RTS1_0 ICIO_0 TIOB3_0	A	C
3	3	-	P52 INT06_0 A10 SEG23 SCK0_1 SIN1_0 ICRST_0 TIOA2_0	A	B
4	4	-	P53 INT07_0 A11 SEG22 SOT1_0 TIOB2_0 BZ_0	A	B

64	48	32	NAME	I/O 电路类型	引脚状态类型
5	5	1	P00 INT00_0 A0 SEG21 SIN5_0 SCK1_0 TIOA1_2	A	B
6	6	2	P01 INT01_0 A1 SEG20 SOT5_0 SCS10_0 TIOB1_2 SUBOUT_1	A	B
7	7	3	P02 INT02_0 A2 SEG19 VC_IN0 SCK5_0 TIOA0_2	A	B
8	8	4	P03 WKUP0 NMIX A3 SEG18 VC_IN1 SCS50_0 TIOB0_2	A	E
9	9	5	P04 INT03_0 SEG17 SIN2_0 TIOA4_0	B	B
10	10	6	P05 INT04_0 SEG16 SOT2_0 TIOB4_0	B	B

64	48	32	NAME	I/O 电路类型	引脚状态类型
11	11	7	P06 INT05_0 SEG15 SCK2_0 SIN6_2 SCK6_2 TIOA5_0 SUBOUT_2	B	B
12	12	8	P07 SEG14 SCS20_0 SOT6_2 TIOB5_0	B	K
13	-	-	P54 INT08_0 SEG13 SCS21_0 SCK4_1 CTS4_1 TIOA6_0	B	B
14	-	-	P55 INT09_0 SEG12 SOT4_1 TIOB6_0 IRCO_1	B	B
15	-	-	P56 INT10_0 SEG11 SCS41_1 SIN4_1 TIOA7_0	B	B
18	-	-	P57 INT11_0 SEG10 RTS4_1 SCS40_1 TIOB7_0	B	B

64	48	32	NAME	I/O 电路类型	引脚状态类型
19	13	9	P10 INT12_0 SEG9 CAOUT_1 SCS22_0 TIOB0_1	B	B
20	14	10	P11 INT13_0 SEG8 SIN0_0 TIOA3_1 IRCO_2	B	B
21	15	11	P12 INT14_0 SEG7 SOT0_0 TIOB3_1	B	B
22	16	12	P13 INT15_0 SEG6 SCK0_0 SCK1_2 TIOA2_1 BZ_2	B	B
23	-	-	P14 INT12_2 SEG5 SIN6_1 TIOB2_1 TIOA0_0	B	B
24	-	-	P15 INT13_2 SEG4 SOT6_1 TIOB0_0	B	B
25	-	-	P16 INT14_2 SEG3 SCK6_1 TIOA1_0	B	B

64	48	32	NAME	I/O 电路类型	引脚状态类型
26	-	-	P17 INT15_2 SEG2 SCS60_1 TIOB1_0	B	B
27	17	13	P20 WKUP3 INT00_2 SEG1 SIN5_2 SOT1_2 TIOA0_1 RTCO_2	B	C
28	18	14	P21 INT02_2 SEG0 SCS50_2 SIN1_2 TIOA6_1	B	B
29	19	15	P22 INT03_2 COM7 SEG39 SOT5_2 CTS1_2 TIOB6_1	B	B
30	20	16	P23 INT07_2 COM6 SEG38 SCK5_2 RTS1_2 TIOA7_1	B	B
31	21	-	P24 INT08_2 COM5 SEG37 SIN1_1 TIOB7_1	B	B

64	48	32	NAME	I/O 电路类型	引脚状态类型
32	22	-	P25 INT06_2 COM4 SEG36 SOT1_1 TIOA4_1	B	B
33	23	-	P26 INT02_1 COM3 SCK1_1 TIOB4_1	B	B
34	24	-	P27 INT03_1 COM2 SCS10_1 SCS50_1 TIOA5_1	B	B
35	25	-	P37 INT09_1 COM1 SCK5_1 TIOB5_1	B	B
36	26	-	P36 INT10_1 COM0 SOT5_1	B	B
37	27	-	P74 INT04_1 R03 SIN5_1 SCS40_0	C	B
38	28	17	P73 INT05_1 R13 SCK4_0 RTS4_0	C	B
39	29	18	P72 INT06_1 R23 SOT4_0	C	B

64	48	32	NAME	I/O 电路类型	引脚状态类型
40	30	19	P71 INT07_1 R33 SIN4_0	C	B
41	31	-	P70 INT08_1 R43	C	M
42	-	-	P35 INT11_1 CAOUT_2 CTS4_0 BZ_1	D	D
43	-	-	P34 RTCO_1	D	F
44	32	20	MODE	E	I
45	33	21	XHI P40 SCK2_1 SIN2_1 TIOA3_2	G	A
46	34	22	XHO P41 SOT2_1 TIOB3_2	G	A
50	38	26	XLI P46 SIN4_2 SCK4_2 TIOA2_2	G	A
51	39	27	XLO P47 SOT4_2 TIOB2_2	G	A
54	-	-	P45 INT00_1 SCK0_2 SUBOUT_0	D	F

64	48	32	NAME	I/O 电路类型	引脚状态类型
55	-	-	P67 INT01_1 SEG33 SOT0_2 TIOA4_2 IRCO_0	B	B
56	-	-	P66 SEG32 SIN0_2 TIOB4_2 RTCO_0	B	K
57	41	-	P65 INT09_2 SEG31 CAOUT_0 SCS60_0 ICRST_1 TIOA5_2	B	B
58	42	-	P64 INT10_2 SEG30 VC_IN2 SCK6_0 ICIO_1 TIOB5_2	A	B
59	43	-	P63 INT11_2 A7 SEG29 VC_IN3 SOT6_0 ICCK_1 TIOA6_2	A	B
60	44	-	P62 WKUP2 A6 SEG28 SIN6_0 TIOB6_2	A	L

64	48	32	NAME	I/O 电路类型	引脚状态类型
61	45	29	P61 INT14_1 LVDI A5 SEG27 RTS6_0 SCS61_0 TIOA7_2	A	B
62	46	30	P60 INT15_1 A4 SEG26 CTS6_0 SCS62_0 TIOB7_2	A	B
63	47	31	SWCLK P30 SEG35 TIOA1_1	B	G
64	48	32	SWDIO P31 SEG34 TIOB1_1	B	G
53	-	-	P80	B	J
52	40	28	RSTB	F	H
49	37	25	DVCC	-	-
16	-	-	DVCC		-
48	36	24	Vcore	-	-
17	-	-	DVSS	-	-
47	35	23	DVSS	-	-

模块信号说明

关于该引脚上的外设功能是否存在，以引脚配置为准；引脚名称(例如 XXX_1, XXX_2)中下划线(“_”)后面的数字是重定位端口号；有多个引脚可为同一路通道提供同一功能；使用扩展端口功能寄存器(FN_SEL)选择引脚。

模块	引脚名称	功能描述	64	48	32
A/D 转换器	A0	A/D 转换器模拟输入引脚 Axx 是指 ADC 的通道 xx.	5	5	1
	A1		6	6	2
	A2		7	7	3
	A3		8	8	4
	A4		62	46	30
	A5		61	45	29
	A6		60	44	-
	A7		59	43	-
	A8		1	1	-
	A9		2	2	-
	A10		3	3	-
	A11		4	4	-
复合定时器 0	TIOA0_0	复合定时器通道 0 的 TIOA 引脚	23	-	-
	TIOA0_1		27	17	13
	TIOA0_2		7	7	3
	TIOB0_0	复合定时器通道 0 的 TIOB 引脚	24	-	-
	TIOB0_1		19	13	9
	TIOB0_2		8	8	4
复合定时器 1	TIOA1_0	复合定时器通道 1 的 TIOA 引脚	25	-	-
	TIOA1_1		63	47	31
	TIOA1_2		5	5	1
	TIOB1_0	复合定时器通道 1 的 TIOB 引脚	26	-	-
	TIOB1_1		64	48	32
	TIOB1_2		6	6	2
复合定时器 2	TIOA2_0	复合定时器通道 2 的 TIOA 引脚	3	3	-
	TIOA2_1		22	16	12
	TIOA2_2		50	38	26
	TIOB2_0	复合定时器通道 2 的 TIOB 引脚	4	4	-
	TIOB2_1		23	-	-
	TIOB2_2		51	39	27
复合定时器 3	TIOA3_0	复合定时器通道 3 的 TIOA 引脚	1	1	-
	TIOA3_1		20	14	10
	TIOA3_2		45	33	21

模块	引脚名称	功能描述	64	48	32
	TIOB3_0	复合定时器通道 3 的 TIOB 引脚	2	2	-
	TIOB3_1		21	15	11
	TIOB3_2		46	34	22
复合定时器 4	TIOA4_0	复合定时器通道 4 的 TIOA 引脚	9	9	5
	TIOA4_1		32	22	-
	TIOA4_2		55	-	-
	TIOB4_0	复合定时器通道 4 的 TIOB 引脚	10	10	6
	TIOB4_1		33	23	-
	TIOB4_2		56	-	-
复合定时器 5	TIOA5_0	复合定时器通道 5 的 TIOA 引脚	11	11	7
	TIOA5_1		34	24	-
	TIOA5_2		57	41	-
	TIOB5_0	复合定时器通道 5 的 TIOB 引脚	12	12	8
	TIOB5_1		35	25	-
	TIOB5_2		58	42	-
复合定时器 6	TIOA6_0	复合定时器通道 6 的 TIOA 引脚	13	-	-
	TIOA6_1		28	18	14
	TIOA6_2		59	43	-
	TIOB6_0	复合定时器通道 6 的 TIOB 引脚	14	-	-
	TIOB6_1		29	19	15
	TIOB6_2		60	44	-
复合定时器 7	TIOA7_0	复合定时器通道 7 的 TIOA 引脚	15	-	-
	TIOA7_1		30	20	16
	TIOA7_2		61	45	29
	TIOB7_0	复合定时器通道 7 的 TIOB 引脚	18	-	-
	TIOB7_1		31	21	-
	TIOB7_2		62	46	30
调试器	SWCLK	串行线调试接口时钟输入	63	47	31
	SWDIO	串行线调试接口数据数据输入/输出	64	48	32
端口中断	INT00_0	端口中断请求通道 00 输入引脚	5	5	1
	INT00_1		54	-	-
	INT00_2		27	17	13
	INT01_0	端口中断请求通道 01 输入引脚	6	6	2
	INT01_1		55	-	-
	INT02_0	端口中断请求通道 02 输入引脚	7	7	3
	INT02_1		33	23	-
	INT02_2		28	18	14
	INT03_0	端口中断请求通道 03 输入引脚	9	9	5

模块	引脚名称	功能描述	64	48	32
	INT03_1		34	24	-
	INT03_2		29	19	15
	INT04_0	端口中断请求通道 04 输入引脚	10	10	6
	INT04_1		37	27	-
	INT05_0	端口中断请求通道 05 输入引脚	11	11	7
	INT05_1		38	28	17
	INT06_0	端口中断请求通道 06 输入引脚	3	3	-
	INT06_1		39	29	18
	INT06_2		32	22	-
	INT07_0	端口中断请求通道 07 输入引脚	4	4	-
	INT07_1		40	30	19
	INT07_2		30	20	16
	INT08_0	端口中断请求通道 08 输入引脚	13	-	-
	INT08_1		41	31	-
	INT08_2		31	21	-
	INT09_0	端口中断请求通道 09 输入引脚	14	-	-
	INT09_1		35	25	-
	INT09_2		57	41	-
	INT10_0	端口中断请求通道 10 输入引脚	15	-	-
	INT10_1		36	26	-
	INT10_2		58	42	-
	INT11_0	端口中断请求通道 11 输入引脚	18	-	-
	INT11_1		42	-	-
	INT11_2		59	43	-
	INT12_0	端口中断请求通道 12 输入引脚	19	13	9
	INT12_1		1	1	-
	INT12_2		23	-	-
	INT13_0	端口中断请求通道 13 输入引脚	20	14	10
	INT13_1		2	2	-
	INT13_2		24	-	-
	INT14_0	端口中断请求通道 14 输入引脚	21	15	11
	INT14_1		61	45	29
	INT14_2		25	-	-
	INT15_0	端口中断请求通道 15 输入引脚	22	16	12
	INT15_1		62	46	30
	INT15_2		26	-	-
	NMIX	不可屏蔽中断输入引脚	8	8	4
GPIO	P00	通用输入输出端口 0	5	5	1

模块	引脚名称	功能描述	64	48	32
GPIO	P01		6	6	2
	P02		7	7	3
	P03		8	8	4
	P04		9	9	5
	P05		10	10	6
	P06		11	11	7
	P07		12	12	8
	P10	通用输入输出端口 1	19	13	9
	P11		20	14	10
	P12		21	15	11
	P13		22	16	12
	P14		23	-	-
	P15		24	-	-
	P16		25	-	-
	P17		26	-	-
	P20	通用输入输出端口 2	27	17	13
	P21		28	18	14
	P22		29	19	15
	P23		30	20	16
	P24		31	21	-
	P25		32	22	-
	P26		33	23	-
	P27		34	24	-
	P30	通用输入输出端口 3	63	47	31
	P31		64	48	32
	P34		43	-	-
	P35		42	-	-
	P36		36	26	-
	P37		35	25	-
	P40	通用输入输出端口 4	45	33	21
	P41		46	34	22
	P45		54	-	-
	P46		50	38	26
	P47		51	39	27
	P50	通用输入输出端口 5	1	1	-
	P51		2	2	-
	P52		3	3	-
	P53		4	4	-

模块	引脚名称	功能描述	64	48	32
	P54		13	-	-
	P55		14	-	-
	P56		15	-	-
	P57		18	-	-
	P60	通用输入输出端口 6	62	46	30
	P61		61	45	29
	P62		60	44	-
	P63		59	43	-
	P64		58	42	-
	P65		57	41	-
	P66		56	-	-
	P67		55	-	-
	P70	通用输入输出端口 7	41	31	-
	P71		40	30	19
	P72		39	29	18
	P73		38	28	17
	P74		37	27	-
	P80	通用输入输出端口 8	53	-	-
多功能串行接口 0	SIN0_0	多功能串口通道 0 输入引脚	20	14	10
	SIN0_1		1	1	-
	SIN0_2		56	-	-
	SOT0_0	多功能串口通道 0 输出引脚. 当	21	15	11
	SOT0_1	UART/SPI 功能时用作 SOT 引脚,当	2	2	-
	SOT0_2	I2C 功能时用作 SDA 引脚.	55	-	-
	SCK0_0	多功能串口通道 0 时钟输入/输出引脚.	22	16	12
	SCK0_1	当 SPI 功能时用作 SCK 引脚, 当 I2C	3	3	-
	SCK0_2	功能时用作 SCL 引脚.	54	-	-
多功能串行接口 1	SIN1_0	多功能串口通道 1 输入引脚	3	3	-
	SIN1_1		31	21	-
	SIN1_2		28	18	14
	SOT1_0	多功能串口通道 1 输出引脚. 当	4	4	-
	SOT1_1	UART/SPI 功能时用作 SOT 引脚,当	32	22	-
	SOT1_2	I2C 功能时用作 SDA 引脚.	27	17	13
	SCK1_0	多功能串口通道 1 时钟输入/输出引脚.	5	5	1
	SCK1_1	当 SPI 功能时用作 SCK 引脚, 当 I2C	33	23	-
	SCK1_2	功能时用作 SCL 引脚.	22	16	12
	SCS10_0	多功能串口通道 1 片选控制 1 输入/输	6	6	2
	SCS10_1	出引脚.	34	24	-

模块	引脚名称	功能描述	64	48	32
	CTS1_0	多功能串口通道 1 的 CTS 输入引脚	1	1	-
	CTS1_2		29	19	15
	RTS1_0	多功能串口通道 1 的 RTS 输出引脚	2	2	-
	RTS1_2		30	20	16
多功能串行接口 2	SIN2_0	多功能串口通道 2 输入引脚	9	9	5
	SIN2_1		45	33	21
	SOT2_0	多功能串口通道 2 输出引脚. 当 UART/SPI 功能时用作 SOT 引脚, 当 I2C 功能时用作 SDA 引脚.	10	10	6
	SOT2_1		46	34	22
	SCK2_0	多功能串口通道 2 时钟输入/输出引脚. 当 SPI 功能时用作 SCK 引脚, 当 I2C 功能时用作 SCL 引脚.	11	11	7
	SCK2_1		45	33	21
	SCS20_0	多功能串口通道 2 片选控制 0 输入/输出引脚.	12	12	8
	SCS21_0	多功能串口通道 2 片选控制 1 输入/输出引脚.	13	-	-
	SCS22_0	多功能串口通道 2 片选控制 2 输入/输出引脚.	19	13	9
多功能串行接口 4	SIN4_0	多功能串口通道 4 输入引脚	40	30	19
	SIN4_1		15	-	-
	SIN4_2		50	38	26
	SOT4_0	多功能串口通道 4 输出引脚. 当 UART/SPI 功能时用作 SOT 引脚, 当 I2C 功能时用作 SDA 引脚	39	29	18
	SOT4_1		14	-	-
	SOT4_2		51	39	27
	SCK4_0	多功能串口通道 4 时钟输入/输出引脚. 当 SPI 功能时用作 SCK 引脚, 当 I2C 功能时用作 SCL 引脚	38	28	17
	SCK4_1		13	-	-
	SCK4_2		50	38	26
	SCS40_0	多功能串口通道 4 片选控制 0 输入/输出引脚	37	27	-
	SCS40_1		18	-	-
	SCS41_1	多功能串口通道 4 片选控制 1 输入/输出引脚	15	-	-
	CTS4_0	多功能串口通道 4 的 CTS 输入引脚	42	-	-
	CTS4_1		13	-	-
	RTS4_0	多功能串口通道 4 的 RTS 输出引脚	38	28	17
	RTS4_1		18	-	-
多功能串行接口 5	SIN5_0	多功能串口通道 5 输入引脚	5	5	1
	SIN5_1		37	27	-
	SIN5_2		27	17	13
	SOT5_0		6	6	2

模块	引脚名称	功能描述	64	48	32
	SOT5_1	多功能串口通道 5 输出引脚. 当	36	26	-
	SOT5_2	UART/SPI 功能时用作 SOT 引脚,当 I2C 功能时用作 SDA 引脚.	29	19	15
	SCK5_0	多功能串口通道 5 时钟输入/输出引脚.	7	7	3
	SCK5_1	当 SPI 功能时用作 SCK 引脚, 当 I2C	35	25	-
	SCK5_2	功能时用作 SCL 引脚.	30	20	16
	SCS50_0	多功能串口通道 5 片选控制 0 输入/输出引脚.	8	8	4
	SCS50_1		34	24	-
	SCS50_2		28	18	14
多功能串行接口 6 (不适用于 QFN32)	SIN6_0	多功能串口通道 6 输入引脚	60	44	-
	SIN6_1		23	-	-
	SIN6_2		11	11	7
	SOT6_0	多功能串口通道 6 输出引脚. 当	59	43	-
	SOT6_1	UART/SPI 功能时用作 SOT 引脚,当	24	-	-
	SOT6_2	I2C 功能时用作 SDA 引脚.	12	12	8
	SCK6_0	多功能串口通道 6 时钟输入/输出引脚.	58	42	-
	SCK6_1	当 SPI 功能时用作 SCK 引脚, 当 I2C	25	-	-
	SCK6_2	功能时用作 SCL 引脚.	11	11	7
	CTS6_0	多功能串口通道 6 的 CTS 输入引脚	62	46	30
	RTS6_0	多功能串口通道 6 的 RTS 输出引脚	61	45	29
	SCS60_0	多功能串口通道 6 片选控制 0 输入/输出引脚.	57	41	-
	SCS60_1		26	-	-
	SCS61_0	多功能串口通道 6 片选控制 1 输入/输出引脚.	61	45	29
	SCS62_0	多功能串口通道 6 片选控制 2 输入/输出引脚.	62	46	30
智能卡口接口	ICCK_0	智能卡主机时钟输出引脚	1	1	-
	ICCK_1		59	43	-
	ICRST_0	智能卡主机复位输出引脚	3	3	-
	ICRST_1		57	41	-
	ICIO_0	智能卡主机数据输入/输出引脚	2	2	-
	ICIO_1		58	42	-
模拟电压比较器	VC_IN0	电压比较器模拟输入引脚	7	7	3
	VC_IN1		8	8	4
	VC_IN2		58	42	-
	VC_IN3		59	43	-
	CAOUT_0	电压比较器比较结果输出引脚	57	41	-
	CAOUT_1		19	13	9
	CAOUT_2		42	-	-

模块	引脚名称	功能描述	64	48	32
蜂鸣器	BZ_0	蜂鸣器脉冲输出引脚	4	4	-
	BZ_1		42	-	-
	BZ_2		22	16	12
实时时钟	RTCO_0	实时时钟 0.5 秒脉冲输出引脚	56	-	-
	RTCO_1		43	-	-
	RTCO_2		27	17	13
	SUBOUT_0	低速时钟输出引脚	54	-	-
	SUBOUT_1		6	6	2
	SUBOUT_2		11	11	7
液晶显示控制器	R03	液晶显示控制器供电引脚	37	27	-
	R13		38	28	-
	R23		39	29	-
	R33		40	30	-
	R43		41	31	-
	COM0	液晶显示控制器显示公共引脚	36	26	-
	COM1		35	25	-
	COM2		34	24	-
	COM3		33	23	-
	COM4		32	22	-
	COM5		31	21	-
	COM6		30	20	-
	COM7		29	19	-
	SEG00	液晶显示控制器显示字段引脚	28	18	-
	SEG01		27	17	-
	SEG02		26		-
	SEG03		25		-
	SEG04		24		-
	SEG05		23		-
	SEG06		22	16	-
	SEG07		21	15	-
	SEG08		20	14	-
	SEG09		19	13	-
	SEG10		18		-
	SEG11		15		-
	SEG12		14		-
	SEG13		13		-
	SEG14		12	12	-
	SEG15		11	11	-

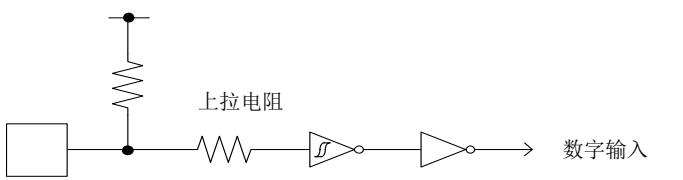
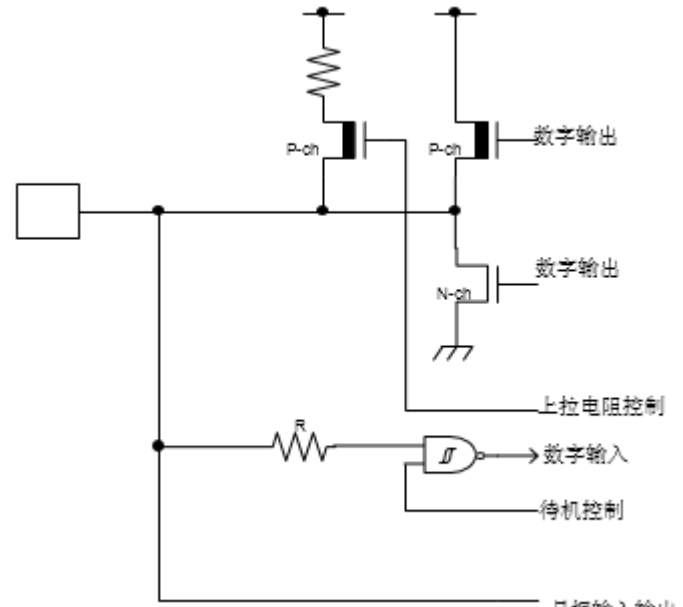
模块	引脚名称	功能描述	64	48	32
	SEG16		10	10	-
	SEG17		9	9	-
	SEG18		8	8	-
	SEG19		7	7	-
	SEG20		6	6	-
	SEG21		5	5	-
	SEG22		4	4	-
	SEG23		3	3	-
	SEG24		2	2	-
液晶显示控制器	SEG25	液晶显示控制器显示字段引脚	1	1	-
	SEG26		62	46	-
	SEG27		61	45	-
	SEG28		60	44	-
	SEG29		59	43	-
	SEG30		58	42	-
	SEG31		57	41	-
	SEG32		56	-	-
	SEG33		55	-	-
	SEG34		64	48	-
	SEG35		63	47	-
	SEG36		32	22	-
	SEG37		31	21	-
	SEG38		30	20	-
	SEG39		29	19	-
低功耗模式	WKUP0	深度休眠待机模式恢复输入引脚	8	8	4
	WKUP1		2	2	-
	WKUP2		60	44	-
	WKUP3		27	17	13
电压监测	LVDI	端口监测电压输入引脚	61	45	29
复位	RSTB	端口复位输入引脚.当输入电平为低的时候,复位有效	52	40	28
模式	MODE	模式选择引脚. 当输入电平为低时, 选择正常工作模式; 当输入电平为高时, 选择闪存串行编程模式	44	32	20
电源	DVCC	电源引脚	49	37	25
接地	DVSS	接地引脚	47	35	23
	DVSS		17	-	-
时钟	XHI	端口高速晶振回路引脚	45	33	21
	XHO		46	34	22

模块	引脚名称	功能描述	64	48	32
	XLI	端口低速晶振回路引脚	50	38	26
	XLO		51	39	27
	IRCO_0	内部高速振荡时钟输出引脚	55	-	-
	IRCO_1		14	-	-
	IRCO_2		20	14	10
超级滤波电容	DVDD	端口供电稳定电容引脚	-	-	-
	DVDD		16	-	-
滤波电容	Vcore	内部数字电路供电稳定电容引脚	48	36	24

5. I/O 电路类型

类型	电路	备注
A		<ul style="list-style-type: none"> • CMOS 电平输出 • CMOS 电平施密特迟滞输入 • 模拟输入 • 液晶显示输出 • 带上拉电阻控制 • 带待机模式控制 • 上拉电阻大约 52 kΩ • $I_{OH} = -5 \text{ mA}$, $I_{OL} = 5 \text{ mA}$ <p>(部分 IO 的 $I_{OH} = -12 \text{ mA}$, $I_{OL} = 12 \text{ mA}$)</p> <ul style="list-style-type: none"> • 可选开漏输出 • 当用作 I²C 功能引脚时, 数字输出 P-ch 管处于关闭状态
B		<ul style="list-style-type: none"> • CMOS 电平输出 • CMOS 电平施密特迟滞输入 • 液晶显示输出 • 带上拉电阻控制 • 带待机模式控制 • 上拉电阻大约 52 kΩ • $I_{OH} = -5 \text{ mA}$, $I_{OL} = 5 \text{ mA}$ <p>(部分 IO 的 $I_{OH} = -12 \text{ mA}$, $I_{OL} = 12 \text{ mA}$)</p> <ul style="list-style-type: none"> • 可选开漏输出 • 当用作 I²C 功能引脚时, 数字输出 P-ch 管处于关闭状态

类型	电路	备注
C		<ul style="list-style-type: none"> • CMOS 电平输出 • CMOS 电平施密特迟滞输入 • 液晶供电输入 • 带上拉电阻控制 • 带待机模式控制 • 上拉电阻大约 52 kΩ • IOH = -5 mA, IOL = 5 mA • 可选开漏输出 • 当用作 I2C 功能引脚时, 数字输出 P-ch 管处于关闭状态
D		<ul style="list-style-type: none"> • CMOS 电平输出 • CMOS 电平施密特迟滞输入 • 带上拉电阻控制 • 带待机模式控制 • 上拉电阻大约 52 kΩ • IOH = -5 mA, IOL = 5 mA • (部分 IO 的 IOH = -12 mA, IOL = 12 mA) • 可选开漏输出 • 当用作 I2C 功能引脚时, 数字输出 P-ch 管处于关闭状态
E		<ul style="list-style-type: none"> • CMOS 电平施密特迟滞输入

F	 <p>上拉电阻</p> <p>数字输入</p>	<ul style="list-style-type: none"> • CMOS 电平施密特迟滞输入 • 上拉电阻大约 52 kΩ
G	 <p>数字输出</p> <p>数字输出</p> <p>上拉电阻控制</p> <p>数字输入</p> <p>待机控制</p> <p>晶振输入输出</p>	<ul style="list-style-type: none"> • CMOS 电平输出 • CMOS 电平施密特迟滞输入 • 晶振输入输出 • 带上拉电阻控制 • 带待机模式控制 • 上拉电阻大约 52 kΩ • $I_{OH} = -5\text{ mA}$, $I_{OL} = 5\text{ mA}$ • 可选开漏输出作 I²C 功能引脚时，数字输出 P-ch 管处于关闭状态

6. 使用注意事项

电源引脚

若产品有多个 DVCC, DVSS 引脚, 为防止器件设计时因闩锁等产生误动作, 可把器件内同一电位上的引脚相互连接; 为防止因额外的辐射或者地线的上升致使选通信号发生误动作, 请务必把这些引脚与外部电源或地线连接, 以符合总输出电流的额定。

另外, 在电源和本器件的 DVCC, DVSS 引脚间考虑连接尽可能低的电阻。此外, 推荐在本器件附近的 DVCC 和 DVSS 引脚间连接一个约 0.1 μ F 的陶瓷旁路电容。

稳定供电电源

即使波动的供电电压在推荐的电压范围内, 快速抖动的供电电压也可能导致故障的发生。为保证电压的稳定性, 在市电工频(50Hz/60Hz)范围内, 以抑制电压的波动范围不超过推荐值 DVCC 的 10%范围, 要求开启供电的瞬间, 瞬时波动比率不超过 0.1 V/ μ s。

晶振电路

晶振引脚 XHI/XHO 和 XLI/XLO 附近的噪声可能导致器件故障的发生。在设计印刷电路板时, 引脚、晶振及至地线的旁路电容的距离要尽可能的靠近。

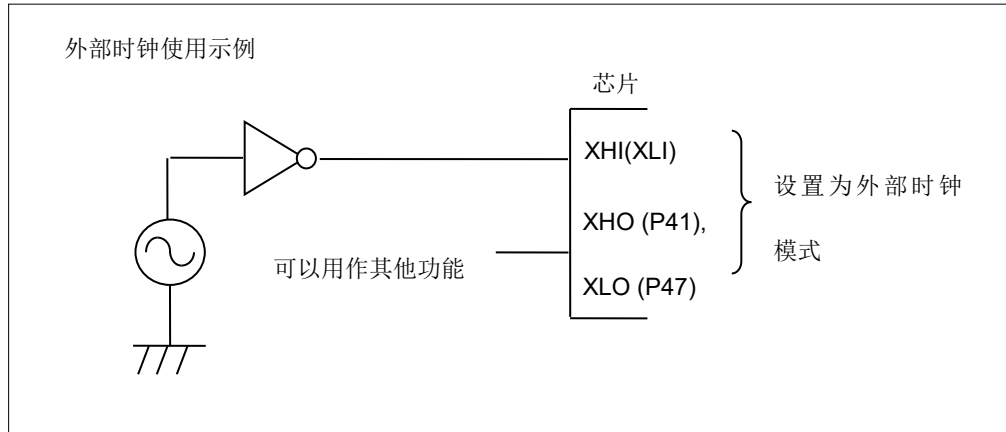
强烈建议设计时地线应环绕 XHI/XHO, XLI/XLO 引脚, 这样印刷电路板才能够稳定工作。

客户在选择外部晶振时, 很有必要做板级评估你所使用的晶振的振荡特性。

使用外部时钟

当使用外部时钟作为高速时钟时，选择 XHI 输入， 可将引脚 XHO 用作其他功能.

当使用外部时钟作为低速时钟时，选择 XLI 输入， 可将引脚 XLO 用作其他功能.



多功能串行引脚用作 I2C 引脚时的注意事项

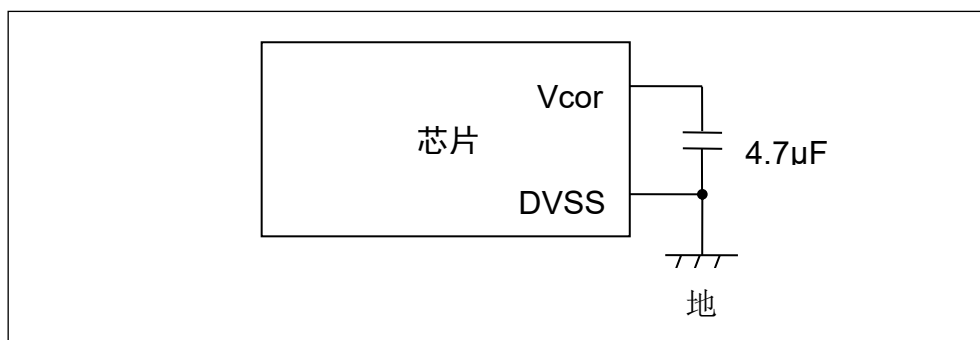
如果多功能串行引脚用作 I2C 引脚，始终禁止数字输出 P-ch 晶体管。但是，I2C 引脚需要如其它引脚一样保持电气特性，断电后无需与外部 I2C 总线系统连接。

模式引脚(MODE)

模式引脚(MODE)直接与 DVCC 引脚/DVSS 引脚连接。为防止模式引脚电平变化及重写闪存数据引起上拉/下拉或者并防止器件因噪声而意外进入测试模式，设计电路板时上拉/下拉电阻要尽量小，模式引脚与 DVCC 引脚/DVSS 引脚的距离要尽量短，而且所连接的电阻要尽可能的小。

滤波电容引脚

本系列内置调节器，Vcore 引脚始终连接 4.7μF 左右的旁路电容供调节器使用。



串行通信

串行通信时受噪声或其他因素影响可能接收到不正确的数据。因此，请设计能降噪的电路板。

考虑到受噪声影响而接收到不正确的数据，应在数据末尾添加数据校验等错误检测措施。检测出错误后，重新发送数据。

不同容量的存储器产品间及 FLASH 产品和 MASK 产品的特性差异

因为芯片布设和存储器构造的差异，不同容量的存储器产品间及 FLASH 产品和 MASK 产品的电气特性(功耗、ESD、闩锁、噪声特性、振荡特性等)也不同。

用户要使用同一系列的其它产品时，须评估其电气特性。

使用调试引脚时注意事项

当调试引脚(SWDIO/SWCLK)设置为 GPIO 或者其他外设功能时，将他们设置为只能输出，严禁设置为输入引脚功能。

7. 框图

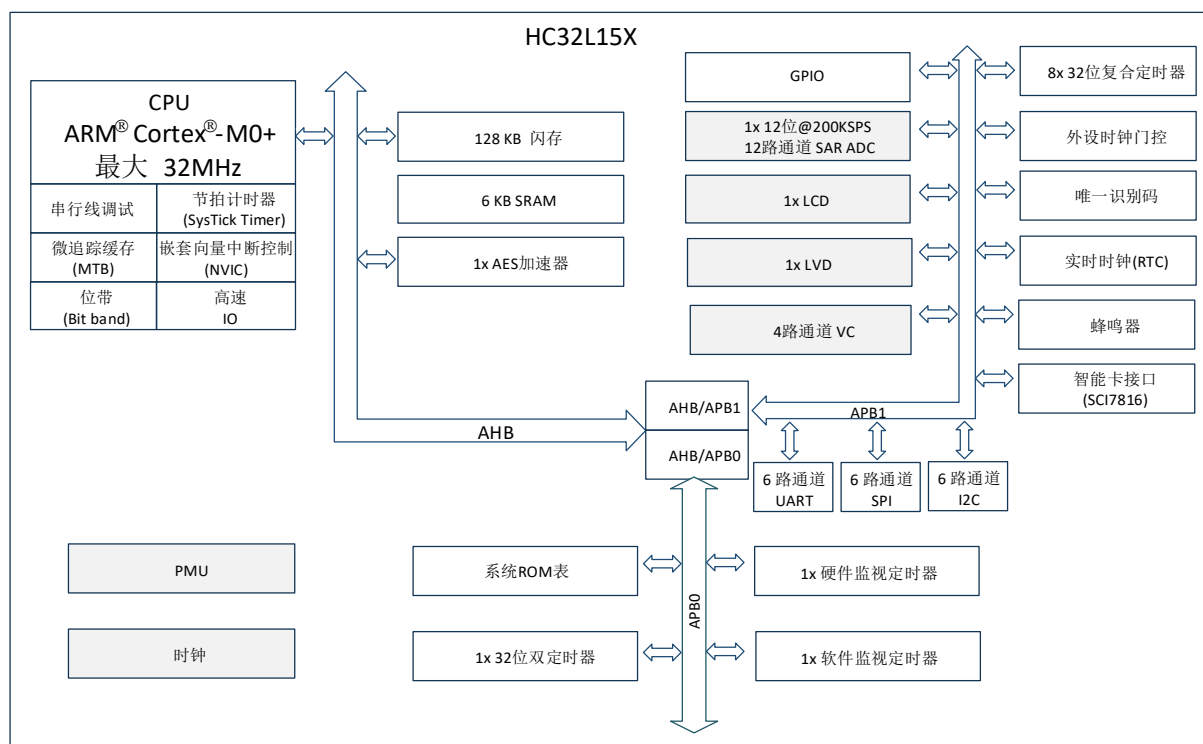


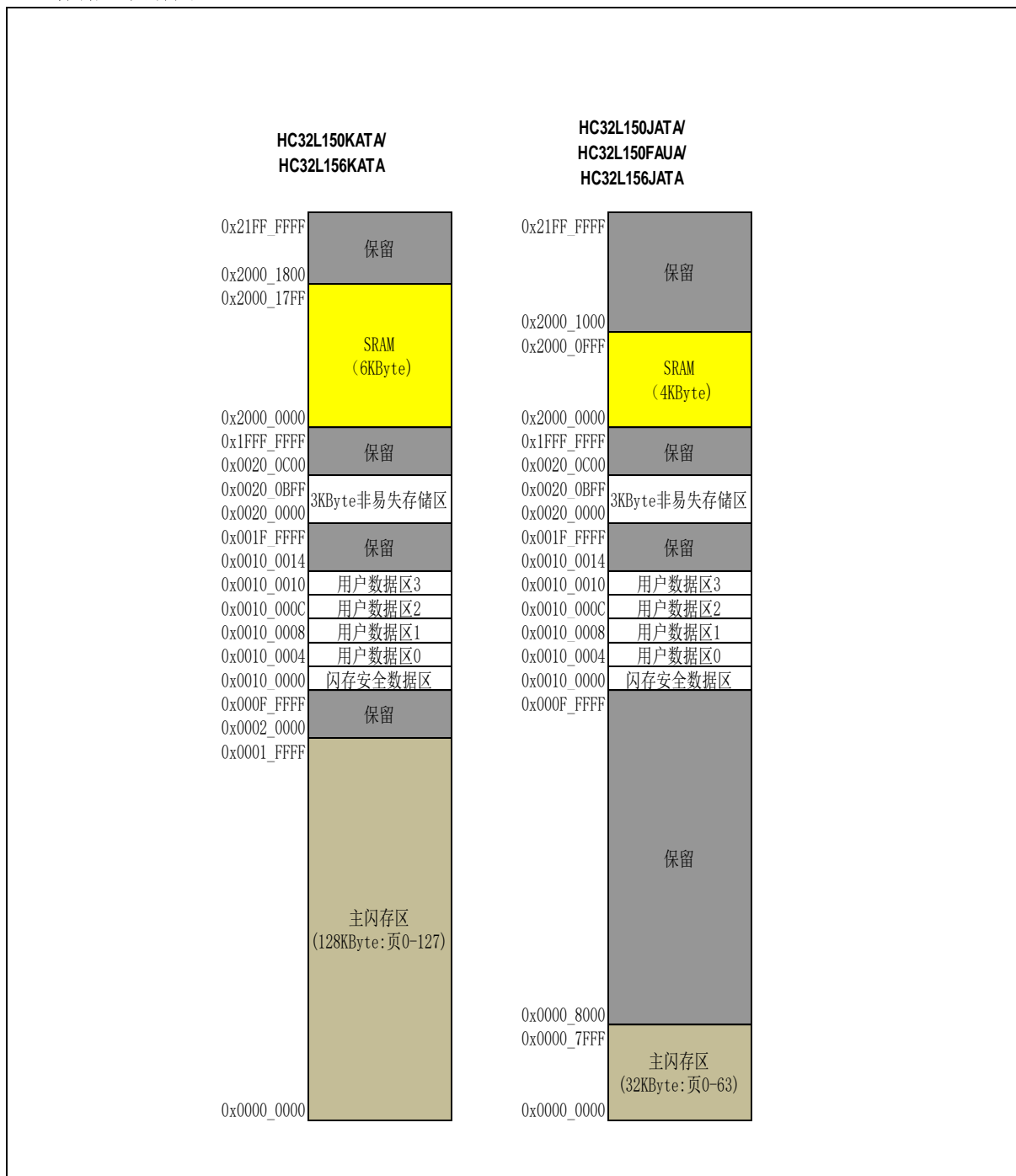
图 7-1 功能模块

8. 存储区映射图

存储区映射图A

0xFFFF_FFFF	保留	0x41FF_FFFF	保留
0xF801_8000	保留	0x4006_C000	保留
0xF800_0000	高速IO(单周期IO)	0x4006_B000	AES加速器
	保留	0x4006_AFFF	保留
0xF000_2000	保留		保留
0xF000_1000	数据监测与追踪		保留
0xF000_0000	CM0+-Coresight-微追踪模块	0x4003_C900	保留
0xE000_0000	Cortex-M0 专用外设资源区	0x4003_C800	智能卡接口
	保留	0x4003_C400	保留
	保留	0x4003_C300	模拟电压比较器
	保留	0x4003_C200	蜂鸣器
	保留	0x4003_C100	外设时钟门控
	保留	0x4003_C000	保留
	保留	0x4003_B000	实时时钟
0x4400_0000	保留	0x4003_AFFF	保留
	32Mbytes位带别名区	0x4003_9000	保留
0x4200_0000	保留	0x4003_8000	多功能串行接口
	外设资源区	0x4003_7000	多功能串行接口(支持波特率补偿)
0x4000_0000	保留	0x4003_6000	保留
	保留	0x4003_5800	保留
0x2400_0000	保留	0x4003_5000	低电压检测/电源模式/带隙基准源
0x2200_0000	32Mbytes位带别名区	0x4003_4000	保留
0x21FF_FFFF	保留	0x4003_3000	端口IO控制
0x2000_1800	保留	0x4003_2000	液晶显示(LCD)控制器
0x2000_0000	SRAM (最大 6KByte)	0x4003_1000	中断监视单元
	保留	0x4003_0000	端口中断/不可屏蔽中断控制
0x0020_0C00	保留	0x4002_F000	保留
0x0020_0BFF	3KByte非易失存储区	0x4002_E000	时钟调校控制
0x0020_0000	保留	0x4002_DFFF	保留
0x001F_FFFF	保留	0x4002_8000	保留
0x0010_0014	用户数据区3	0x4002_7000	12位A/D转换器
0x0010_0010	用户数据区2	0x4002_6000	保留
0x0010_000C	用户数据区1	0x4002_5000	复合定时器
0x0010_0008	用户数据区0	0x4002_4FFF	保留
0x0010_0004	闪存安全数据区		保留
0x0010_0000	保留	0x4001_6000	保留
0x000F_FFFF	保留	0x4001_5000	双定时器
0x0002_0000	保留	0x4001_4FFF	保留
	主闪存区 (最大128KByte)	0x4001_3000	保留
0x0000_0000		0x4001_2000	软件监视定时器
		0x4001_1000	硬件监视定时器
		0x4001_0000	时钟复位控制
		0x4000_0200	保留
		0x4000_0100	芯片唯一识别码
		0x4000_0000	闪存控制器

存储区映射图B



注意:

- 关于闪存详情, 参考用户手册“第 16 章 闪存”。

外设地址映射

起始地址	结束地址	总线	外设功能
0x4000_0000	0x4000_0FFF	AHB	闪存控制寄存器
0x4000_1000	0x4000_FFFF		保留
0x4001_0000	0x4001_0FFF	APB0	时钟/复位控制
0x4001_1000	0x4001_1FFF		硬件监视定时器
0x4001_2000	0x4001_2FFF		软件监视定时器
0x4001_3000	0x4001_4FFF		保留
0x4001_5000	0x4001_5FFF		双定时器
0x4001_6000	0x4001_FFFF		保留
0x4002_0000	0x4002_4FFF	APB1	保留
0x4002_5000	0x4002_5FFF		复合定时器
0x4002_6000	0x4002_6FFF		保留
0x4002_7000	0x4002_7FFF		A/D转换器
0x4002_8000	0x4002_DFFF		保留
0x4002_E000	0x4002_EFFF		时钟调校配置寄存器
0x4002_F000	0x4002_FFFF		保留
0x4003_0000	0x4003_0FFF		端口中断控制器
0x4003_1000	0x4003_1FFF		中断源监视单元
0x4003_2000	0x4003_2FFF		液晶控制器(LCDC)
0x4003_3000	0x4003_3FFF		端口控制(PORT)
0x4003_4000	0x4003_4FFF		保留
0x4003_5000	0x4003_57FF		低电压检测/低功耗控制/带隙基准源控制
0x4003_5800	0x4003_6FFF		保留
0x4003_7000	0x4003_7FFF		多功能通讯串口(支持波特率补偿)
0x4003_8000	0x4003_8FFF		多功能通信串口
0x4003_9000	0x4003_AFFF		保留
0x4003_B000	0x4003_BFFF		实时时钟

0x4003_C000	0x4003_C0FF		保留
0x4003_C100	0x4003_C1FF		外设时钟门控
0x4003_C200	0x4003_C2FF		蜂鸣器
0x4003_C300	0x4003_C3FF		模拟电压比较器
0x4003_C400	0x4003_C7FF		保留
0x4003_C800	0x4003_C8FF		智能卡SCI7816主控器
0x4003_C900	0x4003_FFFF		保留
0x4004_0000	0x4006_AFFF	AHB	保留
0x4006_B000	0x4006_BFFF		AES 加速器
0x4006_C000	0x41FF_FFFF		保留

9. 引脚状态

引脚状态术语释义如下：

- **SPLV=0**
低功耗模式控制寄存器(LPM_CTL)的待机引脚电平设定位(SPLV)置”0”的状态
- **SPLV=1**
低功耗模式控制寄存器(LPM_CTL)的待机引脚电平设定位(SPLV)置”1”的状态
- **输入使能**
输入功能可用的状态
- **内部输入固定为”0”**
输入功能处于不可使用的状态，内部输入固定为”L”。
- **Hi-Z**
将输出驱动用晶体管置于驱动禁止状态、引脚置于 Hi-Z 状态
- **设定禁止**
不可设定
- **保持之前状态**
保持转换到本模式前的状态

如果内置的外设功能正在运行，则遵从该外设功能

如果用作端口时，保持该状态
- **模拟输入使能**
允许模拟输入
- **选择 GPIO 功能**
在深度休眠待机模式下，端口切换到通用 IO 的状态(该状态取决于之前对 GPIO 的配置)
- **输出”L”**
引脚输出”L”到芯片外
- **上拉**
内部上拉电阻有效

引脚状态一览表

引脚状态类型	功能组名称	上电复位状态	非上电复位的复位状态	运行模式或 IDLE 状态	实时时钟模式或停止模式状态		深度休眠待机实时时钟模式或深度休眠待机停止模式状态		从深度休眠待机模式恢复状态
		-	-	-	SPLV = 0	SPLV = 1	SPLV = 0	SPLV = 1	-
A	选择晶振 IO	Hi-Z/ 输入使能	Hi-Z/ 输入使能	Hi-Z/ 输入使能	Hi-Z/ 输入使能	Hi-Z/ 输入使能	Hi-Z/ 输入使能	Hi-Z/ 输入使能	Hi-Z/ 输入使能
	选择外设	设定禁止	设定禁止	保持之前状态	保持之前状态	Hi-Z / 内部输入固定为“0”	选择 GPIO 功能/内部输入固定为“0”	Hi-Z / 内部输入固定为“0”	选择 GPIO 功能
	选择 GPIO								
B	选择模拟 IO	设定禁止	设定禁止	Hi-Z / 内部输入固定为“0”/模拟输入使能	Hi-Z / 内部输入固定为“0”/模拟输入使能	Hi-Z / 内部输入固定为“0”/模拟输入使能	Hi-Z / 内部输入固定为“0”/模拟输入使能	Hi-Z / 内部输入固定为“0”/模拟输入使能	Hi-Z / 内部输入固定为“0”/模拟输入使能
	选择端口中断			保持之前状态	保持之前状态	保持之前状态	选择 GPIO 功能/内部输入固定为“0”	Hi-Z / 内部输入固定为“0”	选择 GPIO 功能/内部输入固定为“0”
	选择其他外设					Hi-Z / 内部输入固定为“0”			
	选择 GPIO	Hi-Z	Hi-Z						
C	选择模拟 IO	设定禁止	设定禁止	Hi-Z / 内部输入固定为“0”/模拟输入使能	Hi-Z / 内部输入固定为“0”/模拟输入使能	Hi-Z / 内部输入固定为“0”/模拟输入使能	Hi-Z / 内部输入固定为“0”/模拟输入使能	Hi-Z / 内部输入固定为“0”/模拟输入使能	Hi-Z / 内部输入固定为“0”/模拟输入使能
	选择 WKUP			保持之前状态	保持之前状态	保持之前状态	WKUP 输入使能	Hi-Z / WKUP 输入使能	选择 GPIO 功能/内部输入固定为“0”
	选择端口中断						选择 GPIO 功能/内部输入固定为“0”	Hi-Z / 内部输入固定为“0”	
	选择其他外设					Hi-Z / 内部输入固定为“0”			
	选择 GPIO	Hi-Z	Hi-Z						
D	选择端口中断	设定禁止	设定禁止	保持之前状态	保持之前状态	保持之前状态	选择 GPIO 功能/内部输入固定为“0”	Hi-Z / 内部输入固定为“0”	选择 GPIO 功能
	选择其他外设								

引脚状态类型	功能组名称	上电复位状态	非上电复位的复位状态	运行模式或 IDLE 状态	实时时钟模式或停止模式状态		深度休眠待机实时时钟模式或深度休眠待机停止模式状态		从深度休眠待机模式恢复状态
		-	-	-	SPLV = 0	SPLV = 1	SPLV = 0	SPLV = 1	-
	选择 GPIO	Hi-Z	Hi-Z			Hi-Z / 内部输入固定为“0”			
E	选择模拟 IO	设定禁止	设定禁止	Hi-Z / 内部输入固定为“0”/模拟输入使能	Hi-Z / 内部输入固定为“0”/模拟输入使能	Hi-Z / 内部输入固定为“0”/模拟输入使能	Hi-Z / 内部输入固定为“0”/模拟输入使能	Hi-Z / 内部输入固定为“0”/模拟输入使能	Hi-Z / 内部输入固定为“0”/模拟输入使能
	选择 WUKP			保持之前状态	保持之前状态	保持之前状态	WKUP 输入使能	Hi-Z / WKUP 输入使能	选择 GPIO 功能/内部输入固定为“0”
	选择 NMIX					Hi-Z / 内部输入固定为“0”	选择 GPIO 功能/内部输入固定为“0”	Hi-Z / 内部输入固定为“0”	
	选择其他外设								
	选择 GPIO	Hi-Z	Hi-Z						
F	选择外设	设定禁止	设定禁止	保持之前状态	保持之前状态	Hi-Z / 内部输入固定为“0”	选择 GPIO 功能/内部输入固定为“0”	Hi-Z / 内部输入固定为“0”	选择 GPIO 功能
	选择 GPIO	Hi-Z	Hi-Z						
G	串行调试接口	Hi-Z	上拉/输入使能	保持之前状态	保持之前状态	保持之前状态	保持之前状态	保持之前状态	保持之前状态
	选择模拟 IO	设定禁止	设定禁止	Hi-Z / 内部输入固定为“0”/模拟输入使能	Hi-Z / 内部输入固定为“0”/模拟输入使能	Hi-Z / 内部输入固定为“0”/模拟输入使能	Hi-Z / 内部输入固定为“0”/模拟输入使能	Hi-Z / 内部输入固定为“0”/模拟输入使能	Hi-Z / 内部输入固定为“0”/模拟输入使能
	选择其他外设			保持之前状态	保持之前状态	Hi-Z / 内部输入固定为“0”	选择 GPIO 功能/内部输入固定为“0”	Hi-Z / 内部输入固定为“0”	选择 GPIO 功能
	选择 GPIO								
H	RSTB 引脚	上拉/输入使能	上拉/输入使能	上拉/输入使能	上拉/输入使能	上拉/输入使能	上拉/输入使能	上拉/输入使能	上拉/输入使能
I	MODE 引脚	输入使能	输入使能	输入使能	输入使能	输入使能	输入使能	输入使能	输入使能

引脚状态类型	功能组名称	上电复位状态	非上电复位的复位状态	运行模式或 IDLE 状态	实时时钟模式或停止模式状态		深度休眠待机实时时钟模式或深度休眠待机停止模式状态		从深度休眠待机模式恢复状态
		-	-	-	SPLV = 0	SPLV = 1	SPLV = 0	SPLV = 1	-
J	仅 GPIO	Hi-Z	Hi-Z	保持之前状态	保持之前状态	输出“L”/内部输入固定为“0”	选择 GPIO 功能/内部输入固定为“0”	Hi-Z / 内部输入固定为“0”	选择 GPIO 功能
K	选择模拟 IO	设定禁止	设定禁止	Hi-Z / 内部输入固定为“0”/模拟输入使能	Hi-Z / 内部输入固定为“0”/模拟输入使能	Hi-Z / 内部输入固定为“0”/模拟输入使能	Hi-Z / 内部输入固定为“0”/模拟输入使能	Hi-Z / 内部输入固定为“0”/模拟输入使能	Hi-Z / 内部输入固定为“0”/模拟输入使能
	选择其他外设			保持之前状态	保持之前状态	Hi-Z / 内部输入固定为“0”	选择 GPIO 功能/内部输入固定为“0”	Hi-Z / 内部输入固定为“0”	选择 GPIO 功能
	选择 GPIO	Hi-Z	Hi-Z						
L	选择模拟 IO	设定禁止	设定禁止	Hi-Z / 内部输入固定为“0”/模拟输入使能	Hi-Z / 内部输入固定为“0”/模拟输入使能	Hi-Z / 内部输入固定为“0”/模拟输入使能	Hi-Z / 内部输入固定为“0”/模拟输入使能	Hi-Z / 内部输入固定为“0”/模拟输入使能	Hi-Z / 内部输入固定为“0”/模拟输入使能
	选择 WKUP			保持之前状态	保持之前状态	保持之前状态	WKUP 输入使能	Hi-Z / WKUP 输入使能	选择 GPIO 功能/内部输入固定为“0”
	选择其他外设					Hi-Z / 内部输入固定为“0”	选择 GPIO 功能/内部输入固定为“0”	Hi-Z / 内部输入固定为“0”	
	选择 GPIO	Hi-Z	Hi-Z						
M	选择模拟 IO	设定禁止	设定禁止	Hi-Z / 内部输入固定为“0”/模拟输入使能	Hi-Z / 内部输入固定为“0”/模拟输入使能	Hi-Z / 内部输入固定为“0”/模拟输入使能	Hi-Z / 内部输入固定为“0”/模拟输入使能	Hi-Z / 内部输入固定为“0”/模拟输入使能	Hi-Z / 内部输入固定为“0”/模拟输入使能
	选择端口中断			保持之前状态	保持之前状态	保持之前状态	选择 GPIO 功能/内部输入固定为“0”	Hi-Z / 内部输入固定为“0”	选择 GPIO 功能/内部输入固定为“0”
	选择 GPIO	Hi-Z	Hi-Z			Hi-Z / 内部输入固定为“0”			

10. 电气特性

10.1. 最大绝对额定值

Symbol	Parameter	Min	Max	Unit	Reference
DV_{CC}	电源电压*1,*2	$DV_{SS} - 0.3$	$DV_{SS} + 3.8$	V	
V_I	输入电压*1	$DV_{SS} - 0.3$	$DV_{CC} + 0.3$ (≤ 3.8 V)	V	
V_O	输出电压*1	$DV_{SS} - 0.3$	$DV_{CC} + 0.3$ (≤ 3.8 V)	V	
I_{OL}	“L”电平最大输出电流*3	-	12	mA	12 mA IO
		-	5	mA	5 mA IO
I_{OLAV}	“L”电平平均输出电流*4	-	5	mA	
ΣI_{OL}	“L”电平总体最大输出电流	-	100	mA	
ΣI_{OLAV}	“L”电平总体平均输出电流*5	-	50	mA	
I_{OH}	“H”电平最大输出电流*3	-	- 12	mA	12 mA IO
		-	- 5	mA	5 mA IO
I_{OHAV}	“H”电平平均输出电流*4	-	- 5	mA	
ΣI_{OH}	“H”电平总体最大输出电流	-	- 100	mA	
ΣI_{OHAV}	“H”电平总体平均输出电流*5	-	- 50	mA	
P_D	功耗	-	165	mW	
T_{STG}	存储温度	- 55	+ 150	°C	

*1:参数是基于 $DV_{SS}=0$ V 的条件。

*2: DV_{CC} 不可低于 $DV_{SS} - 0.3$ V。

*3:最大输出电流规定单一引脚的峰值。

*4:平均输出电流规定在 100 ms 内流经单一引脚的平均电流。

*5:平均总输出电流规定在 100 ms 内流过所有引脚的平均电流。

注意:

- 如在半导体器件上施加的负荷(电压、电流、温度等)超过最大额定值,将会导致该器件永久性损坏,因此任何参数均不得超过其绝对最大额定值。

10.2. 推荐工作条件

(DV_{SS}=0.0 V)

参数	符号	条件	额定值		单位	参考
			最小值	最大值		
电源电压	DV _{CC}	-	2.2	3.8	V	*1
LCD/ADC 供电电压	V _{R43}	-	2.2	DV _{CC}	V	
外部低速晶振频率*2	Fin	-	-	-	kHz	典型值: 32.768 kHz
滤波电容	C _S	-	1	10	μF	电压调节器*1
工作温度	Ta	-	- 40	+ 85	°C	

*1: 关于滤波电容的连接参”考使用注意事项”的”滤波电容引脚”部分.

*2: 外部低速晶振需要提供典型的时钟频率为 32.768 kHz.

注意:

- 推荐工作条件是确保半导体芯片正常工作的条件。在推荐工作条件的范围内，电气特性的所有规格值均可得到保证。务必在推荐工作条件下使用半导体芯片。超出该条件的使用可能会影响半导体的可靠性。
- 对于本数据手册中未记载的项目、使用条件或逻辑组合的使用，本公司不做任何保障。如果用户考虑在所列条件之外使用本芯片，请事前联系销售代表。

10.3. 直流特性

10.3.1. 电流特性

Parameter	Symbol (端口)	Conditions		HCLK 频率	Typ ^{*1}	Max ^{*2}	Unit	Ref
工作电流	Icc (DVCC)	正常工作 (执行程序 在闪存上)	内建高速振荡器模式*4 执行 NOP 指令 通过 CLKENx 停止所有外设的时钟	4 MHz	1.477	1.531	mA	*3
			32MHz 外部时钟输入模式 执行 NOP 指令 内建高速振荡器停止 通过 CLKENx 停止所有外设的时钟	32 MHz	10.230	10.554	mA	*3
			外部低速晶振模式 执行 NOP 指令 通过 CLKENx 停止所有外设的时钟	32.768 kHz	19.87	30.45	μA	*3
			内建低速晶振模式 执行 NOP 指令 通过 CLKENx 停止所有外设的时钟	32 kHz	16.38	22.60	μA	*3
	Iccs (DVCC)	CPU IDLE 模式	内建高速振荡器模式*4 通过 CLKENx 停止所有外设的时钟	4 MHz	736.58	785.57	uA	*3
			外部高速晶振模式 通过 CLKENx 停止所有外设的时钟	32 MHZ	4.907	5.190	mA	*3
			外部低速晶振模式 通过 CLKENx 停止所有外设的时钟	32.768 kHz	10.27	18.372	μA	*3
			内建低速晶振模式 通过 CLKENx 停止所有外设的时钟	32 kHz	8.141	15.597	μA	*3

*1 : Ta=+25°C,DVcc=3.0 V

*2 : Ta=+85°C,DVcc=3.6 V

*3 :所有端口固定输出”L”

*4 :内建高速晶振输出频率可以为 16/8/4/2 MHz

*5 : DVCC=2.2 V

Parameter	Symbol (端口)	Conditions		Typ ^{*2}	Max ^{*3}	Unit	Ref
工作电流	I _{CCH} (DVCC)	停止模式		2.282	7.575	μA	*1
	I _{CCR1} (DVCC)	实时时钟模式 1	外部低速晶振模式, 打开 RTC	3.50	8.960	μA	*1
	I _{CCR2} (DVCC)	实时时钟模式 2	外部低速晶振模式, 打开 RTC 和 电容型 LCD	3.964	9.060	μA	*1
	I _{CCR3} (DVCC)	实时时钟模式 3	外部低速晶振模式, 打开 RTC, 电容型 LCD 和 LVD	24.647	33.920	μA	*1
	I _{CCR4} (DVCC)	实时时钟模式 4	外部低速晶振模式, 打开 RTC, 电容型 LCD, LVD 和 硬件监视定时器	24.795	33.999	μA	*1
	I _{CCR5} (DVCC)	实时时钟模式 5	外部低速晶振模式, 打开 RTC, 电容型 LCD, LVD, 硬件监视定时器和电压比较器	27.769	38.076	μA	*1

*1: 所有端口固定为输出“L”, 低电压检测关闭, 闪存待机模式。

*2 : Ta=+25°C,DVcc=3.0 V

*3 : Ta=+85°C,DVcc=3.6 V

Parameter	Symbol (端口)	Conditions		Typ ^{*2}	Max ^{*3}	Unit	Ref
供电电流	I _{CCHD} (DVCC)	深度休眠待机停止模式	RAM 掉电, CPU 掉电, 部分 IO 可唤醒中断	2.131	5.057	μA	*1
	I _{CCRD1} (DVCC)	深度休眠待机实时时钟模式 1	RAM 掉电, CPU 掉电, 部分 IO 可唤醒中断, 打开外部低速晶振和 RTC	3.178	6.223	μA	*1
	I _{CCRD2} (DVCC)	深度休眠待机实时时钟模式 2	RAM 掉电, CPU 掉电, 部分 IO 可唤醒中断, 打开外部低速晶振, RTC 和 电容型 LCD	3.606	6.569	μA	*1
	I _{CCRD3} (DVCC)	深度休眠待机实时时钟模式 3	RAM 掉电, CPU 掉电, 部分 IO 可唤醒中断, 打开外部低速晶振, RTC, 电容型 LCD 和 LVD	24.453	31.800	μA	*1

*1: 所有端口固定为输出“L”, 低电压检测关闭

*2 : Ta=+25°C,DVcc=3.0 V

*3 : Ta=+85°C,DVcc=3.6 V

低压检测电路工作电流

(DV_{CC}=2.2 V ~ 3.8 V, DV_{SS}=0 V, Ta=- 40°C ~ +85°C)

Parameter	Symbol	端口	Conditions	Typ	Max	Unit	Ref
低压检测电路电源电流	I _{CC} LVD	DVCC	正常工作	232.02	287.89	μA	产生复位时
				2.34	2.39	mA	产生中断时

闪存工作电流

(DV_{CC}=2.2 V ~ 3.8 V, DV_{SS}=0 V, Ta=- 40°C ~ +85°C)

Parameter	Symbol	端口	Conditions	Typ	Max	Unit	Ref
闪存写入电流	I _{CC} FP	-	当写入时	-	3.5	mA	按字节写入
闪存擦除电流	I _{CC} FE	-	当擦除时	-	2	mA	片/全芯片擦除时

外设电流消耗

(DV_{CC}=2.2 V ~ 3.8 V, DV_{SS}=0 V, Ta=- 40°C ~ +85°C)

时钟系统	外设功能	条件	工作频率(MHz)				Unit	Ref
			4	8	16	32		
HCLK	通用 I/O 口	所有 IO 正常工作	0.097	0.198	0.386	0.817	mA	
PCLK1	复合定时器	4 通道正常工作	0.142	0.291	0.563	1.202	mA	
	A/D 转换器	1 单元正常工作	0.130	0.146	0.178	0.468		
	多功能通讯串口	1 通道正常工作	0.459	0.920	1.819	3.803		

10.3.2. 引脚特性

(DV_{CC}=2.2 V ~ 3.8 V, DV_{SS}=0 V, Ta=- 40°C ~ +85°C)

Parameter	Symbol	端口	Conditions	Min	Typ	Max	Unit	Ref
H 电平输入电压	V _{IH}	迟滞输入, MODE 引脚		2.0	-	DV _{CC} +0.3	V	
L 电平输入电压	V _{IL}	迟滞输入, MODE 引脚		DV _{SS} - 0.3	-	0.8	V	
H 电平输出电压	V _{OH}	5 mA 类型	I _{OH} = - 5mA	2.4	-	DV _{CC}	V	
		12mA 类型	I _{OH} = - 12mA					
L 电平输出电压	V _{OL}	5 mA 类型	I _{OL} = 5 mA	DV _{SS}	-	0.4	V	
		12mA 类型	I _{OL} = 12mA					
输入漏电流	I _{IL}	-	-	- 1	-	+ 1	μA	
上拉电阻	R _{PU}	上拉引脚	V _{IN} = 0	30	52	98	kΩ	
输入电容	C _{IN}	除 DV _{CC} , DV _{SS} 外	-	-	5	15	pF	

10.3.3. LCD 特性

(DV_{CC}=2.2 V ~ 3.8 V, DV_{SS}=0 V, Ta=- 40°C ~ +85°C)

Parameter	Symbol	端口	Conditions	Min	Typ	Max	Unit	Ref
R03 到 R33 输出电压 (1/4 偏置)	VR03	R03	选择内部分压 电阻	DVCC x 1/4 -10%	-	DVCC x 1/4 +10%	V	LCD 对比度 100%
	VR13	R13		DVCC x 1/2 -10%	-	DVCC x 1/2 + 10%		
	VR23	R23		DVCC x 3/4 -10%	-	DVCC x 3/4 + 10%		
	VR33	R33		DVCC -10%	-	DVCC +10%		
R03 到 R33 输出电压 (1/3 偏置)	VR03	R03	选择内部分压 电阻	DVCC x 1/3 -10%	-	DVCC x 1/3 +10%	V	LCD 对比度 100%
	VR13	R13		DVCC x 2/3 -10%	-	DVCC x 2/3 +10%		
	VR23	R23		DVCC -10%	-	DVCC +10%		
	VR33	R33		DVCC -10%	-	DVCC +10%		
R03 到 R33 输出电压 (1/2 偏置)	VR03	R03	选择内部分压 电阻	DVCC x 1/2 -10%	-	DVCC x 1/2 +10%	V	LCD 对比度 100%
	VR13	R13		DVCC -10%	-	DVCC +10%		
	VR23	R23		DVCC -10%	-	DVCC +10%		
	VR33	R33		DVCC -10%	-	DVCC +10%		
LCD 开启 延时	Tready (电容)	-		-	100	-	ms	
	Tready (电阻)	-		-	0	-	ms	

推荐使用条件

Parameter	Symbol	端口	Min	Typ	Max	Unit	Ref
电源电压	-	DVDD	2.2	3.3	3.8	V	
电源电压	-	DVCC	2.2	3.3	3.8	V	
电源电压	-	Vcore	-	1.5	-	V	
段式 LCD 电容	C _{lcd}	-		20		pF	每段 LCD 的 COM/SEG 电容
分压电容	C _{lcdvd}	R03, R13, R23, R33	100	220	680	nF	
分压电阻	R _{lcdvd}	R03, R13, R23, R33	10k	500k	1M	Ω	

10.4. 交流特性

10.4.1. 外部高速晶振特性

(DV_{CC}= 2.2 V ~ 3.8 V, DV_{SS}= 0 V, Ta=- 40°C ~ +85°C)

参数	符号	端口	条件	规格值			单位	参考
				最小值	标准值	最大值		
输入频率	F _{CH}	XHI, XHO	-	4	-	32	MHz	当外接高速晶振时
			-	4	-	32	MHz	当外接高速时钟时
输入时钟周期	t _{CY_{LH}}		-	31.25	-	250	ns	当外接高速时钟时
输入时钟占空比	-		PWH/t _{CY_{LH}} , PWL/t _{CY_{LH}}	45	-	55	%	当外接高速时钟时
输入时钟上升下降时间	t _{CF} , t _{CR}		-	-	-	5	ns	当外接高速时钟时
内部电路工作时钟*1 频率	F _{CM}	-	-	-	-	32	MHz	主时钟
	F _{CC}	-	-	-	-	32	MHz	基本时钟 (HCLK/FCLK)
	F _{CP0}	-	-	-	-	32	MHz	APB0 总线时钟*2
	F _{CP1}	-	-	-	-	32	MHz	APB1 总线时钟*2
内部电路工作时钟*1 周期	t _{CY_{CC}}	-	-	31.25	-	-	ns	基本时钟 (HCLK/FCLK)
	t _{CY_{CP0}}	-	-	31.25	-	-	ns	APB0 总线时钟*2
	t _{CY_{CP1}}	-	-	31.25	-	-	ns	APB1 总线时钟*2
建立时间*3	t _{start}	-	F _{CH} =32MHz		25		ms	
推荐负载电容*4	C _L	XHI, XHO	F _{CH} =4MHz~6MHz		10		pF	
			F _{CH} =6MHz~12MHz		8		pF	
			F _{CH} =12MHz~20MHz		6		pF	
			F _{CH} =20MHz~32MHz		5		pF	
工作电流*5	I _{dd}		F _{CH} =32MHz		788.9		uA	

*1:关于内部工作时钟的细节参考 HC32L15 用户手册的“时钟”。

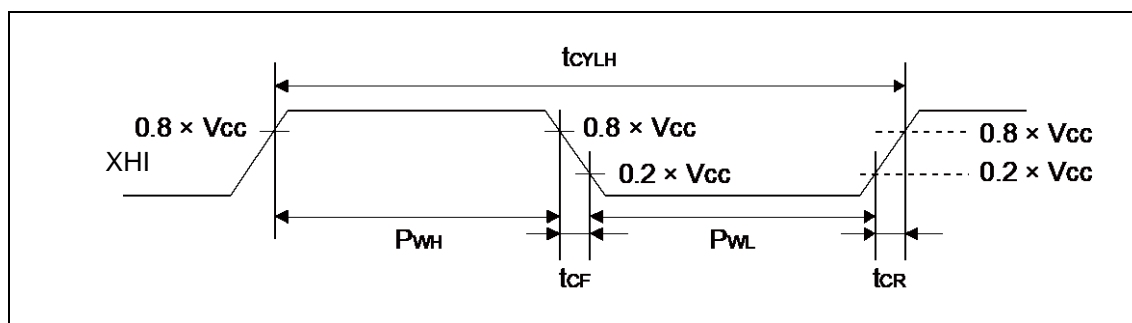
*2:关于哪些外设挂载于外设总线上的外设细节参考“框图”。

*3:实际时间与负载电容，温度，晶振设置，振荡器参数等有关。

*4: CL 的标准值是在 HSXT_PWRCTL.HIBS[1:0] = 2'b10 下的推荐值。CL 是指 C0,C1,Cs 的等效负载电容。关于 C0, C1, 参考下面的推荐晶振外围电路图；Cs 是指代类似 PCB 线上电容以及器件寄生电容。

*5:工作电流会因外部环境，振荡器频率和晶振设置不同而不同,标准值的条件是 32MHz 下的默认设置。

外部输入时钟时序



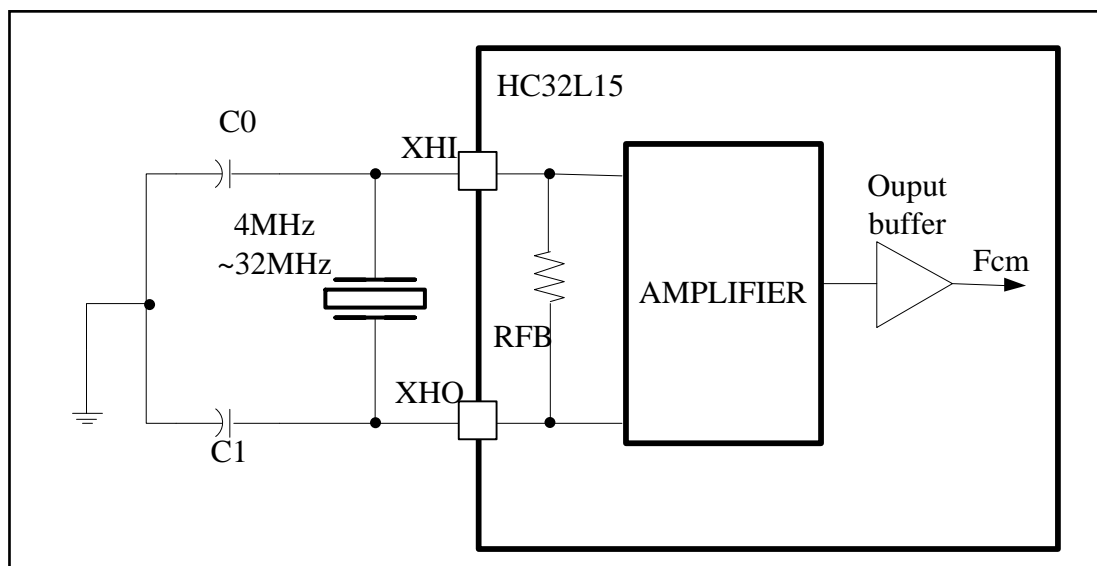
推荐负载电容

频率范围	4MHz~6MHz		6MHz~12MHz		12MHz~20MHz		20MHz~32MHz		注释
寄存器设置									
HSXT_PWRCTL.HXSEL[1:0]	00		01		10		11		
HSXT_PWRCTL.HIBS[1:0]	10	00	10	01	10	11	10		*1
C0&C1	18pF	10pF	14pF	10pF	10pF	10pF	8pF		*2

*1:根据不同的负载电容，HSXT_PWRCTL.HIBS[1:0]需要设置到不同的值。

*2:C0 和 C1 是在 XHI 和 XLI 端口的电容。电容值需要根据不同的振荡器参数和系统版上的寄生电容来调整。

外围电路示意图



10.4.2. 外部低速晶振特性

(DV_{CC}= 2.2 V ~ 3.8 V, DV_{SS}= 0 V, Ta=- 40°C ~ +85°C)

参数	符号	端口	条件	规格值			单位	参考
				最小值	典型值	最大值		
输入频率	1/tCYLL YLL	XLI, XLO	-	-	32.768	-	kHz	当外接低速晶振时*1
			-	32	-	50	kHz	当外接低速时钟时
输入时钟周期	tCYLL		-	20	-	31.25	μs	当外接低速时钟时
输入时钟占空比	-		PWH/tCYLL, PWL/tCYLL	45	-	55	%	当外接低速时钟时
建立时间*2	tstart	-			1		s	
推荐负载电容*3	CL	XLI, XLO			6		pF	
工作电流*4		CL=6pF, ESR=65K			0.35		uA	

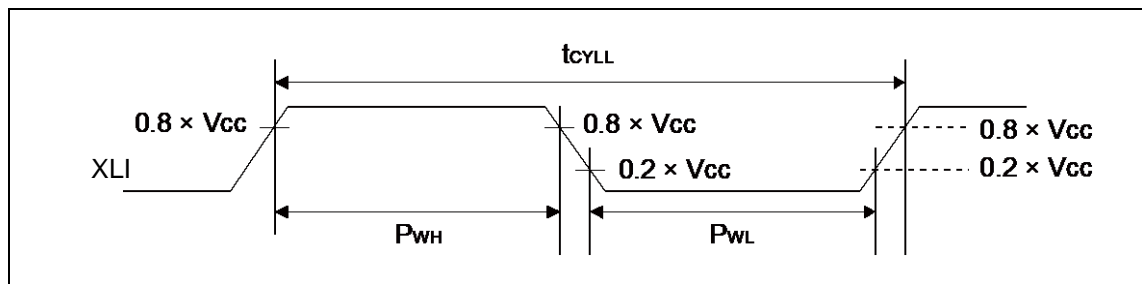
*1: 关于外部低速时钟的使用参考第 8 节“使用注意事项”。

*2: 实际时间与负载电容，温度，晶振设置，振荡器参数等有关。

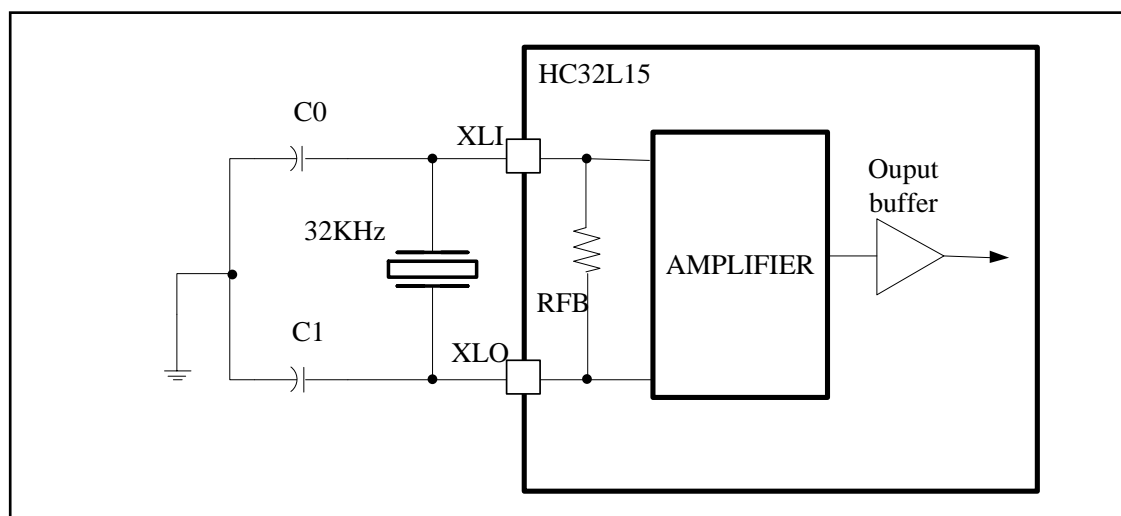
*3: CL 是指 C0,C1,Cs 的等效负载电容。关于 C0, C1，参考下面的推荐晶振外围电路图；Cs 是指代类似 PCB 线上电容以及器件寄生电容。

*4: LSXT_PWRCTL.LIBS[1:0] = 2'b00, LSXT_PWRCTL.LCSEL[1:0] = 2'b01

外部输入时钟时序



推荐外围电路示意图



10.4.3. 内建振荡器特性

内建高速振荡器

(DV_{CC}= 2.2 V ~ 3.8 V, DV_{SS} = 0 V, Ta=- 40°C ~ +85°C)

参数	符号	条件	规格值			单位	参考
			最小值	典型值*3	最大值		
时钟频率	FCRH	Ta = +25°C,	15.84	16	16.16	MHz	校正后*1
		Ta = -40°C ~ +85°C	15.68	16	16.32		
		Ta = +25°C,	7.92	8	8.08		
		Ta = -40°C ~ +85°C	7.84	8	8.16		
		Ta = +25°C,	3.96	4	4.04		
		Ta = -40°C ~ +85°C	3.92	4	4.08		
		Ta = +25°C,	1.98	2	2.02		
		Ta = -40°C ~ +85°C	1.96	2	2.04		
频率稳定时间	tCRWT	-	-	-	3	μs	*2
					30	μs	如果修改校准值.*2

*1: 当使用出厂时写入闪存中的校正值得。

*2: 指从设定/修改校正值得到高速振荡器频率稳定时间。

当频率稳定时间等待过后，才可以将该高速振荡时钟作为系统工作时钟。

*3: 典型值得由寄存器 HICR_FSEL 设置。

内建低速振荡器

(DV_{CC}= 2.2 V ~ 3.8 V, DV_{SS}=0 V, Ta=- 40°C ~ +85°C)

参数	符号	条件	规格值			单位	参考
			最小值	典型值	最大值		
时钟频率	FCRL	-	20.5	32	50.1	kHz	

10.4.4. 复位输入特性

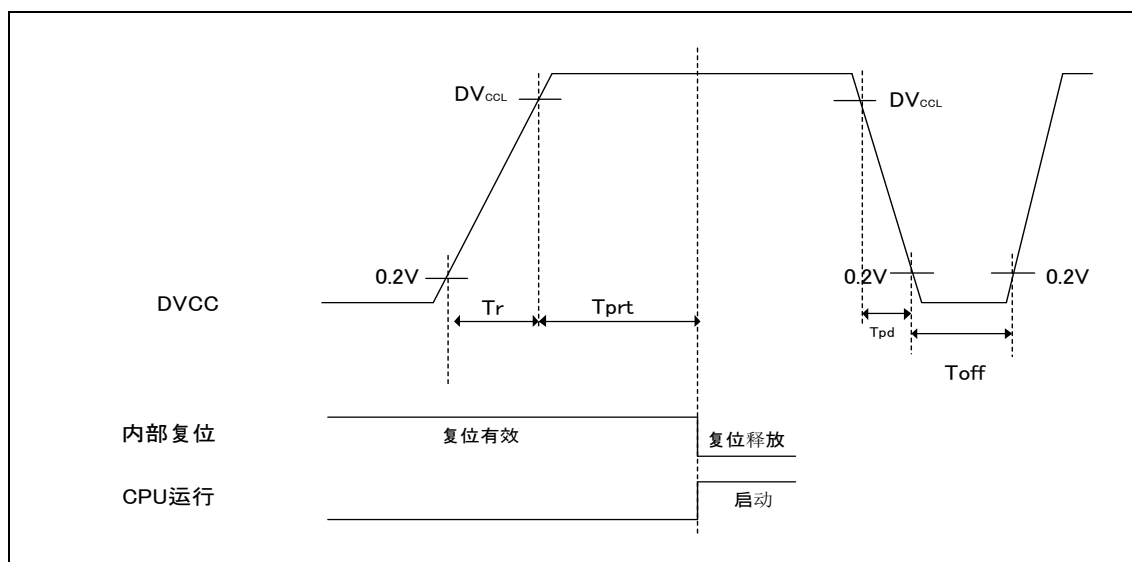
(DV_{CC} = 2.2 V ~ 3.8 V, DV_{SS}=0 V, Ta=- 40°C ~ +85°C)

参数	符号	端口	条件	规格值		单位	参考
				最小值	最大值		
复位输入持续时间	tRSTB	RSTB	-	500	-	ns	

10.4.5. 上电复位时序

($DV_{CC} = 2.2\text{ V} \sim 3.8\text{ V}$, $DV_{SS} = 0\text{ V}$, $T_a = -40^{\circ}\text{C} \sim +85^{\circ}\text{C}$)

参数	符号	端口	规格值			单位	参考
			最小值	标准值	最大值		
电源最低限度	DV_{CCL}	DV_{CC}	-	2.2	-	V	
电源上升时间	T_r		0	-	-	ms	
电源切断时间	T_{off}		1	-	-	ms	
上电复位释放等待时间	T_{prt}		1.30	2.02	3.22	ms	
下电时电源变化速率	DV_{CC}/T_{pd}		0.1	-	-	V/ms	

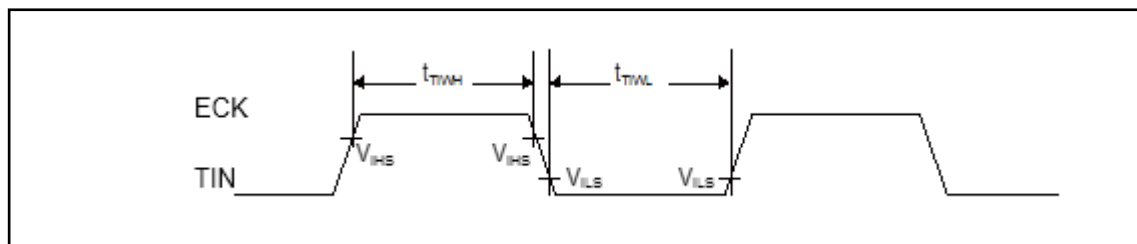


10.4.6. 复合定时器输入时序

定时器输入时序

($DV_{CC}=2.2\text{ V} \sim 3.8\text{ V}$, $DV_{SS}=0\text{ V}$, $T_a=-40^{\circ}\text{C} \sim +85^{\circ}\text{C}$)

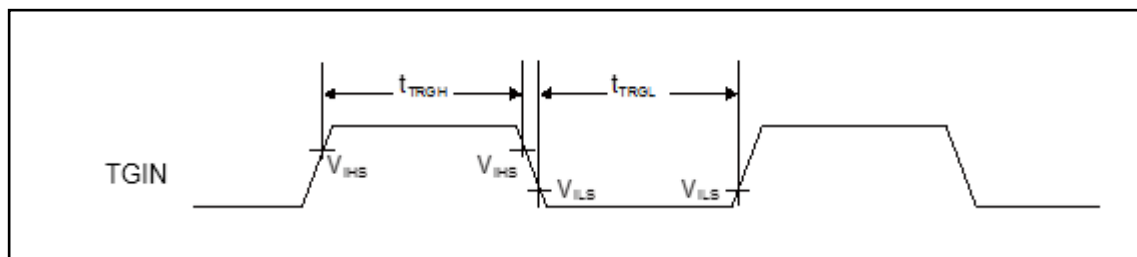
参数	符号	端口	条件	规格值		单位	参考
				最小值	最大值		
输入脉冲宽度	t_{TIWH} , t_{TIWL}	TIOAn/TIOBn (用作 ECK, TIN 时)	-	$2 t_{CYCP}$	-	ns	



触发输入时序

($DV_{CC}=2.2\text{ V} \sim 3.8\text{ V}$, $DV_{SS}=0\text{ V}$, $T_a=-40^{\circ}\text{C} \sim +85^{\circ}\text{C}$)

参数	符号	端口	条件	规格值		单位	参考
				最小值	最大值		
输入脉冲宽度	t_{TRGH} , t_{TRGL}	TIOAn/TIOBn (用作 TGIN 时)	-	$2 t_{CYCP}$	-	ns	



注意:

- t_{CYCP} 指 外设总线时钟周期。
- 关于复合定时器的在外设总线上的挂载情况参考“框图”。

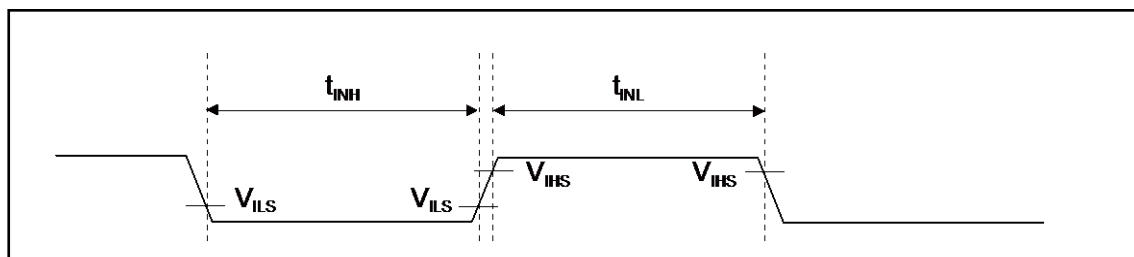
10.4.7. 外部输入时序

(DV_{CC}= 2.2 V ~ 3.8 V, DV_{SS}= 0 V, Ta=- 40°C ~ +85°C)

参数	符号	端口	条件	额定值		单位	参考
				Min	Max		
输入脉冲 宽度	t _{INH} , t _{INL}	INT00 到 INT15, NMIX	-	2 tCYCP +100*1	-	ns	端口中断, NMI 输入
				500*2			

*1:tCYCP 是指外设系统时钟的周期时间(非停止模式)

*2:停止模式时



10.4.8. UART/SPI 时序

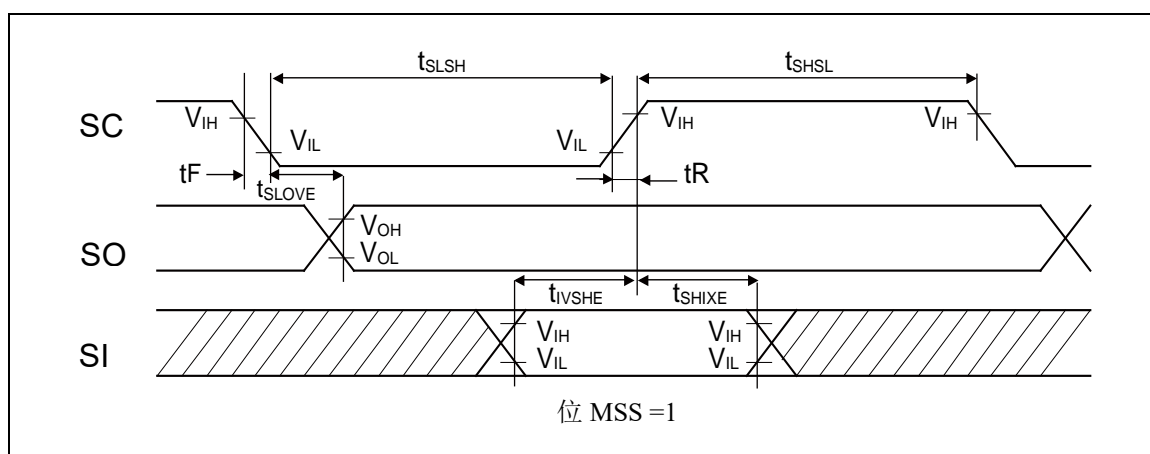
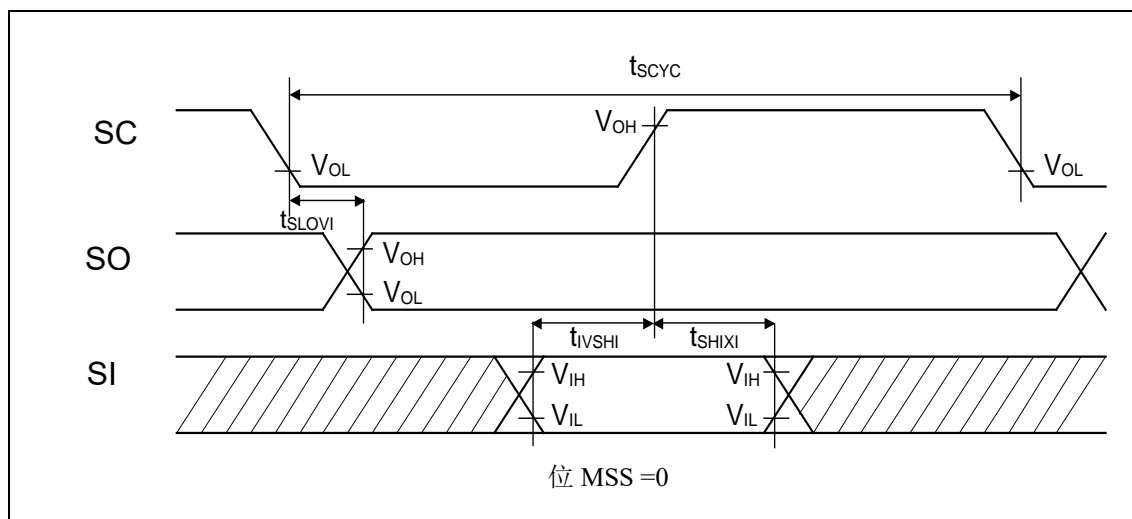
同步串行(SPI MODE=0, CINV=0)

(DV_{CC}= 2.2 V ~ 3.8 V, DV_{SS}= 0 V, Ta=- 40°C ~ +85°C)

参数	符号	端口	条件	DV _{CC} < 2.7 V		DV _{CC} ≥ 2.7 V		单位
				最小值	最大值	最小值	最大值	
串行时钟周期时间	tSCYC	SCK _x	内部移位 时钟	4 tCYCP	-	4 tCYCP	-	ns
SCK ↓ → SOT 延迟时间	tSLOVI	SCK _x , SOT _x		- 40	+ 40	- 30	+ 30	ns
SIN → SCK ↑ 建立时间	tIVSHI	SCK _x , SIN _x		75	-	50	-	ns
SCK ↑ → SIN 保持时间	tSHIXI	SCK _x , SIN _x		0	-	0	-	ns
串行时钟 “L” 脉冲宽度	tSLSH	SCK _x	外部移位 时钟	2 tCYCP - 10	-	2 tCYCP - 10	-	ns
串行时钟 “H” 脉冲宽度	tSHSL	SCK _x		tCYCP +10	-	tCYCP +10	-	ns
SCK ↓ → SOT 延迟时间	tSLOVE	SCK _x , SOT _x		-	75	-	50	ns
SIN → SCK ↑ 建立时间	tIVSHE	SCK _x , SIN _x		10	-	10	-	ns
SCK ↑ → SIN 保持时间	tSHIXE	SCK _x , SIN _x		20	-	20	-	ns
SCK 下降时间	tF	SCK _x		-	5	-	5	ns
SCK 上升时间	tR	SCK _x		-	5	-	5	ns

注意:

- 指时钟同步模式下的交流特性。
- tCYCP 指外设总线时钟周期时间,关于多功能通讯串口在外设总线上的挂载情况参考“框图”。
- 本特性仅保证相同重定位端口号,比如 SCLK_{x_0} 与 SOT_{x_1} 组合不为保证对象。
- 外部负载电容 CL=30 pF。



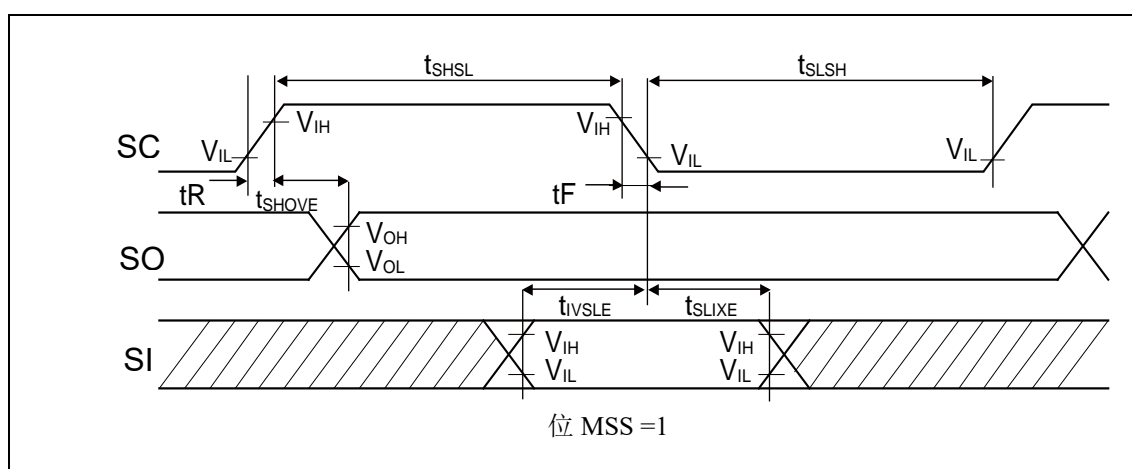
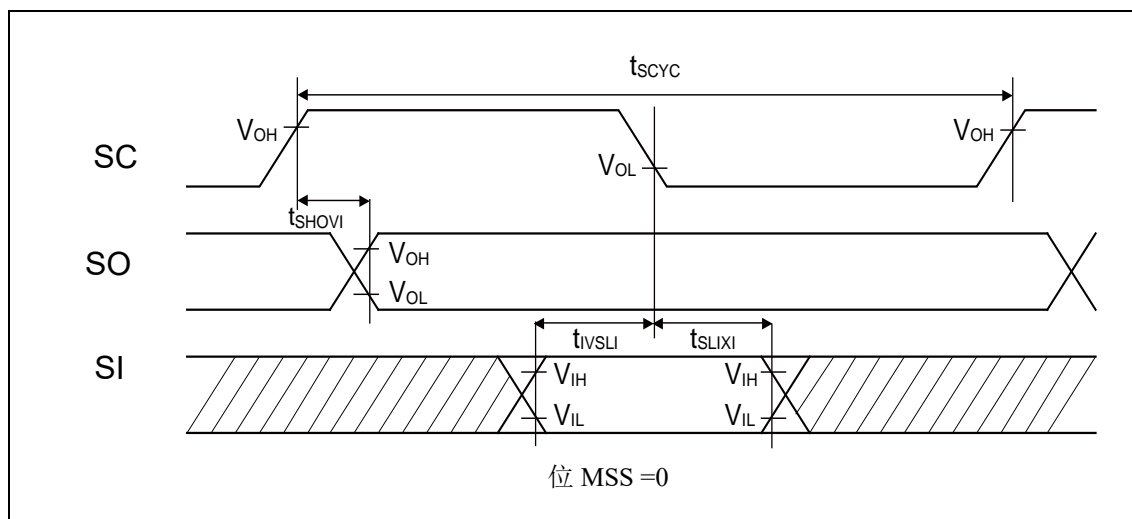
同步串行 (SPIMODE=0, CINV=1)

(DV_{CC}= 2.2 V ~ 3.8 V, DV_{SS}= 0 V, Ta=- 40°C ~ +85°C)

参数	符号	端口	条件	DV _{CC} < 2.7 V		DV _{CC} ≥ 2.7 V		单位
				最小值	最大值	最小值	最大值	
串行时钟周期时间	tSCYC	SCK _x	内移位时钟	4 tCYCP	-	4 tCYCP	-	ns
SCK ↑ → SOT 延迟时间	tSHOVI	SCK _x , SOT _x		- 40	+ 40	- 30	+ 30	ns
SIN → SCK ↓ 建立时间	tIVSLI	SCK _x , SIN _x		75	-	50	-	ns
SCK ↓ → SIN 保持时间	tSLIXI	SCK _x , SIN _x		0	-	0	-	ns
串行时钟 “L” 脉冲宽度	tSLSH	SCK _x	外部移位时钟	2 tCYCP - 10	-	2 tCYCP - 10	-	ns
串行时钟 “H” 脉冲宽度	tSHSL	SCK _x		tCYCP +10	-	tCYCP +10	-	ns
SCK ↑ → SOT 延迟时间	tSHOVE	SCK _x , SOT _x		-	75	-	50	ns
SIN → SCK ↓ 建立时间	tIVSLE	SCK _x , SIN _x		10	-	10	-	ns
SCK ↓ → SIN 保持时间	tSLIXE	SCK _x , SIN _x		20	-	20	-	ns
SCK 下降时间	tF	SCK _x		-	5	-	5	ns
SCK 上升时间	tR	SCK _x		-	5	-	5	ns

注意:

- 指时钟同步模式下的交流特性。
- tCYCP 指外设总线时钟周期时间,关于多功能通讯串口在外设总线上的挂载情况参考“框图”。
- 本特性仅保证相同重定位端口号,比如 SCLK_{x_0} 与 SOT_{x_1} 组合不为保证对象。
- 外部负载电容 CL=30 pF。



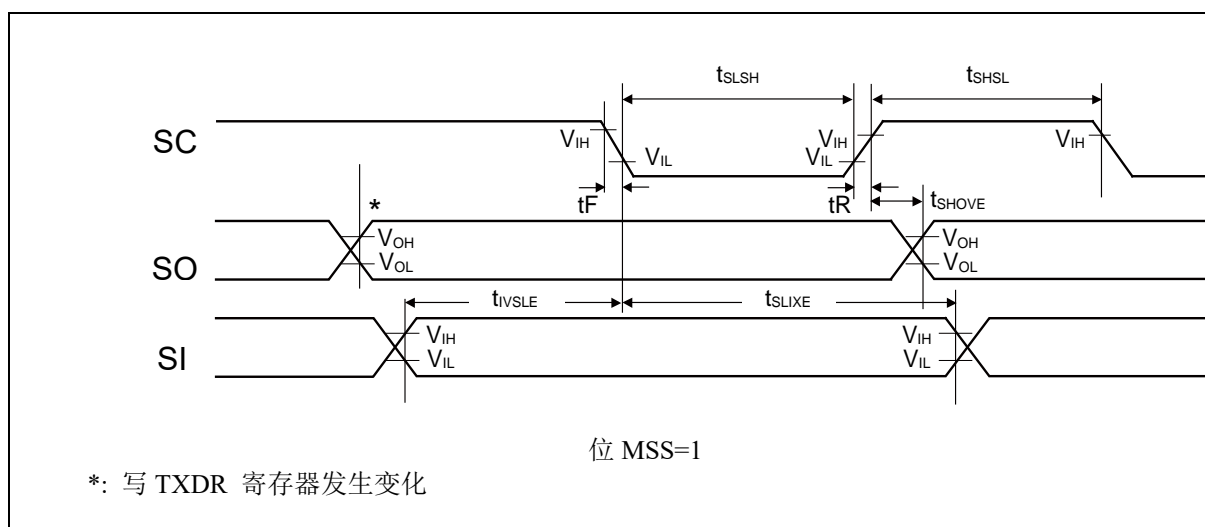
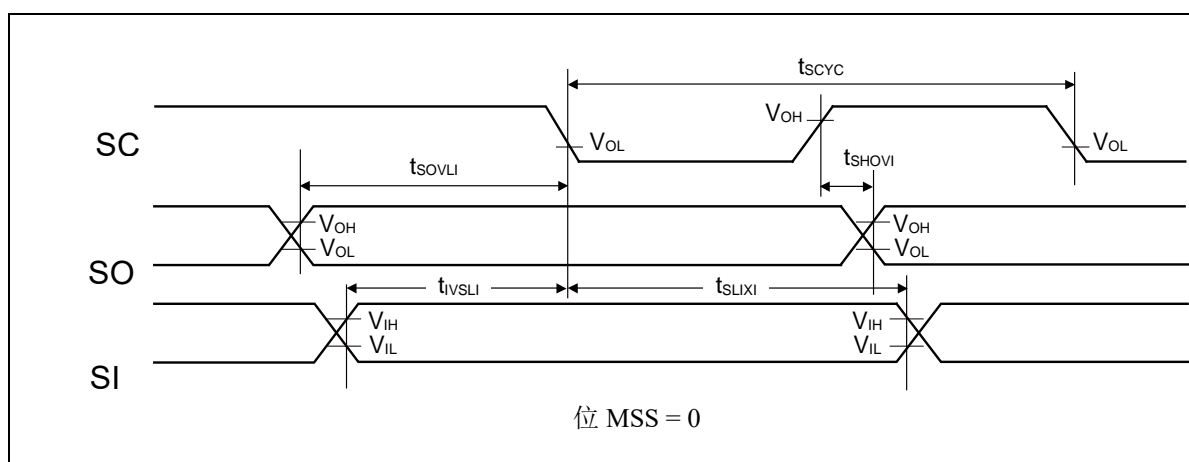
同步串行 (SPIMODE=1, CINV=0)

(DV_{CC}= 2.2 V ~ 3.8 V, DV_{SS}= 0 V, Ta=- 40°C ~ +85°C)

参数	符号	端口	条件	DV _{CC} < 2.7 V		DV _{CC} ≥ 2.7 V		单位
				最小值	最大值	最小值	最大值	
串行时钟周期时间	tSCYC	SCK _x	内部移位时钟	4 tCYCP	-	4 tCYCP	-	ns
SCK ↑ → SOT 延迟时间	tSHOVI	SCK _x , SOT _x		- 40	+ 40	- 30	+ 30	ns
SIN → SCK ↓建立时间	tIVSLI	SCK _x , SIN _x		75	-	50	-	ns
SCK ↓→ SIN 保持时间	tSLIXI	SCK _x , SIN _x		0	-	0	-	ns
SOT → SCK ↓延迟时间	tSOVLI	SCK _x , SOT _x		2 tCYCP - 30	-	2 tCYCP - 30	-	ns
串行时钟 “L” 脉冲宽度	tSLSH	SCK _x	外部移位时钟	2 tCYCP - 10	-	2 tCYCP - 10	-	ns
串行时钟 “H” 脉冲宽度	tSHSL	SCK _x		tCYCP +10	-	tCYCP +10	-	ns
SCK ↑ → SOT 延迟时间	tSHOVE	SCK _x , SOT _x		-	75	-	50	ns
SIN → SCK ↓建立时间	tIVSLE	SCK _x , SIN _x		10	-	10	-	ns
SCK ↓→ SIN 保持时间	tSLIXE	SCK _x , SIN _x		20	-	20	-	ns
SCK 下降时间	tF	SCK _x		-	5	-	5	ns
SCK 上升时间	tR	SCK _x		-	5	-	5	ns

注意:

- 指时钟同步模式下的交流特性。
- tCYCP 指外设总线时钟周期时间，关于多功能通讯串口在外设总线上的挂载情况参考“框图”。
- 本特性仅保证相同重定位端口号，比如 SCLK_{x_0} 与 SOT_{x_1} 组合不为保证对象。
- 外部负载电容 CL=30 pF。



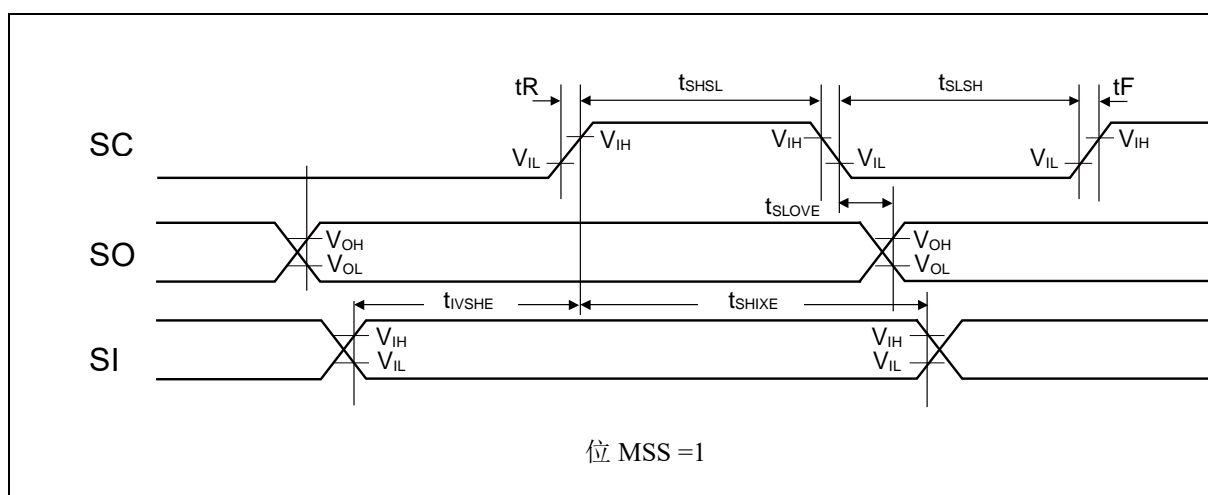
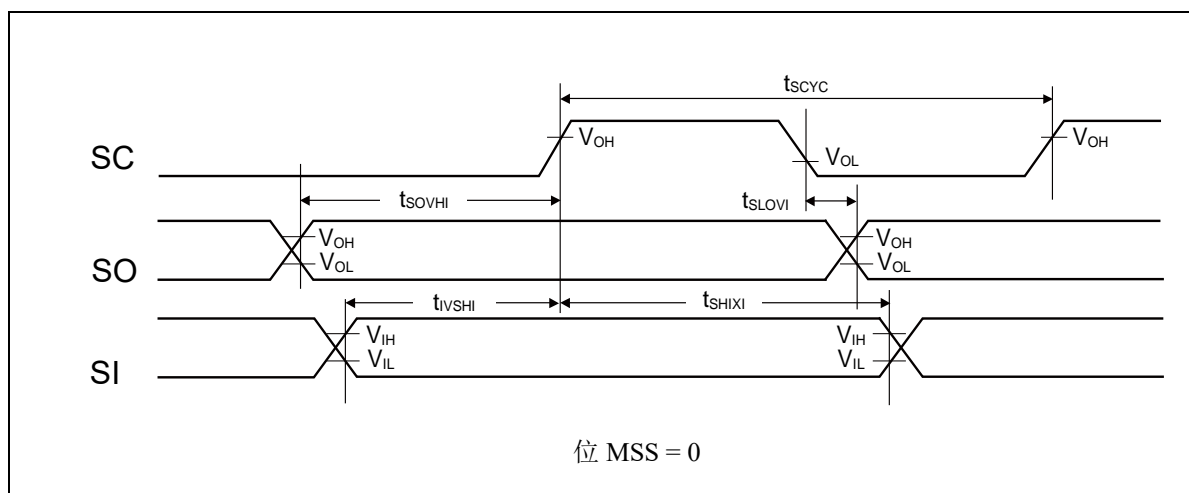
同步串行(SPI MODE=1, CINV=1)

(DV_{CC}= 2.2 V ~ 3.8 V, DV_{SS}= 0 V, Ta=- 40°C ~ +85°C)

参数	符号	端口	条件	DV _{CC} < 2.7 V		DV _{CC} ≥ 2.7 V		单位
				最小值	最大值	最小值	最大值	
串行时钟周期时间	tSCYC	SCK _x	内部移位时钟	4 tCYCP	-	4 tCYCP	-	ns
SCK ↓ → SOT 延迟时间	tSLOVI	SCK _x , SOT _x		-40	+40	-30	+30	ns
SIN → SCK ↑ 建立时间	tIVSHI	SCK _x , SIN _x		75	-	50	-	ns
SCK ↑ → SIN 保持时间	tSHIXI	SCK _x , SIN _x		0	-	0	-	ns
SOT → SCK ↑ 延迟时间	tSOVHI	SCK _x , SOT _x		2 tCYCP - 30	-	2 tCYCP - 30	-	ns
串行时钟 “L” 脉冲宽度	tSLSH	SCK _x	外部移位时钟	2 tCYCP - 10	-	2 tCYCP - 10	-	ns
串行时钟 “H” 脉冲宽度	tSHSL	SCK _x		tCYCP +10	-	tCYCP +10	-	ns
SCK ↓ → SOT 延迟时间	tSLOVE	SCK _x , SOT _x		-	75	-	50	ns
SIN → SCK ↑ 建立时间	tIVSHE	SCK _x , SIN _x		10	-	10	-	ns
SCK ↑ → SIN 保持时间	tSHIXE	SCK _x , SIN _x		20	-	20	-	ns
SCK 下降时间	tF	SCK _x		-	5	-	5	ns
SCK 上升时间	tR	SCK _x		-	5	-	5	ns

注意:

- 指时钟同步模式下的交流特性。
- tCYCP 指外设总线时钟周期时间,关于多功能通讯串口在外设总线上的挂载情况参考“框图”。
- 本特性仅保证相同重定位端口号,比如 SCLK_{x_0} 与 SOT_{x_1} 组合不为保证对象。
- 外部负载电容 CL=30 pF。



同步串行 SPI 片选功能 (SPIMODE=1, CINV=0, MSS=0, CSLVS=1)

(DV_{CC}=2.2 V ~ 3.8 V, DV_{SS}=0 V)

参数	符号	条件	DV _{CC} < 2.7 V		DV _{CC} ≥ 2.7 V		单位
			最小值	最大值	最小值	最大值	
SCS↓→SCK↓ 建立时间	t _{CSSI}	内部以为时钟	(*1)-50	(*1)+0	(*1)-50	(*1)+0	ns
SCK↑→SCS↑ 保持时间	t _{CSHI}		(*2)+0	(*2)+50	(*2)+0	(*2)+50	ns
SCS 片选释放时间	t _{CSDI}		(*3)-50 +5t _{CYCP}	(*3)+50 +5t _{CYCP}	(*3)-50 +5t _{CYCP}	(*3)+50 +5t _{CYCP}	ns
SCS↓→SCK↓ 建立时间	t _{CSSE}	外部移位时钟	3t _{CYCP} +30	-	3t _{CYCP} +30	-	ns
SCK↑→SCS↑ 保持时间	t _{CSHE}		0	-	0	-	ns
SCS 片选释放时间	t _{CSDE}		3t _{CYCP} +30	-	3t _{CYCP} +30	-	ns
SCS↓→SOT 延迟时间	t _{DSE}		-	55	-	43	ns
SCS↑→SOT 延迟时间	t _{DEE}		0	-	0	-	ns

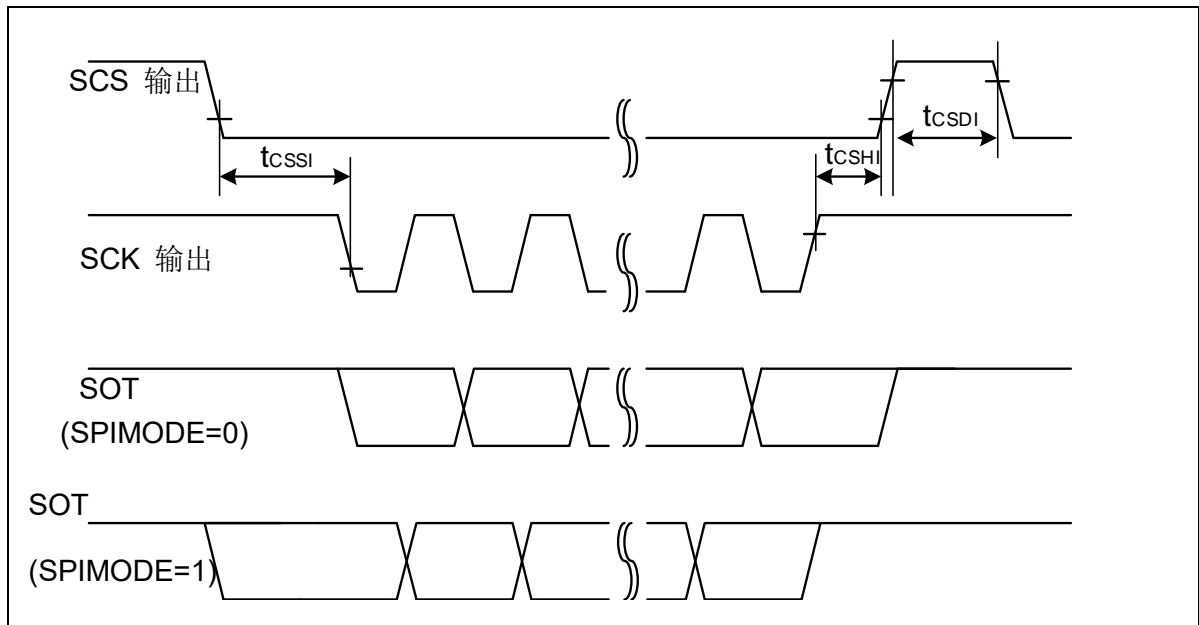
*1: 寄存器 CSSDLY 值 × 串行片选操作时钟周期[ns]

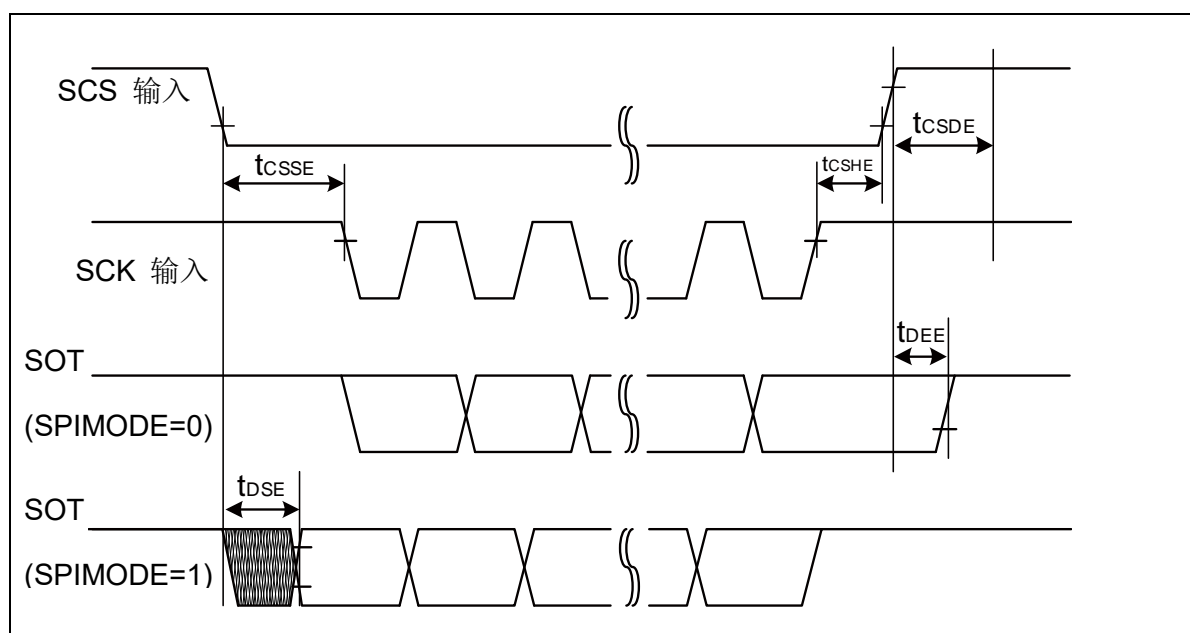
*2: 寄存器 CSHDLY 值 × 串行片选操作时钟周期[ns]

*3: 寄存器 CSDS 值 × 串行片选操作时钟周期[ns]

注意:

- t_{CYCP} 指外设总线时钟周期时间。
- 关于多功能通讯串口在外设总线上的挂载情况参考“框图”。
- 关于 CSSDLY, CSHDLY, CSDS, 片选操作时钟信息参考“用户手册”。
- 外部负载电容 CL=30 pF。





同步串行 SPI 片选功能 (SPIMODE=1, CINV=1, MSS=0, CSLVS=1)

(DV_{CC}=2.2 V to 3.8 V, DV_{SS}=0 V)

参数	符号	条件	DV _{CC} < 2.7 V		DV _{CC} ≥ 2.7 V		单位
			最小值	最大值	最小值	最大值	
SCS↓→SCK↑ 建立时间	t _{CSSI}	内部移位时钟	(*1)-50	(*1)+0	(*1)-50	(*1)+0	ns
SCK↓→SCS↑ 保持时间	t _{CSHI}		(*2)+0	(*2)+50	(*2)+0	(*2)+50	ns
SCS 片选释放时间	t _{CSDI}		(*3)-50 +5t _{CYCP}	(*3)+50 +5t _{CYCP}	(*3)-50 +5t _{CYCP}	(*3)+50 +5t _{CYCP}	ns
SCS↓→SCK↑建立时间	t _{CSSE}	外部移位时钟	3t _{CYCP} +30	-	3t _{CYCP} +30	-	ns
SCK↓→SCS↑保持时间	t _{CSHE}		0	-	0	-	ns
SCS 片选释放时间	t _{CSDE}		3t _{CYCP} +30	-	3t _{CYCP} +30	-	ns
SCS↓→SOT 延迟时间	t _{DSE}		-	55	-	43	ns
SCS↑→SOT 延迟时间	t _{DEE}		0	-	0	-	ns

*1: 寄存器 CSSDLY 值 × 串行片选操作时钟周期[ns]

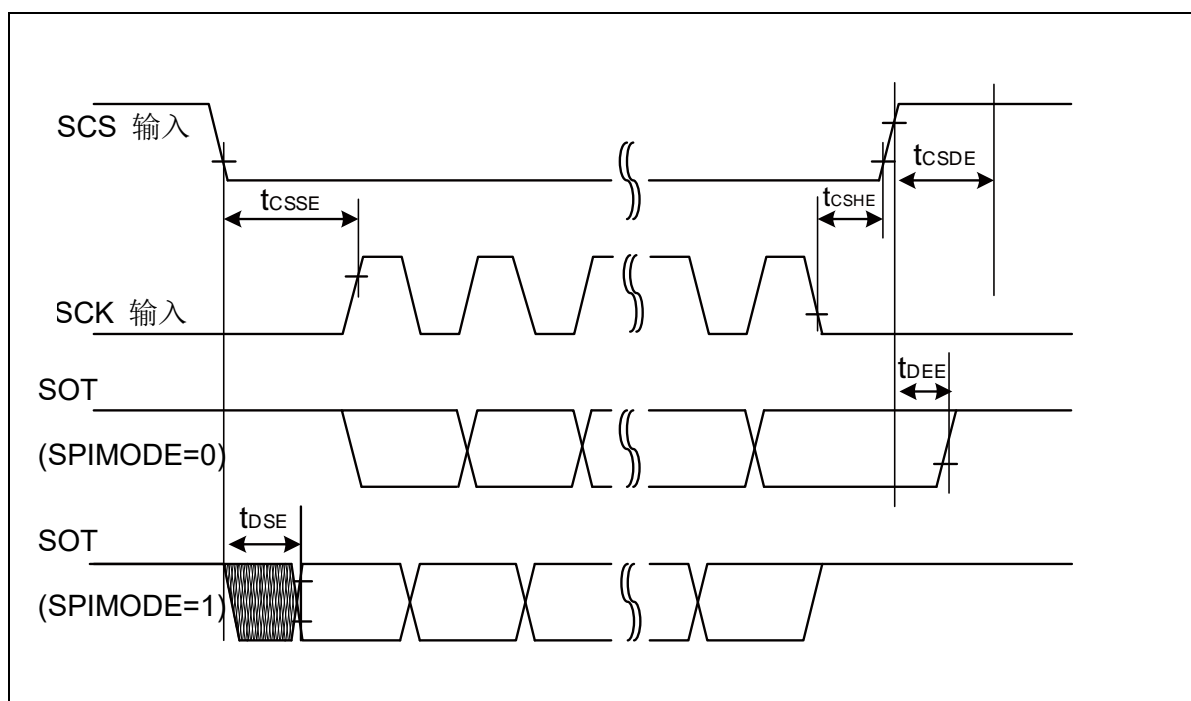
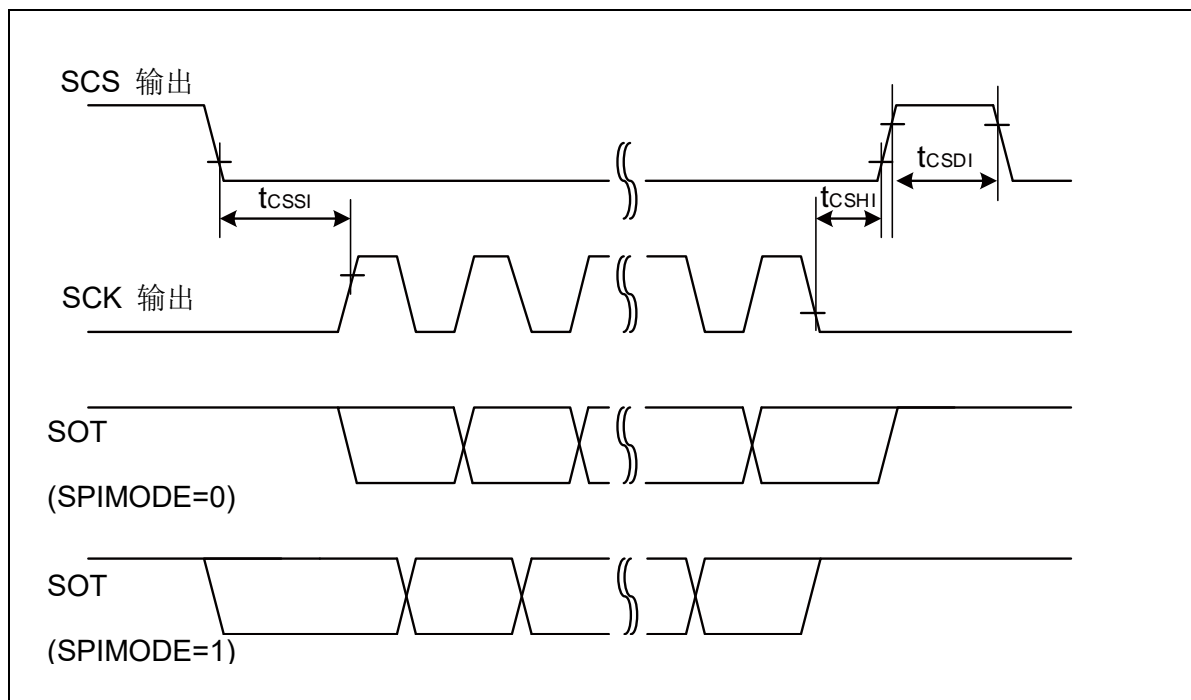
*2: 寄存器 CSHDLY 值 × 串行片选操作时钟周期[ns]

*3: 寄存器 CSDS 值 × 串行片选操作时钟周期[ns]

注意:

- t_{CYCP} 指外设总线时钟周期时间。

- 关于多功能通讯串口在外设总线上的挂载情况参考“框图”。
- 关于 C SSDLY, C SHDL, C SDS, 片选操作时钟信息参考 “用户手册”。
- 外部负载电容 $CL=30\text{ pF}$ 。



同步串行 SPI 片选功能(SPIMODE=1, CINV=0, MSS=0, CSLVS=0)

(DV_{CC}=2.2 V to 3.8 V, DV_{SS}=0 V)

参数	符号	条件	DV _{CC} < 2.7 V		DV _{CC} ≥ 2.7 V		单位
			最小值	最大值	最小值	最大值	
SCS↑→SCK↓建立时间	t _{CSSI}	内部移位时钟	(*1)-50	(*1)+0	(*1)-50	(*1)+0	ns
SCK↑→SCS↓保持时间	t _{CSHI}		(*2)+0	(*2)+50	(*2)+0	(*2)+50	ns
SCS 片选释放时间	t _{CSDI}		(*3)-50 +5t _{CYCP}	(*3)+50 +5t _{CYCP}	(*3)-50 +5t _{CYCP}	(*3)+50 +5t _{CYCP}	ns
SCS↑→SCK↓建立时间	t _{CSSE}	外部移位时钟	3t _{CYCP} +30	-	3t _{CYCP} +30	-	ns
SCK↑→SCS↓保持时间	t _{CSHE}		0	-	0	-	ns
SCS 片选释放时间	t _{CSDE}		3t _{CYCP} +30	-	3t _{CYCP} +30	-	ns
SCS↑→SOT 延迟时间	t _{DSE}		-	55	-	43	ns
SCS↓→SOT 延迟时间	t _{DEE}		0	-	0	-	ns

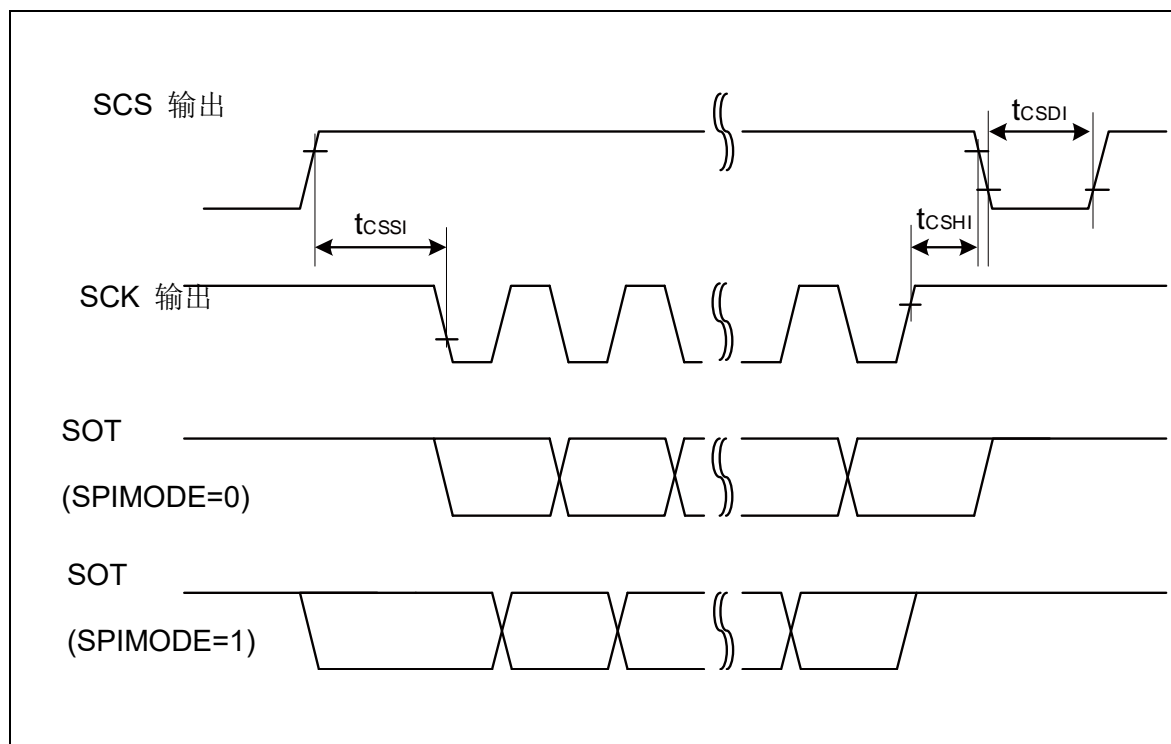
*1: 寄存器 CSSDLY 值 × 串行片选操作时钟周期[ns]

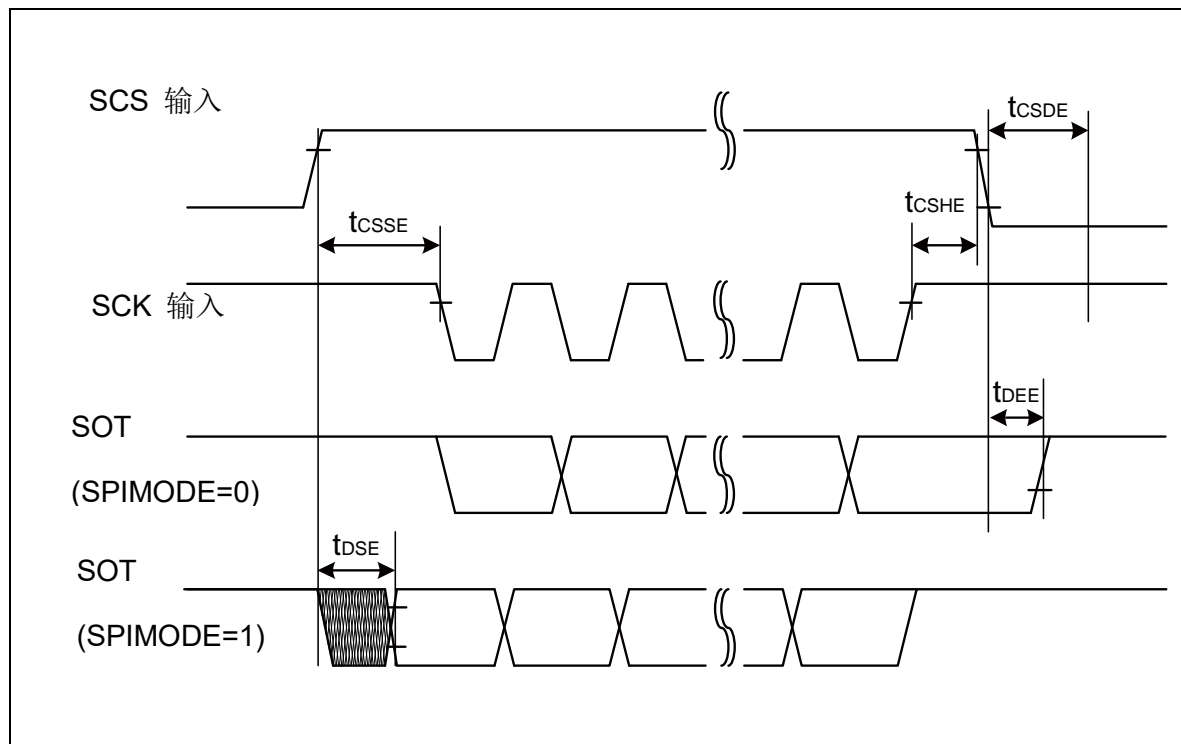
*2: 寄存器 CSHDLY 值 × 串行片选操作时钟周期[ns]

*3: 寄存器 CSDS 值 × 串行片选操作时钟周期[ns]

注意:

- t_{CYCP} 指外设总线时钟周期时间。
- 关于多功能通讯串口在外设总线上的挂载情况参考“框图”。
- 关于 CSSDLY, CSHDLY, CSDS, 片选操作时钟信息参考“用户手册”。
- 外部负载电容 CL=30 pF。





同步串行 SPI 片选功能 (SPIMODE=1, CINV=1, MSS=0, CSLVS=0)

(DV_{CC}=2.2 V to 3.8 V, DV_{SS}=0 V)

参数	符号	条件	DV _{CC} < 2.7 V		DV _{CC} ≥ 2.7 V		单位
			最小值	最大值	最小值	最大值	
SCS↑→SCK↑ 建立时间	tCSSI	内部移位 时钟	(*1)-50	(*1)+0	(*1)-50	(*1)+0	ns
SCK↓→SCS↓ 保持时间	tCSHI		(*2)+0	(*2)+50	(*2)+0	(*2)+50	ns
SCS 片选释放时间	tCSDI		(*3)-50 +5tCYCP	(*3)+50 +5tCYCP	(*3)-50 +5tCYCP	(*3)+50 +5tCYCP	ns
SCS↑→SCK↑建立时间	tCSSE	外部移位 时钟	3tCYCP+30	-	3tCYCP+30	-	ns
SCK↓→SCS↓保持时间	tCSHE		0	-	0	-	ns
SCS 片选释放时间	tCSDE		3tCYCP+30	-	3tCYCP+30	-	ns
SCS↑→SOT 延迟时间	tDSE		-	55	-	43	ns
SCS↓→SOT 延迟时间	tDEE		0	-	0	-	ns

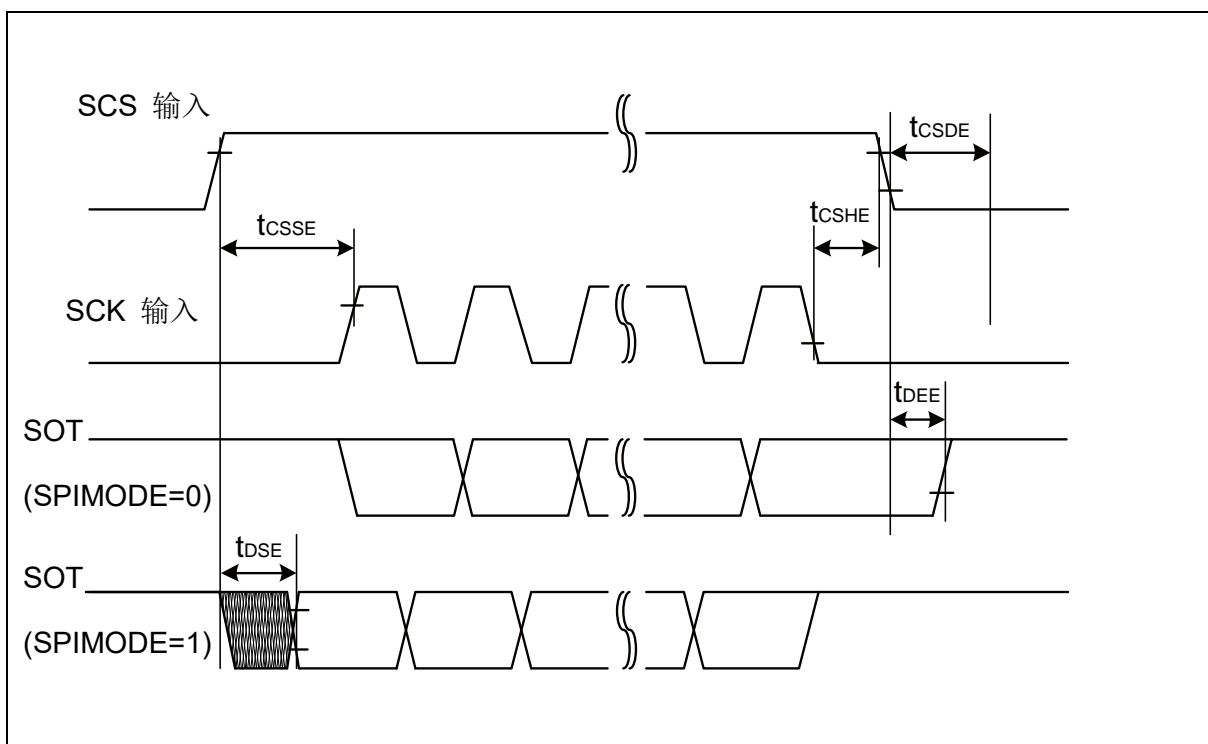
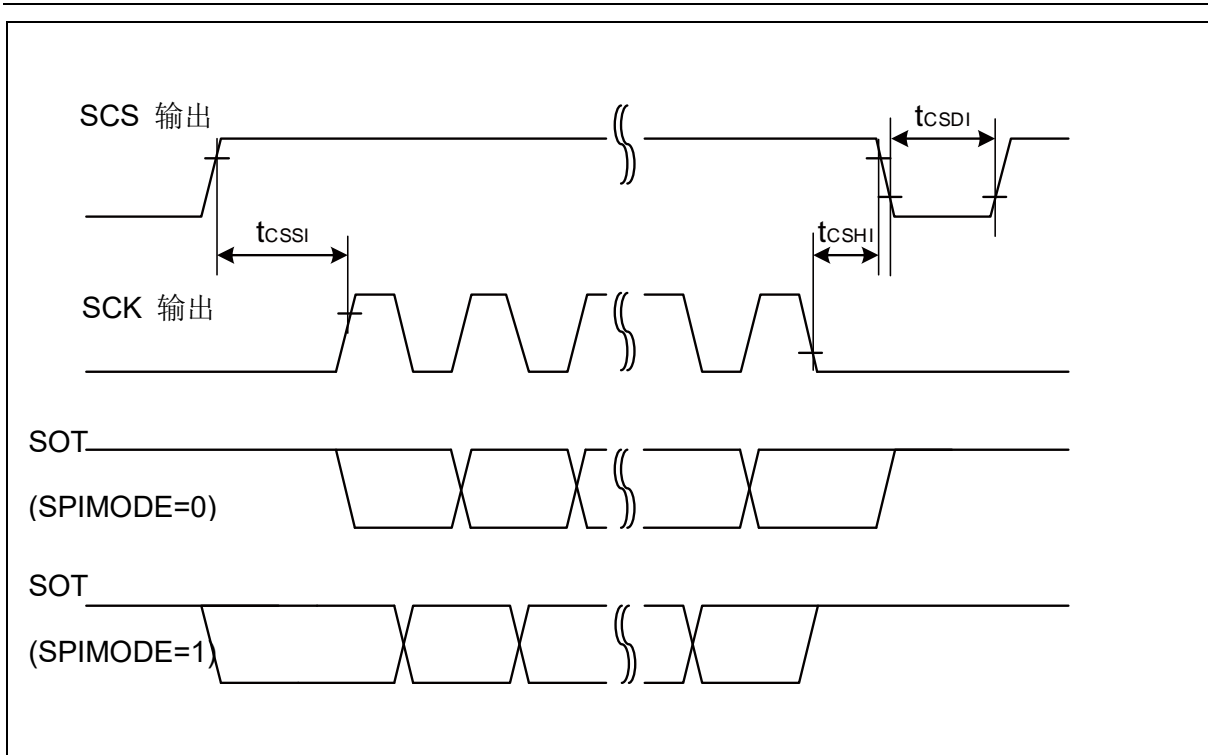
*1: 寄存器 CSSDLY 值 × 串行片选操作时钟周期[ns]

*2: 寄存器 CSHDLY 值 × 串行片选操作时钟周期[ns]

*3: 寄存器 CSDDS 值 × 串行片选操作时钟周期[ns]

注意:

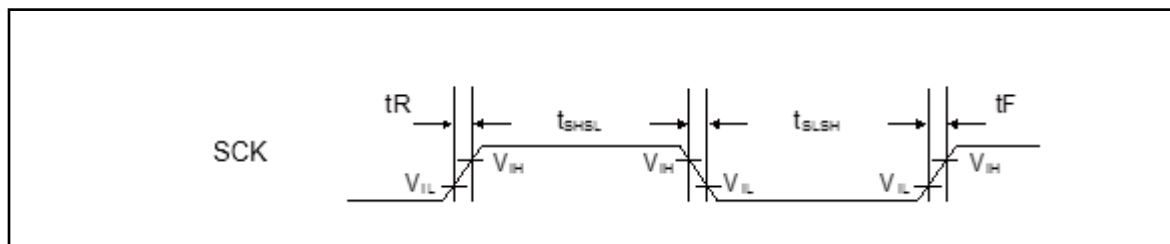
- tCYCP 指外设总线时钟周期时间。
- 关于多功能通讯串口在外设总线上的挂载情况参考“框图”。
- 关于 CSSDLY, CSHDLY, CSDDS, 片选操作时钟信息参考“用户手册”。
- 外部负载电容 CL=30 pF。



外部时钟 (CSS=1): 仅异步通讯时

(DV_{CC}= 2.2 V to 3.8 V, DV_{SS}= 0 V, Ta=- 40°C to +85°C)

参数	符号	条件	额定值		单位	参考
			最小值	最大值		
串行时钟 “L” 脉冲宽度	tSLSH	CL=30 pF	tCYCP +10	-	ns	
串行时钟 H“” 脉冲宽度	tSHSL		tCYCP +10	-	ns	
SCK 下降时间	tF		-	5	ns	
SCK 上升时间	tR		-	5	ns	



10.4.9. I2C 时序

(DV_{CC}= 2.2 V ~ 3.8 V, DV_{SS}= 0 V, Ta=- 40°C ~ +85°C)

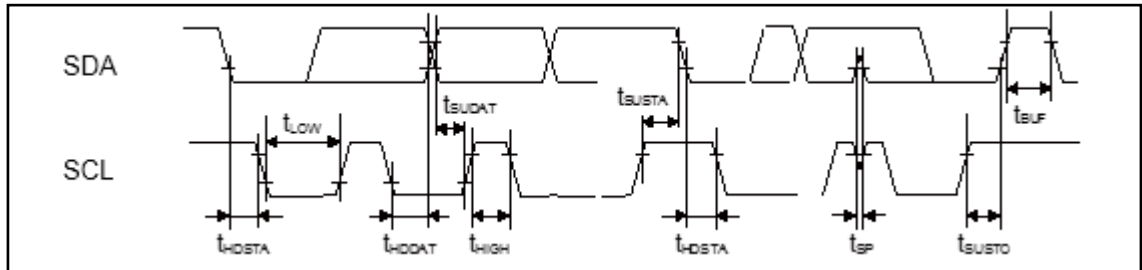
参数	符号	条件	标准模式		高速模式		单位	参考
			最小值	最大值	最小值	最大值		
SCL 时钟频率	FSCL		0	100	0	400	kHz	
(重复)“启动”条件 保持时间 SDA ↓ → SCL ↓	tHDSTA		4.0	-	0.6	-	μs	
SCL 时钟 “L” 电 平宽度	tLOW		4.7	-	1.3	-	μs	
SCL 时钟 “H” 电 平宽度	tHIGH		4.0	-	0.6	-	μs	
(重复)“启动”建立 时间 SCL ↑ → SDA ↓	tSUSTA		4.7	-	0.6	-	μs	
Data 保持时间 SCL ↓ → SDA ↓ ↑	tHDDAT	CL=30 pF, R=(V _p /IOL) *1	0	3.45*2	0	0.9*3	μs	
Data 建立时间 SDA ↓ ↑ → SCL ↑	tSUDAT		250	-	100	-	ns	
“停止”条件建立时 间 SCL ↑ → SDA ↑	tSUSTO		4.0	-	0.6	-	μs	
“停止”条件和“启动” 条件间的总线空闲 时间	tBUF		4.7	-	1.3	-	μs	
噪声滤波器	tSP	8 MHz ≤ tCYCP ≤ 40 MHz	2 tCYCP*4	-	2 tCYCP*4	-	ns	

*1: R 指 SCL, SDA 总线上的上拉电阻, CL 指 SCL, SDA 总线上的负载电容. V_p 指上拉电阻的电源电压, IOL 指 VOL 保证电流。

*2: 仅在芯片保持 SCL 信号在“L”(tLOW)未扩展期间才可使用最大 tHDDAT。

*3: 高速模式 I2C 总线芯片可用于标准模式 I2C 总线系统, 但必须满足 tSUDAT ≥ 250ns 的要求。

*4: tCYCP 是指外设系统时钟的周期时间。使用 I2C 时, 请将外设总线时钟设定在 8 MHz 以上。



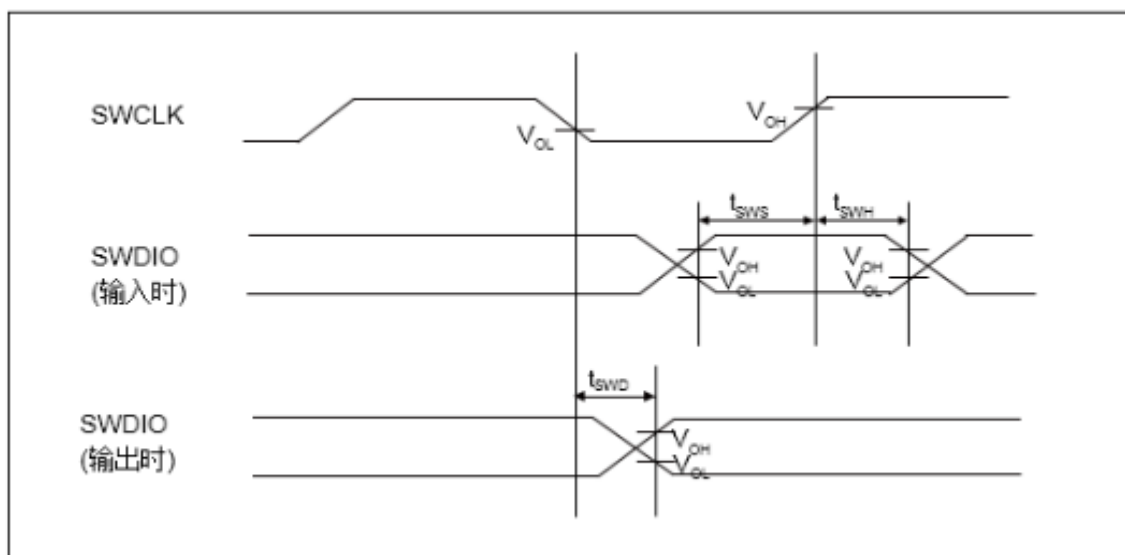
10.4.10. 串行线调试接口时序

($DV_{CC}=2.2\text{ V} \sim 3.8\text{ V}$, $DV_{SS}=0\text{ V}$, $T_a=-40^{\circ}\text{C} \sim +85^{\circ}\text{C}$)

参数	符号	端口	条件	额定值		单位	参考
				最小值	最大值		
SWDIO 建立时间	tSWS	SWCLK, SWDIO	-	15	-	ns	
SWDIO 保持时间	tSWH	SWCLK, SWDIO	-	15	-	ns	
SWDIO 延迟时间	tSWD	SWCLK, SWDIO	-	-	45	ns	

注意:

- 外部负载电容 $CL=30\text{ pF}$ 时



10.5. 12 位 A/D 转换器

A/D 转换器电气特性

(DV_{CC}=2.2 V ~ 3.8 V, DV_{SS}=0 V, Ta=- 40°C ~ +85°C)

参数	符号	条件	额定值			单位
			最小值	典型值	最大值	
模拟输入电压	V _{in}	25°C	0		DV _{CC}	V
工作电流*	I(ADC)	200KSps,12 位, DV _{CC} =3.6v		2.41		mA
		200KSps, 12 位, DV _{CC} =3.0v		2.35		mA
		200KSps, 12 位, DV _{CC} =2.2v		2.21		mA
模拟输入电容	C(ADCI)	DV _{CC} =3.0v		10		pF
转换时钟频率	F _{clk}	F _{sys} = 4MHz	512K		4M	Hz
启动时间	T _{start}		-	30		μs
转换时间	T _{conv}		18		24	cycles
信噪比	SNR	200KSps, 12 位, 内部 2.5v 参考电压		60		dB
信噪比失真	SNDR	200KSps, 12 位, 内部 2.5v 参考电压		60		dB
无杂散动态范围	SFDR	200KSps, 12 位, 内部 2.5v 参考电压		60		dB
失调电压	V _{offset}			10		mV
差分非线性	DNL	内部 1.5v 参考电压		2		LSB
		内部 2.5v 参考电压		2		LSB
		内部 DV _{CC} 参考电压		2		LSB
积分非线性	INL	内部 1.5v 参考电压		4		LSB
		内部 2.5v 参考电压		4		LSB
		内部 DV _{CC} 参考电压		4		LSB
偏移误差	E _o				+/- 4	LSB
增益误差	E _g				+/- 4	LSB
绝对误差	E _t				+/-5	LSB
遗漏码	Mc	遗漏码		0		code
内部 2.5v 参考电压	V _{ref25}	25°C, 校正后	2.483	2.5	2.508	V
内部 1.5v 参考电压	V _{ref15}	25°C, 校正后	1.497	1.5	1.515	V

*工作电流与外部环境相关

12 位 A/D 转换器的术语定义:

分辨率: 分辨率是 A/D 转换器分辨出的模拟偏差的等级

线性误差: 线性误差是指实际转换值偏移直线的误差, 该直线连接器件上的零转换点 (0b000000000000 \longleftrightarrow 0b000000000001) 和同一器件上的全面转换点 (0b111111111110 \longleftrightarrow 0b111111111111)

差分线性误差: 指用一个 LSB 改变输出码所需输入电压偏移理想值的误差

$$\text{数字输出 } N \text{ 的积分非线性误差} = \frac{V_{NT} - \{1\text{LSB} \times (N - 1) + V_{OT}\}}{1\text{LSB}} [\text{LSB}]$$

$$\text{数字输出 } N \text{ 的差分非线性误差} = \frac{V_{(N+1)T} - V_{NT}}{1\text{LSB}} - 1 [\text{LSB}]$$

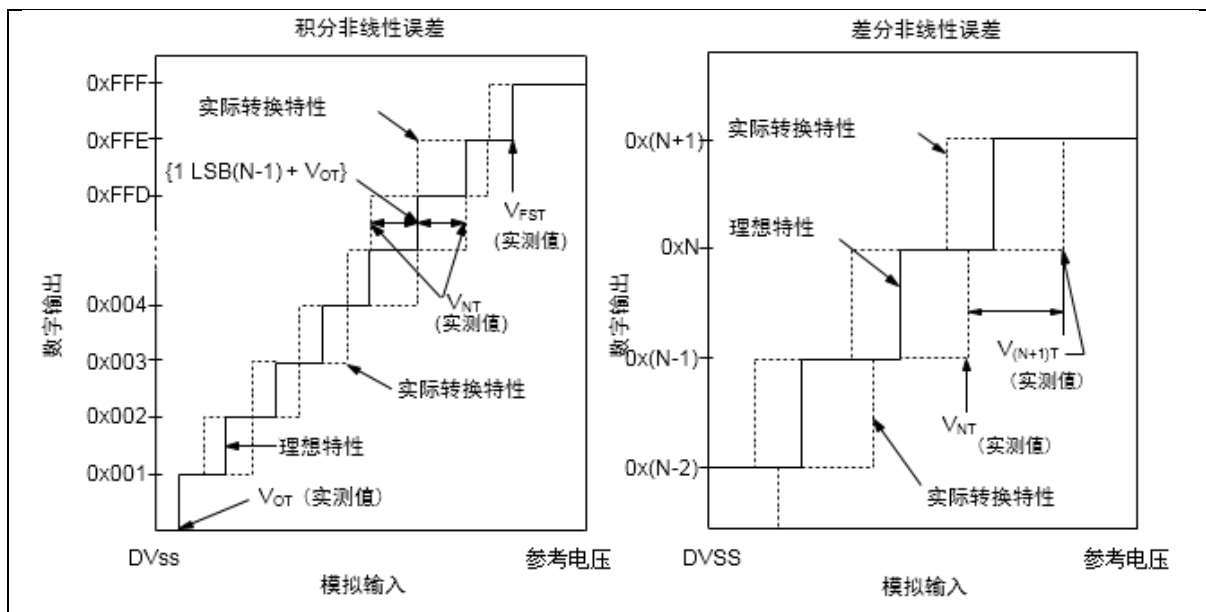
$$1\text{LSB} = \frac{V_{FST} - V_{OT}}{4094}$$

N : A/D 转换器的数字输出值

V_{OT} : 数字输出由 0x000 到 0x001 变换的电压

V_{FST} : 数字输出由 0xFFE 到 0xFFF 变换的电压

V_{NT} : 数字输出由 0x(N-1) 到 0xN 变换的电压



10.6. 模拟电压比较器

(DV_{CC}=2.2 V ~ 3.8 V, DV_{SS}=0 V, Ta=- 40°C ~ +85°C)

参数	符号	条件	额定值			单位
			最小值	典型值	最大值	
输入电压范围	V _{in}		0	-	DV _{CC}	V
外部基准电压输入范围	V _{cm}		0	-	DV _{CC}	V
工作电流	I _{vc}	与内部产生的基准电压做比较	-	25		μA
		与外部电压源的基准电压做比较	-	5		μA
参考电压建立时间	T _{start}	内部参考电压(BGR)建立时间	-	-	30	μS
		电压比较器建立时间	-	-	10	μS
偏置电压	V _{off}	单端	-	12		mV
		差分	-	12		mV
迟滞电压	V _{hyst}		10	20	30	mV
比较输出滤波宽度	T _{filter}	VC_response = 000	-	13		μS
		VC_response = 001	-	27		μS
		VC_response = 010	-	53		μS
		VC_response = 011	-	213		μS
		VC_response = 100	-	0.852		mS
		VC_response = 101	-	3.410		mS
		VC_response = 110	-	13.640		mS
		VC_response = 111	-	54.559		mS

10.7. 低电压检测特性

10.7.1. 低电压检测(LVD1)

(Ta=-40°C ~ +85°C)

参数	符号	条件	额定值			单位	参考
			最小值	典型值	最大值		
BGR 建立时间	Tbgr	-	30	-	-	μs	
LVD 稳定等待时间	TLVDW	PCLK1 频率为 32MHz 时	-	5	-	μs	
LVD 检测响应时间	Tdown	-	300.9	-	867.1	ns	
LVD 释放响应时间	Tup		314.33	-	506	ns	
LVD 检测精度	Vacc		-50		+50	mV	
LVD 迟滞电压	Vhys		-10		+10	mV	
LVD 滤波时间	Tres		16		64000	μs	

注意:

- 关于 LVD 的具体信息考本系列产品“用户手册”中的“低电压检测”。

10.7.2. 低电压检测阈值表(LVD1)

(Ta=-40°C ~ +85°C)

参数	符号	条件	额定值			单位	参考
			最小值	额定值	最大值		
检测/释放 电压	VDR1	LVD_VSET=0000	1.95	2.00	2.05	V	检测与释放电压相同
		LVD_VSET=0001	2.05	2.10	2.15	V	同上
		LVD_VSET=0010	2.15	2.20	2.25	V	同上
		LVD_VSET=0011	2.25	2.30	2.35	V	同上
		LVD_VSET=0100	2.35	2.40	2.45	V	同上
		LVD_VSET=0101	2.45	2.50	2.55	V	同上
		LVD_VSET=0110	2.56	2.61	2.66	V	同上
		LVD_VSET=0111	2.67	2.72	2.77	V	同上
		LVD_VSET=1000	2.78	2.83	2.88	V	同上
		LVD_VSET=1001	2.89	2.94	2.99	V	同上
		LVD_VSET=1010	3.00	3.05	3.10	V	同上
		LVD_VSET=1011	3.11	3.16	3.21	V	同上
		LVD_VSET=1100	3.32	3.27	3.32	V	同上
		LVD_VSET=1101	3.43	3.38	3.43	V	同上
		LVD_VSET=1110	3.54	3.49	3.54	V	同上
		LVD_VSET=1111	3.65	3.60	3.65	V	同上

注意:

- 关于 LVD 的具体信息考本系列产品“外设手册”中的“低电压检测”。

10.8. 闪存擦/写特性

(DV_{CC}=2.2 V ~ 3.8 V, Ta=- 40°C ~ +85°C)

参数	额定值		单位	参考
	最小值	最大值		
页擦除时间	4	5	ms	除去内部的擦除前写入时间
字节(8 位)写入时间	6	7.5	μs	除去系统级开销时间
整片擦除时间	30	40	ms	除去内部的擦除前写入时间

擦/写周期和数据保持时间

参数	最小值	最大值	单位	参考
擦/写次数	20,000	-	周期	
保持时间	100	-	年	25°C
	20	-		85°C

10.9. 低功耗模式返回时间

10.9.1. 返回因子：中断/端口唤醒

下表中返回时间指的是接收返回因子到启动程序执行时间。

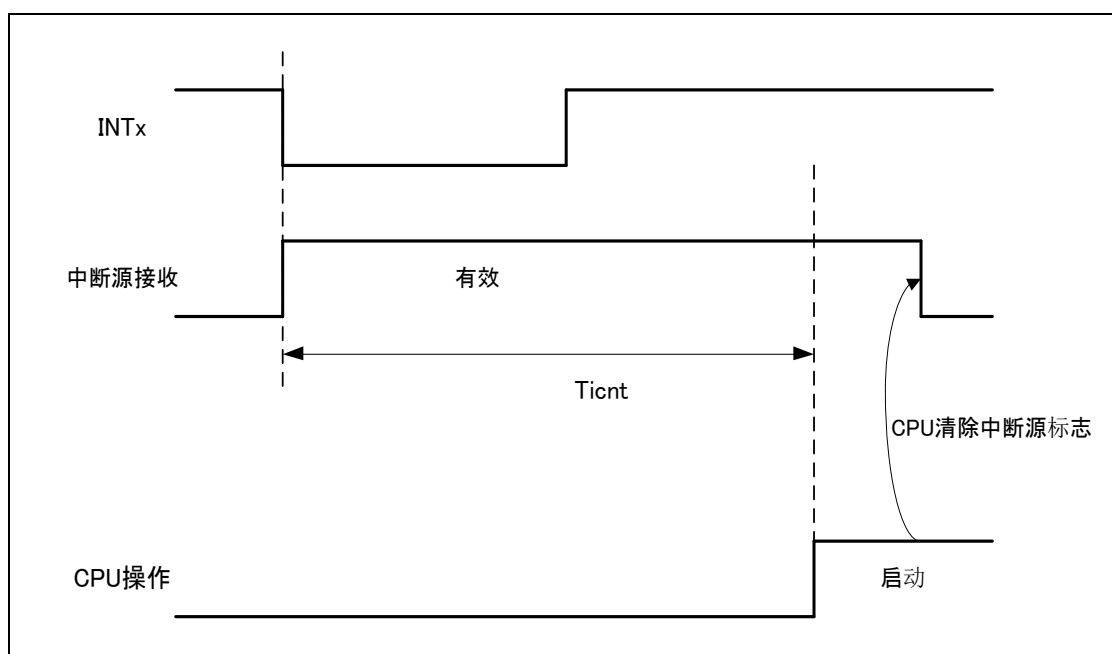
返回计数时间

(DV_{CC}=2.2 V ~ 3.8 V, Ta=-40°C ~ +85°C)

参数	符号	额定值		单位	参考
		典型值	最大值*1		
IDLE 模式	Ticnt	15.464	-	μs	
实时时钟模式		67.977	-	μs	计数时间因时钟不同而不同
停止模式		68.483	-	μs	
深度休眠待机实时时钟模式		334.765	-	μs	端口唤醒(WKUPx)
深度休眠待机停止模式					

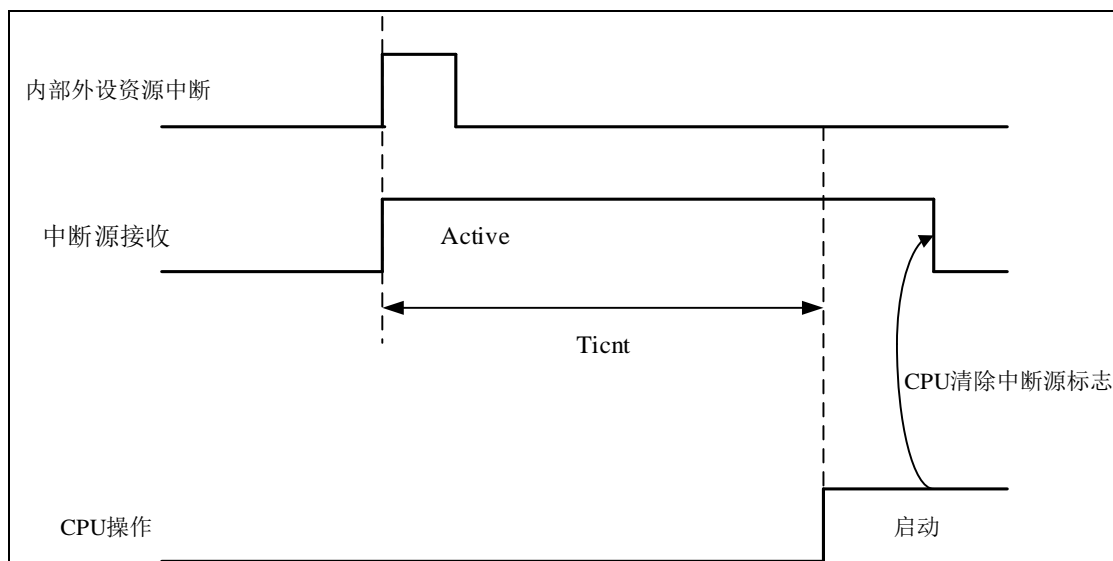
*1: 最大值取决于环境因素.

低功耗模式返回示例(端口中断 INTx*)



*: 设置为下降沿触发模式

低功耗模式返回示例(内部外设资源中断*)



*: 内部外设资源中断未包含在低功耗返回因子中

注意:

- 不同的低功耗模式下，返回因子不同具体参考本系列产品“用户手册”中的“低功耗模式”章节。
- 获取中断后的 CPU 操作取决于进入低功耗模式前的状态，具体参考本系列产品“用户手册”中的“低功耗模式”。

10.9.2. 返回因子：复位

下表中返回时间指的是复位释放后到启动程序执行时间。

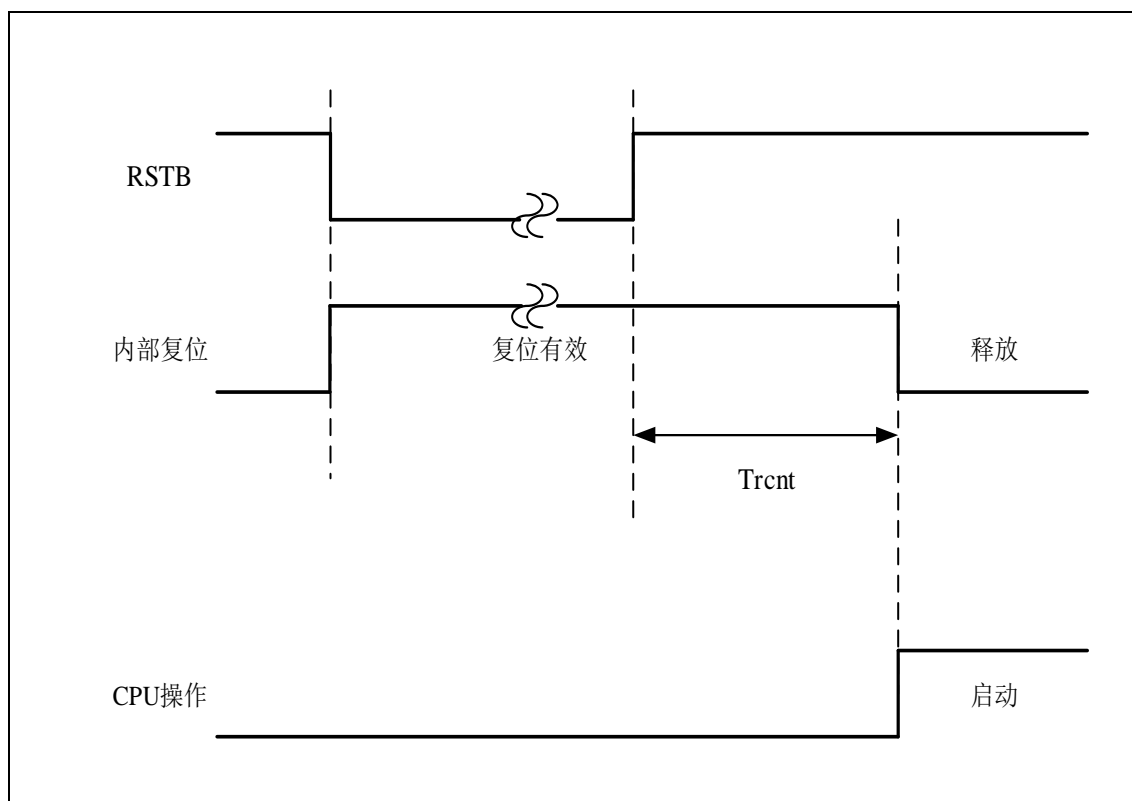
返回计数时间

($DV_{CC}=2.2\text{ V} \sim 3.8\text{ V}$, $T_a=-40^{\circ}\text{C} \sim +85^{\circ}\text{C}$)

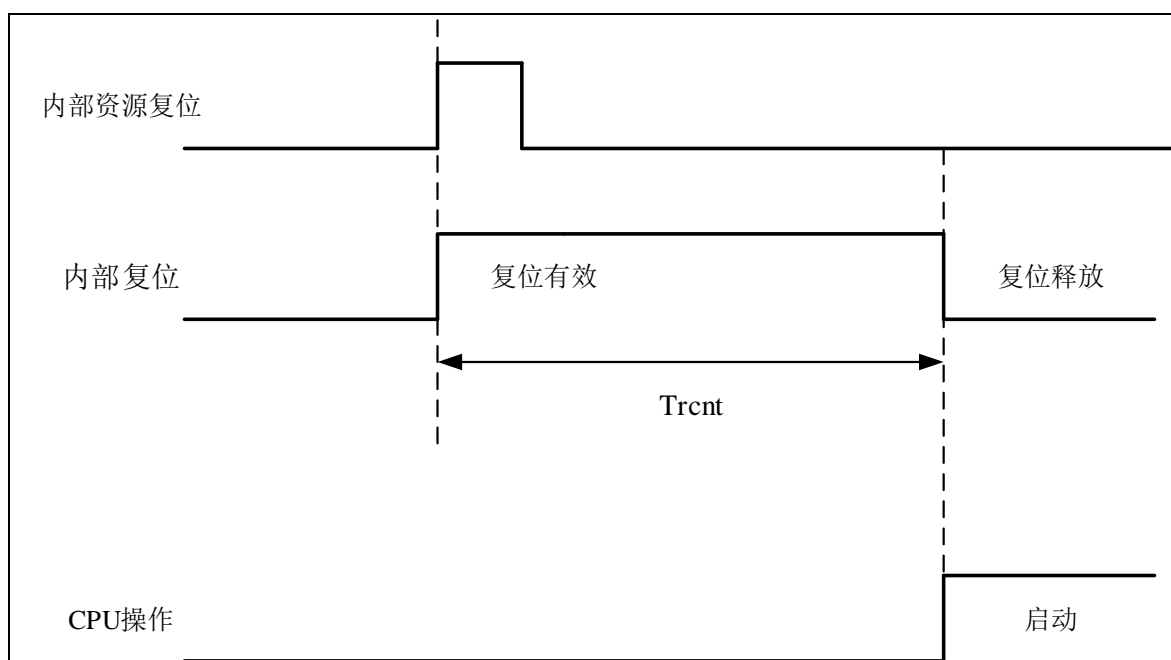
参数	符号	额定值		单位	参考
		典型值	最大值		
IDLE 模式	Trcnt	278.3	-	μs	
实时时钟模式 停止模式		277.96	-	μs	
深度休眠待机实时时钟 模式		277.84	-	μs	
深度休眠待机停止模式					

*: 最大值取决于内部振荡器的精度。

低功耗模式返回示例(端口 RSTB 复位)



低功耗模式返回示例(内部外设资源复位*)



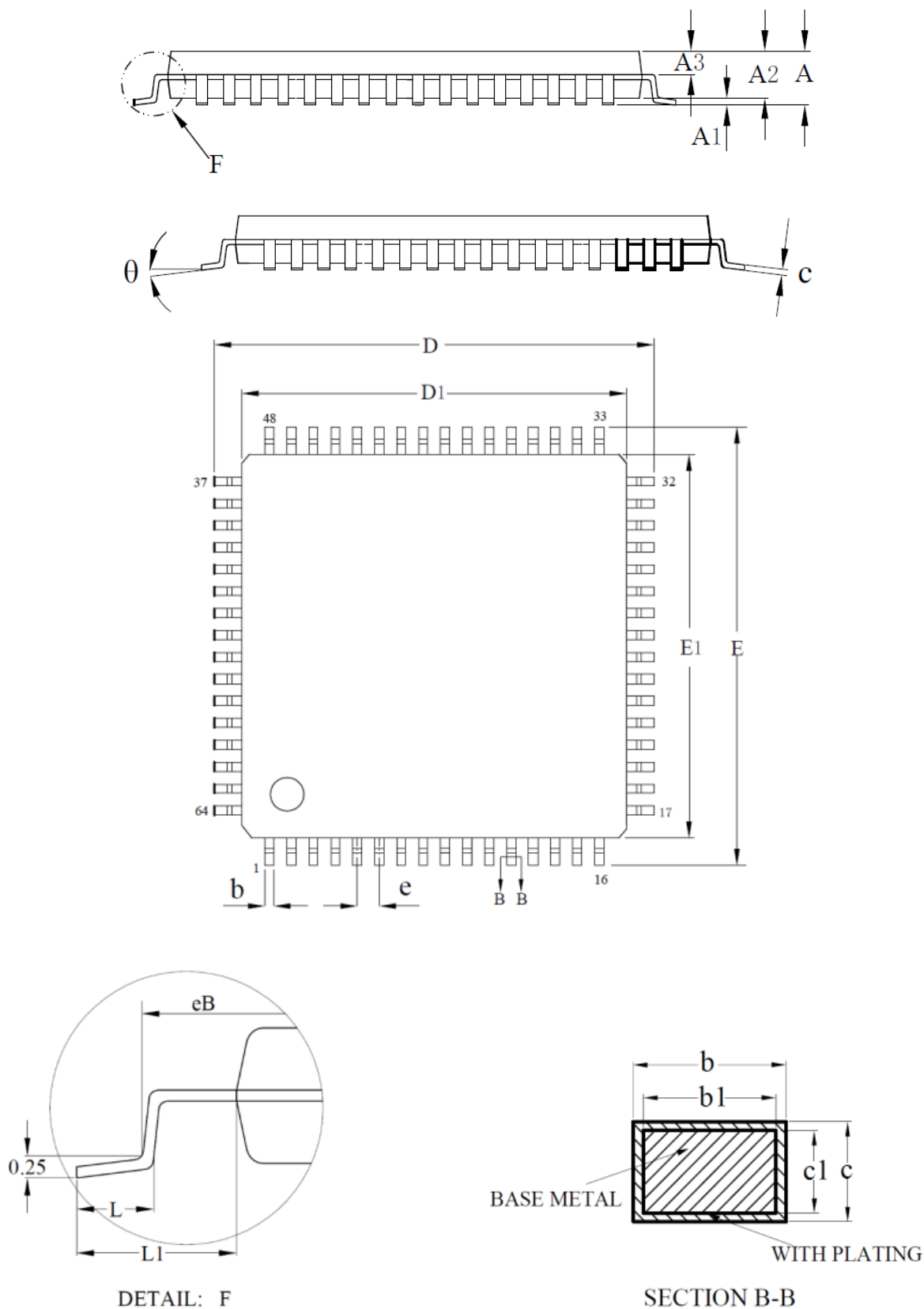
*: 内部外设资源复位未包含在低功耗返回因子中。

注意:

- 不同的低功耗模式下，返回因子不同，具体参考本系列产品“用户手册”中的“低功耗模式”章节。
- 获取中断后的 CPU 操作取决于进入低功耗模式前的状态，具体参考本系列产品“用户手册”中的“低功耗模式”。
- 上电复位和低电压检测复位不包含于表中，具体参考“上电复位时序”和“低电压检测特性”。
- 当系统从复位恢复后，CPU 进入内部高速振荡器时钟模式.如果需要切换到外部高速晶振模需要加上高速时钟稳定寄存器所设定的时间。
- 内部外设资源复位指监视定时器复位和时钟监视器复位。

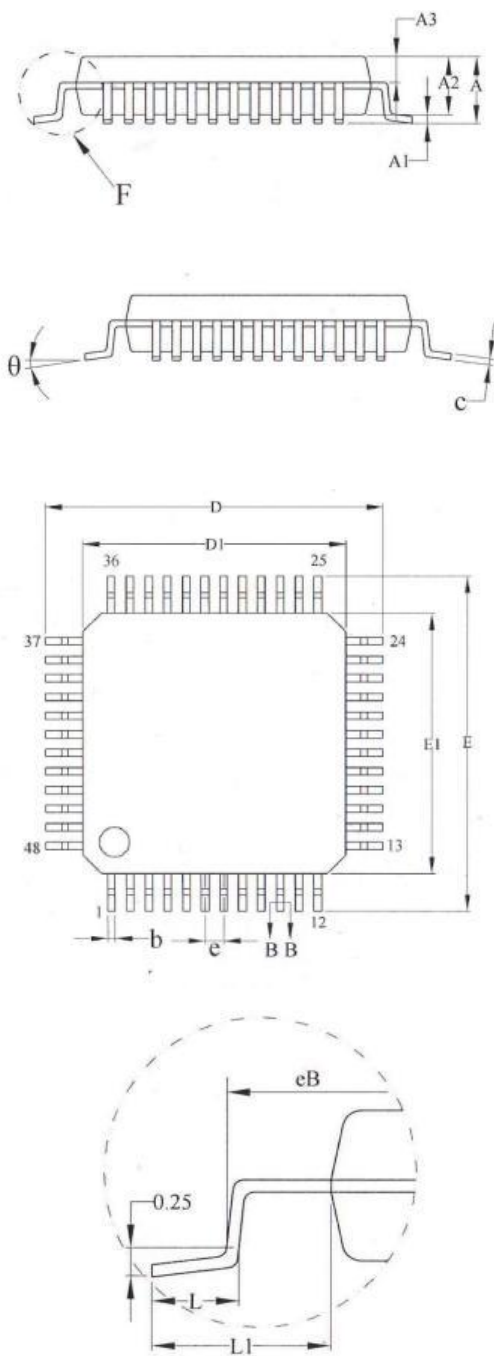
11. 封装尺寸

LQFP64 封装

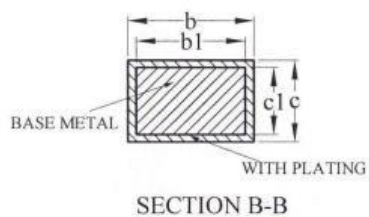


Symbol	LQFP64 (10x10)			LQFP64 (7x7)		
	Min	Nom	Max	Min	Nom	Max
A	--	--	1.60	--	--	1.60
A1	0.05	--	0.15	0.05	--	0.15
A2	1.35	1.40	1.45	1.35	1.40	1.45
A3	0.59	0.64	0.69	0.59	0.64	0.69
b	0.18	--	0.26	0.16	--	0.24
b1	0.17	0.20	0.23	0.15	0.18	0.21
c	0.13	--	0.17	0.13	--	0.17
c1	0.12	0.13	0.14	0.12	0.13	0.14
D	11.80	12.00	12.20	8.80	9.00	9.20
D1	9.90	10.00	10.10	6.90	7.00	7.10
E	11.80	12.00	12.20	8.80	9.00	9.20
E1	9.90	10.00	10.10	6.90	7.00	7.10
eB	11.25	--	11.45	8.10	--	8.25
e	0.50BSC			0.40BSC		
L	0.45	--	0.75	0.40	--	0.65
L1	1.00REF			1.00REF		
θ	0°	--	7°	0°	--	7°

LQFP48 封装

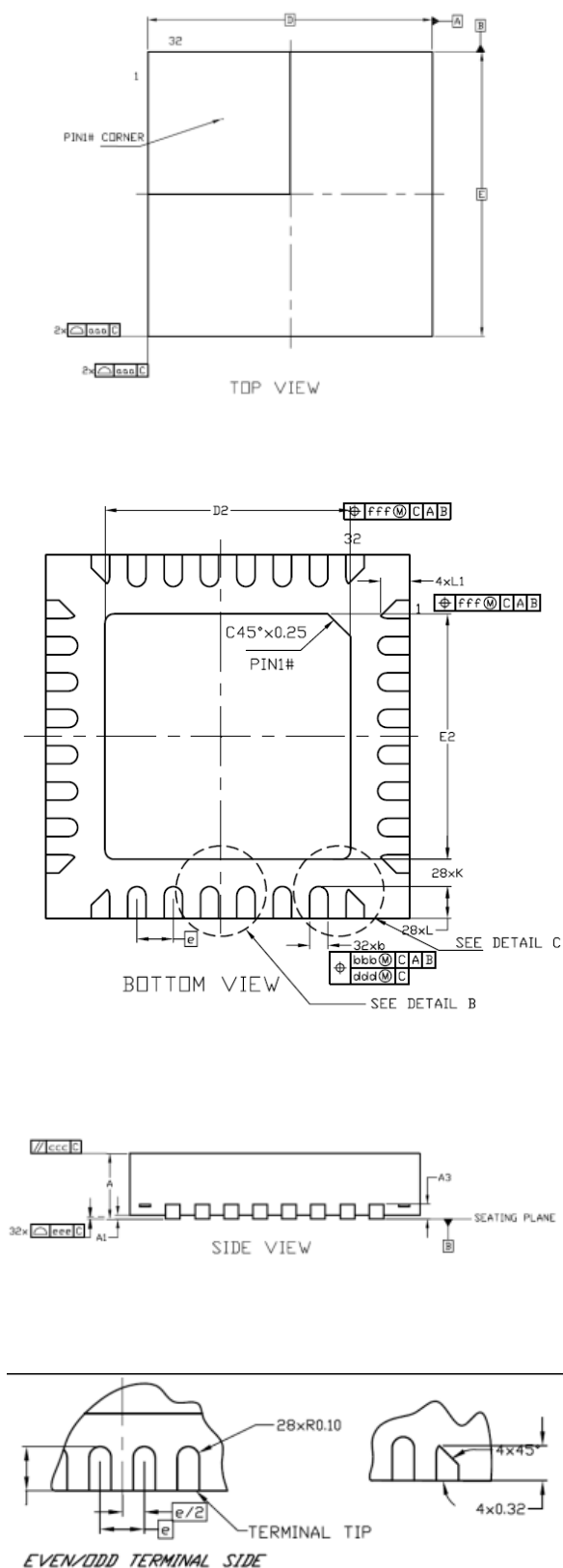


DETAIL: F



Symbol	Millimeter		
	Min	Nom	Max
A	--	--	1.60
A1	0.05	--	0.15
A2	1.35	1.40	1.45
A3	0.59	0.64	0.69
b	0.18	--	0.26
b1	0.17	0.20	0.23
c	0.13	--	0.17
c1	0.12	0.13	0.14
D	8.80	9.00	9.20
D1	6.90	7.00	7.10
E	8.80	9.00	9.20
E1	6.90	7.00	7.10
eB	8.10	--	8.25
e	0.50BSC		
L	0.40	--	0.65
L1	1.00REF		
θ	0	--	7°

QFN32 封装



Symbol	QFN32		
	Min	Nom	Max
A	0.70	0.75	0.80
	0.85	0.90	0.95
A1	0	0.02	0.05
A3	--	0.20REF	--
b	0.15	0.20	0.25
D	4.0BSC		
E	4.0BSC		
D2	2.60	2.70	2.80
E2	2.60	2.70	2.80
e	0.40BSC		
L	0.30	0.35	0.40
L1	0.27	0.32	0.37
K	0.20	--	--
aaa	0.10		
bbb	0.07		
ccc	0.10		
ddd	0.05		
eee	0.08		
fff	0.10		

12. 订购信息

Part number	PKG	Flash	RAM	I/O	双时钟	RTC	12bit ADC	VC	PWM	Timer	SPI	I2C	7816	UART	IrDA	Beep	LCD	多功能定时器	包装形式
HC32L150KATA-LQ64	LQFP64 7*7	128K	6K	57	√	√	12ch	√	8	2	2	2	1	2	3	1	-	8	盘装
HC32L150K8TA-LQ64	LQFP64 7*7	64K	6K	57	√	√	12ch	√	8	2	2	2	1	2	3	1	-	8	盘装
HC32L150JATA-LQ48	LQFP48 7*7	128K	6K	43	√	√	12ch	√	8	2	2	2	1	2	3	1	-	8	盘装
HC32L150J8TA-LQ48	LQFP48 7*7	64K	6K	43	√	√	12ch	√	8	2	2	2	1	2	3	1	-	8	盘装
HC32L150FAUA-QFN32	QFN32 4*4	128K	6K	27	√	√	6ch	√	8	2	2	2	0	2	3	-	-	8	盘装
HC32L150F8UA-QFN32	QFN32 4*4	64K	6K	27	√	√	6ch	√	8	2	2	2	0	2	3	-	-	8	盘装
HC32L156KATA-LQ64	LQFP64 7*7	128K	6K	57	√	√	12ch	√	8	2	2	2	1	2	3	1	4*40; 6*38;8*36	8	盘装
HC32L156K8TA-LQ64	LQFP64 7*7	64K	6K	57	√	√	12ch	√	8	2	2	2	1	2	3	1	4*40; 6*38;8*36	8	盘装
HC32L156KATA-LQFP64	LQFP64 10*10	128K	6K	57	√	√	12ch	√	8	2	2	2	1	2	3	1	4*40; 6*38;8*36	8	盘装
HC32L156K8TA-LQFP64	LQFP64 10*10	64K	6K	57	√	√	12ch	√	8	2	2	2	1	2	3	1	4*40; 6*38;8*36	8	盘装
HC32L156JATA-LQ48	LQFP48 7*7	128K	6K	45	√	√	12ch	√	8	2	2	2	1	2	3	1	4*40; 6*38;8*36	8	盘装
HC32L156J8TA-LQ48	LQFP48 7*7	64K	6K	45	√	√	12ch	√	8	2	2	2	1	2	3	1	4*40; 6*38;8*36	8	盘装

13. 版本记录 & 联系方式

版本	修订日期	修订内容摘要
Rev1.0	2018/7/4	初版发布。
Rev1.1	2018/9/21	删除 SRAM 奇偶校验。



如果您在购买与使用过程中有任何意见或建议，请随时与我们联系。

Email: mcu@hdsc.com.cn

网址: www.hdsc.com.cn

通信地址: 上海市张江高科园区碧波路 572 弄 39 号

邮编: 201203

