2023 Digital IC Design Homework 4

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| NAME | 吳欣航 | | | | |
| Student ID | E14086525 | | | | |
| **Simulation Result** | | | | | |
| Functional simulation | | Score | | Gate-level simulation | Score |
|  | | | |  | |
| **Synthesis Result** | | | | | |
| Total logic elements | | | 1292 | | |
| Total memory bits | | | 0 | | |
| Embedded multiplier 9-bit elements | | | 0 | | |
| Total cycle used | | | 57350 | | |
|  | | | | | |
| **Description of your design** | | | | | |
| 使用了INPUT將每個kernel的數值抓出來存到k1-k9暫存器，這邊使用了一維直接將padding每種可能列出來，因此造成合成出來的電路面積超過限制。之後進到CONV的state進行運算，由於kernel的數值都可以用shift完成，因此直接使用shift做乘法，小數點在哪裡並不會影響加減法，使用這個方法克服小數點問題，做完CONV在下一個state寫入L0。下一個state讀L1的值，一次讀4個存到k1-k4，下一個state進行maxpooling寫到L1，進位的問題用右移4將最右邊4為溢出並+1，之後再左移4位。 | | | | | |

*Scoring = (Total logic elements + Total memory bits + 9\*Embedded multipliers 9-bit elements) X Total cycle used*

**\* Total logic elements must not exceed 1000.**