2023 Digital IC Design Homework 5

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| NAME | 吳欣航 | | | |
| Student ID | E14086525 | | | |
| **Simulation Result** | | | | |
| Functional simulation | | Completed | Gate-level simulation | Completed |
| 一張含有 文字, 螢幕擷取畫面, 字型, 行 的圖片  自動產生的描述 | | | 一張含有 文字, 螢幕擷取畫面, 字型, 行 的圖片  自動產生的描述 | |
| **Evaluation Results** | | | | |
| test1.png | | 25.32 | test2.png | 24.82 |
| test3.png | | 29.12 | test4.png | 20.95 |
| test5.png | | 21.94 | test6.png | 25.21 |
| **Description of your design** | | | | |
| 在這個作業，使用了128\*128個cycles將data分別存進去RGB三個通道裡，用的是基偶的判斷，座標的方式跟HW4使用一樣的概念。之後分為四種可能，每種可能花費5個cycles去從RGB分別讀值，由於數量很少，所以我直接將四種可能列出來，將抓出來的值做累加，到下一個state在除於2或4存進result裡面，在最後一個state將result寫進MEM中。 | | | | |

*Scoring = average PSNR of the six test images*

**\* PSNR of all interpolation results should meet at least the baseline.**