



دانشکده مهندسی کامپیوتر

آزمایشگاه طراحی سیستم‌های دیجیتال

آزمایش پنجم - طراحی ضرب کننده

دکتر اجلالی، مهندس اثنی عشری

امیرمهدی کوششی — ۹۸۱۷۱۰۵۳

ایمان محمدی — ۹۹۱۰۲۲۰۷

شایان صالحی — ۹۹۱۰۵۵۶۱

۶ شهریور ۱۴۰۲

فهرست مطالب

۱	مقدمه	۳
۲	شرح آزمایش	۳
۱.۲	الگوریتم بوث	۳
۳	ساختار مدل‌ها	۴
۱.۳	مدل ضرب کننده	۴
۲.۳	مدل مسیر داده	۴
۳.۳	مدل واحد کنترل	۵
۴	شبیه‌سازی کارایی مدل	۶
۱.۴	مدل تست	۶
۲.۴	نتایج شبیه‌سازی	۷

۱ مقدمه

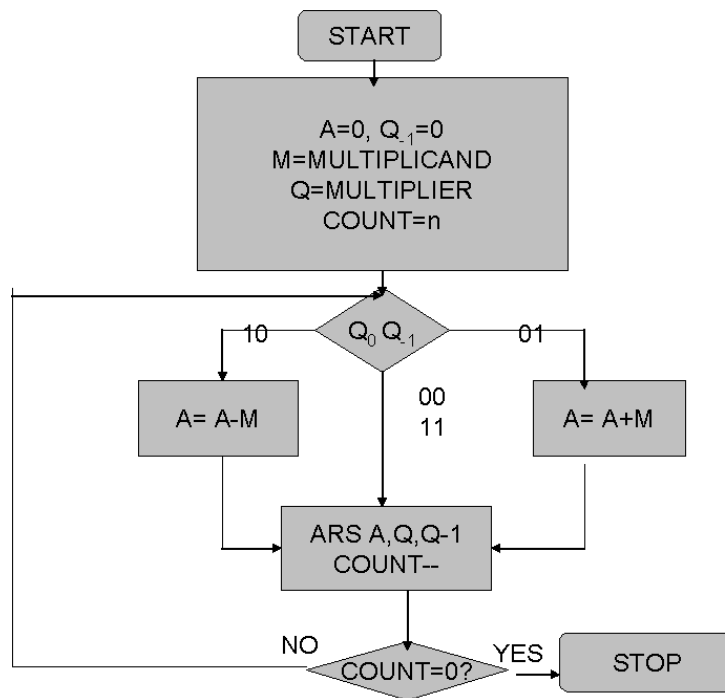
هدف این آزمایش این است که یک ضرب کننده با استفاده از الگوریتم بوث طراحی شود. ما در اینجا یک مدل کلی برای ضرب کننده خواهیم داشت که از دو ماجول کنترل واحد و انتقال داده تشکیل شده است. در قسمت کنترل واحد تمام حالت‌ها و استیت‌های ضرب کننده نگه داشته می‌شود و در ماجول انتقال داده تمامی محاسبات‌ها انجام می‌شود.

۲ شرح آزمایش

در این آزمایش ورودی‌ها به صورت ۴ بیتی دریافت می‌شود که اعداد علامت‌دار هستند، در خروجی نیز یک عدد ۸ بیتی به عنوان نتیجه داده می‌شود. نکته این مدار ضرب کننده این است که در هر مرحله به اندازه‌ای که نیاز دارد عمل شیف را انجام می‌دهد و به نوعی یک ضرب کننده بهینه است.

۱.۲ الگوریتم بوث

با توجه به فلوچارت زیر برای الگوریتم بوث داریم: این الگوریتم برای این اساس کار می‌کند که دارای یک بیت



شکل ۱: نحوه کارکرد الگوریتم بوث

LSB یا همان Least Significant Bit و با توجه به این بیت و کم ارزش‌تر بیت ضرب کننده در حالت‌های 01 و 01 عملیات‌های جمع و تفریق را انجام می‌دهد و مبنای پیاده‌سازی ما نیز همین الگوریتم خواهد بود.

۳ ساختار مدل‌ها

در این قسمت ساختار تمامی مدل‌های زده شده را شرح می‌دهیم.

۱.۳ مدل ضرب کننده

در این قسمت ورودی‌ها به صورت ضرب‌کننده و ضرب‌شونده بوده که در قالب یک عدد علامت‌دار ۴ بیتی وارد می‌شوند، همچنین سینگنال‌های شروع و کلاک نیز دریافت می‌کنیم و نتیجه و معتبر بودن نتیجه را به عنوان خروجی بیرون می‌دهد. همچنین شامل دو مدل کنترل واحد و مسیر داده بوده و سیگنال‌های shiftRight، load، و arth برای ارتباط به این دو مدل هستند. در آخر بیت‌های booth-bits نشان‌دهنده تعداد شیف‌های لازم خواهند بود.

```

1  module BoothMultiplier(
2      input wire [3:0] multiplicand, multiplier,
3      input clk, str,
4      output wire [7:0] result,
5      output valid
6  );
7
8      wire shiftRight, load, arth;
9      wire [2:0] booth_bits;
10
11     BoothMultiplierDatapath datapath(
12         .multiplicand(multiplicand), .multiplier(multiplier),
13         .shiftRight(shiftRight), .load(load), .arth(arth),
14         .booth_bits(booth_bits), .clk(clk),
15         .result(result [7:4]), .new_multiplier(result [3:0])
16     );
17
18     BoothMultiplierControlUnit control(
19         .multiplier(result[3:0]), .clk(clk), .str(str),
20         .valid(valid), .load(load), .arth(arth), .shiftRight(shiftRight),
21         .booth_bits(booth_bits)
22     );
23
24 endmodule

```

شکل ۲: مدل ضرب کننده

۲.۳ مدل مسیر داده

در این قسمت شاهد مدل مسیر داده هستیم که در آن محاسبات براساس دو بیت LSB و multiplier[۰] انجام می‌شود. همچنین در هنگام شیف خروجی را به اندازه booth-bits شیف می‌دهد. در نهایت نیز اگر سیگنال load یک باشد مقدارهای اولیه را مقاردهی می‌کند.

```

1  module BoothMultiplierDatapath(
2      input [3:0] multiplicand, multiplier,
3      input shiftRight, load, arth,
4      input [2:0] booth_bits,
5      input clk,
6      output reg [3:0] result, new_multiplier
7  );
8
9      reg LSB;
10     reg [3:0] temp_m multiplicand;
11
12     always @(posedge clk) begin
13         if (load) begin
14             temp_m multiplicand <= multiplicand;
15             result <= 0;
16             new_multiplier <= multiplier;
17             LSB <= 0;
18         end else if (arth) begin
19             if (new_multiplier[0] == 1 && LSB == 0)
20                 result <= result - temp_m multiplicand;
21             else if (new_multiplier[0] == 0 && LSB == 1)
22                 result <= result + temp_m multiplicand;
23         end else if (shiftRight) begin
24             {result, new_multiplier, LSB} <= $signed({result, new_multiplier, LSB}) >>> booth_bits;
25         end
26     end
27
28 endmodule

```

شکل ۳: ساختار مدل مسیر داده

۳.۳ مدل واحد کنترل

در این مدل تمامی استیت‌های و حالت‌های ضرب کننده کنترل می‌شود. در اینجا تعدادی حالات کنونی داریم که براساس آنها حالات بعدی شکل می‌گیرد. همچنین یک counter داریم که در ابتدا با مقدار ۴ مقداردهی می‌شود و تعداد عملیات‌های را برای مدل نگه می‌دارد. همچنین در differences تمامی تغییرات بیت‌ها مشخص شده که براساس آن rightMost یا همان راست‌ترین بیتی که تغییر کرده است معین می‌شود و با دانستن این مقدار می‌توانیم بگوییم که چه مقدار می‌بایست شیفت دهیم.

```

1  module BoothMultiplierControlUnit(
2      input [3:0] multiplier,
3      input clk, str,
4      output valid, load, arth, shiftRight,
5      output [2:0] booth_bits
6  );
7
8      reg [3:0] current_state, next_state;
9      reg [2:0] counter;
10
11      assign load = current_state[0];
12      assign arth = current_state[1];
13      assign shiftRight = current_state[2];
14      assign valid = current_state[3];
15
16      always @(current_state, counter) begin
17          next_state <= 0;
18          if (current_state[0])
19              next_state[1] <= '1'b1;
20          if (current_state[1])
21              next_state[2] <= '1'b1;
22          if (current_state[2]) begin
23              if (counter > booth_bits)
24                  next_state[1] <= '1'b1;
25              else
26                  next_state[3] <= '1'b1;
27          end
28          if (current_state[3])
29              next_state[3] <= '1'b1;
30      end
31

```

شکل ۴: قسمت اول ساختار مدل کنترل واحد

```

33      always @(counter, clk) begin
34          if (str) begin
35              current_state <= 1;
36              counter <= 4;
37          end else begin
38              current_state <= next_state;
39              if (current_state[2])
40                  counter <= counter - booth_bits;
41              end
42          end
43
44          wire [3:0] differences = (multiplier * (multiplier > 1)) | ('1'b1 << (4 - '1'b1));
45          reg [2:0] rightMost;
46
47          integer i;
48          always @(*) begin
49              rightMost = 0;
50              for (i = 1; i <= 4; i = i + 1) begin
51                  if (differences[i - 1] && rightMost)
52                      rightMost = 1;
53              end
54          end
55
56          assign booth_bits = (counter > rightMost) ? rightMost : counter;
57
58      endmodule

```

شکل ۵: قسمت دوم ساختار مدل کنترل واحد

۴ شبیه‌سازی کارایی مدل

در این قسمت به مدل testBench و نتایج آن می‌پردازیم.

۱.۴ مدل تست

در این قسمت تست بنچی طراحی شده که هربار دو عدد رندوم را به عنوان ورودی گرفته و خروجی را بعد از مدتی می‌دهد. نکته‌ای که در اینجا حائز اهمیت است آن است که زمان خروجی معتبر است که سیگنال valid یک باشد.

```

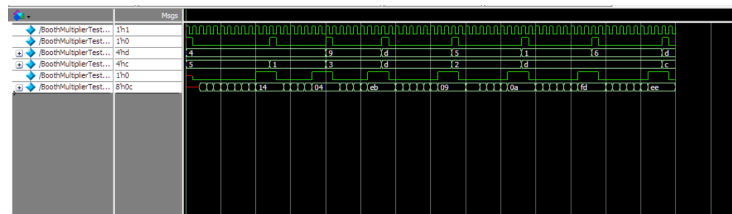
1  module BoothMultiplierTestbench();
2
3      reg clk, str;
4      reg [3:0] multiplicand, multiplier;
5
6      wire valid;
7      wire [7:0] result;
8
9      BoothMultiplier boothMultiplier (
10         .multiplicand(multiplicand), .multiplier(multiplier),
11         .valid(valid), .clk(clk), .str(str), .result(result)
12     );
13
14     initial
15         clk = 1;
16
17     always begin
18         #5 clk = ~clk;
19     end
20
21     initial begin
22         str <= 1;
23         multiplicand = 4;
24         multiplier = 5;
25         #10;
26         str <= 0;
27     end
28
29     always @(posedge valid) begin
30         #20;
31         str <= 1;
32         multiplicand <= {$random};
33         multiplier <= {$random};
34         #10;
35         str <= 0;
36         $display("%d * %d = %d", multiplicand, multiplier, result);
37     end
38
39 endmodule

```

شکل ۶: مدل تست برای ضرب کننده

۲.۴ نتایج شبیه‌سازی

در نهایت برای نتایج شبیه‌سازی با توجه به ورودی‌های رندوم چنین ویو فرمی را خواهیم داشت.



شکل ۷: نتایج مدل تست