

同步加法计数器（重点！重点掌握）：

置数LD 均为同步置数 (CP 上升沿, 才置数)	8421BCD 码 (十进制)	4 位 2 进制 (十六进制)
异步清零 (最后一位存不住)	74LS160	74LS161
同步清零 (最后一位能存住)	74LS162	74LS163
进位信号 RCO:	$RCO=Q_d*Q_a*ET$	$RCO=Q_d*Q_c*Q_b*Q_a*ET$

异步加法计数器（重点掌握）：

74LS90	74LS93
2/5 分频 (十进制: CPb 与 Qa 相连)	2/8 分频 (十六进制: CPb 与 Qa 相连)
异步清零、置 9	异步清零
如何改变计数进制? 消除清零不可靠的问题? 如何实现级联?	

双时钟加/减计数器：

74LS192	74LS193
十进制加/减计数器	4 位二进制加/减计数器
异步清零、异步置数	
掌握：用法、真值表	

单时钟加/减计数器：

74LS190	74LS191
十进制加/减计数器	4 位二进制加/减计数器
异步清零、异步置数	
掌握：用法、真值表	

第五章 组合逻辑电路（会设计、会分析、基础芯片的使用）

加法器：74LS283

编码器：74LS148

译码器：74LS138

数据选择器：74LS153（双四选一），74LS151（八选一）

数码比较器：74LS85（看芯片图就能看出来是比较器）

（显示译码器：74LS47 或 74LS48。数码管顺序）

第六章 触发器

- 1、基本 RS 触发器、时钟 RS 触发器
- 2、D 触发器
- 3、JK 触发器
- 4、T 触发器、T' 触发器
- 5、触发器间的转换

第八章 半导体存储器

- 1、存储容量的计算
- 2、存储器的扩展
- 3、阵列图、查表法等。

第九章 脉冲产生及变换电路（旧版：第十一章）

- 1、施密特触发器、单稳态触发器；
- 2、由施密特触发器构成的：多谐振荡器、石英晶体振荡器；
- 3、555 定时器；
- 4、555 定时器构成：施密特触发器、多谐振荡器、压控振荡器、单稳态触发器。
【电路结构、功能及特性、计算公式、波形图、改进(如：单稳态触发器调整触发脉冲宽度、占空比可调的多谐振荡器)。】

第十章 数模/模数转换（旧版：第十二章）

- 1、数字量与模拟量的转换计算；
- 2、D/A 和 A/D 转换的转换精度和转换速率；
- 3、D/A 转换器：倒 T 形
- 4、A/D 转换器：转换步骤：采样、保持、量化、编码；
【并行式 A/D 转换器、逐次逼近式 A/D 转换器、双积分型 A/D 转换器、流水线型 A/D 转换器。】

考研复试大纲——数电部分 摘录

按照教育部关于加强硕士研究生招生复试工作的指导意见及学校有关要求，控制科学与工程学科 2018 年硕士研究生招生复试指导确定如下。

2、复试笔试科目

(2)模拟电子技术和数字电子技术(亦称基础电子技术和集成电子技术)，占 80 分。

主要内容：包括模拟电子技术和数字电子技术。

参考书目：

3) 阎石，《数字电子技术基础》(第五版) 高等教育出版社，2006

4) 杨春玲等，《数字电子技术基础》高等教育出版社，2011

数电近十年考点

2009 年	时序逻辑电路 (第七章)	D 触发器 (第六章)	
2010 年	基本门电路 (第四章)	555 定时器 (十一章)	A/D 与 D/A 转换 (十二章)
2011 年	组合逻辑电路 (第五章)	施密特触发器 (十一章)	
2012 年	组合逻辑电路 (第五章)	555 定时器 (十一章)	
2013 年	组合逻辑电路 (第五章) ROM 存储容量计算 (第八章)	逻辑代数基础 (第三章)	
2014 年	基本触发器 (十一章)	时序逻辑电路 (第七章)	
2015 年	逻辑代数基础 (第三章)	组合逻辑电路 (第五章)	
2016 年	组合逻辑电路 (第五章)	时序逻辑电路 (第七章)	
2017 年	组合逻辑电路 (第五章)	时序逻辑电路 (第七章)	
2018 年	给出波形图画电路 (综合)	A/D 与 D/A 转换 (十二章)	

总结：

第三章：逻辑代数基础 (2 次)

第四章：基本门电路 (1 次)

*第五章：组合逻辑电路 (6 次)

第六章：触发器 (1 次)

*第七章：时序电路 (4 次)

第八章：半导体存储器 (1 次)

*第十一章：脉冲产生及变换电路 (4 次) (第二版：第九章)

第十二章：数模、模数转换 (2 次) (第二版：第十章)