07-02-ComputerScience

Created on 20220605.

Last modified on 2022 年 6 月 5 日.

目录

4 目录

Chapter 1 计算理论

- 1.1 自动机理论(形式语言)
- 1.2 可计算性理论
- 1.3 计算复杂性理论
- 1.4 并发理论

Chapter 2 计算机架构

2.0.1 数据表示

10 进制转换成二进制,短除法,最后余 1 或 0 停止,结果倒着写。原码,最高位的符号,数的绝对值;反码,正数同原码,负数是符号位为 1,数的绝对值的相反数补码,正数同原码,负数是符号位为 1,数的绝对值的相反数加上 1 移码,在补码基础上,将符号位取反,使得正数表示起来比负数大。

浮点数表示 N=M*R^K;

- 1.0e3 + 1.2e2
- = 1.0e3 + 0.12e3 //阶数对齐,
- = 1.02e3 // 尾数计算;
- = 1.02e3 // 格式化

两个浮点数相加诚,首先需要比较阶码大小,使小阶向大阶看齐(称为"对阶")。即小阶的尾数向右移位(相当于小数点左移),每右移一位,其阶码加1,直到阶码相等,右移的位数等于阶差。

2.0.2 校验码

码距:编码系统中任意两个码字的最小距离。码组内检测 k 个错误码,最小码距 d>=k+1;码组内纠正 k 个错误码,最小码距 d>=2k+1。

奇偶校验 Parity Code,

CRC

循环冗余校验码,Cyclic Redundancy Check,CRC。可检测错误。思路是传输数据末尾增加一些位,使得计算指定的运算后余数为 0。如模 2 除法,写还是按照除法竖式计算,算的时候按位异或不计进位。CRC 举例: 1)例如对于多项式 x^4+x^3+x+1 ,各次的系数为: 11011,作为模 2 除法的除数; 2)多项式有 5 位,原始信息末尾补 5 个 0; 3)计算模 2 除法,得到余数; 4)则最终得到: 原始信息 + 余数

Hamming Code

2.1 计算机系统体系结构

计算机体系结构分类-Flynn,根据指令流与数据流 SISD,单处理器系统 SIMD,并行处理机, 阵列处理机 MISD,流水线计算机,理论的模型 MIMD,多计算机

CISC 复杂,指令: 多,使用频率差别大,可变长;支持多种寻址方式;微程序控制技术实现;研制周期长。RISC 精简,指令: 少,使用频率差别小,定长,大部分为单周期指令,只有 Load 和 Store 操作内存;支持寻址方式少;通用寄存器(速度快),硬布线逻辑控制为主,适合用流水线;优化编译,高级语言支持性好。

流水线: 取址 2ns, 分析 2ns, 执行 1ns; 流水线周期: 执行时间最长的一段, 2ns。100 条指令用时: 理论公式 2+2+1+99*2=203ns, 第 1 条指令完整 + 剩余的 * 流水线周期 100 条指令用时: 实践公式 2+2+2+99*2=204ns, 第 1 条指令每一步按照流水线周期算 + 剩余的 * 流水线周期吞吐率: Though Put rate, TP, 指令条数/流水线执行时间,100/203; 吞吐率极限: 1/流水线周期流水线加速比: 不用流水线的时间/用流水线的时间

程序计数器 PC 用于存放计算机将要执行的指令所在的存储单元地址指令寄存器 IR 保存从存储器中取出的指令(正在执行的指令)地址寄存器存放当前 CPU 所访问的内存单元地址指令译码器对指令寄存器 IR 中的指令进行译码分析

2.2. 指令集 9

2.2 指令集

- 2.2.1 指令及并行处理(ILP)体系结果的理论与技术
- 2.2.2 对称多处理器(SMP)并行体系结构的理论与技术
- 2.2.3 多线程机制
- 2.3 系统设计理念
- 2.3.1 可重构设计
- 2.3.2 可扩展设计
- 2.3.3 并行与分布系统容错性、可用性、可靠性技术

Chapter 3 分布式计算

- 3.0.1 分布式资源管理、故障恢复、进程动态迁移、分布式存取控制技术
- 3.1 网格计算

Chapter 4 并行计算

- 4.0.1 机群并行处理体系结构、互连技术、程序设计环境以及计算密集型应用在机 群系统中的实现
- 4.0.2 指令级并行关键技术研究
- 4.1 高性能计算

Chapter 5 计算机架构示例与相关软件技术

- 5.1 并行计算机系统
- 5.1.1 当代主流并行机的体系结构模型、存储技术的研究
- 5.2 分布式计算机系统
- 5.3 多机系统
- 5.3.1 工作站机群、网络和网格等环境下的并行分布式计算模型
- 5.4 网络计算
- 5.5 量子计算
- 5.6 计算机系统体系结构软件仿真环境构建方法研究