

# 华东师范大学软件学院实验报告

实验课程：数字逻辑实践

年级：2023 级

实验成绩：

实验名称：D 触发器的逻辑功能及其简单应用

姓名：张梓卫

实验编号：No.4

学号：10235101526

实验日期：23-12-05

指导教师：蔡海滨

组号：

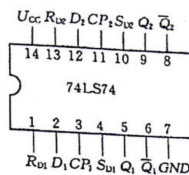
实验时间：2 学时

## 一、实验目的

- (1) 掌握 747LS 双 D 触发器的逻辑功能及测试方法。
- (2) 了解 D 触发器的简单应用。

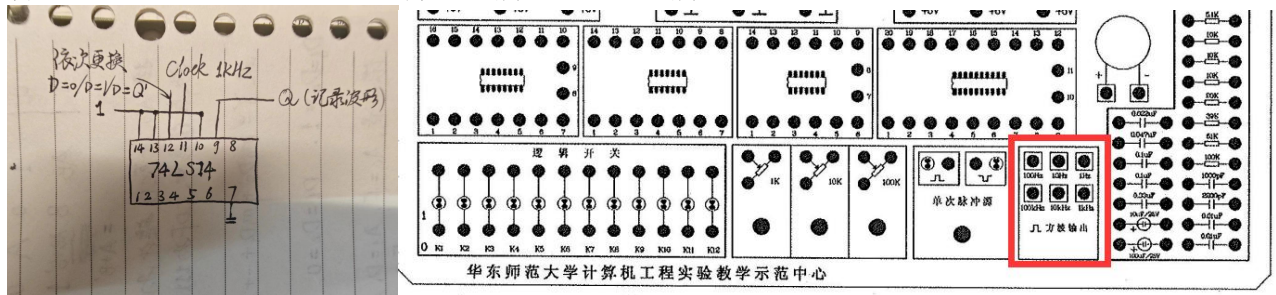
## 二、实验内容与实验步骤

(1) 验证 74LS74 双 D 触发器的逻辑功能（只需对其中的一个 D 触发器测试功能）。接引脚图接好线路，在 CP 端接 1kHz 的方波，使  $S_D=R_D=1$ ，在  $D=0$ 、 $D=1$ 、 $D=Qn'$  三种情况下分别记录 Q 端波形。注意时钟脉冲和输出脉冲的相位关系。



(74LS74 引脚图)

观察电路箱图片，注意到 1kHz 的方波插口在右下角。在 12 引脚处依次更换  $D=0$ ； $D=1$ ；特别注意  $D=Qn'$  的情况。应将 8 引脚接入 12 引脚。



(2) 原理图如下：

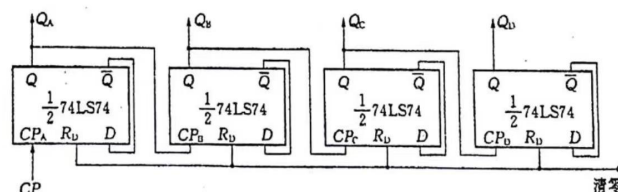
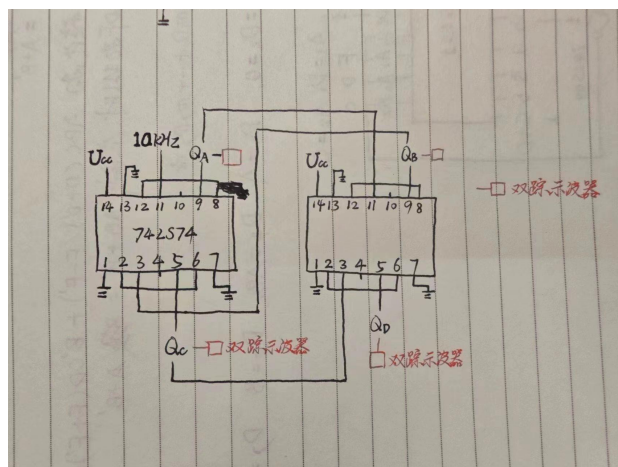


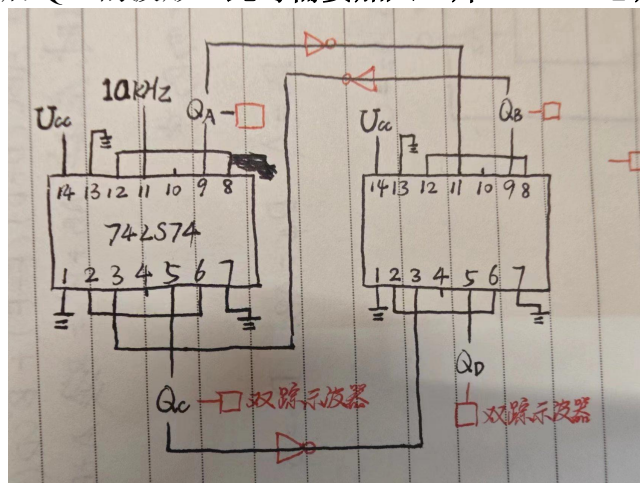
图 4.3 用 D 触发器组成计数器

按照原理图，设计电路如图所示：

(1) 考虑到纸绘不好修改，为了避免电路繁琐难懂，故在每个引脚处直接指出了所需接的零部件，并未将全部线接在一起。根据题目要求，需要对 QA、QB、QC、QD 和时钟分别接入双踪示波器进行波形记录。（两片芯片都为 74LS74）



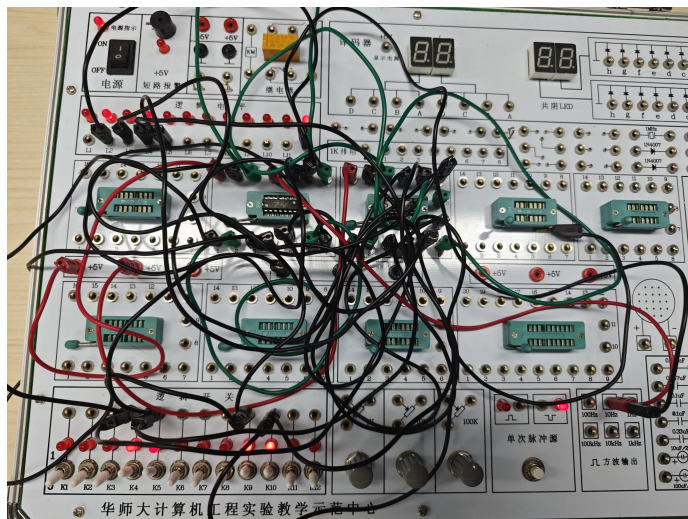
(2) 只需要加入红色的非门即可，注意检测 QA、QB、QC、QD 时，检测的位置，千万不能检测到 QA 经过非门后 QA' 的波形。此时需要加入一片 74LS04 芯片。



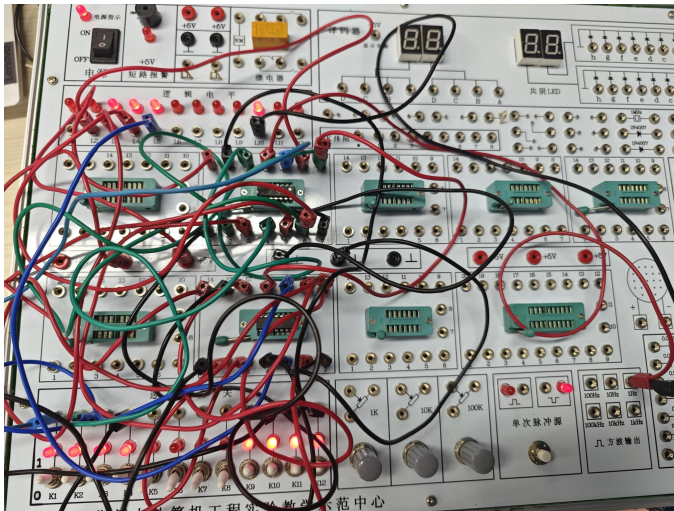
### 三、实验环境

使用了多功能数字电路实验箱、两片 74LS74 芯片，若干导线。

### 四、实验过程与分析



首先连接好电路，最初按照实验预习报告，并没有成功地触发脉冲。猜测是 RS 锁存部分出现了问题，用多个开关表示输入“1”，将两片 74LS74 的 1，4，13 都接入“1”后，问题解决，由于方波输出部分接口无法输出脉冲，故不按照实验要求的 10kHz 输出。在脉冲源检测端（L12）恢复正常后，输出检测端 L1、L2、L3、L4 开始计数，为二进制表示的十进制数从 16 倒数至 1 的计数器。



在第一个实验的基础上，注意到 74LS74 是有 Q 和 Q' 两个输出的，于是 不需要用到预习报告中的 74LS04 非门，只需要将两片 74LS74 的引脚 9 更换至引脚 8，引脚 5 更换至引脚 6 即可。注意此时检测的仍然是 QA、QB、QC、QD，故检测的输出口保持不变。实验电路接线图如左图所示。发现是一个用二进制表示的从 1 正数至 16 的计数器。

## 五、实验结果总结

对 RS 锁存器的原理了解不够深入，导致设计电路时出现了误差。在调整后才得以解决问题。