

## Circuit Simulation 1 加分作業 2

109511119 施竣皓

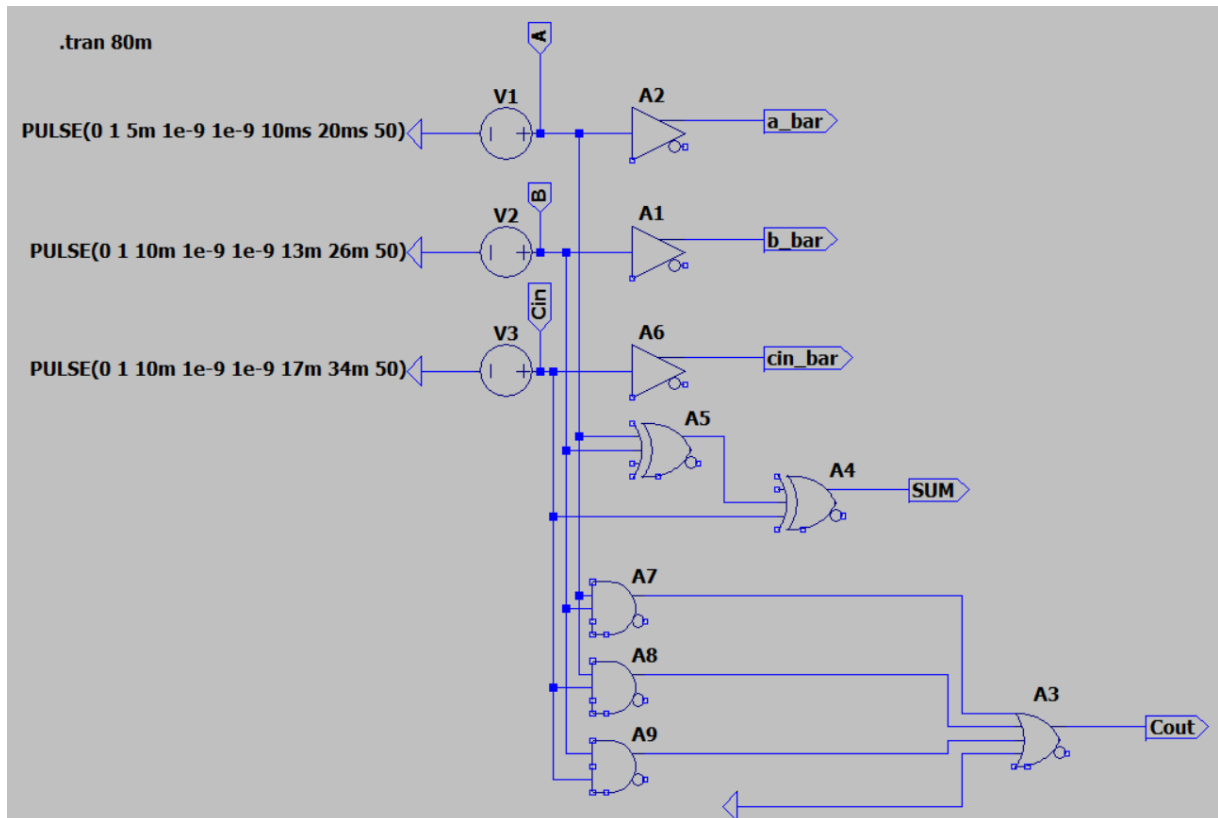
一、目的：完成用 controlled not 的 full adder circuit simulation

二、實驗結果

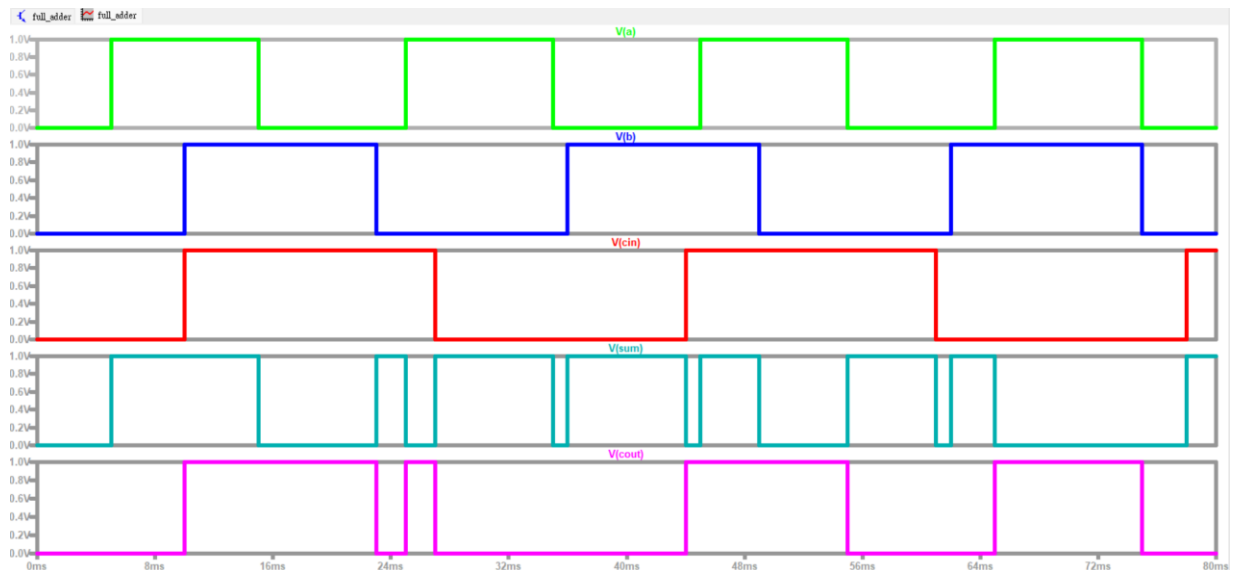
1. 環境設置

本次作業使用的是 LTSpice。

2. Circuit Design



3. Simulation



#### 4. 實驗注意

可以看到在電路設計時，Sum 的 input 端我把 a,b,Cin 分開用兩個 XOR 實作，這是因為 LTSPICE 的 XOR 規則是一個 1 才會為 1，與我們認知的奇數個 1 才為 1 不同，因此在設計上需要注意這個問題。

#### 5. Github

這次的作業我把所有的檔案都放在 GITHUB 上，當作一個修課與學習的紀錄。也讓後面修課的人可以照著這樣的方式來節省時間，不要當 SPICE-Monkey。

GITHUB: <https://github.com/ShihChunHao/VLSI>