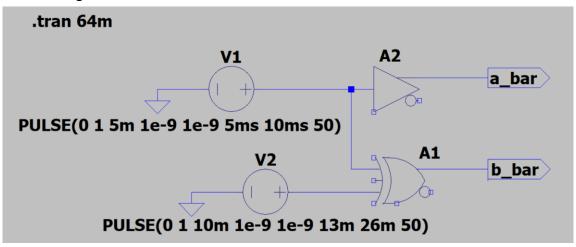
Circuit Simulation 1

109511119 施竣皓

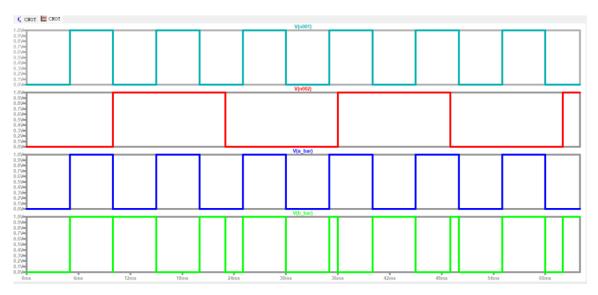
- 一、目的:完成 controlled not circuit simulation
- 二、實驗結果
 - 1. 環境設置

本次作業使用的是 LTSpice。官網下載:https://www.analog.com/en/design-center/design-tools-and-calculators/ltspice-simulator.html。

2. Circuit Design



3. Simulation



4. Conclusion

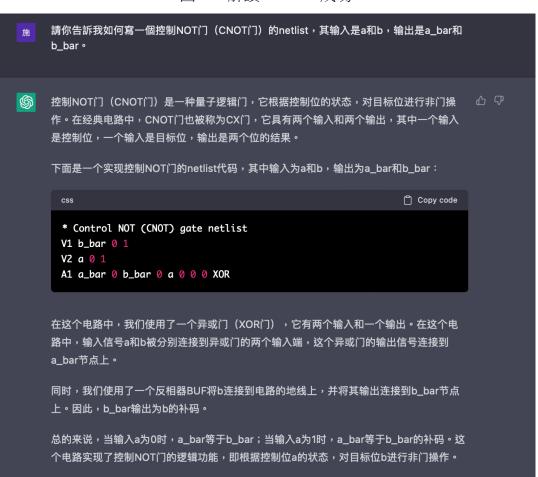
本次作業主要是先熟悉一下模擬工具,由於現在 AIGC 盛行,所以在做作業時我就有在思考哪一個部分可以導入 AI:

我認為可以透過給中文需求 -> 生成 NetList -> LTSpice 直接看模擬。

然而目前的 CHATGPT 對於 netlist 僅能做到解讀意義,我試了很多方法,包括把寫 好的讓他學習他都沒辦法舉一反三,因此這方面可能是一個機會,若是可以集合大 家的資料來做 finetune 訓練,相信能提升他在這部分的能力。

你現在是一個電路設計的學徒,你必須學習我的寫法與風格,去生成相對應的netlist,讓我 🗹 能在LTSPICE跑,如果你聽懂了,請說收到,並且解讀我的code。 * C:\Users\andy1\AppData\Local\LTspice\CNOT.asc A1 0 N001 0 N002 0 0 b_bar 0 XOR A2 N001 0 0 0 0 0 a_bar 0 BUF V1 N001 0 PULSE(0 1 5m 1e-9 1e-9 5ms 10ms 50) V2 N002 0 PULSE(0 1 10m 1e-9 1e-9 13m 26m 50) .tran 64m .backanno .end \$ 收到了。以下是我对你的代码的解读: 你的代码定义了一个电路,其中包含两个输入信号a和b(使用脚标a_bar和b_bar表示), 一个XOR门和一个BUF(缓冲器)。 其中,XOR门连接了a_bar和b_bar两个输入信号,其输出信号连接到一个名为N002的节点 上。BUF连接了N001节点和0V电源,并将其输出连接到N001节点。你使用了脚标a_bar和 b_bar,这可能意味着你使用了反相器来获取输入信号的补码。PULSE源V1和V2分别提供 了a_bar和b_bar输入信号的脉冲波形。在后面的.tran语句中,你使用了64ms的传输分析 来模拟电路的行为。 如果我理解正确,这个电路是一个控制NOT门(CNOT门),其输入是a和b(使用a_bar和 b_bar表示),输出是a_bar和a XOR b。

圖一:解讀 netlist,成功



圖二:要求寫一次 CNOT (我已給過他正確答案的 CNOT netlist),失敗