

2017-2018 学年第二学期期末考试 A 卷

一、填空题(10 分, 每空 1 分, 共 10 空)

- 1、十进制数 $(2.34)_D$ 的二进制表示时_____ (要求误差不大于 2^{-3})。
- 2、最小项 $\overline{A}B$ 的逻辑相邻项是_____和_____。
- 3、用两片4位比较器74HC85串联接成8位数值比较器时, 低位片中的 $L_{A>B}$ 、 $L_{A<B}$ 、 $L_{A=B}$ 所接的电平应为_____ (用一个3位二进制数表示, 高电平用1表示, 低电平用0表示)。
- 4、当驱动共阴极显示器时, 七段显示译码器的输出是_____电平有效。
- 5、将D触发器 \overline{Q} 端的输出信号反馈至D信号输入端, 可实现_____触发器的逻辑功能。
- 6、一个存储容量为 $256K \times 4$ 的ROM, 其地址码应为_____位。
- 7、有一双向移位寄存器, 高位在左, 低位在右, 欲将存放在该移位寄存器中的二进制数除以十进制数16, 则需将该移位寄存器中的数向_____移_____位, 需要_____个移位脉冲。

二、判断题(10 分, 每题 1 分, 共 10 题)

- 1、十进制数47.38的8421BCD码表示为10 0011.0011 1。()
- 2、 $(11\ 111.010)_B = (37.2)_O$ 。()
- 3、十进制数-9的4位二进制补码表示为1001。()
- 4、电路的噪声容限愈大, 其抗干扰能力愈强。()
- 5、多路数据分配器可以由二进制译码器实现。()
- 6、逻辑函数 $F = AC + B\overline{C} + CD$ 无冒险现象。()
- 7、若 $F(A, B, C) = \sum m(1, 3, 4)$, 则 $\overline{F} = \sum m(0, 2, 5, 6, 7)$ 。()
- 8、使逻辑函数 $F(A, B, C) = A\overline{C} + B$ 的值为1的最小项用4个。()
- 9、用数据选择器设计组合逻辑电路时, 若函数有M个输入变量, 选用的数据选择器有n位地址输

入，只用一片数据选择器时，只能实现 $M \leq n$ 的逻辑函数式。()

10、一般情况下， $DRAM$ 的集成度比 $SRAM$ 的集成度低。()

三、化简题（10 分，每题 5 分，共 2 题）

1、用逻辑代数法将下式化简为最简与或式（无步骤不给分）。

$$L(A,B,C) = \overline{(\overline{A+B}) + (A+C) + (A \cdot B)(\overline{A \cdot B})}$$

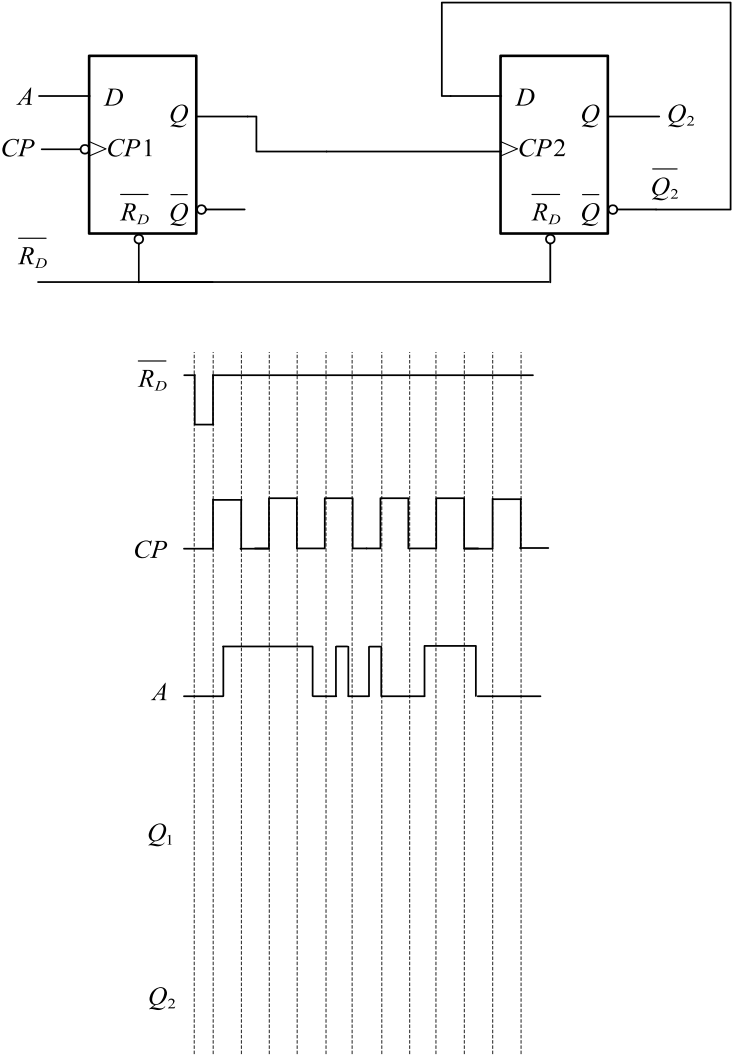
2、请用卡诺图化简逻辑函数（无画圈求解过程不给分）。

$$L(A,B,C,D) = \sum m(0, 2, 7, 8, 10, 13, 14, 15) + \sum d(4, 6)$$

CD					
AB					

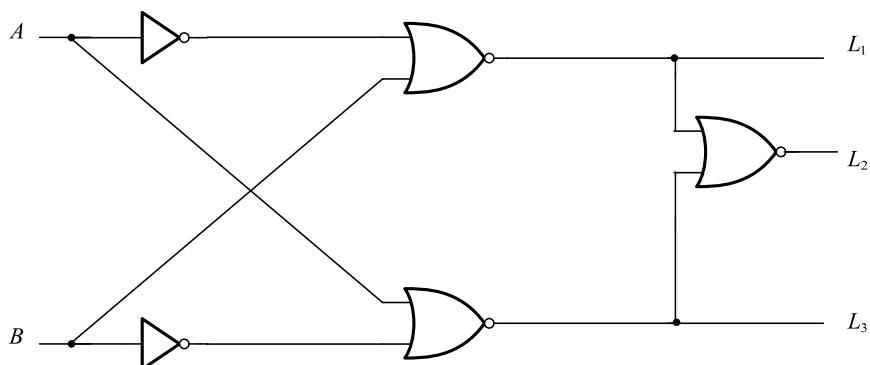
四、波形题（10 分）

根据题图所示的异步电路与输入波形，画出 Q_1 和 Q_2 的波形图。 $\overline{R_d}$ 是触发器的异步清零输入端。
（波形图须花在题目所指定的区域）



五、逻辑电路设计与分析

1、分析以下电路的功能。（10 分，无分析过程不给分）



(1) 电路逻辑方程

$$L_1 =$$

$$L_2 =$$

$$L_3 =$$

(2) 真值表

(3) 电路功能（限15字以内）

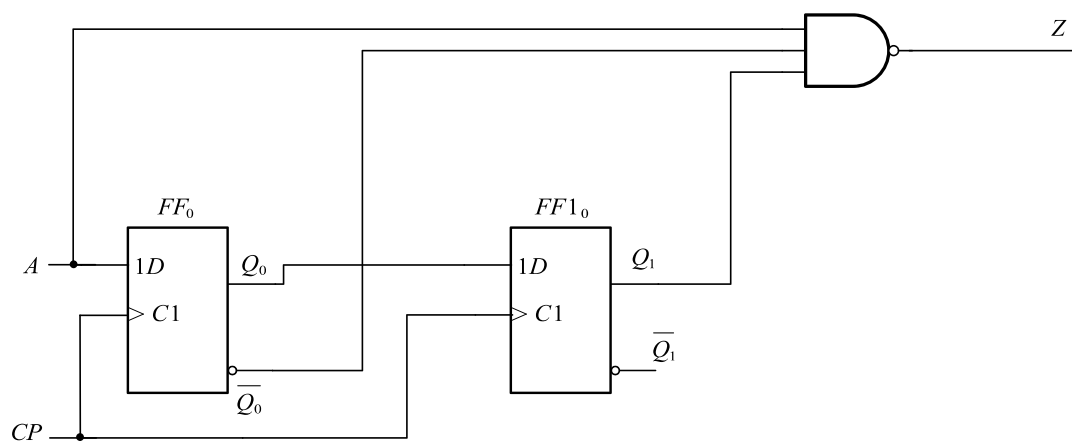
2、设计一个电梯工作状态监控逻辑电路。电梯有自动、手动两种工作模式，在手动模式下由工作人员手动操作，无需监控。在自动模式下，电梯为无人值守的工作状态，需要监控。在自动模式下，短板图控制由门控、直通、楼层三个状态组成，在正常情况下，电梯在任何时刻都仅能工作在一种且只有一种状态下；其余情况均属于非正常情况，需要发出故障信号以提醒监控室进行检修。假设三个状态正常工作为 1，否则为 0；有故障为 1，无故障是 0；自动模式为 1，手动模式为 0。请仅用与非门完成该逻辑电路的设计。（与非门端子个数不限，无需画出电路图。本题 10 分）

（1）变量假设及真值表

（2）逻辑方程及化简

（3）与非式转换

3、请分析以下电路功能。（本题 15 分）



(1) 电路的激励方程与输出方程

(2) 状态转换图、转换真值表

(3) 说明该电路的功能（限 15 字内）

4、用上升沿触发的 D 触发器设计一个“01”序列检测器的同步时序逻辑电路，输入为串行编码序列，输出为检出信号。需要完整解题过程， D 触发器个数不超过 2 个。（本题 15 分）

（1）状态图及编码方案

（2）状态转换真值表

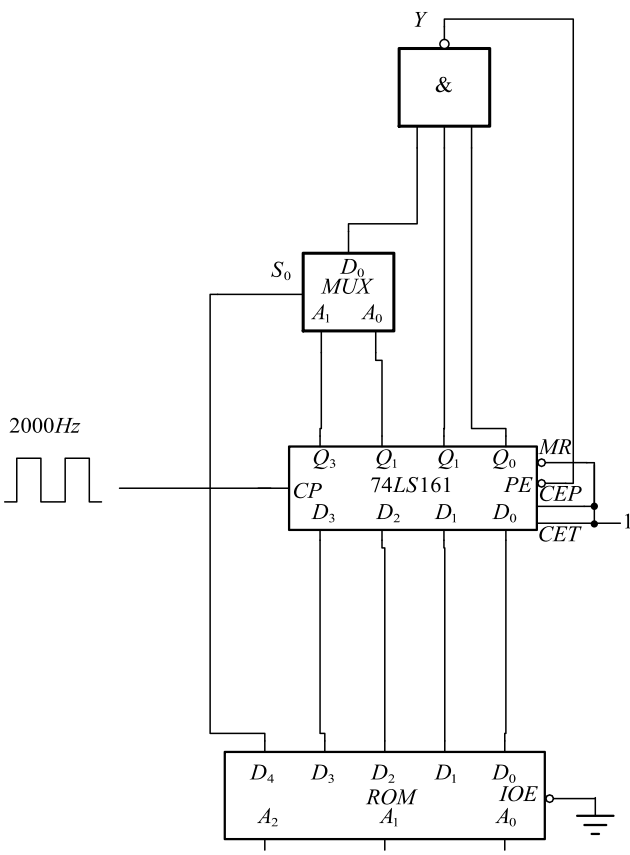
（3）激励、转换、输出方程组

（4）自启动检查

（5）电路图

六、综合题（本题 10 分）

ROM 为存储器，MUX 为 2 路选 1 选择器，其内容及外部连接电路如图所示，电路初态 $Q_4Q_3Q_2Q_1=1111$ 。问（1）当 $S_{A2}S_{A1}S_{A0}=110$ 时，电路输出 Y 的频率是多少？（2）当 $S_{A2}S_{A1}S_{A0}=011$ 时，电路输出 Y 的占空比是多少？（需给出计算过程）



输入			输出				
A2	A1	A0	D4	D3	D2	D1	D0
0	0	0	1	0	1	0	1
0	0	1	0	0	0	0	0
0	1	0	0	0	0	0	0
0	1	1	1	1	0	0	1
1	0	0	0	1	1	1	0
1	0	1	1	1	1	1	1
1	1	0	1	1	0	1	0
1	1	1	0	0	0	0	0

2017-2018 学年第二学期期末考试 A 卷参考答案

一、填空题(10 分, 每空 1 分, 共 10 空)

1、【正解】 $(10.011)_B$

【解析】误差不大于 2^{-3} , 小数点后应保留3位, 因此需算到第四位, $0.34 \times 2 = 0.68$, 取"0",
 $0.68 \times 2 = 1.36$, 取"1", $0.36 \times 2 = 0.72$, 取"0", $0.72 \times 2 = 1.44$, 进1, 故为
 $(10.011)_B$ 。

【考点延伸】十进制转二进制

2、【正解】 \overline{AB} AB

【解析】画出卡诺图即可得到正解。

【考点延伸】最小项的概念与卡诺图

3、【正解】001

【解析】当 74HC85 串联接成 8 位数值比较器时, 低位片依次为 001, 具体参见 74HC85 的功能表。

【考点延伸】数值比较器的级联

4、【正解】高

【解析】共阴极显示器输出高电平有效, 具体参见功能表。

【考点延伸】共阴极显示器

5、【正解】 T'

【解析】 D 触发器 $Q^{n+1} = D$, 将输出信号反馈至 D 信号输入端, 则 $Q^{n+1} = D = \overline{Q^n}$, 而 T' 触发器
 $Q^{n+1} = \overline{Q^n}$, 触发器翻转。

【考点延伸】不同触发器之间的功能转换

6、【正解】18

【解析】存储器容量=字数 \times 位数 字数= $2^{\text{地址码}}$, 字数= $256K$ $2^{18} = 256K$

【考点延伸】ROM 的容量与地址码关系

7、【正解】右 4 4

【解析】二进制的除法可以右移和减法构成, $16 = 2^4$, 故需右移 4 位, 每一个移位脉冲移一位,
故需 4 个脉冲。

【考点延伸】二进制除法

二、判断题(10 分, 每题 1 分, 共 10 题)

1、【正解】 \times

【解析】47.38 的8421BCD 码为0100 0111.0011 1000

【考点延伸】8421BCD 码的表示方法

2、【正解】√

【解析】二进制转化为八进制可以 3 位二进制数确定该位八进制数，如

$$(11\ 111.010)_B \rightarrow 011\ 111.010 \rightarrow (37.2)_D$$

【考点延伸】二进制转化为八进制

3、【正解】×

【解析】十进制数 -9 不能用 4 位补码表示，4 位补码可以表示的最小数为-8

【考点延伸】原码、反码、补码的表示方法

4、【正解】√

【解析】噪声容限可反映电路的抗干扰能力，噪声容限越大，抗干扰能力愈强

【考点延伸】噪声容限的概念

5、【正解】√

【解析】带使能端的译码器可构成数据分配器

【考点延伸】数据分配器

6、【正解】×

【解析】画出卡诺图，存在卡诺图相切现象，因此存在竞争冒险现象

$AB \backslash CD$					
		00	01	11	10
00				1	
01	1		1	1	
11	1		1	1	1
10				1	1

【考点延伸】竞争冒险现象的判断

7、【正解】√

【解析】三个变量 ABC 最小项为 $m_0 \sim m_7$ ，因此答案为 $\bar{F} = \sum m(0, 2, 5, 6, 7)$

【考点延伸】反函数概念

8、【正解】×

【解析】画出卡诺图，有 5 个最小项为 1

F

$\begin{array}{c} BC \\ \swarrow \quad \searrow \\ A \end{array}$		BC			
		00	01	11	10
A	0	0	0	1	1
	1	1	0	1	1

【考点延伸】最小项的概念

9、【正解】×

【解析】如有 A、B、C 三个输入变量 $M=3$ ，可将其中二个变量作为地址端，另一个变量作为数据选择端设计，其中 $n=2, M=n+1$

【考点延伸】数据选择器的应用

10、【正解】×

【解析】SRAM 集成度较低，功耗较大，DRAM 集成度较高，功耗较小

【考点延伸】RAM 的集成度

三、化简题（10 分，每题 5 分，共 2 题）

1、【解析】 $L(A,B,C) = \overline{(\overline{A+B})} + \overline{(A+C)} + \overline{(A \cdot B)} \overline{(A \cdot \overline{B})}$

$$= (\overline{A+B}) \cdot (A+C) \cdot [AB + \overline{AB}] = (\overline{A+B}) \cdot (A+C)A$$

$$= (\overline{A+B}) \cdot (A+AC) = AB + ABC = AB$$

【考点延伸】用逻辑代数法化简

2、【解析】

$\begin{array}{c} CD \\ \swarrow \quad \searrow \\ AB \end{array}$		CD			
		00	01	11	10
AB	00	1	0		1
	01	X	0	1	X
	11	0	1	1	1
	10	1	0	0	1

$$L(A,B,C,D) = \overline{BD} + BC + ABD$$

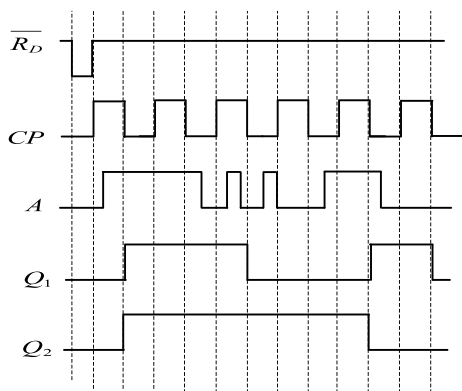
【考点延伸】卡诺图化简逻辑函数

四、波形题（10 分）

【解析】 $Q_1^{n+1} = D_1 = A$

$$Q_2^{n+1} = D_2 = \overline{Q_2^n}$$

左边的D触发器下降沿有效，右边的D触发器上升沿有效（CP处是否有小圆圈）



【考点延伸】时间图与典型触发器的外部工作特性

五、逻辑电路设计与分析

1、【解析】(1) $L_1 = \overline{\overline{A} + B} = \overline{A}B$

$$L_2 = \overline{\overline{\overline{A} + B} + \overline{A + \overline{B}}} = \overline{\overline{A}B + \overline{A}B} = \overline{A}B + \overline{A}B$$

$$L_3 = \overline{A + \overline{B}} = \overline{A}B$$

(2) 真值表

A	B	L_1	L_2	L_3
0	0	0	1	0
0	1	0	0	1
1	0	1	0	0
1	1	0	1	0

(3) 比较 AB 大小

【考点延伸】典型组合逻辑电路的分析

2、【解析】(1) 令 A、B、C 分别表示自动模式下门控、直通、楼层三个状态，令 Q 表示模式，以 A、B、C、Q 表示输入，令 X、Y 分别表示是否正常工作与是否故障，表示输出，真值表如下：

Q	A	B	C	X	Y
0	X	X	X	1	0
1	0	0	0	0	1
1	0	0	1	1	0
1	0	1	0	1	0
1	0	1	1	0	1
1	1	0	0	1	0

1	1	0	1	0	1
1	1	1	0	0	1
1	1	1	1	0	1

(2) $X = \bar{Q} + Q(\overline{ABC} + \overline{A\bar{B}C} + \overline{A\bar{B}\bar{C}})$

$Y = Q(\overline{ABC} + \overline{A\bar{B}C} + \overline{A\bar{B}\bar{C}})$

化简为 $Y = Q(\overline{A\bar{B}C} + BC + AC + AB)$

(3) $X = \bar{Q} + Q(\overline{ABC} + \overline{A\bar{B}C} + \overline{A\bar{B}\bar{C}}) = \bar{Q} + Q(\overline{\overline{\overline{ABC} + \overline{A\bar{B}C} + \overline{A\bar{B}\bar{C}}}})$

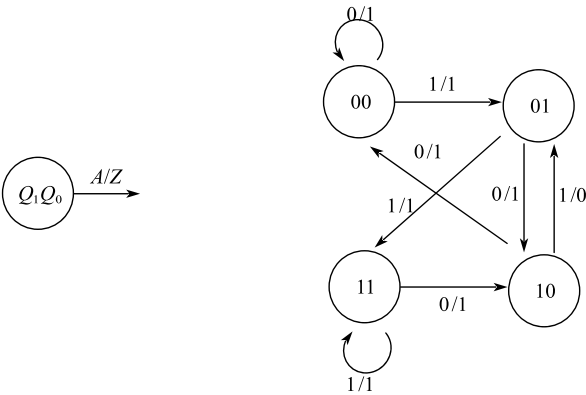
$= \bar{Q} + Q\overline{\overline{\overline{ABC} + \overline{A\bar{B}C} + \overline{A\bar{B}\bar{C}}}} = Q\overline{\overline{\overline{ABC} + \overline{A\bar{B}C} + \overline{A\bar{B}\bar{C}}}}$

$Y = Q(\overline{ABC} + \overline{A\bar{B}C} + \overline{A\bar{B}\bar{C}}) = Q\overline{\overline{\overline{ABC} + \overline{A\bar{B}C} + \overline{A\bar{B}\bar{C}}}}$

$= Q\overline{\overline{\overline{ABC} + \overline{A\bar{B}C} + \overline{A\bar{B}\bar{C}}}}$

【考点延伸】组合逻辑电路的设计和与非逻辑关系转换

3、【解析】(1) $Q_1^{n+1} = D_1 = Q_0^n$ $Q_0^{n+1} = D_0 = A$ $Z = \overline{AQ_1^n Q_0^n}$
(2)



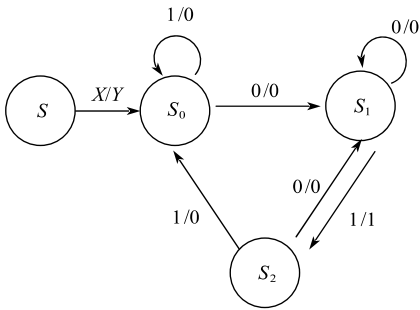
A	Q_1^n	Q_0^n	Q_1^{n+1}	Q_0^{n+1}	Z
0	0	0	0	0	1
0	0	1	1	0	1
0	1	0	0	0	1
0	1	1	1	0	1
1	0	0	0	1	1
1	0	1	1	1	1
1	1	0	0	1	0
1	1	1	1	1	1

(3) 检测“01”序列

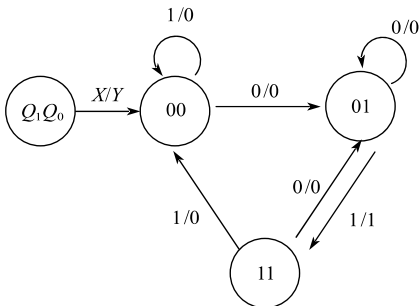
【考点延伸】同步时序逻辑电路分析

4、【解析】(1) 令输入为 1 或 0 记为 X

令检出信号为输出记为 Y ，令 $Y=1$ 时，检测为“01”序列，由于检测序列为“01”，因此需要两个触发器，其状态由 Q_1 、 Q_0 表示，令初始状态为 S_0 表示开始， S_1 表示检测出“0”， S_2 状态表示检测出“01”序列。

令 $S_0 = 00$ $S_1 = 01$ $S_2 = 11$

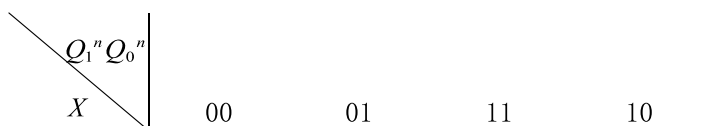
则



(2)

X	Q_1^n	Q_0^n	Q_1^{n+1}	Q_0^{n+1}	Y
0	0	0	0	1	0
0	0	1	0	1	0
0	1	0	X	X	X
0	1	1	0	1	0
1	0	0	0	0	0
1	0	1	1	1	1
1	1	0	X	X	X
1	1	1	0	0	0

(3)

 Q_1^{n+1} 

0	0	0	0	X
1	0	1	0	X

$$\begin{cases} Q_1^{n+1} = X\overline{Q_1^n}Q_0^n \\ Q_0^{n+1} = \overline{X} + \overline{Q_1^n}Q_0^n \\ Y = X\overline{Q_1^n}Q_0^n \end{cases}$$

Q_0^{n+1}

$X \backslash Q_1^n Q_0^n$	00	01	11	10
0	1	1	1	X
1	0	1	0	X

$$\begin{cases} D_1 = X\overline{Q_1^n}Q_0^n \\ D_0 = \overline{X} + \overline{Q_1^n}Q_0^n \end{cases}$$

Y

$X \backslash Q_1^n Q_0^n$	00	01	11	10
0	0	0	0	X
1	0	1	0	X

(4) 当状态为10时

① $X = 1 \quad Q_1^{n+1} = 0 \quad F \text{ 状态 } 00 \quad Q_0^{n+1} = 0$

② $X = 0 \quad Q_1^{n+1} = 0 \quad F \text{ 状态 } 01 \quad Q_0^{n+1} = 1$

可自启动

(5)