A006 CPA封装参数提取 20231116

China CPS Team

Xin Wang

xin.wang2@ansys.com

AppBrief Requirements

封装参数提取挑战

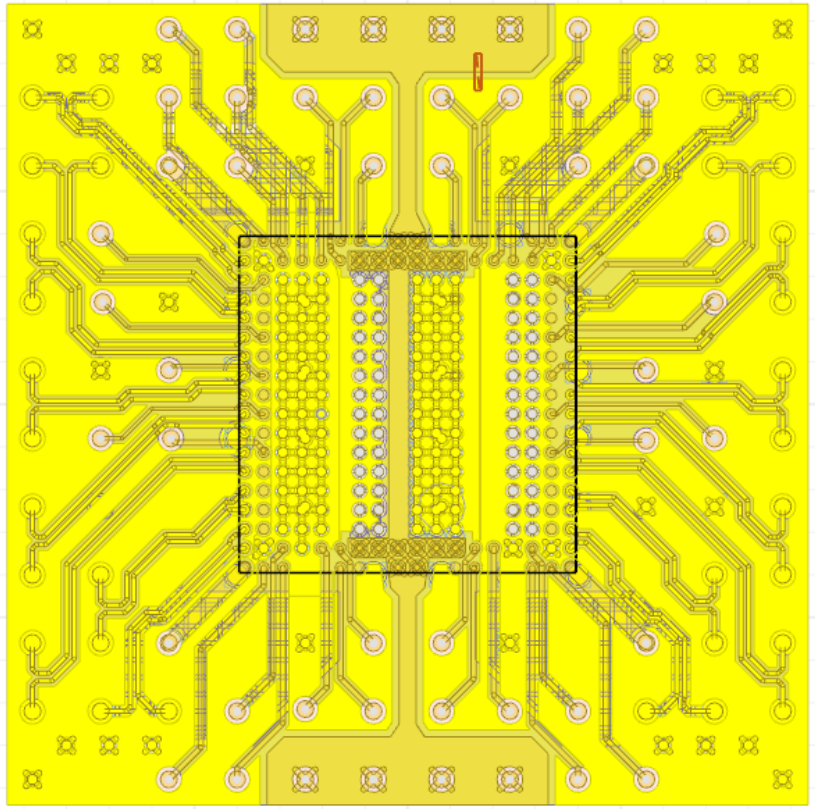
- 封装密度和集成度越来越高，传统的参数提取工具无法满足上百上千乃至上万bump参数提取的需求；
- 仿真时间随bump数量成倍增加；

ANSYS解决方案

- ANSYS SIwave CPA内嵌于SIwave中支持各类层叠结构RLC参数抽取，可直接导入各类封装设计文件；
- ANSYS SIwave CPA采用FEM Solver，对信号线以及source和sink的数量没有限制，可以提取成百上千乃至上万pin的封装参数；
- 包含MoM Q3D Solver，满足高精度参数提取的需求；

Benefits

- 非常高容量的FEM求解器-全尺寸封装结构-上万个source/sink；
- 快速提取（几分钟到几小时-即使拥有上万个bump的超大封装结构）；
- 适用任意封装层叠结构：Wire bonding, Flip chip等基板类封装；
- 可直接导入各类封装设计文件；

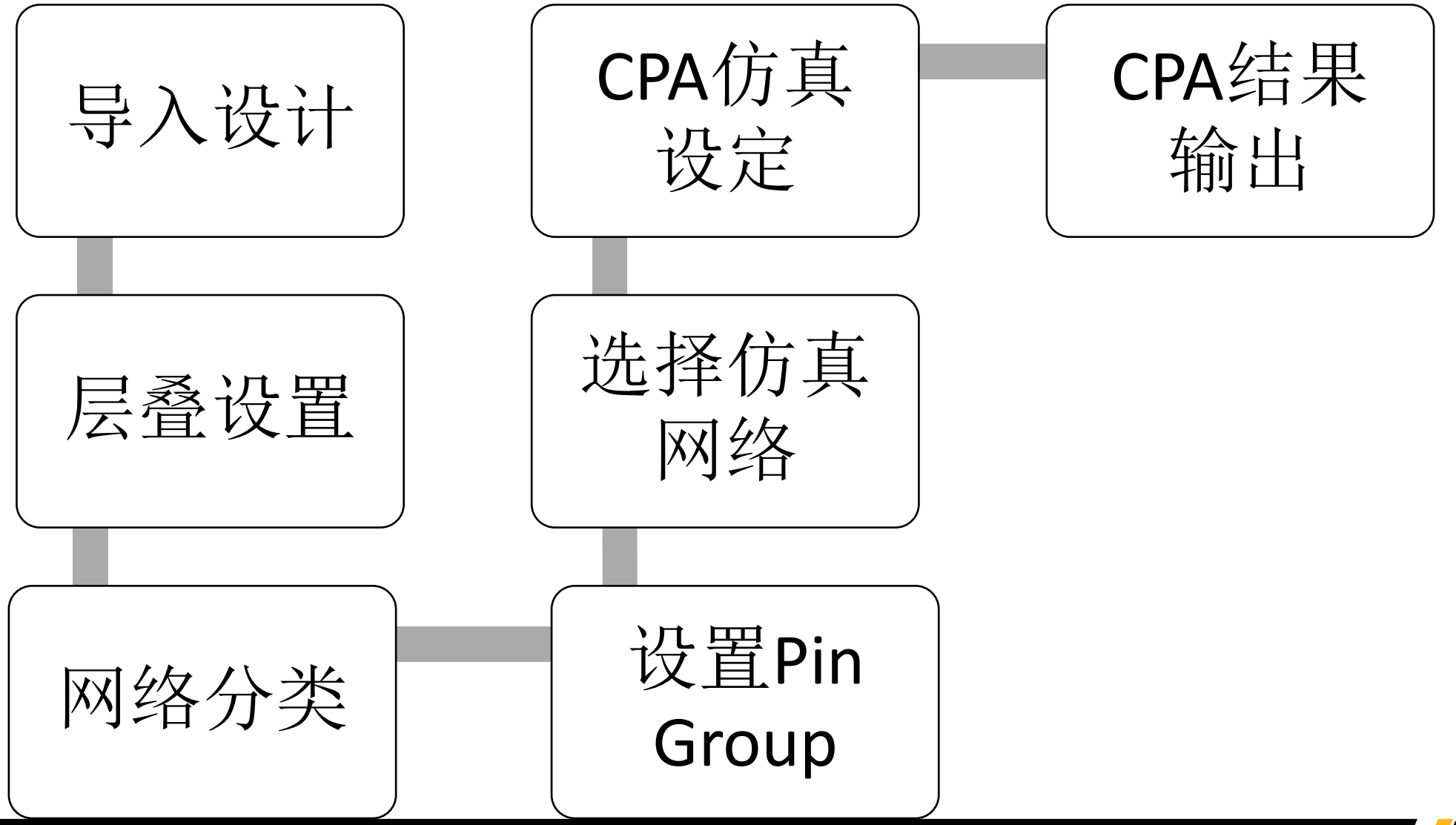


SIwave-CPA

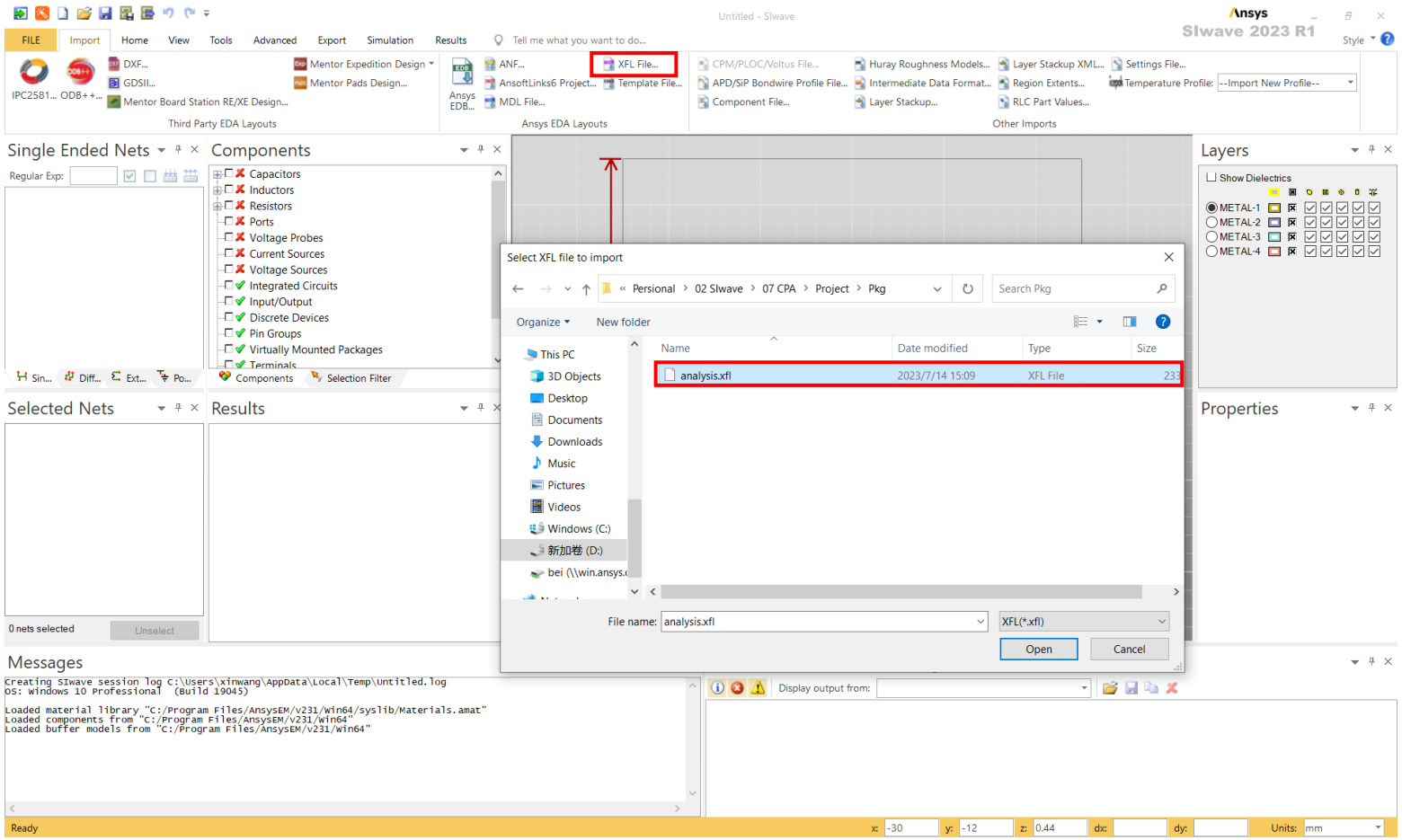
Extract Package net
(RLC parameters)

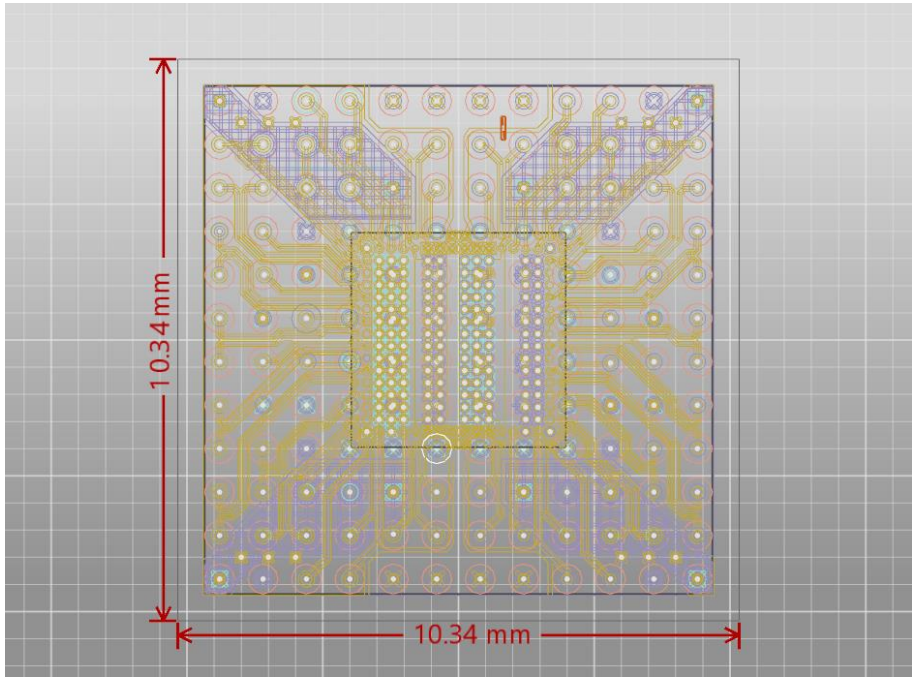
CPA输出封装参数提取

CPA Flow

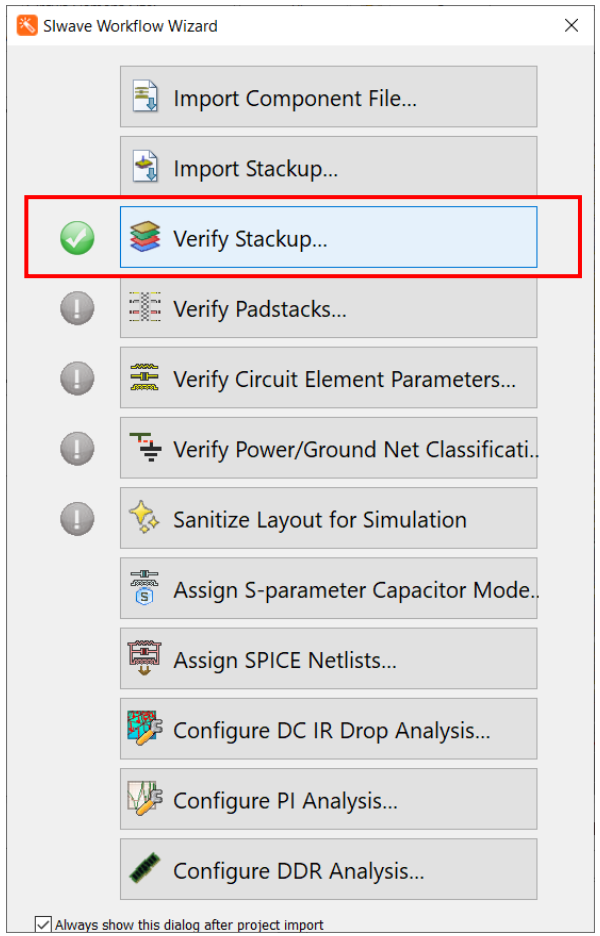


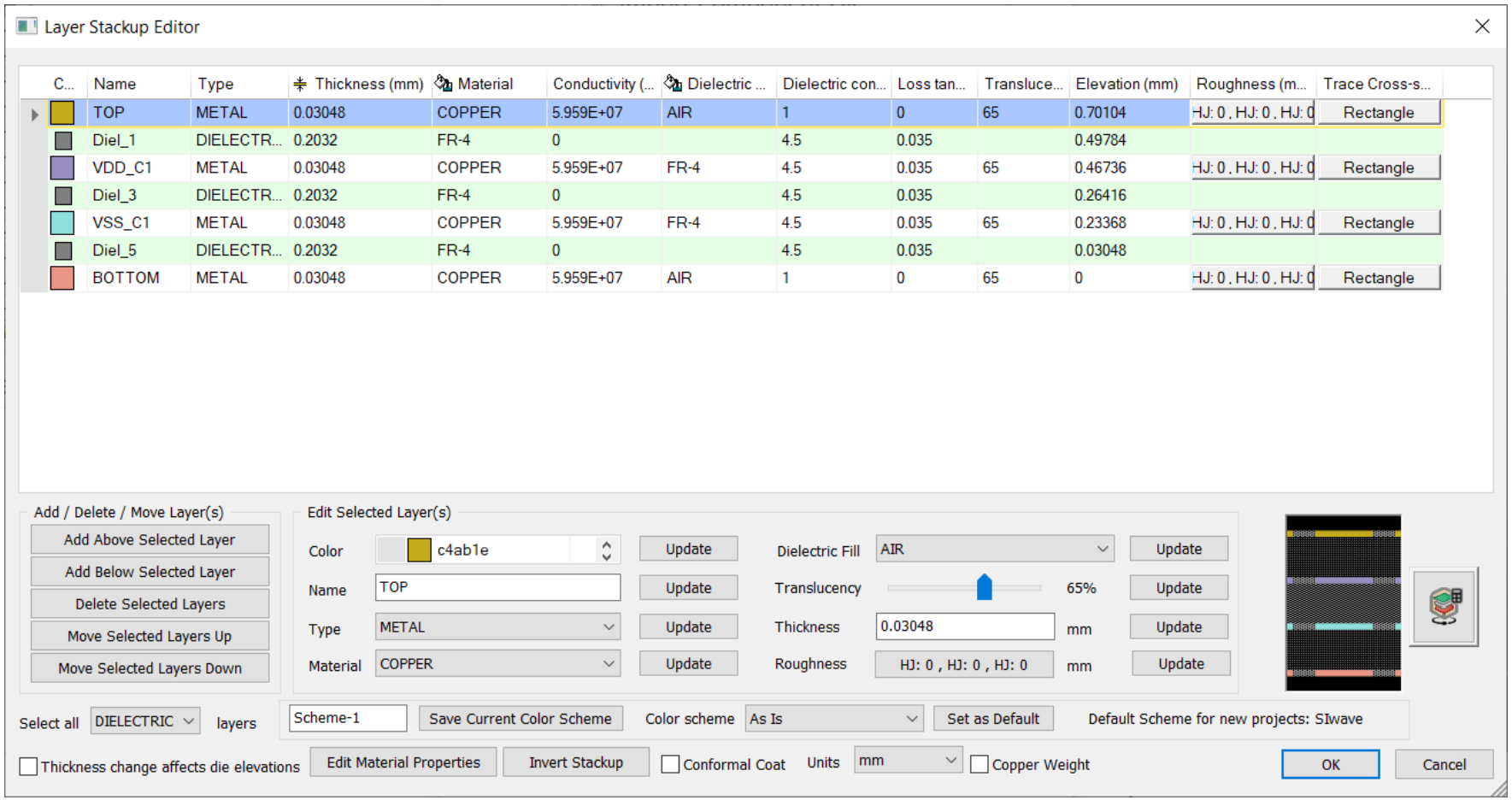
导入设计



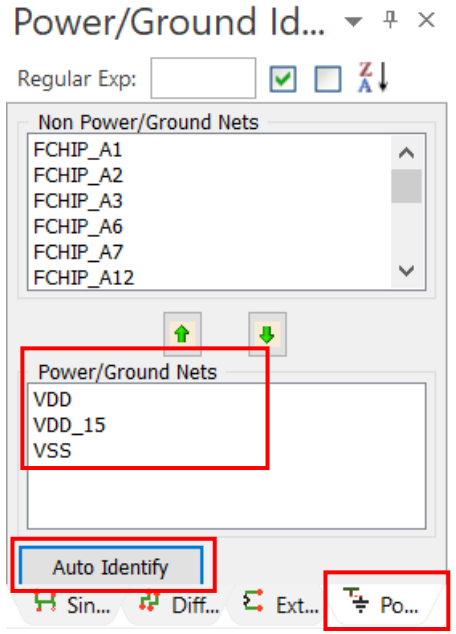


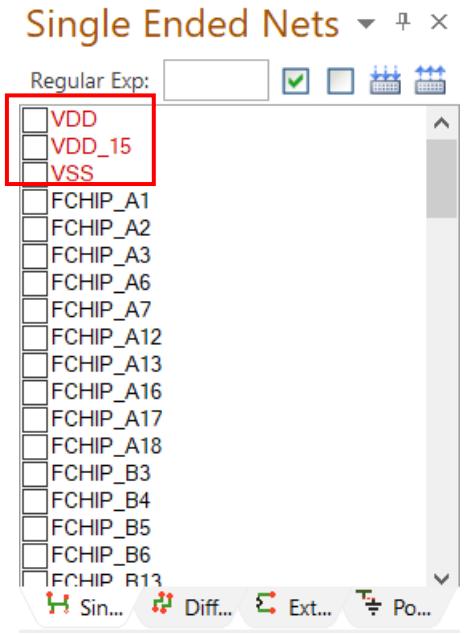
层叠设置





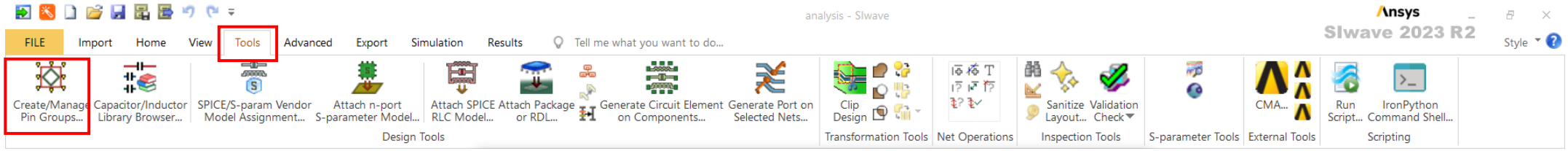
网络分类

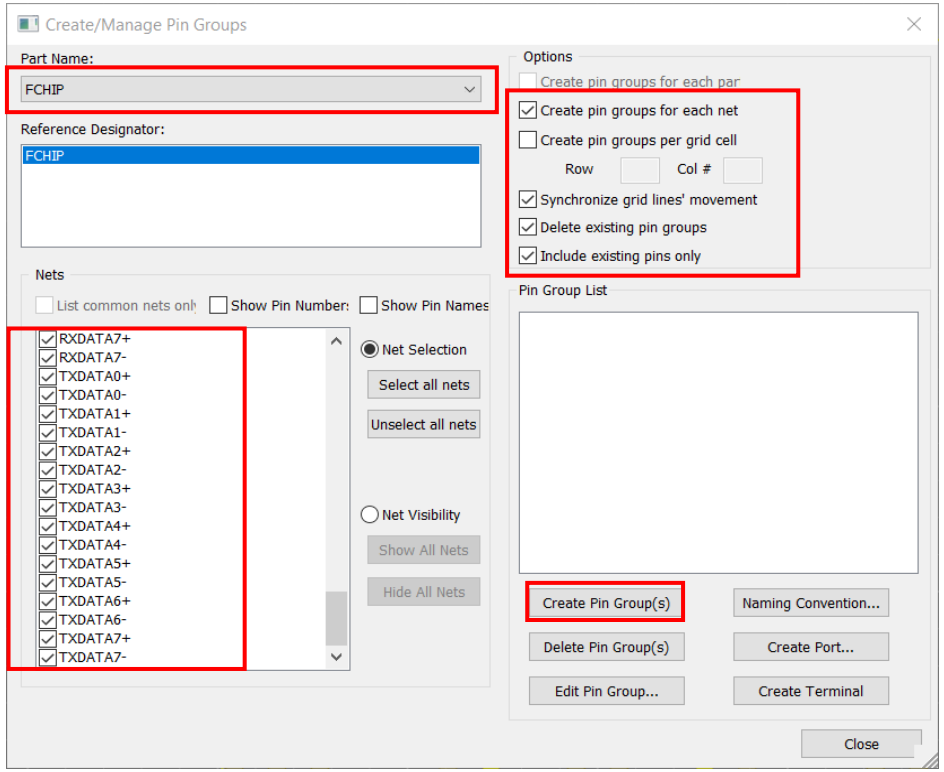


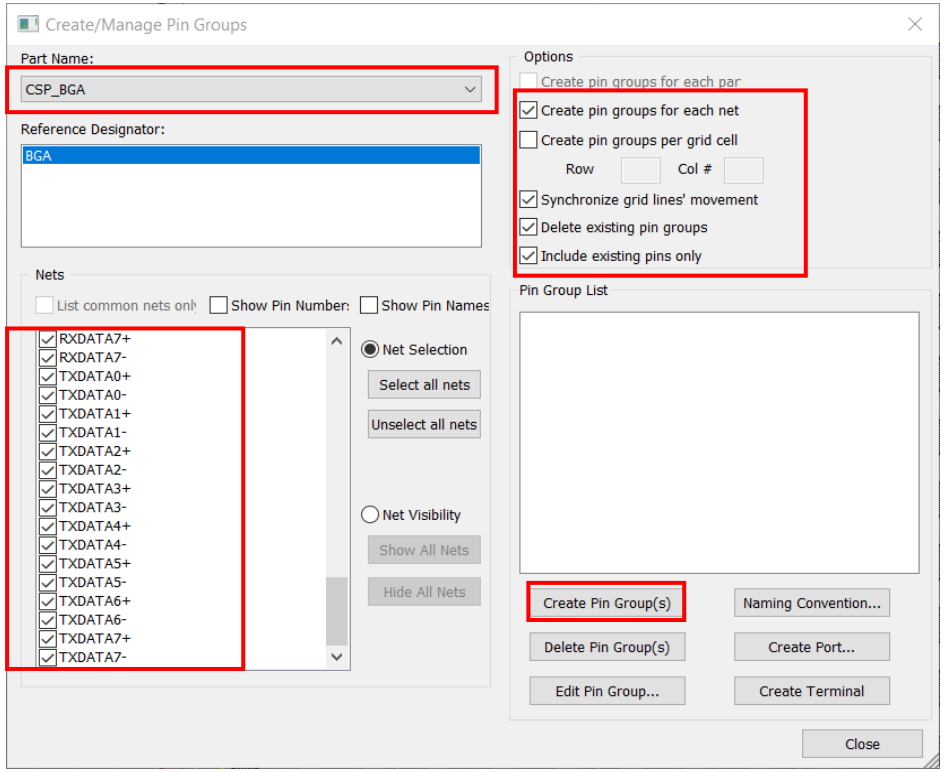


对电源和地网络进行分类

设置Pin Group





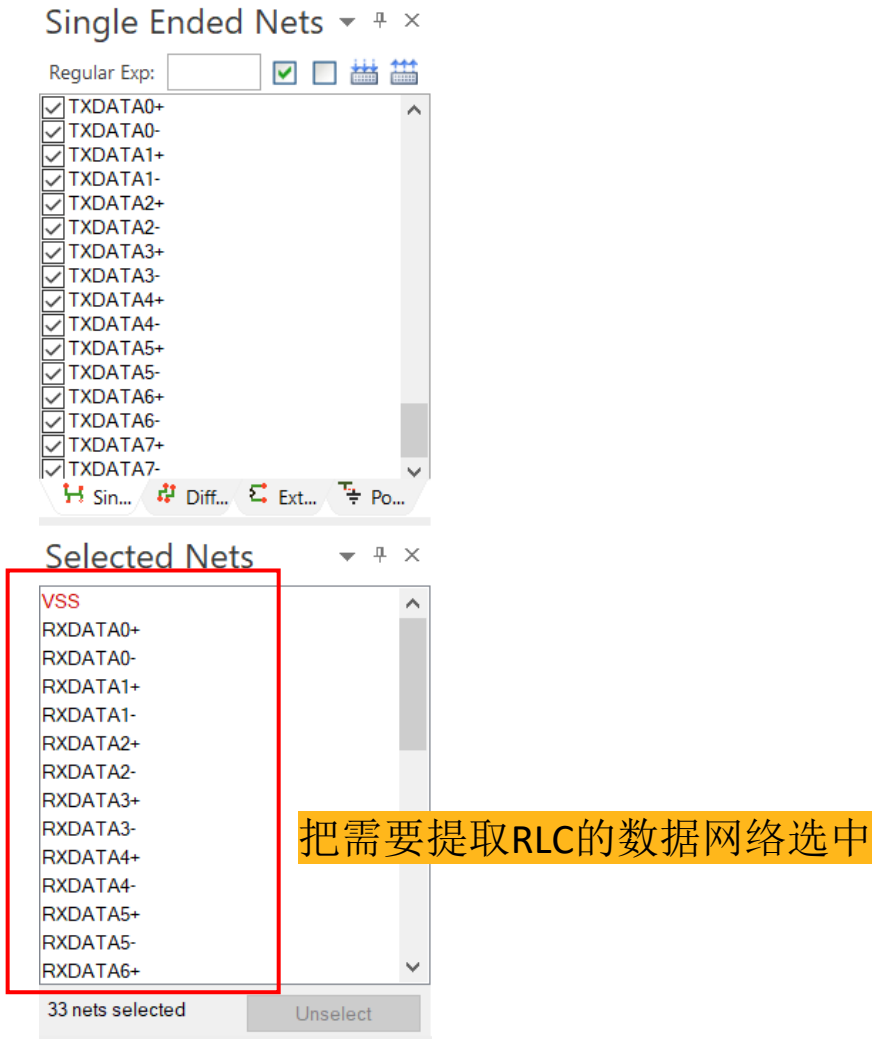


分别对Die和BGA两个器件上的数据Nets进行Pin Group

选择需要仿真的网络

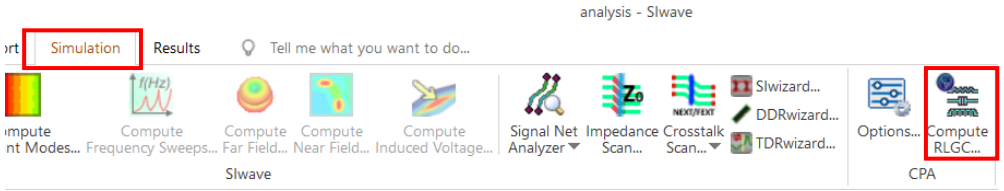
在Net列表里面选择需要提取参数的网络

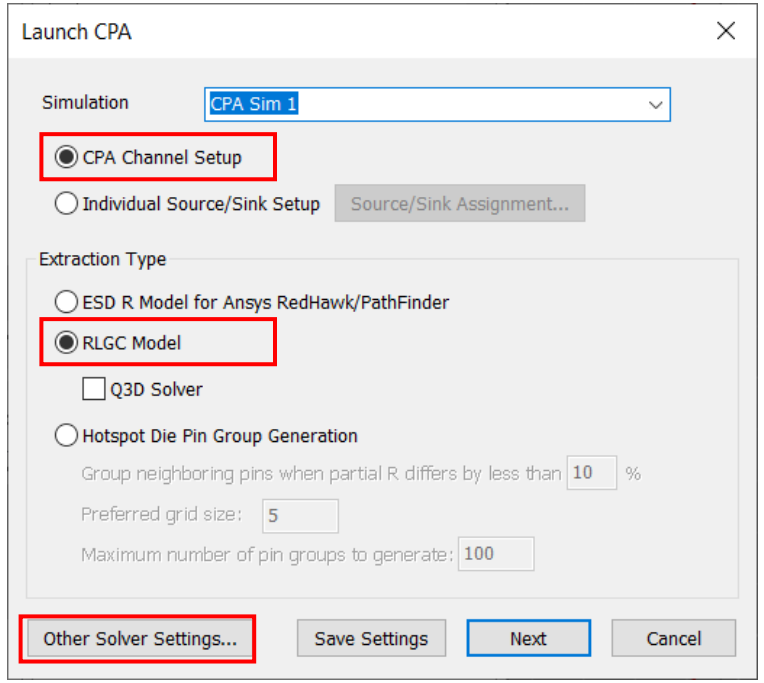
- 可以用鼠标批量选中后，按空格键进行选择
- 选择的网络必须在Die和BGA直接由路径和Pad定义
- 同一网络多个pin时，按照Group考虑为一条路径
- 必须包含GND网络，作为回流路径
- 提取选中网络的Loop参数作为IBIS Package参数

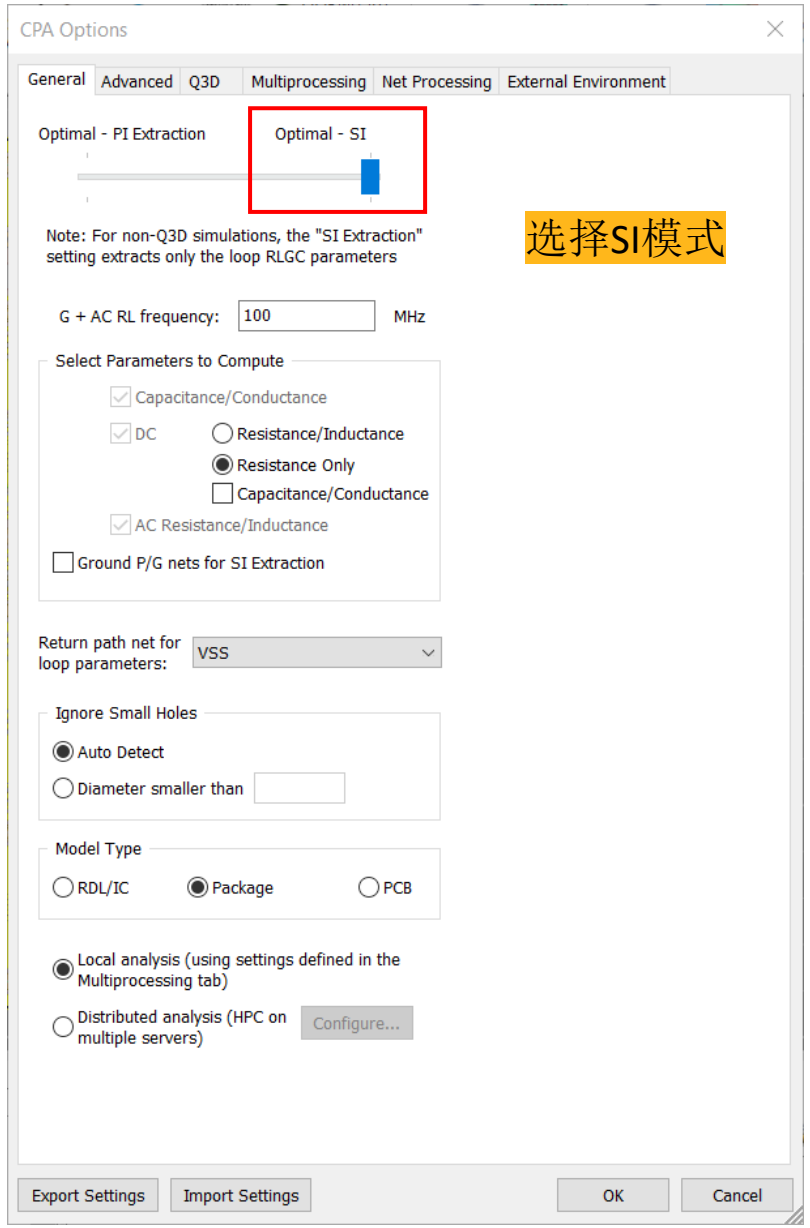


把需要提取RLC的数据网络选中

CPA仿真设定

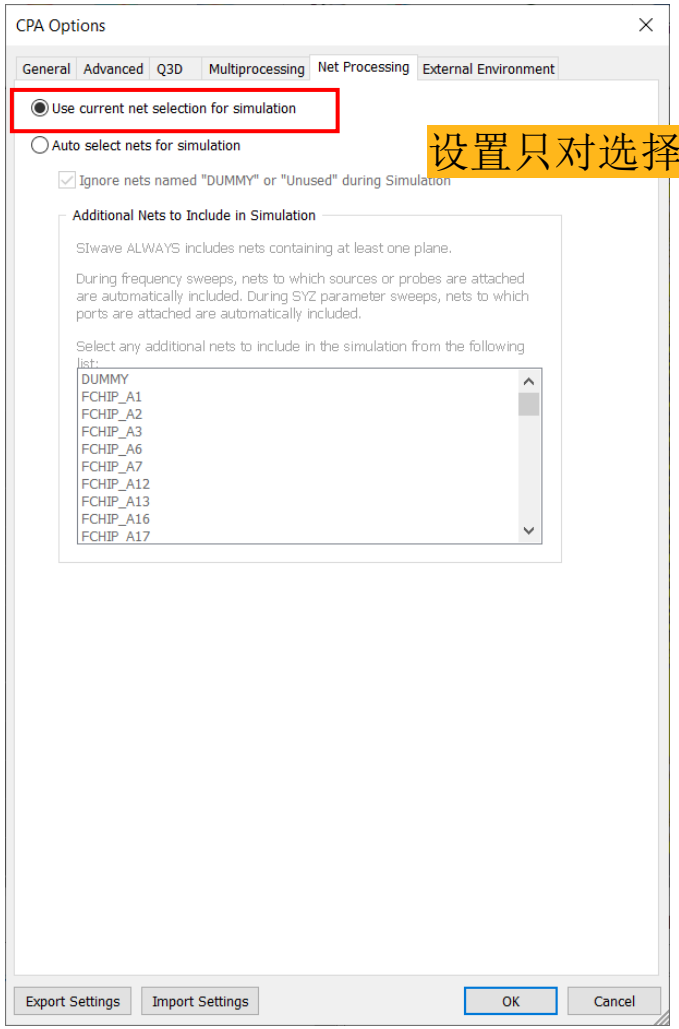




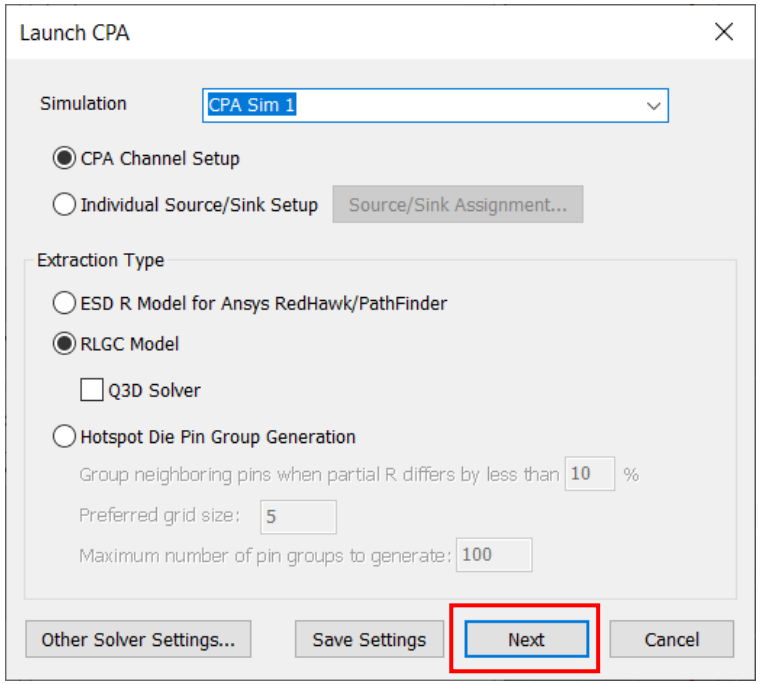


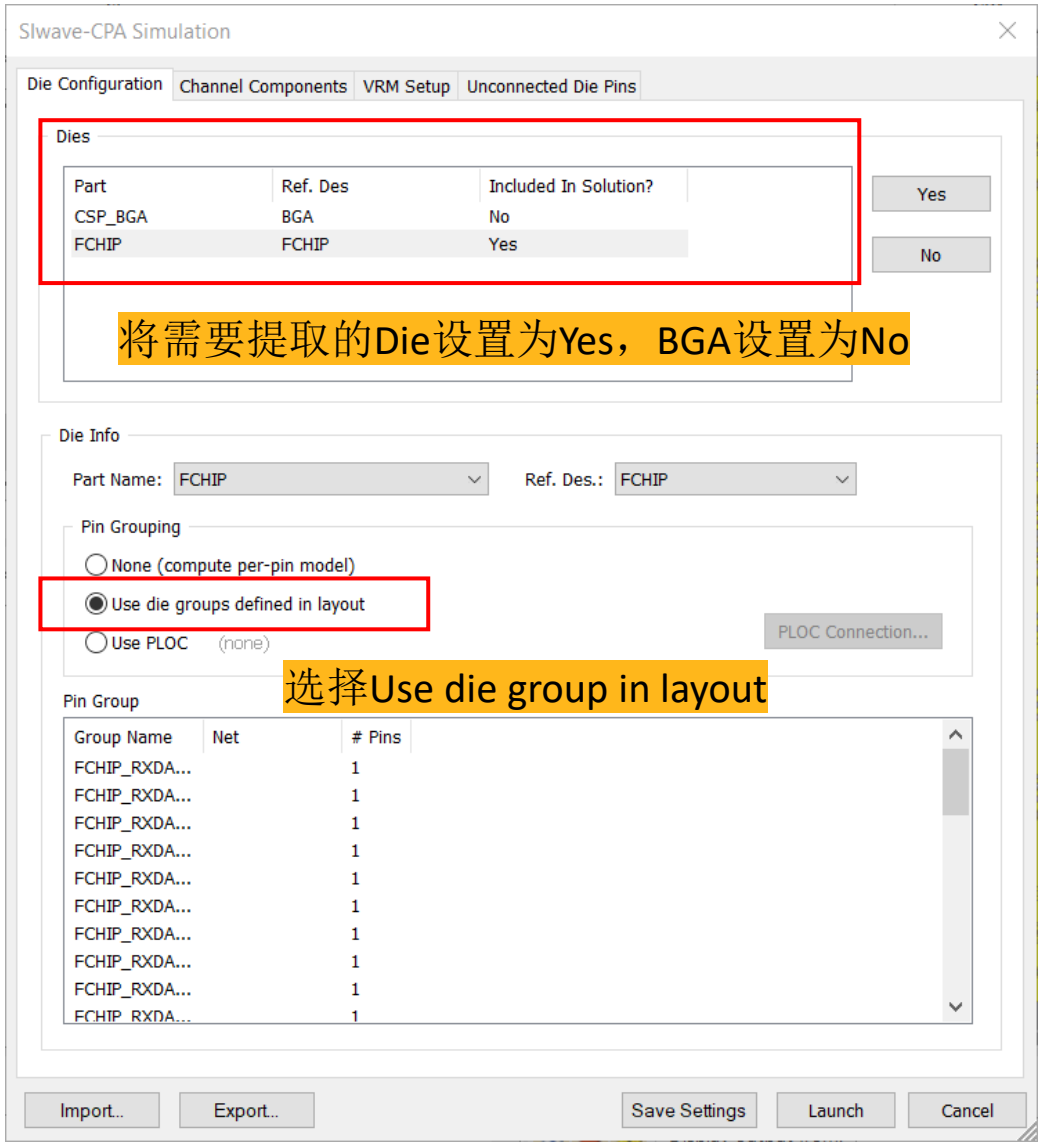
选择SI模式

CPA仿真设定

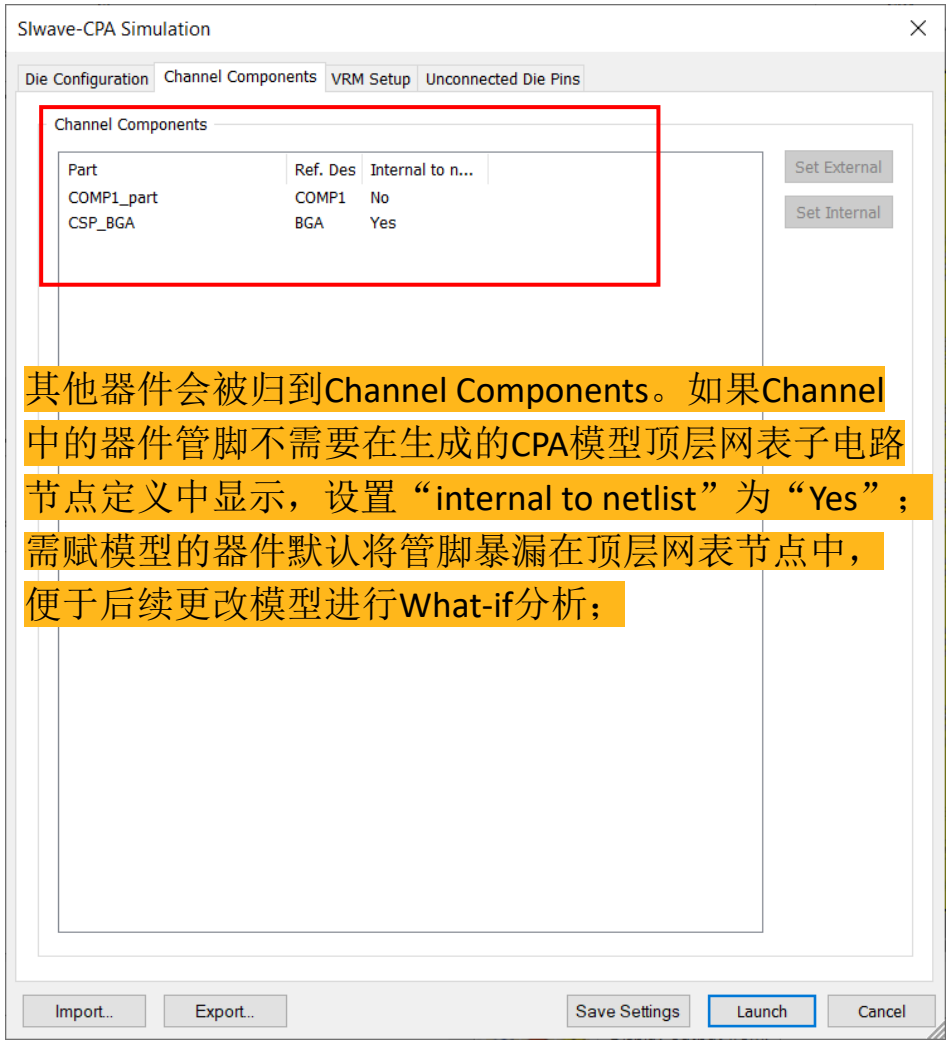


CPA仿真设定

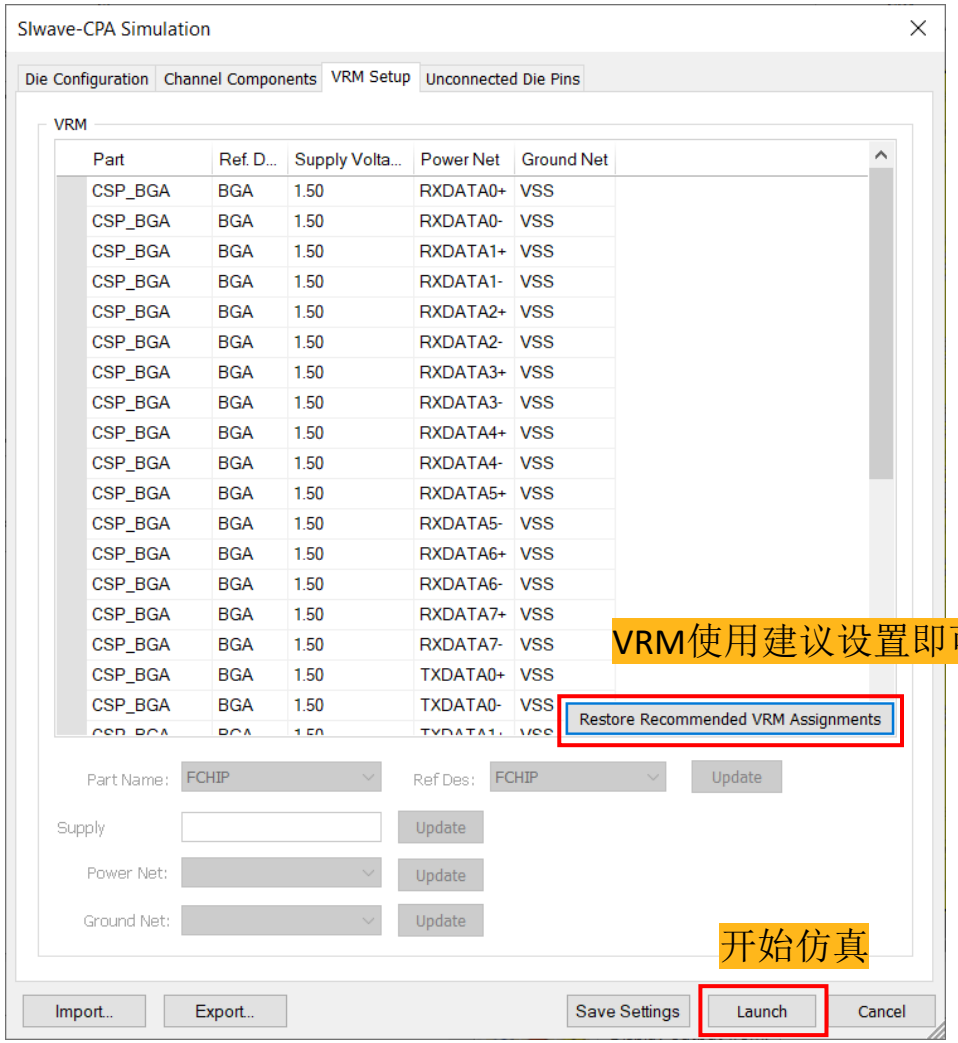




CPA仿真设定



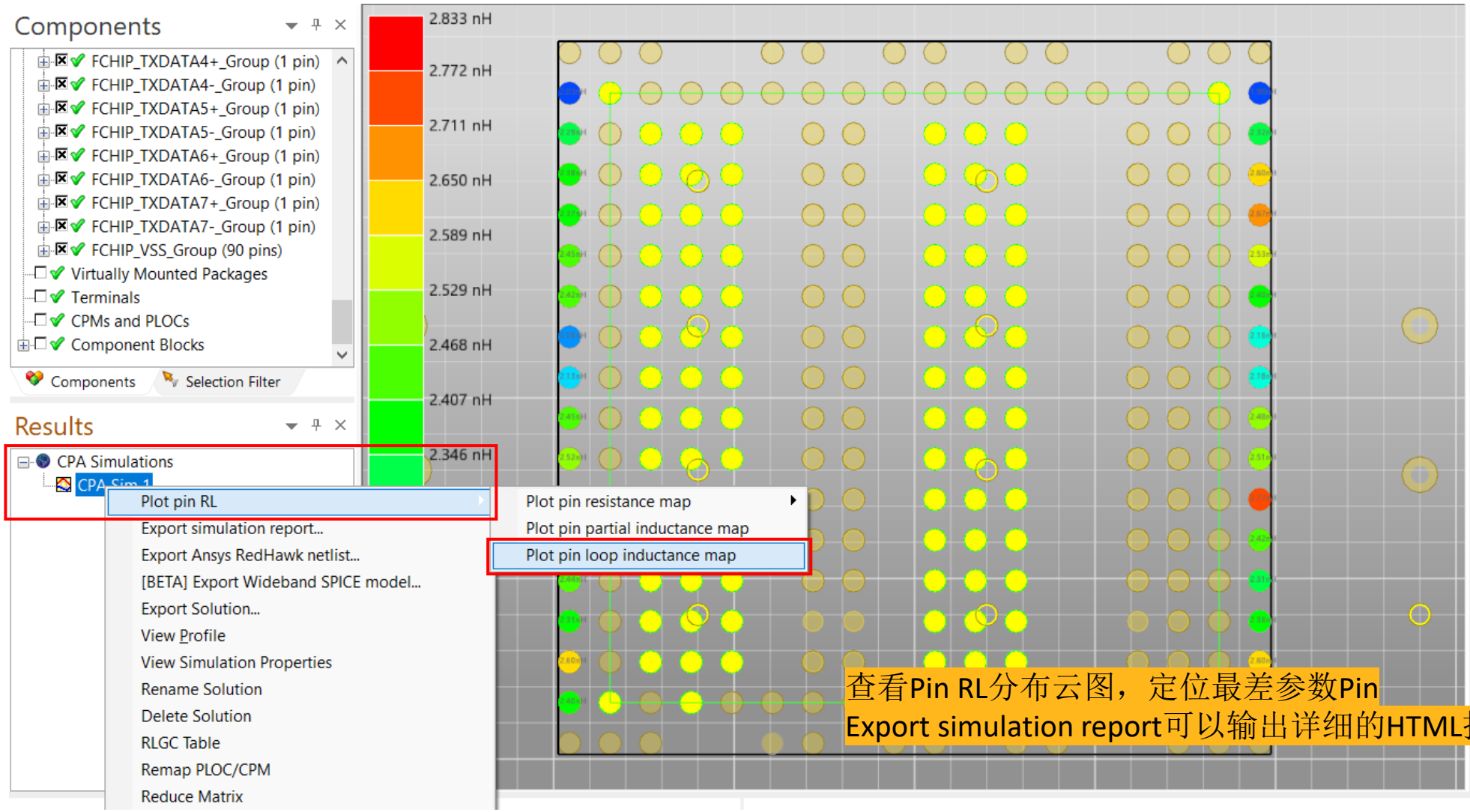
其他器件会被归到Channel Components。如果Channel中的器件管脚不需要在生成的CPA模型顶层网表子电路节点定义中显示，设置“internal to netlist”为“Yes”；需赋模型的器件默认将管脚暴漏在顶层网表节点中，便于后续更改模型进行What-if分析；



VRM使用建议设置即可

开始仿真

CPA结果输出



查看Pin RL分布云图，定位最差参数Pin

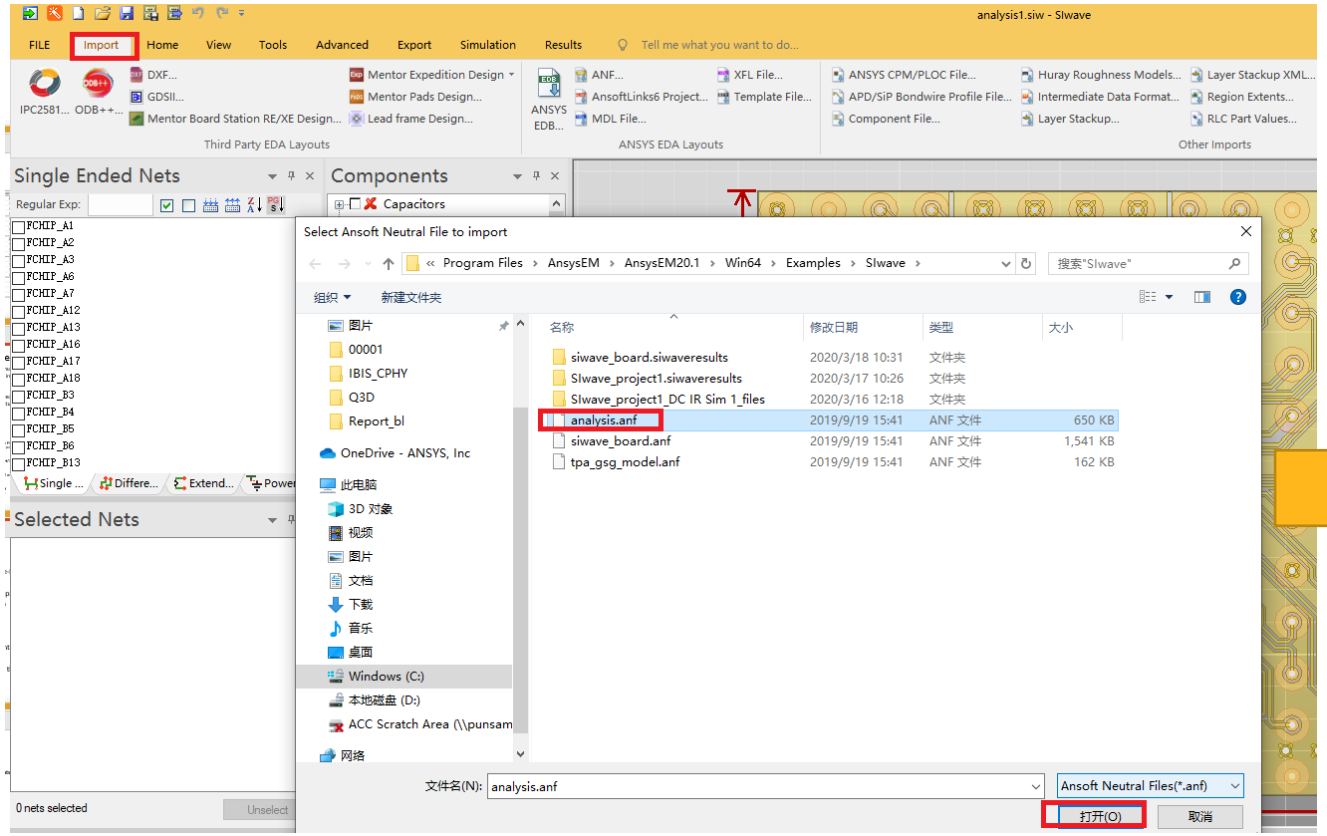
Export simulation report可以输出详细的HTML报告

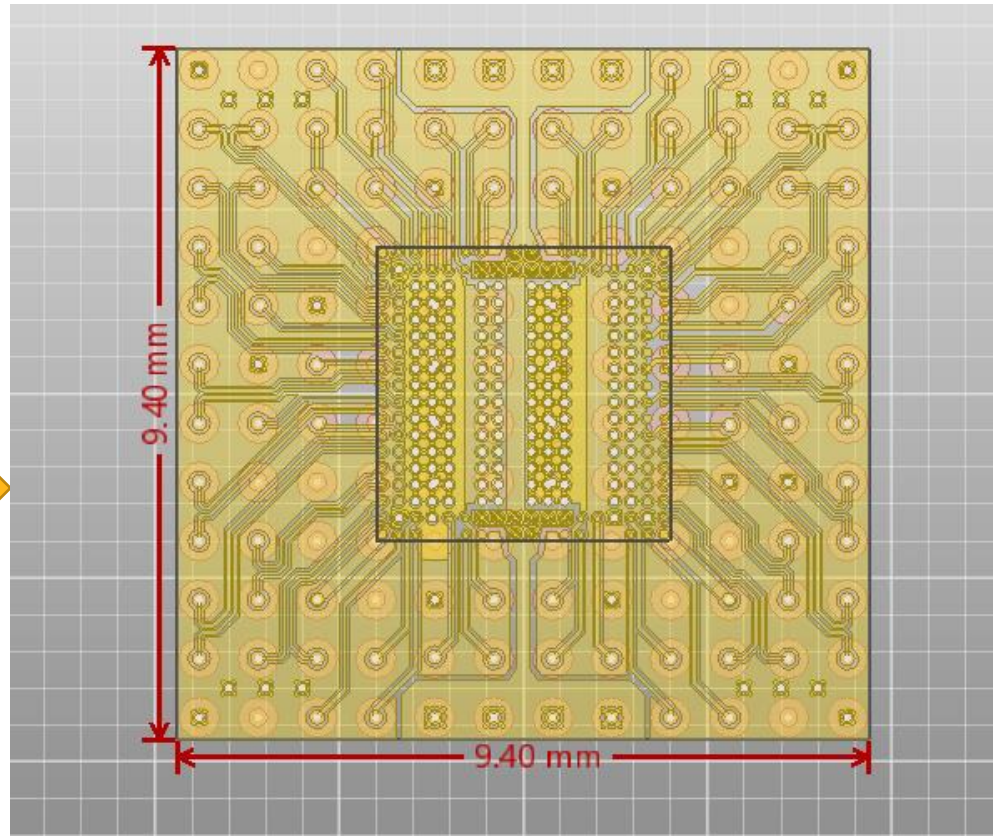
总结

- CPA FEM Solver可以求解上万bump封装，且求解速率快（几分钟-几小时）；

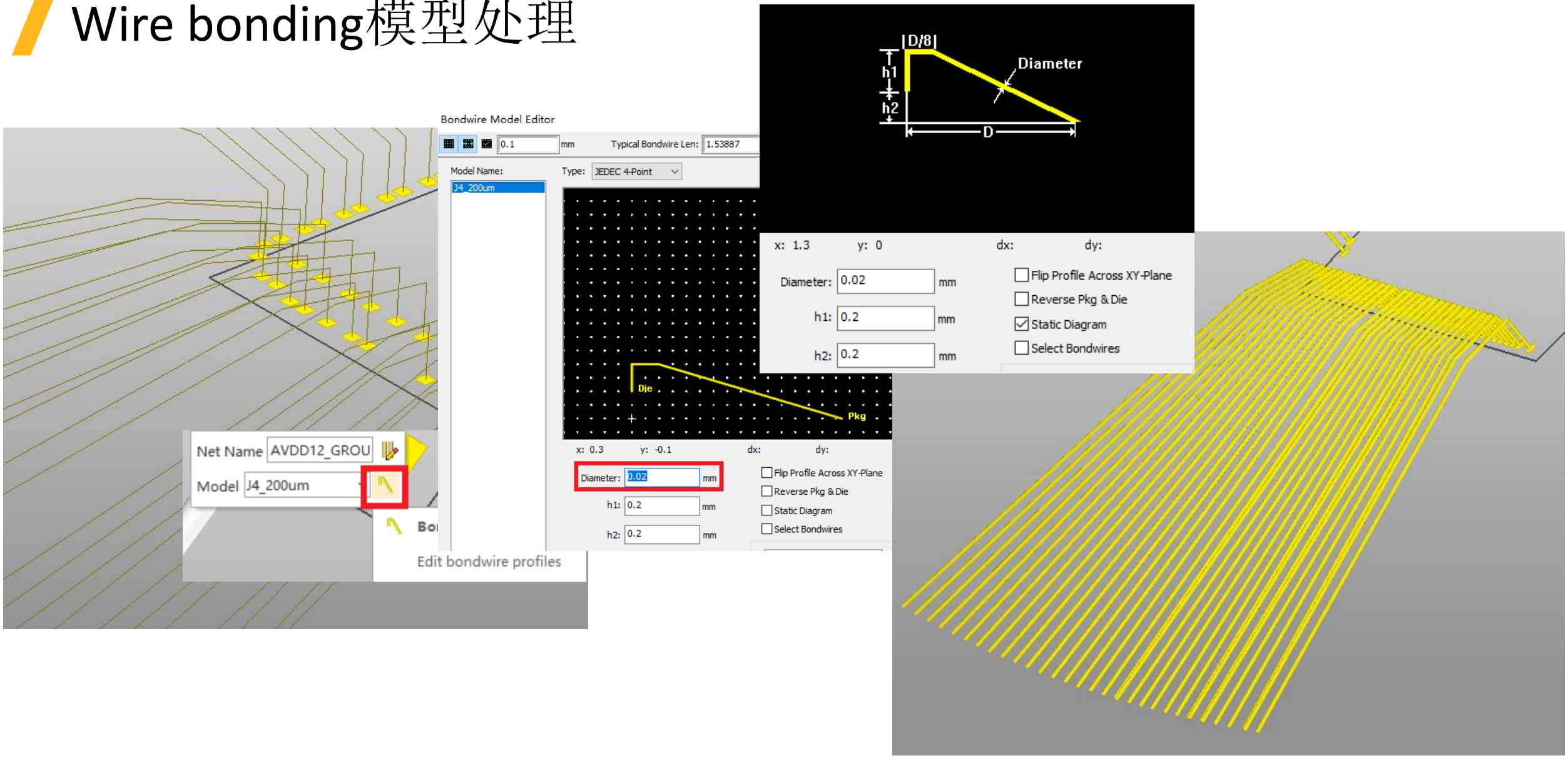
Appendix.1
Wire bonding 封装导入设置

导入设计

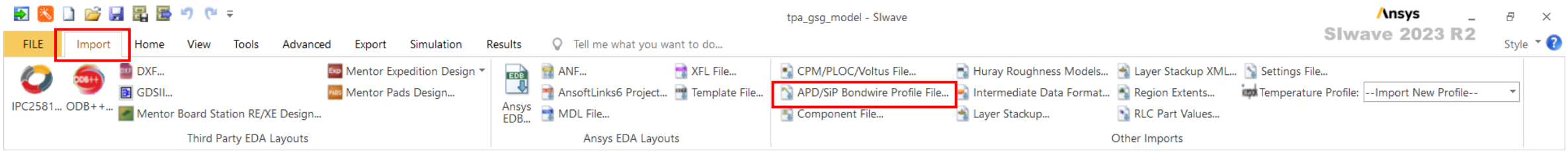


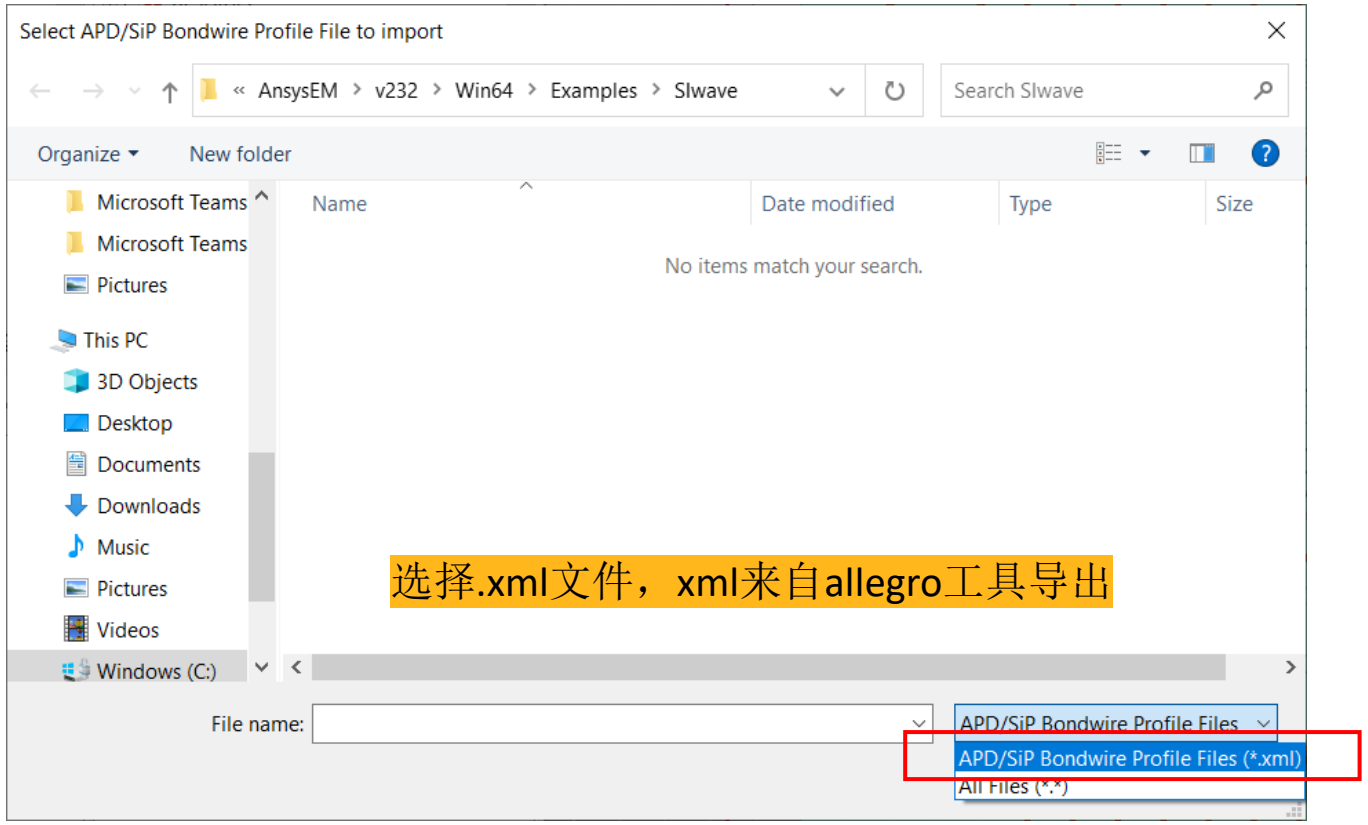


Wire bonding模型处理



导入wire bonding线的profile文件





Appendix.2
ALH注册 CPS中文学习室

CPS中文学习室

适用人群：先进封装和系统的SIPI、Thermal、Mechanical工程师。

设计目标：让工程师快速获得最有用、最必要的相关知识（文档、录像、教程）。

主要架构

- **入门必读：**包含软件基本功能。每个工程师全部下载并通学。
- **高级技巧：**包含最新的高阶流程。需要的工程师专题学习。
- **标准教程：**ALH自带标准软件教程。学习软件操作时使用。

进入方式：

- **已有ALH帐号：**点击以下链接：

  https://jam8.sapjam.com/groups/oOWAdwLABmWAIBpwwDR5uv/overview_page/SJgVYUCTz90LbjxUQLHMSh

- **没有ALH帐号：**参考第二页注册ALH账号后进入。
- **联系人：**xiaoxia.zhou@ansys.com

ALH注册方法

打开下面网址或扫描右边二维码进行注册：

https://www.ansys.com/alhactivation_cn

第13步“是否有激活码”，请选择“否”

第14步“请输入您的激活码”，请填写**客户号**。

客户号为一串6位或7位数字。

获取方法：

- 询问Ansys客户经理/技术。
- 启动软件，观察Help – About - Client License Settings - Customer Number。


Ansys