

セクション 11. タイマ

ハイライト

本セクションには下記の主要項目を記載しています。

11.1	はじめに	11-2
11.2	タイマのタイプ	11-3
11.3	制御レジスタ	11-6
11.4	動作モード	11-10
11.5	タイマ割り込み	11-15
11.6	32 ビットタイマの設定	11-16
11.7	32 ビット タイマの動作モード	11-19
11.8	省電力モード時のタイマ動作	11-21
11.9	タイマモジュールを使用する周辺モジュール	11-22
11.10	レジスタマップ	11-23
11.11	関連アプリケーション ノート	11-24
11.12	改訂履歴	11-25

Note: ファミリ リファレンス マニュアルの本セクションは、デバイス データシートの内容の補足を目的としています。本セクションの内容は、dsPIC33F/PIC24H ファミリの一部のデバイスには対応していません。

本書の内容がお客様のご使用になるデバイスに対応しているかどうかは、最新デバイス データシート内の「**タイマ**」の冒頭に記載している注意書きでご確認ください。

デバイス データシートとファミリ リファレンス マニュアルの各セクションは、マイクロチップ社のウェブサイト (<http://www.microchip.com>) からダウンロードできます。

11.1 はじめに

dsPIC33F/PIC24H ファミリのデバイスは各種 16 ビット タイマモジュールを提供します。一部の例外を除き、全ての 16 ビットタイマは同一の機能回路を備え、その機能に応じて下記の 3 タイプに分類されます。

- タイプ A タイマ (Timer1)
- タイプ B タイマ (Timer2、Timer4、Timer6、Timer8)
- タイプ C タイマ (Timer3、Timer5、Timer7、Timer9)

タイプ B とタイプ C のタイマを結合する事により、32 ビットタイマを形成できます。

各タイマモジュールは、下記の読み書き可能レジスタを備えた 16 ビットのタイマ / カウンタです。

- TMRx: 16 ビットのタイマカウント レジスタ
- PRx: 16 ビットのタイマ周期レジスタ
- TxCON: 16 ビットのタイマ制御レジスタ

各タイマモジュールは、割り込み制御向けに下記の 3 ビットを備えます。

- 割り込みイネーブルビット (TxIE)
- 割り込みフラグ ステータスビット (TxIF)
- 割り込み優先度制御ビット (TxIP<2:0>)

Note 1: dsPIC33F/PIC24H は 1 つまたは複数のタイマモジュールを備えます。詳細は各デバイスのデータシートを参照してください。

2: ピン、制御 / ステータスビット、レジスタの名前で使用する添え字「x」はタイマ番号を表します (x = 1 ~ 9)。

3: ピン、制御 / ステータスビット、レジスタの名前で使用する添え字「y」はタイプ C タイマの番号を表します (y = 3, 5, 7, 9)。

11.2 タイマのタイプ

以下では dsPIC33F/PIC24H ファミリが備えるタイマのタイプについて説明します。

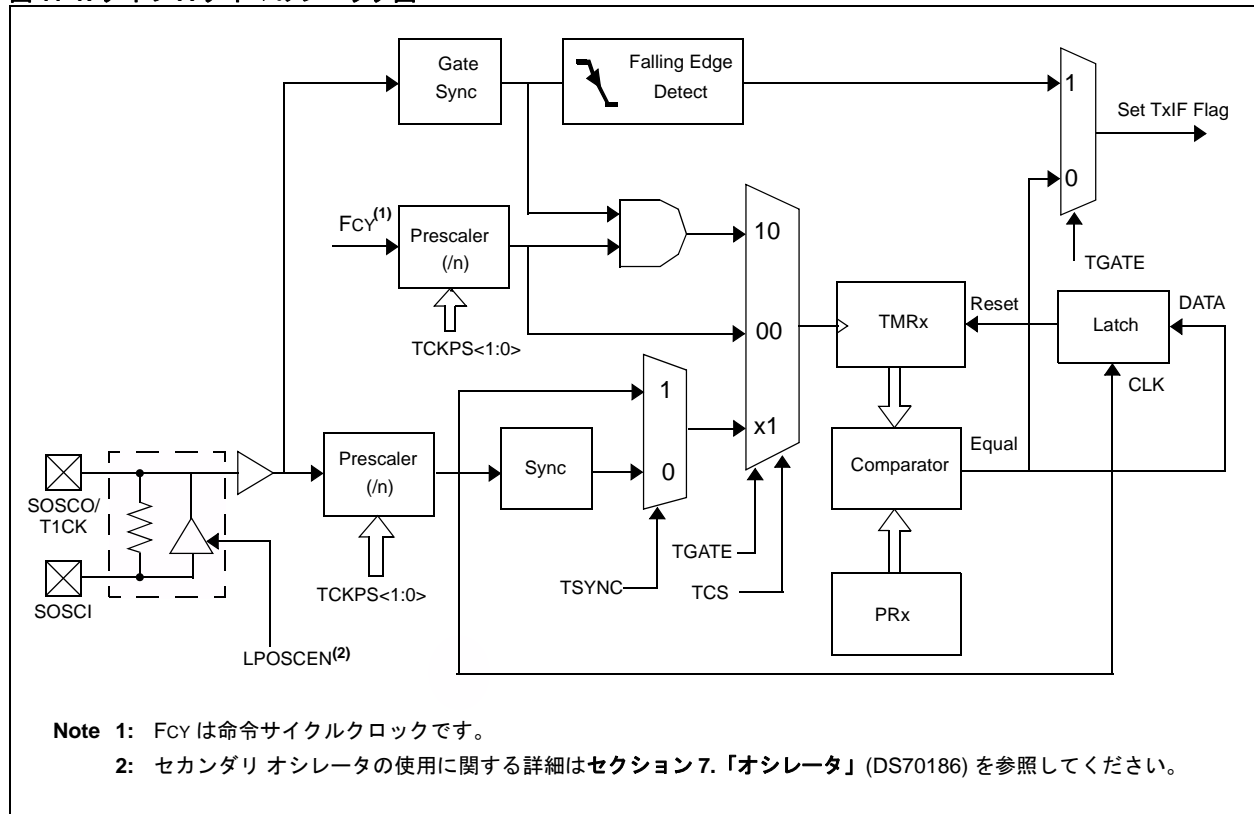
11.2.1 タイプ A タイマ

Timer1 はタイプ A タイマです。タイプ A タイマは、このタイプに特有の下記機能を備えます。他タイプのタイマはこれらの機能を備えません。

- デバイスが内蔵する低消費電力型 32 kHz オシレータを使用して動作可能
- 外部クロック源を使用する非同期カウンタモードで動作可能
- 必要に応じて、プリスケアラで分周した外部クロック入力 (TxCK) を内部デバイスクロックに同期させる事が可能 (プリスケアラで分周後にクロックに同期する利点については 11.4.3 「同期カウンタモード」を参照)

上記の機能を備えたタイプ A タイマは、リアルタイム クロック (RTC) アプリケーション向けに使用できます。図 11-1 にタイプ A タイマのブロック図を示します。

図 11-1: タイプ A タイマのブロック図



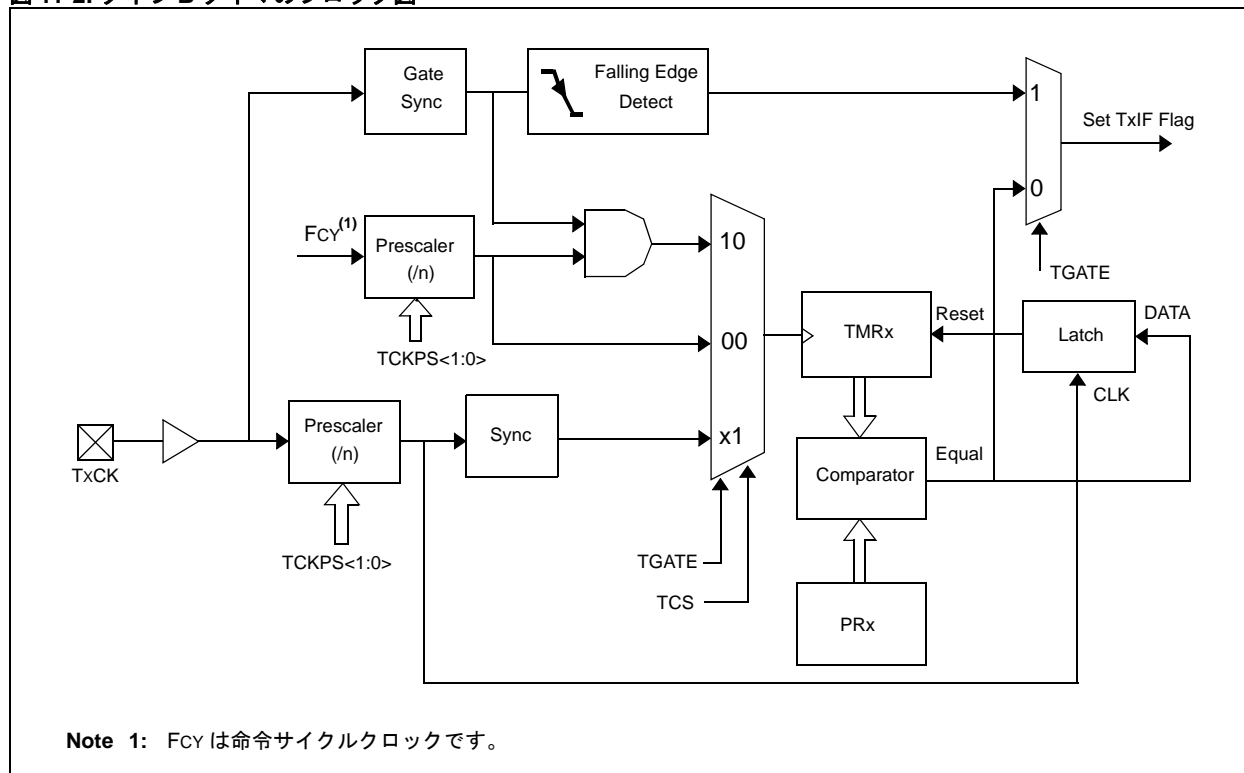
11.2.2 タイプ B タイマ

Timer2、Timer4、Timer6、Timer8 はタイプ B タイマです。タイプ B タイマは、このタイプに特有の下記機能を備えます。他タイプのタイマはこれらの機能を備えません。

- タイプ C タイマと結合する事により 32 ビットタイマを形成可能
- プリスケアラで分周した外部クロック入力(TxCK)を内部デバースクロックに常時同期 (プリスケアラで分周後にクロックに同期する利点については 11.4.3 「同期カウンタモード」を参照)

図 11-2 にタイプ B タイマのブロック図を示します。

図 11-2: タイプ B タイマのブロック図



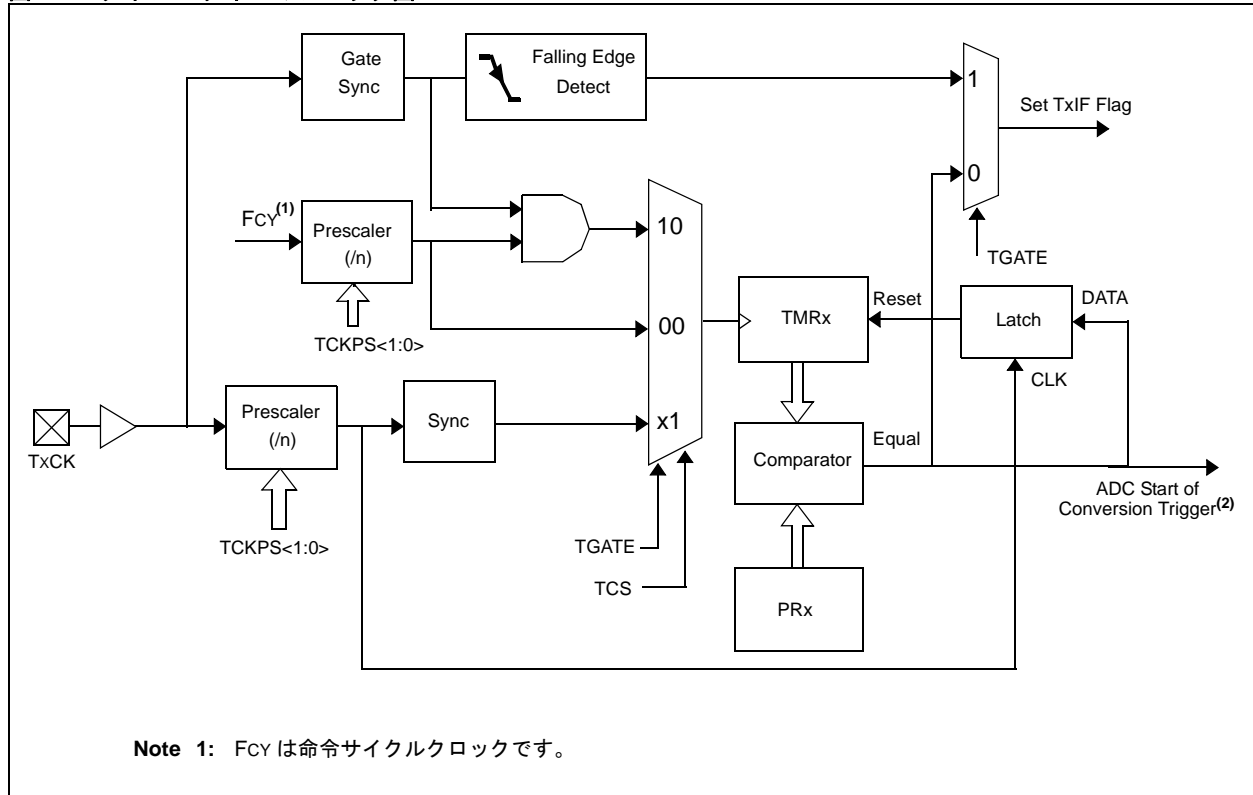
11.2.3 タイプ C タイマ

Timer3、Timer5、Timer7、Timer9 はタイプ C タイマです。タイプ C タイマは、このタイプに特有の下記機能を備えます。他タイプのタイマはこれらの機能を備えません。

- タイプ B タイマと結合する事により 32 ビットタイマを形成可能
- 少なくとも 1 つのタイプ C タイマはアナログ - デジタル (A/D) 変換をトリガ可能
- 外部クロック (TxCK) を内部デバイスクロックに常時同期 (クロック同期には TxCK を使用します。同期後のクロックをプリスケアラで分周します)

図 11-3 にタイプ C タイマのブロック図を示します。

図 11-3: タイプ C タイマのブロック図



11.3 制御レジスタ

以下では、各タイマ制御レジスタの機能の概要を説明します。

- **TxCON: タイプ A タイマの制御レジスタ (x = 1)**
このレジスタはタイプ A タイマの設定を制御します。
- **TxCON: タイプ B タイマの制御レジスタ (x = 2, 4, 6, 8)**
このレジスタはタイプ B タイマの設定を制御します。
- **TxCON: タイプ C タイマの制御レジスタ (x = 3, 5, 7, 9)**
このレジスタはタイプ C タイマの設定を制御します。

各タイマは、上記レジスタに加えて下記の 16 ビットレジスタを備えます。

- **PRx: タイマ周期レジスタ (x = 1 ~ 9)**
これは 16 ビットのタイマ周期レジスタです。
- **TMRx: タイマカウント レジスタ (x = 1 ~ 9)**
これは 16 ビットのタイマカウント レジスタです。

レジスタ 11-1: TxCON: タイプ A タイマの制御レジスタ (x = 1)

R/W-0	U-0	R/W-0	U-0	U-0	U-0	U-0	U-0
TON	—	TSIDL	—	—	—	—	—
bit 15							bit 8
U-0	R/W-0	R/W-0	R/W-0	U-0	R/W-0	R/W-0	U-0
—	TGATE	TCKPS<1:0>		—	TSYNC	TCS	—
bit 7							bit 0

凡例:

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
-n = POR 時の値 1 = ビットをセット 0 = ビットをクリア x = ビットは未知

- bit 15 **TON:** Timer1 ON ビット
1 = Timer1 を起動する
0 = Timer1 を停止する
- bit 14 **未実装:** 「0」として読み出し
- bit 13 **TSIDL:** アイドルモード時停止ビット
1 = デバイスがアイドルモードに切り換わるとタイマ動作を停止する
0 = アイドルモード時もタイマ動作を継続する
- bit 12-7 **未実装:** 「0」として読み出し
- bit 6 **TGATE:** Timer1 ゲート時間積算イネーブルビット
TCS = 1 の場合
このビットを無視する
TCS = 0 の場合
1 = ゲート時間の積算は有効
0 = ゲート時間の積算は無効
- bit 5-4 **TCKPS<1:0>:** Timer1 入力クロックのプリスケール選択ビット
11 = プリスケール値 = 1:256
10 = プリスケール値 = 1:64
01 = プリスケール値 = 1:8
00 = プリスケール値 = 1:1
- bit 3 **未実装:** 「0」として読み出し
- bit 2 **TSYNC:** Timer1 外部クロック入力同期選択ビット
TCS = 1 の場合
1 = 外部クロック入力を内部クロックに同期させる
0 = 外部クロック入力を内部クロックに同期させない
TCS = 0 の場合
このビットを無視、「0」として読み出し、TCS = 0 の場合 Timer1 は内部クロックを使用する
- bit 1 **TCS:** Timer1 クロック源選択ビット
1 = TxCK ピンからの外部クロックを選択する
0 = 内部クロック (Fosc/2) を選択する
- bit 0 **未実装:** 「0」として読み出し

dsPIC33F/PIC24H ファミリ リファレンス マニュアル

レジスタ 11-2: TxCON: タイプ B タイマの制御レジスタ (x = 2, 4, 6, 8)

R/W-0	U-0	R/W-0	U-0	U-0	U-0	U-0	U-0
TON	—	TSIDL	—	—	—	—	—
bit 15							bit 8

U-0	R/W-0	R/W-0	R/W-0	R/W-0	U-0	R/W-0	U-0
—	TGATE	TCKPS<1:0>		T32	—	TCS	—
bit 7				bit 0			

凡例:

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
 -n = POR 時の値 1 = ビットをセット 0 = ビットをクリア x = ビットは未知

- bit 15 **TON:** Timerx ON ビット
 T32 = 1 (32 ビット タイマモード) の場合:
 1 = 32 ビット TMRx:TMRy⁽¹⁾ タイマペアを起動する
 0 = 32 ビット TMRx:TMRy⁽¹⁾ タイマペアを停止する
 T32 = 0 (16 ビット タイマモード) の場合:
 1 = 16 ビットタイマを起動する
 0 = 16 ビットタイマを停止する
- bit 14 **未実装:** 「0」として読み出し
- bit 13 **TSIDL:** アイドルモード時停止ビット
 1 = デバイスがアイドルモードに切り換わるとタイマ動作を停止する
 0 = アイドルモード時もタイマ動作を継続する
- bit 12-7 **未実装:** 「0」として読み出し
- bit 6 **TGATE:** Timerx ゲート時間積算イネーブルビット
 TCS = 1 の場合
 このビットを無視する
 TCS = 0 の場合
 1 = ゲート時間の積算は有効
 0 = ゲート時間の積算は無効
- bit 5-4 **TCKPS<1:0>:** Timerx 入力クロックのプリスケール選択ビット
 11 = プリスケール値 = 1:256
 10 = プリスケール値 = 1:64
 01 = プリスケール値 = 1:8
 00 = プリスケール値 = 1:1
- bit 3 **T32:** 32 ビット Timerx モード選択ビット
 1 = TMRx と TMRy⁽¹⁾ で 32 ビットタイマを形成する
 0 = TMRx と TMRy⁽¹⁾ を個別の 16 ビットタイマとして使用する
- bit 2 **未実装:** 「0」として読み出し
- bit 1 **TCS:** Timerx クロック源選択ビット
 1 = TxCK ピンからの外部クロックを選択する
 0 = 内部クロック (Fosc/2) を選択する
- bit 0 **未実装:** 「0」として読み出し

Note 1: TMRy はタイプ C タイマです (y = 3, 5, 7, 9)

レジスタ 11-3: TxCON: タイプ C タイマの制御レジスタ (x = 3, 5, 7, 9)

R/W-0	U-0	R/W-0	U-0	U-0	U-0	U-0	U-0
TON ⁽²⁾	—	TSIDL ⁽¹⁾	—	—	—	—	—
bit 15							bit 8
U-0	R/W-0	R/W-0	R/W-0	U-0	U-0	R/W-0	U-0
—	TGATE ⁽²⁾	TCKPS<1:0> ⁽²⁾		—	—	TCS ⁽²⁾	—
bit 7							bit 0

凡例:

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
-n = POR 時の値 1 = ビットをセット 0 = ビットをクリア x = ビットは未知

- bit 15 **TON:** Timerx ON ビット
1 = 16 ビットタイマを起動する
0 = 16 ビットタイマを停止する
- bit 14 **未実装:** 「0」として読み出し
- bit 13 **TSIDL:** アイドルモード時停止ビット⁽¹⁾
1 = デバイスがアイドルモードに切り換わるとタイマ動作を停止する
0 = アイドルモード時もタイマ動作を継続する
- bit 12-7 **未実装:** 「0」として読み出し
- bit 6 **TGATE:** Timerx ゲート時間積算イネーブルビット⁽²⁾
TCS = 1 の場合
このビットを無視する
TCS = 0 の場合
1 = ゲート時間の積算は有効
0 = ゲート時間の積算は無効
- bit 5-4 **TCKPS<1:0>:** Timerx 入力クロックのプリスケール選択ビット
11 = プリスケール値 = 1:256
10 = プリスケール値 = 1:64
01 = プリスケール値 = 1:8
00 = プリスケール値 = 1:1
- bit 3-2 **未実装:** 「0」として読み出し
- bit 1 **TCS:** Timerx クロック源選択ビット⁽²⁾
1 = TxCK ピンからの外部クロックを選択する
0 = 内部クロック (Fosc/2) を選択する
- bit 0 **未実装:** 「0」として読み出し

Note 1: タイプ B タイマ制御レジスタ (TxCON<3>) 内で 32 ビットタイマ動作を有効 (T32 = 1) にした場合、アイドルモード時に 32 ビットタイマを動作させるには TSIDL ビットをクリアする必要があります。

2: タイプ B タイマ制御レジスタ (TxCON<3>) 内で 32 ビットタイマ動作を有効 (T32 = 1) にした場合、これらのビットは効果を持ちません。

11.4 動作モード

タイマモジュールは下記のいずれかのモードで動作できます。

- タイマモード
- ゲート付きタイマモード
- 同期カウンタモード
- 非同期カウンタモード (タイプ A タイマのみ)

タイマモードとゲート付きタイマモードでは、内部命令サイクルクロック (FcY) から入力クロックを供給します。同期カウンタモードと非同期カウンタモードでは、TxCK ピンを使用して外部クロック入力から入力クロックを供給します。

これらの動作モードは下記のビットで選択します。

- TCS (TxCON<1>): タイマクロック源制御ビット
- TSYNC (TxCON<2>): タイマ同期制御ビット (タイプ A タイマのみ)
- TGATE (TxCON<6>): タイマゲート制御ビット

各動作モード向けのタイマ制御ビットの設定を表 11-1 に示します。

表 11-1: タイマモードの設定

モード	ビット設定		
	TCS	TGATE ⁽²⁾	TSYNC ⁽¹⁾
タイマモード	0	0	x
ゲート付きタイマモード	0	1	x
同期カウンタモード	1	x	1
非同期カウンタモード ⁽³⁾	1	x	0

Note 1: TSYNC ビットはタイプ A タイマ専用です。タイマモードとゲート付きタイマモードでは、このビットを無視します。

2: 同期カウンタモードと非同期カウンタモードでは、TGATE ビットを無視します。

3: 非同期カウンタモードはタイプ A タイマ専用です。

全ての 16 ビットタイマへの入力クロック (FcY または TxCK) には、プリスケール オプション (1:1、1:8、1:64、1:256) を選択できます。クロック プリスケーラの選択には、タイマ制御レジスタ (TxCON<5:4>) 内のタイマクロック プリスケーラビット (TCKPS) を使用します。プリスケーラ カウンタは、下記のいずれかが発生するとクリアされます。

- タイマレジスタ (TMRx) またはタイマ制御レジスタ (TxCON) への書き込み
- タイマ制御レジスタ (TxCON<15>) 内のタイマイネーブルビット (TON) のクリア
- 全てのデバイスリセット

タイマモジュールの有効化 / 無効化には TON ビット (TxCON<15>) を使用します。

11.4.1 タイマモード

タイマモードでは、内部クロック (FcY) を設定可能プリスケーラで分周した入力クロックをタイマへ供給します。タイマを有効にすると、そのタイマは入力クロックの各立ち上がりエッジで 1 ずつインクリメントし、タイマ周期レジスタと一致した時に割り込みを発生します。図 11-4 にタイマモードの動作を示します。

タイマモードの設定方法

- TCS 制御ビット (TxCON<1>) をクリアして内部クロック源を選択します。
- TGATE 制御ビット (TxCON<6>) をクリアしてゲート付きタイマモードを無効にします。

内部クロックは常時同期するため、TSYNC ビット (TxCON<2>) をセットしても効果はありません。

Note 1: PRx レジスタは TxIF ビットがセットされてから 1 タイマクロック周期後に TMRx レジスタをリセットします。

2: TxIF ビットはタイマ周期が一致してから 1 命令サイクル後にセットされます。

Timer1 を 16 ビット タイマモードに設定するコードシーケンスを例 11-1 に示します。このコードは 10 命令サイクルごとに割り込みを発生します。

例 11-1: 16 ビット タイマモード向けの初期化コード

```
TlCONbits.TON = 0;           // Disable Timer
TlCONbits.TCS = 0;           // Select internal instruction cycle clock
TlCONbits.TGATE = 0;         // Disable Gated Timer mode
TlCONbits.TCKPS = 0b00;      // Select 1:1 Prescaler
TMR1 = 0x00;                 // Clear timer register
PR1 = 9;                     // Load the period value

IPC0bits.T1IP = 0x01;        // Set Timer1 Interrupt Priority Level
IFS0bits.T1IF = 0;           // Clear Timer1 Interrupt Flag
IEC0bits.T1IE = 1;           // Enable Timer1 interrupt

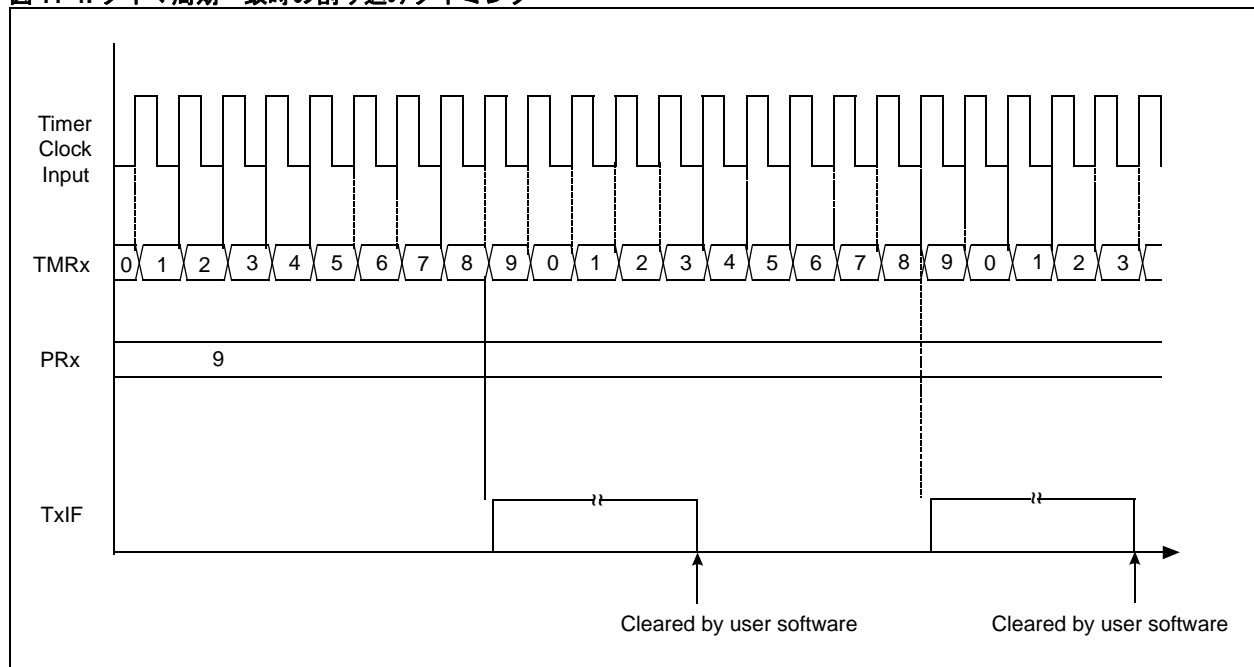
TlCONbits.TON = 1;           // Start Timer

/* Example code for Timer1 ISR */
void __attribute__((__interrupt__, no_auto_psv)) _TlInterrupt(void)
{
    /* Interrupt Service Routine code goes here */

    IFS0bits.T1IF = 0;        // Clear Timer1 Interrupt Flag
}
```

Note: タイマは、最初の TxIF イベントで PR x 回カウントし、その後の TxIF イベントでは PRx + 1 回カウントします。不等間隔の割り込みタイミングを許容しないアプリケーションでは、タイマ起動直後の TxIF イベントを無視する事を推奨します。

図 11-4: タイマ周期一致時の割り込みタイミング



11.4.2 ゲート付きタイマモード

タイマモジュールが内部クロックを使用して動作する (TCS = 0) 場合、ゲート付きタイマモードを使用して外部ゲート信号の継続時間を計測できます。このモードでは、TxCK ピン上の外部ゲート信号が HIGH の間だけ、入力クロックの各立ち上がりエッジでタイマは 1 ずつインクリメントします。タイマ割り込みは TxCK ピンの立ち下がリエッジで発生します。図 11-5 にゲート付きタイマモードの動作を示します。

ゲート付きタイマモードの設定方法

- TGATE 制御ビット (TxCON<6>) をセットしてゲート付きタイマモードを有効にします。
- TCS 制御ビット (TxCON<1>) をクリアして内部クロック源を選択します。

内部クロックは常時同期するため、TSYNC ビット (TxCON<2>) をセットしても効果はありません。

例 11-2 に、ゲート付きタイマモードでパルス幅 (T1CK) を計測するコードシーケンスを示します。

例 11-2: 16 ビット ゲート付きタイマモード向けの初期化コード

```

TlCONbits.TON = 0;           // Disable Timer
TlCONbits.TCS = 0;           // Select internal instruction cycle clock
TlCONbits.TGATE = 1;         // Enable Gated Timer mode
TlCONbits.TCKPS = 0b00;      // Select 1:1 Prescaler
TMR1 = 0x00;                 // Clear timer register
PR1 = 9;                     // Load the period value

IPC0bits.T1IP = 0x01;        // Set Timer1 Interrupt Priority Level
IFS0bits.T1IF = 0;           // Clear Timer1 Interrupt Flag
IEC0bits.T1IE = 1;           // Enable Timer1 interrupt

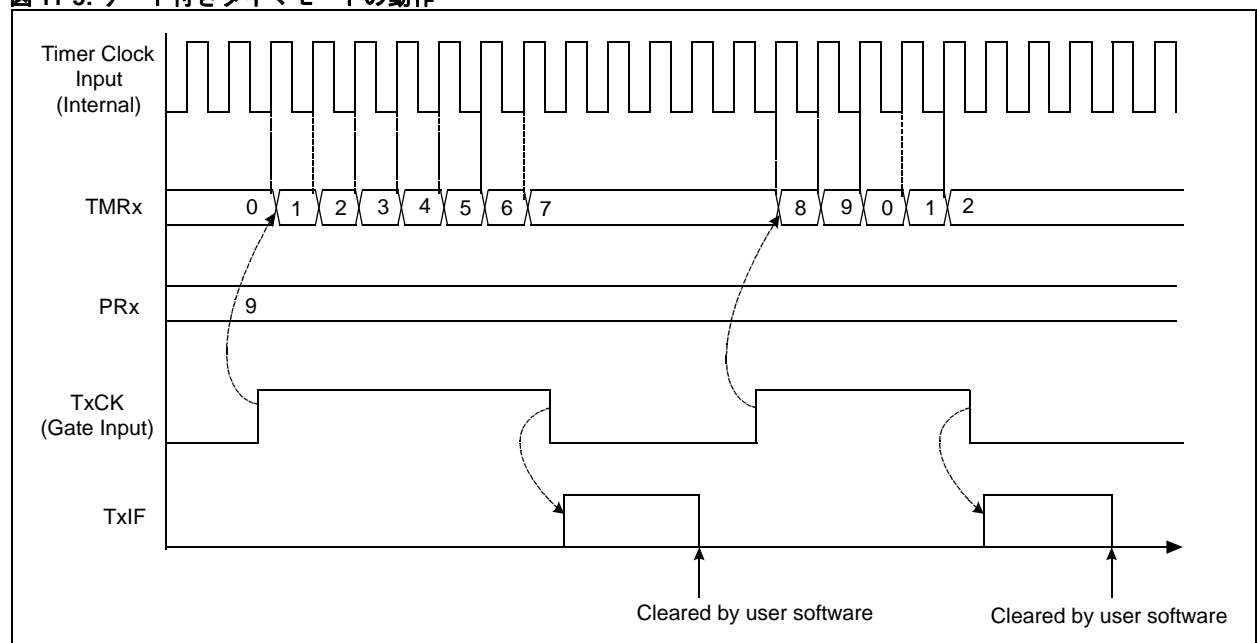
TlCONbits.TON = 1;           // Start Timer

/* Example code for Timer1 ISR */
void __attribute__((__interrupt__, no_auto_psv)) _TlInterrupt(void)
{
    /* Interrupt Service Routine code goes here */

    IFS0bits.T1IF = 0;         // Clear Timer1 Interrupt Flag
}

```

図 11-5: ゲート付きタイマモードの動作



11.4.3 同期カウンタモード

同期カウンタモードでは、外部クロック入力から設定可能プリスケアラで分周した入力クロックをタイマへ供給します。このモードでは、外部クロック入力を内部デバイスクロックに同期させます。タイマを有効にすると、そのタイマは入力クロックの各立ち上がりエッジで 1 ずつインクリメントし、タイマ周期一致時に割り込みを発生させます。

同期カウンタモードの設定方法

- タイプ A タイマの TSYNC 制御ビット (TxCON<2>) をセットして、クロック同期を有効にします。タイプ B タイマとタイプ C タイマの場合、外部クロック入力は常時同期します。
- TCS 制御ビット (TxCON<1>) をセットして外部クロック源を選択します。

スリープモード時は同期回路が停止するため、同期外部クロック源を使用するタイマはスリープモード時に動作しません。

タイプ C タイマで正しく同期させるには、外部クロック入力の HIGH および LOW 時間にそれぞれ少なくとも 0.5 Tcy (に加えて 20 ns の入力バッファ遅延時間) が必要です。

タイプ A および B タイマのクロック同期はプリスケール後に行います。また、プリスケアラ出力は入力の立ち上がりエッジで変化します。従ってタイプ A およびタイプ B タイマの場合、外部クロック入力の周期には、少なくとも 0.5 Tcy (に加えて 20 ns の入力バッファ遅延時間) をプリスケアラ値で除算した長さが必要です。

ただし、外部クロックの HIGH および LOW 時間は公称値 10 ns (または公称値 50 MHz) の最小パルス幅要件を満たす必要があります。

Note 1: 同期カウンタモードにおける外部クロックのタイミング要件は、各デバイス データシート内の「電気的特性」を参照してください。

2: 外部カウンタモード (TCS = 1) の場合、タイプ A およびタイプ B タイマは 2 番目の立ち上がりエッジからカウントを開始するのに対し、タイプ C タイマは最初の立ち上がりエッジからカウントを開始します。

3: PRx レジスタは続くタイマクロック入力の立ち上がりエッジで TMRx をリセットします。

4: TxIF ビットはタイマ周期が一致してから 1 命令サイクル後にセットされます。

Timer1 モジュールを同期カウンタモードに設定するコードシーケンスを例 11-3 に示します。このコードは、TxCK ピン上で立ち上がりエッジを 1000 回カウントした後に割り込みを発生します。

例 11-3: 16 ビット同期カウンタモード向けの初期化コード

```
TlCONbits.TON = 0;           // Disable Timer
TlCONbits.TCS = 1;           // Select external clock source
TlCONbits.TSYNC = 1;         // Enable Synchronization
TlCONbits.TCKPS = 0b00;      // Select 1:1 Prescaler
TMR1 = 0x00;                 // Clear timer register
PR1 = 999;                   // Load the period value

IPC0bits.T1IP = 0x01;        // Set Timer1 Interrupt Priority Level
IFS0bits.T1IF = 0;           // Clear Timer1 Interrupt Flag
IEC0bits.T1IE = 1;           // Enable Timer1 interrupt

TlCONbits.TON = 1;           // Start Timer

/* Example code for Timer1 ISR */
void __attribute__((__interrupt__, no_auto_psv)) _TlInterrupt(void)
{
    /* Interrupt Service Routine code goes here */

    IFS0bits.T1IF = 0;         // Clear Timer1 Interrupt Flag
}
```

Note: タイマは最初の TxIF イベントで PRx 回カウントし、その後の TxIF イベントでは PRx + 1 回カウントします。不等間隔の割り込みタイミングを許容しないアプリケーションでは、タイマ起動直後の TxIF イベントを無視する事を推奨します。

11.4.4 非同期カウンタモード (タイプ A タイマ専用)

タイプ A タイマは非同期カウンタモードで動作できます。非同期カウンタモードでは、外部クロック入力 (TxCK) から設定可能プリスケラで分周した入力クロックをタイマへ供給します。このモードでは、外部クロック入力を内部デバイスクロックに同期させません。タイマを有効にすると、そのタイマは入力クロックの各立ち上がりエッジで 1 ずつインクリメントし、タイマ周期一致時に割り込みを発生させます。

非同期カウンタモードの設定方法

- TSYNC 制御ビット (TxCON<2>) をクリアしてクロックの同期を無効にします。
- TCS 制御ビット (TxCON<1>) をセットして外部クロック源を選択します。

非同期カウンタモードでは、

- オシレータ制御レジスタ (OSCCON<1>) 内のセカンダリ オシレータ イネーブルビット (LPOSCEN) をセットする事により、RTC アプリケーション向けに低消費電力型 32 kHz オシレータからタイマへクロックを供給できます。詳細はセクション 7.「オシレータ」(DS70186) を参照してください。
- スリープモード時に外部クロック入力動作しているか、あるいはセカンダリ オシレータが有効になっていれば、スリープモード時でもタイマは動作できます。周期レジスタ一致時に割り込みを発生させてプロセッサをスリープモードからウェイクアップできます (そのタイマの割り込みを有効にしておく必要があります)。
- 外部クロック入力の HIGH および LOW 時間は、公称値 10 ns (または公称値 50 MHz) の最小パルス幅要件を満たす必要があります。

Note 1: 非同期カウンタモードにおける外部クロックのタイミング要件は、各デバイスデータシート内の「電氣的特性」を参照してください。

2: PRx レジスタは続くタイマクロック入力の立ち上がりエッジで TMRx をリセットします。

3: TxIF ビットはタイマ周期が一致してから 1 命令サイクル後にセットされます。

Timer1 モジュールを非同期カウンタモードに設定するコードシーケンスを例 11-4 に示します。このコードは、32 kHz クロック入力で動作時に 1 秒間隔で割り込みを発生します。

例 11-4: 16 ビット非同期カウンタモード向けの初期化コード

```
TlCONbits.TON = 0;           // Disable Timer
TlCONbits.TCS = 1;           // Select external clock
TlCONbits.TSYNC = 0;         // Disable Synchronization
TlCONbits.TCKPS = 0b00;      // Select 1:1 Prescaler
TMR1 = 0x00;                 // Clear timer register
PR1 = 32767;                 // Load the period value

IPC0bits.T1IP = 0x01;        // Set Timer1 Interrupt Priority Level
IFS0bits.T1IF = 0;           // Clear Timer1 Interrupt Flag
IEC0bits.T1IE = 1;           // Enable Timer1 interrupt

TlCONbits.TON = 1;           // Start Timer

/* Example code for Timer1 ISR */
void __attribute__((__interrupt__, no_auto_psv)) _TlInterrupt(void)
{
    /* Interrupt Service Routine code goes here */

    IFS0bits.T1IF = 0;         // Clear Timer1 Interrupt Flag
}
```

Note: タイマは最初の TxIF イベントで PRx 回カウントし、その後の TxIF イベントでは PRx + 1 回カウントします。不等間隔の割り込みタイミングを許容しないアプリケーションでは、タイマ起動直後の TxIF イベントを無視する事を推奨します。

11.5 タイマ割り込み

タイマ割り込みは下記の場合に発生します。

- タイマモードまたは同期 / 非同期カウンタモードではタイマ周期一致時 (図 11-4 参照)
- ゲート付きタイマモードでは、TxCK ピン上のゲート信号立ち下がり時 (図 11-5 参照)

タイマ割り込みフラグビット (TxIF) はソフトウェア内でクリアする必要があります。

タイマを割り込み要因として有効にするには、対応するタイマ割り込みイネーブルビット (TxIE) を使用します。割り込み要因として有効にするタイマの割り込み優先度ビット (TxIP<2:0>) には、ゼロ以外の値を書き込む必要があります。詳細はセクション 6. 「割り込み」 (DS70184) を参照してください。

Note: 周期レジスタ PRx に値 0x0000 を書き込んだ状態でタイマを有効にすると、特殊な状況が発生します。この場合タイマ割り込みは発生しません。

11.6 32 ビットタイマの設定

32 ビット タイマモジュールは、16 ビットのタイプ B タイマとタイプ C タイマを結合する事により形成します。32 ビットタイマを動作させるには、タイプ B タイマ制御レジスタ (TxCON<3>) 内の T32 制御ビットをセットする必要があります。32 ビット動作では、タイプ C タイマは上位 16 ビット (msw)、タイプ B タイマは下位 16 ビット (lsb) を構成します。

32 ビット動作の設定には、タイプ B タイマの制御レジスタビットだけを使用します。TSIDL ビットを除くタイプ C タイマの全ての制御レジスタビットは無視されます。詳細は 11.8.2 「アイドルモード時のタイマ動作」を参照してください。

32 ビットタイマの割り込み制御には、タイプ C タイマの割り込みイネーブルビット、割り込みフラグビット、割り込み優先度制御ビットを使用します。32 ビットタイマ動作では、タイプ B タイマの割り込み制御ビットとステータスビットは無視されます。

32 ビットタイマを形成するタイプ B およびタイプ C タイマの組み合わせを表 11-2 に示します。

表 11-2: 32 ビットタイマを形成する 16 ビットタイマの組み合わせ

タイプ B タイマ	タイプ C タイマ
Timer2	Timer3
Timer4	Timer5
Timer6	Timer7
Timer8	Timer9

32 ビット タイマモジュールのブロック図を図 11-6 に示します。32 ビット タイマモジュールは下記のモードで動作できます。

- タイマモード
- ゲート付きタイマモード
- 同期カウンタモード

タイマモードとゲート付きタイマモードでは、内部命令サイクルクロック (Fcy) から入カクロックを供給します。同期カウンタモードでは、TxCK ピンからタイプ B タイマ外部クロック入力に入カクロックを供給します。

32 ビットタイマの動作モードは、タイプ B タイマ制御レジスタ内の下記ビットで指定します。

- TCS (TxCON<1>): タイマクロック源制御ビット
- TGATE (TxCON<6>): タイマゲート制御ビット

各動作モード向けのタイマ制御ビットの設定を表 11-3 に示します。

表 11-3: タイマモードの設定

モード	ビット設定	
	TCS	TGATE
タイマモード	0	0
ゲート付きタイマモード	0	1
同期カウンタモード	1	x

Note 1: タイプ B およびタイプ C タイマは非同期外部クロックモードをサポートしません。従って 32 ビットタイマでは非同期モードを使用できません。

2: PRx レジスタは続くタイマクロック入力の立ち上りエッジで TMRx をリセットします。

3: TxIF ビットはタイマ周期が一致してから 1 命令サイクル後にセットされます。

全ての 32 ビットタイマへの入力クロック (FcY または TxCK) には、プリスケール オプション (1:1、1:8、1:64、1:256) を選択できます。クロック プリスケーラの選択には、タイプ B タイマ制御レジスタ (TxCON<5:4>) 内のタイマクロック プリスケーラビット (TCKPS<1:0>) を使用します。プリスケーラ カウンタは下記のいずれかが発生するとクリアされます。

- タイプBタイマレジスタ (TMRx) またはタイプBタイマ制御レジスタ (TxCON) への書き込み
- タイプBタイマ制御レジスタ (TxCON<15>) 内のタイマ イネーブルビット (TON) のクリア
- 全てのデバイスリセット

32 ビット タイマモジュールの有効化/無効化には、タイプ B タイマ制御レジスタ (TxCON<15>) 内の TON ビットを使用します。

32 ビットの読み書き動作では、32 ビットタイマの上位 16 ビットと下位 16 ビットを同期させるために、追加の制御ロジックとホールドレジスタを使用します (図 11-6 参照)。各タイプ C タイマは、タイマ レジスタペアの読み書きに使用する TMRyHLD レジスタを備えます。この TMRyHLD レジスタは、対応するタイマを 32 ビット動作向けに設定した場合にのみ使用します。

TMR3:TMR2 レジスタペアが 32 ビットタイマを形成する場合、ユーザ アプリケーションはまず TMR2 レジスタからタイマ値の下位 16 ビットを読み出す必要があります。下位 16 ビットを読み出すと、自動的に TMR3 の内容が TMR3HLD レジスタへ転送されます。その後ユーザ アプリケーションは、TMR3HLD を読み出す事により、タイマ値の上位 16 ビットを取得できます。

値を TMR3:TMR2 レジスタペアへ書き込む場合、ユーザ アプリケーションはまず上位 16 ビットを TMR3HLD レジスタへ書き込む必要があります。次に TMR2 へ下位 16 ビットを書き込むと、TMR3HLD レジスタの内容が自動的に TMR3 レジスタへ転送されます。

32 ビットタイマへアクセスするコードを例 11-5 に示します。

例 11-5: 32 ビットタイマへのアクセス

```
// Reading from 32-bit timer
lsw = TMR2;           // Read lsw from the Type B timer register
msw = TMR3HLD;        // Read msw from the Type C timer holding register

// Writing to 32-bit timer
TMR3HLD = msw;        // Write msw to the Type C timer holding register
TMR2 = lsw;           // Write lsw to the Type B timer register
```

[illegible]

2. 已知 $\triangle ABC$ 中, $\angle A = 100^\circ$, $\angle B = 40^\circ$, $\angle C = 40^\circ$, $AB = 1$, 求 BC 的长.

11.7 32 ビット タイマの動作モード

11.7.1 タイマモード

タイマモードでの 32 ビットタイマの動作は 16 ビットタイマと同様です。Timer2 と Timer3 を 32 ビット タイマモードに設定するコードシーケンスを例 11-6 に示します。

例 11-6: 32 ビット タイマモード向けの初期化コード

```
T3CONbits.TON = 0;           // Stop any 16-bit Timer3 operation
T2CONbits.TON = 0;           // Stop any 16/32-bit Timer3 operation
T2CONbits.T32 = 1;           // Enable 32-bit Timer mode
T2CONbits.TCS = 0;           // Select internal instruction cycle clock
T2CONbits.TGATE = 0;         // Disable Gated Timer mode
T2CONbits.TCKPS = 0b00;      // Select 1:1 Prescaler
TMR3 = 0x00;                 // Clear 32-bit Timer (msw)
TMR2 = 0x00;                 // Clear 32-bit Timer (lsb)
PR3 = 0x0002;                // Load 32-bit period value (msw)
PR2 = 0x0000;                // Load 32-bit period value (lsb)

IPC2bits.T3IP = 0x01;        // Set Timer3 Interrupt Priority Level
IFS2bits.T3IF = 0;           // Clear Timer3 Interrupt Flag
IEC0bits.T3IE = 1;           // Enable Timer3 interrupt

T2CONbits.TON = 1;           // Start 32-bit Timer

/* Example code for Timer3 ISR */
void __attribute__((__interrupt__, no_auto_psv)) _T3Interrupt(void)
{
    /* Interrupt Service Routine code goes here */

    IFS0bits.T3IF = 0;        // Clear Timer3 Interrupt Flag
}
```

11.7.2 ゲート付きタイマモード

ゲート付きタイマモードでの 32 ビットタイマの動作は 16 ビットタイマと同様です。Timer2 と Timer3 を 32 ビット ゲート付きタイマモードに設定するコードシーケンスを例 11-7 に示します。

例 11-7: 32 ビット ゲート付きタイマモード向けの初期化コード

```
T3CONbits.TON = 0;           // Stop any 16-bit Timer3 operation
T2CONbits.TON = 0;           // Stop any 16/32-bit Timer3 operation
T2CONbits.T32 = 1;           // Enable 32-bit Timer mode
T2CONbits.TCS = 0;           // Select internal instruction cycle clock
T2CONbits.TGATE = 1;         // Enable Gated Timer mode
T2CONbits.TCKPS = 0b00;      // Select 1:1 Prescaler
TMR3 = 0x00;                 // Clear 32-bit Timer (msw)
TMR2 = 0x00;                 // Clear 32-bit Timer (lsb)
PR3 = 0x0002;                // Load 32-bit period value (msw)
PR2 = 0x0000;                // Load 32-bit period value (lsb)

IPC2bits.T3IP = 0x01;        // Set Timer3 Interrupt Priority Level
IFS2bits.T3IF = 0;           // Clear Timer3 Interrupt Flag
IEC0bits.T3IE = 1;           // Enable Timer3 interrupt

T2CONbits.TON = 1;           // Start 32-bit Timer

/* Example code for Timer3 ISR */
void __attribute__((__interrupt__, no_auto_psv)) _T3Interrupt(void)
{
    /* Interrupt Service Routine code goes here */

    IFS0bits.T3IF = 0;        // Clear Timer3 Interrupt Flag
}
```

11.7.3 同期カウンタモード

同期カウンタモードでの 32 ビットタイマの動作は 16 ビットタイマと同様です。Timer2 と Timer3 を 32 ビット同期カウンタモードに設定するコードシーケンスを例 11-8 に示します。

例 11-8: 32 ビット同期カウンタモード向けの初期化コード

```
T3CONbits.TON = 0;           // Stop any 16-bit Timer3 operation
T2CONbits.TON = 0;           // Stop any 16/32-bit Timer3 operation
T2CONbits.T32 = 1;           // Enable 32-bit Timer mode
T2CONbits.TCS = 1;           // Select External clock
T2CONbits.TCKPS = 0b00;      // Select 1:1 Prescaler
TMR3 = 0x00;                 // Clear 32-bit Timer (msw)
TMR2 = 0x00;                 // Clear 32-bit Timer (lsw)
PR3 = 0x0002;                // Load 32-bit period value (msw)
PR2 = 0x0000;                // Load 32-bit period value (lsw)

IPC2bits.T3IP = 0x01;        // Set Timer3 Interrupt Priority Level
IFS2bits.T3IF = 0;           // Clear Timer3 Interrupt Flag
IEC0bits.T3IE = 1;           // Enable Timer3 interrupt

T2CONbits.TON = 1;           // Start 32-bit Timer

/* Example code for Timer3 ISR */
void __attribute__((__interrupt__, no_auto_psv)) _T3Interrupt(void)
{
    /* Interrupt Service Routine code goes here */

    IFS0bits.T3IF = 0;        // Clear Timer3 Interrupt Flag
}
```

11.8 省電力モード時のタイマ動作

11.8.1 スリープモード時のタイマ動作

デバイスがスリープモードに切り換わると、システムクロックは停止します。タイマモジュールが内部クロック源 (Fcy) で動作している場合、タイマモジュールも停止します。

タイプ A タイマは他のタイマとは異なり、システムクロック源を使用して非同期で動作できます。このため、タイプ A タイマはスリープモード中も動作を継続します。タイプ A タイマをスリープモード時に動作させるには下記の設定が必要です。

- TSYNC 制御ビット (TxCON<2>) をクリアしてクロックの同期を無効にします。
- TCS 制御ビット (TxCON<1>) をセットして外部クロック源を選択します。
- 外部クロック入力 (TxCK) を使わない場合、セカンダリ オシレータを有効にします。

Note: セカンダリオシレータを有効にするには、オシレータ制御レジスタ (OSCCON<1>) 内のセカンダリ オシレータ イネーブルビット (LPOSCEN) をセットします。詳細はセクション 7.「オシレータ」(DS70186) を参照してください。32 kHz オシレータは SOSCO/SOSCI デバイスピンの接続する必要があります。

上記の条件を全て満たすと、タイマはスリープモード中もカウントを継続してタイマ周期一致を検出します。タイマ値と周期レジスタ値が一致すると TxIF ビットがセットされ、タイマ割り込みが発生します (そのタイマの割り込みを有効 (TxIE = 1) にしておく必要があります)。

タイマ割り込みはデバイスをスリープ状態からウェイクアップし、下記のイベントを発生させます。

- 割り込みに割り当てた優先度が CPU 優先度以下である場合、デバイスはウェイクアップした後にスリープモードを起動した PWRSAV 命令の次の命令からコード実行を再開します。
- 割り込みに割り当てた優先度が現在の CPU 優先度よりも高い場合、デバイスはウェイクアップした後に CPU 例外プロセスの実行を開始します。この場合、タイマ割り込みサバスルーチン (ISR) の先頭命令からコード実行を再開します。

詳細はセクション 9.「ウォッチドッグタイマと省電力モード」(DS70196) を参照してください。

11.8.2 アイドルモード時のタイマ動作

デバイスがアイドルモードへ切り換わると、システムクロック源は動作を続けますが、CPU はコード実行を停止します。アイドル時のタイマモジュールの動作 / 停止は、タイマ制御レジスタ (TxCON<13>) 内のアイドル時タイマ停止ビット (TSIDL) で設定します。

- TSIDL = 0 の場合、タイマはアイドルモード中でも完全に機能します。32 ビットタイマをアイドルモード時に動作させるには、タイプ B とタイプ C 両方のタイマ制御レジスタ内の TSIDL ビット (TxCON<13>) をクリアする必要があります。
- TSIDL = 1 の場合、タイマはアイドルモード時に停止し、スリープモード時と同様に機能します (11.8.1 「スリープモード時のタイマ動作」参照)。

11.9 タイマモジュールを使用する周辺モジュール

11.9.1 入力キャプチャと出力コンペアのタイムベース

入力キャプチャおよび出力コンペア周辺モジュールは、タイムベースとして Timer2 または Timer3 を選択できます。詳細はセクション 12.「入力キャプチャ」(DS70198)、セクション 13.「出力コンペア」(DS70209)、各デバイス データシートを参照してください。

11.9.2 A/D 特殊イベントトリガ

全てのデバイスは、16 および 32 ビットモードでタイマ周期一致時に特殊 A/D トリガ信号を生成する機能を備えたタイプ C タイマを 1 つ備えています。このタイマモジュールは A/D サンプルリング ロジックへ変換開始信号を出力します。

- T32 = 0 の場合、対応し合う 16 ビット タイマレジスタ (TMRx) と 16 ビット周期レジスタ (PRx) が一致すると、A/D 特殊イベントトリガ信号を発生します。
- T32 = 1 の場合、対応し合う 32 ビット タイマレジスタペア (TMRx:TMRy) と 32 ビット周期レジスタペア (PRx:PRy) が一致すると、A/D 特殊イベントトリガ信号を発生します。

このタイマだけが特殊イベントトリガ信号を発生できます。A/D コンバータ制御レジスタ内で、この信号をトリガ要因として選択する必要があります。詳細はセクション 16.「アナログ - デジタル コンバータ (ADC)」(DS70183) と各デバイス データシートを参照してください。

11.9.3 外部割り込みピンとしてのタイマ

各タイマの外部クロック入力ピンは、追加の割り込みピンとして使用できます。割り込みを有効にするには、タイマ周期レジスタ PRx にゼロ以外の値を書き込み、TMRx レジスタをこの値より 1 小さい値へ初期化します。タイマのクロック プリスケールは 1:1 に設定する必要があります。上記の設定により、外部クロック信号の次の立ち上がりエッジ検出時に割り込みが発生します。

11.9.4 I/O ピン制御

外部クロックまたはゲート動作向けに設定したタイマモジュールを有効にする場合、ユーザ アプリケーションは I/O ピンのデータ方向を「入力」に設定する必要があります。タイマモジュールを有効にするだけでは、ピンのデータ方向は設定されません。

11.10 レジスタマップ

dsPIC33F/PIC24H のタイマモジュールに関連する特殊機能レジスタ (SFR) の概要を表 11-4 に示します。

表 11-4: タイマレジスタ マップ

SFR 名	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	全リセット
TMR1	Timer1 レジスタ																xxxx
PR1	周期レジスタ 1																FFFF
T1CON	TON	—	TSIDL	—	—	—	—	—	—	TGATE	TCKPS<1:0>	—	TSYNC	TCS	—	—	0000
TMR2	Timer2 レジスタ																xxxx
TMR3HLD	Timer3 ホールドレジスタ (32 ビットタイマ動作専用)																xxxx
TMR3	Timer3 レジスタ																xxxx
PR2	周期レジスタ 2																FFFF
PR3	周期レジスタ 3																FFFF
T2CON	TON	—	TSIDL	—	—	—	—	—	—	TGATE	TCKPS<1:0>	T32	—	TCS	—	—	0000
T3CON	TON	—	TSIDL	—	—	—	—	—	—	TGATE	TCKPS<1:0>	—	—	TCS	—	—	0000
TMR4	Timer4 レジスタ																xxxx
TMR5HLD	Timer5 ホールドレジスタ (32 ビットタイマ動作専用)																xxxx
TMR5	Timer5 レジスタ																xxxx
PR4	周期レジスタ 4																FFFF
PR5	周期レジスタ 5																FFFF
T4CON	TON	—	TSIDL	—	—	—	—	—	—	TGATE	TCKPS<1:0>	T32	—	TCS	—	—	0000
T5CON	TON	—	TSIDL	—	—	—	—	—	—	TGATE	TCKPS<1:0>	—	—	TCS	—	—	0000
TMR6	Timer6 レジスタ																xxxx
TMR7HLD	Timer7 ホールドレジスタ (32 ビットタイマ動作専用)																xxxx
TMR7	Timer7 レジスタ																xxxx
PR6	周期レジスタ 6																FFFF
PR7	周期レジスタ 7																FFFF
T6CON	TON	—	TSIDL	—	—	—	—	—	—	TGATE	TCKPS<1:0>	T32	—	TCS	—	—	0000
T7CON	TON	—	TSIDL	—	—	—	—	—	—	TGATE	TCKPS<1:0>	—	—	TCS	—	—	0000
TMR8	Timer8 レジスタ																xxxx
TMR9HLD	Timer9 ホールドレジスタ (32 ビットタイマ動作専用)																xxxx
TMR9	Timer9 レジスタ																xxxx
PR8	周期レジスタ 8																FFFF
PR9	周期レジスタ 9																FFFF
T8CON	TON	—	TSIDL	—	—	—	—	—	—	TGATE	TCKPS<1:0>	T32	—	TCS	—	—	0000
T9CON	TON	—	TSIDL	—	—	—	—	—	—	TGATE	TCKPS<1:0>	—	—	TCS	—	—	0000

凡例: x = リセット時に未知の値、— = 未実装、「0」として読み出し、リセット値は 16 進数で表記

11.11 関連アプリケーション ノート

本セクションに関連するアプリケーション ノートの一覧を下に記載します。これらのアプリケーション ノートは dsPIC33F/PIC24H デバイスファミリ向けではありません。ただし概念は共通しており、変更が必要であったり制限事項が存在するものの利用が可能です。タイムモジュールに関連する最新のアプリケーション ノートは下記の通りです。

タイトル	アプリケーション ノート番号
非同期クロックモードでの Timer1 の使用	AN580

Note: dsPIC33F/PIC24H デバイスファミリ関連のアプリケーション ノートとサンプルコードはマイクロチップ社のウェブサイト (www.microchip.com) でご覧になれます。

11.12 改訂履歴

リビジョン A (2007 年 4 月)

本書の初版

リビジョン B (2008 年 4 月)

このリビジョンでの変更内容は以下の通りです。

- Note
 - 11.4.3 「同期カウンタモード」に、外部カウンタモード (TCS = 1) に設定した場合のタイマ動作に関する注釈を追加
 - 図 11-6 内の Note2 を修正 (TMR5:TMR2 を TMR5:TMR4 へ変更)
- 上記に加えて、表現および体裁の変更等、本書全体の細部を修正

リビジョン C (2010 年 1 月)

このリビジョンでの変更内容は以下の通りです。

- ファミリ リファレンス マニュアルのタイトルを dsPIC33F から dsPIC33F/PIC24H へ変更
- 本書内の「dsPIC33F」を全て「dsPIC33F/PIC24H」へ変更
- サンプルコード内の `__shadow__` のインスタンスを全て `no_auto_psv` へ変更
- 図 11-1、図 11-2、図 11-3、図 11-6 に「Latch」ブロックを追加
- Note
 - 補足文書に関する情報を記載した網掛け注釈ボックスを本セクションの冒頭に追加
 - 11.4.1 「タイマモード」に下記の注釈を追加
 - PRx レジスタは続くタイマクロック入力の立ち上りエッジで TMRx をリセットします。
 - 11.4.3 「同期カウンタモード」と 11.4.4 「非同期カウンタモード (タイプ A タイマ専用)」に下記の注釈を追加
 - PRx レジスタは続くタイマクロック入力の立ち上りエッジで TMRx をリセットします。
 - 11.4.1 「タイマモード」、11.4.3 「同期カウンタモード」、11.4.4 「非同期カウンタモード (タイプ A タイマ専用)」に下記の注釈を追加
 - TxIF ビットはタイマ周期が一致してから 1 命令サイクル後にセットされます。
 - タイマは、最初の TxIF イベントで PRx 回カウントし、その後の TxIF イベントでは PRx + 1 回カウントします。不等間隔の割り込みタイミングを許容しないアプリケーションでは、タイマ起動直後の TxIF イベントを無視する事を推奨します。
- 表 11-5 「割り込み制御レジスタマップ」を削除
- 上記に加えて、表現および体裁の変更等、本書全体の細部を修正

ISBN: 978-1-60932-506-0

NOTE: