

注意: この日本語版文書は参考資料としてご利用ください。最新情報は必ずオリジナルの英語版をご参照願います。

セクション 30. ペリフェラル ピンセレクト (PPS) を備えた I/O ポート

ハイライト

本セクションには以下の主要項目を記載しています。

30.1	はじめに	30-2
30.2	I/O ポート制御レジスタ	30-3
30.3	周辺機能の多重化	30-5
30.4	ペリフェラル ピンセレクト (PPS)	30-7
30.5	状態変化通知 (CN) ピン	30-13
30.6	スリープ/アイドルモード時の CN 動作	30-14
30.7	レジスタ	30-15
30.8	関連アプリケーション ノート	30-33
30.9	改訂履歴	30-34

Note: ファミリ リファレンス マニュアルの本セクションは、デバイス データシートの 補足を目的としています。本書の内容は、dsPIC33F/PIC24H ファミリの一部の デバイスには対応していません。

本書の内容が特定のデバイスに対応しているかどうかは、最新デバイス データシート内の「I/O ポート」の冒頭に記載している注意書きでご確認ください。

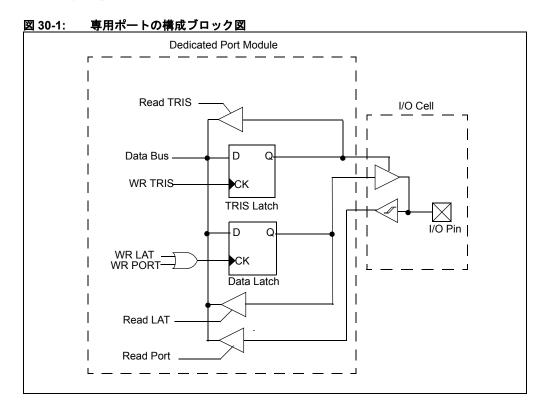
デバイス データシートとファミリ リファレンス マニュアルの各セクションは、マイクロチップ社のウェブサイト http://www.microchip.comからダウンロードできます。

30.1 はじめに

このセクションでは、dsPIC33F/PIC24Hファミリデバイスのペリフェラルピンセレクト(PPS)を備えた I/O ポートについて説明します。VDD、VSS、MCLR、OSC1/CLKI を除く全てのデバイスピンは、周辺機能と汎用 I/O ポート間で共有されています。

dsPIC33F/PIC24H は、汎用 I/O ポートによって他のデバイスを監視、制御できます。I/O ピンの大半に複数の機能が多重化されています。多重化の内容は各デバイスの周辺機能によって異なります。通常、周辺機能が動作している時に、対応するピンを汎用 I/O ピンとして使用する事はできません。

図 30-1 に代表的な I/O ポートのブロック図を示します。このブロック図は I/O ピンに多重化される周辺機能を含みません。



DS70190D JP - p. 30-2

30.2 I/O ポート制御レジスタ

全ての I/O ポートには、ポートの動作に直接関連付けられた以下の 4 つのレジスタがあります。 $\lceil x \rfloor$ は特定の I/O ポートを表します。

- TRISx: データ方向レジスタ
- PORTx: I/O ポートレジスタ
- LATx: I/O ラッチレジスタ
- ・ ODCx: オープンドレイン制御レジスタ

デバイスの各 I/O ピンには、TRIS、PORT、LAT レジスタに対応するビットがあります。

Note: ポートおよび利用できる I/O ピンの総数はデバイスによって異なります。デバイス によっては、ポート制御レジスタの全てのビットが実装されていないものもあり ます。詳細は各デバイスのデータシートを参照してください。

30.2.1 TRIS レジスタ

TRISx レジスタの制御ビットは、I/O ポートに関連付られている各ピンが入力か出力かを指定します。ある I/O ピンに対応する TRIS ビットが「1」の場合、このピンは入力として設定されています。ある I/O ピンに対応する TRIS ビットが「0」の場合、このピンは出力として設定されています。これは、「1」はアルファベットの「I」(Input)、「0」はアルファベットの「O」(Output) に見立てて覚えると便利です。リセット後、全てのポートピンは入力として定義されます。

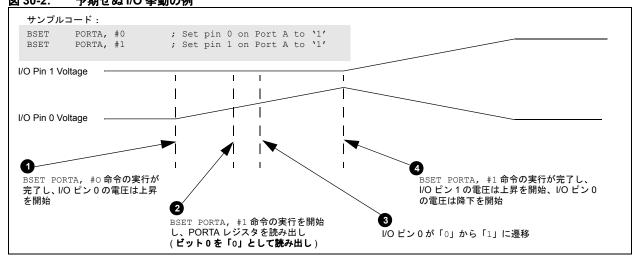
30.2.2 PORT レジスタ

I/O ピン上のデータは PORTx レジスタ経由でアクセスします。PORTx レジスタからの読み出しにより I/O ピンの値を読み出し、PORTx レジスタへの書き込みにより値をポートのデータラッチへ書き込みます。

BSET、BCLR 命令等、多くの命令は「読み出し - 変更 - 書き込み」動作です。従って、ポートへの書き込みとは「ポートピンの読み出し、値の変更、ポートのデータラッチへの値の書き込み」を意味します。PORTx レジスタに対して「読み出し - 変更 - 書き込み」コマンドを実行する際に、ポートに関連付けられている I/O ピンが入力として設定されている場合、注意が必要です。入力として設定されている I/O ピンを後で出力に変更した場合、その I/O ピンに予期しない値が出力される事があります。このような現象が生じるのは、「読み出し - 変更 - 書き込み」命令が入力ピン上の瞬時値を読み出して変更し、その値をポートデータラッチへ転送するためです。

さらに、出力として設定した I/O ピンの PORTx レジスタに対して「読み出し - 変更 - 書き込み」命令を実行すると、デバイスの実行速度と I/O 負荷容量によっては予期せぬ I/O 挙動を示す事があります。そのような例として、図 30-2 に、ユーザ アプリケーションが PORTA レジスタに対して「読み出し - 変更 - 書き込み」命令を 2 回連続して実行し、PORTA で I/O ビット 0 とビット 1 をセットしようと試みた場合に生じる挙動を示します。CPU が高速で I/O ピンの負荷容量が大きい場合、サンプルコードを実行すると、I/O ビット 1 のみが HIGH にセットされるという予期せぬ結果が生じます。





30

ペリフェラル ピンセレクト (PPS) を備えた I/O ポート

図 30-2 のステップ 1 で最初の BSET 命令が実行されると、この命令は PORTA レジスタの bit 0 に「1」を書き込み、これによりピン 0 の電圧が論理レベル 1 に上昇を開始します。しかし、ピン 0 の電圧が論理レベル 1 のしきい値に達する (図 30-2 のステップ 3)前に 2 番目の BSET 命 令が実行された場合、2 番目の BSET (読み出し - 変更 - 書き込み)命令は bit 0 から「0」を読み出し、これを PORTA レジスタに書き戻します (図 30-2 のステップ 2)。すなわち、PORTA レジスタから値 0x0001 を読み出してこれを 0x0003 へ変更するのが本来の意図する動作であるのに対し、実際には 0x0000 を読み出して 0x0002 へ変更し、その値を PORTA レジスタへ書き戻します。この結果、図 30-2 のステップ 4 に示すように、ピン 0 の電圧は論理レベル 0 に向かって下降し始め、ピン 1 の電圧は論理レベル 1 に向かって上昇し始めます。

30.2.3 LAT レジスタ

I/O ピンに関連付けられている LATx レジスタは、「読み出し - 変更 - 書き込み」命令で生じる問題を解消します。LATx レジスタを読み出すと、I/O ピン上の値ではなく、ポートの出力ラッチに保持されている値を返します。すなわち、I/O ポートの LAT レジスタに対する「読み出し - 変更 - 書き込み」動作では、入力ピンの値をポートラッチへ書き込む可能性はありません。LATx レジスタへの書き込みは、PORTx レジスタへの書き込みと同じ結果となります。例 30-1では LATx レジスタを使用して 2 つの I/O ビットをセットしています。

例 30-1: LATx レジスタを使用した I/O ピンのセット

BSET LATA, #0 ;Set pin 0 on Port A to '1'
BSET LATA, #1 ;Set pin 1 on Port A to '1'

PORTx レジスタと LATx レジスタの違いは以下のように要約できます。

- PORTx レジスタへの書き込みはデータ値をポートラッチへ書き込む
- LATx レジスタへの書き込みもデータ値をポートラッチへ書き込む
- PORTx レジスタの読み出しは I/O ピン上のデータ値を読み出す
- LATx レジスタの読み出しはポートラッチに保持されている値を読み出す

特定のデバイスで無効なビット、関連データ、制御レジスタは全て無効化されます。すなわち、対応する LATx レジスタ、TRISx レジスタ、ポートピンは「0」として読み出されます。

30.2.4 オープンドレイン制御レジスタ

PORT、LAT、TRIS レジスタによるデータ制御に加えて、各ポートピンを個別にデジタル出力またはオープンドレイン出力向けに設定できます。これは各ポートに対応するオープンドレイン制御レジスタ ODCx で設定します。対応するビットをセットすると、そのピンをオープンドレイン出力として設定できます。

オープンドレイン機能は、外部プルアップ抵抗を使用して、任意のデジタル専用ピン上で VDD (例:5V)を超える電圧を発生させる事ができます。オープンドレイン I/O 機能は、アナログ機能が多重化されているピンでは使用できません。オープンドレインの最大許容電圧は、VIH の最大仕様値と同じです。オープンドレイン出力機能は、ポートピンと周辺機能のどちらの設定でも使用できます。

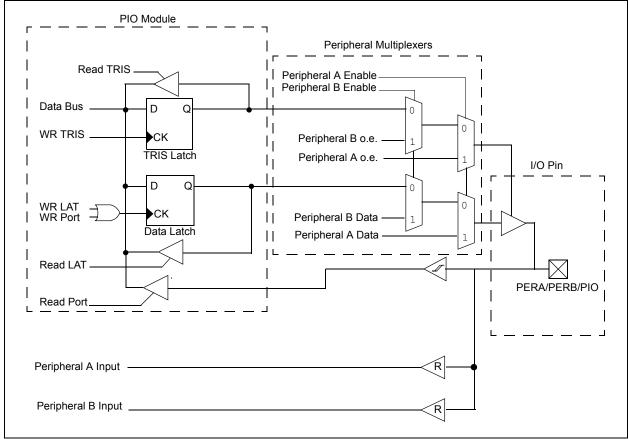
周辺機能の多重化 30.3

周辺機能を有効にした場合、対応するピンの出カドライバは通常モジュールにより制御されま すが、一部はユーザ設定可能です。「ユーザ設定可能」とは、ユーザがピンの出カドライバを設 定できる事を意味します。I/O ピンは入力データ経路から読み出せますが、 通常 I/O ポートビッ ト向けの出力ドライバは無効化されています。

周辺機能とピンを共有する I/O ポートでは、常に周辺機能が優先されます。周辺機能の出力バッ ファデータと制御信号は、一対のマルチプレクサへ供給されます。このマルチプレクサは、周 辺機能と関連ポートのどちらに出力データの支配権を持たせるかを選択し、I/O ピンの信号を 制御します。図 30-3 に、1 つの I/O ピンを複数のポートと周辺機能が共有する場合のブロック 図を示します。

一部のポートはADCモジュールのピンと共有します。AD1PCFGおよびAD2PCFG Note: レジスタに対応するビットがある場合、ADC モジュールが OFF の場合でも I/O ポートとして機能させるために「1」にセットする必要があります。

共有ポートの構成ブロック図 図 30-3:



複数周辺機能に対する I/O 多重化 30.3.1

特に I/O ピン数の少ない一部の dsPIC33F/PIC24H は、各 I/O ピンに複数の周辺機能を多重化し ています。図 30-3 に、2 つの周辺機能を同じ I/O ピンに多重化する例を示します。

I/O ピンの名前を見ると、そのピンに割り当てられている各機能の優先度が分かります。図 30-3 に示したI/OピンはPERA/PERB/PIOという名前が付けられており、Peripheral AとPeripheral B という2つの周辺機能が多重化されています。これらの機能の優先度は I/O ピンの名前によっ て容易に判断できます。図 30-3 に示すように、Peripheral A がピンの制御に対して最も高い優 先度を持ちます。Peripheral A と Peripheral B を同時に有効にした場合、Peripheral A がこの I/O ピンを制御します。

30.3.1.1 ソフトウェアでの入力ピン制御

I/O ピンに割り当てられた機能の中には、ピンの出力ドライバを制御しない入力機能もあります。例えば入力キャプチャ モジュールがこれに該当します。入力キャプチャに割り当てられた I/O ピンが TRIS 制御ビットで出力として設定されている場合、入力キャプチャピンの状態をそのピンに対応する PORT レジスタから変更できます。このような挙動は、入力ピンに外部信号を接続していない場合のテスト等に便利です。

図 30-3 の場合、周辺機能のマルチプレクサの構成によって、PORT レジスタを使用してソフトウェアから周辺機能の入力ピンを操作できるかどうかが決まります。図 30-3 に示した周辺機能の場合、周辺機能が有効になると PORT データを I/O ピンから切り離します。

一般的に、以下の周辺機能の入力ピンは PORT レジスタを介して手動で制御できます。

- 外部割り込みピン
- タイマクロック入力ピン
- 入力キャプチャピン
- ・ PWM フォルトピン

シリアル通信機能のほとんどは、有効になっている間は I/O ピンを完全に制御します。従ってそれらの機能を有効にした場合、PORT レジスタを介してそれらの入力ピンへ影響を与える事はできません。このような周辺機能には以下のものがあります。

- SPI
- I²C™
- DCI
- UART
- ECAN™
- QEI

Note: デバイスによって内蔵する周辺機能が異なります。詳細は各デバイスのデータシートを参照してください。

30.3.1.2 ピン制御のまとめ

周辺機能を有効にした場合、対応するピンの出力ドライバは通常モジュールにより制御されますが、一部はユーザ設定可能です。「モジュールにより制御される」とは、関連するポートピンの出力ドライバが無効になり、周辺機能のみがピンに対して制御とアクセスを行う事を意味します。「ユーザ設定可能」とは、対応する TRISx 特殊機能レジスタ (SFR) を使用して、周辺機能のポートピンの出力ドライバをソフトウェアから設定できる事を意味します。TRISx レジスタは、周辺機能が正しく動作するように設定する必要があります。「ユーザ設定可能」な周辺機能ピンでは、実際のポートピンの状態を常に PORTx SFR から読み出す事ができます。

代表的なユーザ設定可能周辺モジュールとして、入力キャプチャが挙げられます。ユーザ アプリケーションは関連する TRIS レジスタへ書き込みを行って、入力キャプチャピンを入力として設定する必要があります。入力キャプチャが有効な時に I/O ピン回路はアクティブであるため、以下の方法でソフトウェアから手動でイベントをキャプチャできます。

- 対応する TRIS レジスタを使用して入力キャプチャピンを出力として設定する
- 次にソフトウェアで対応するLAT レジスタドライブに値を書き込んで入力キャプチャピンを内部的に制御して、強制的にイベントをキャプチャする

別の例として、INTx ピンを出力として設定して対応する LATx ビットへ書き込む事で、INTx 割り込み(有効な場合)を生成する事ができます。

UART はモジュール制御周辺機能の一例です。UART を有効にすると PORT および TRIS レジスタは無効となり、RX および TX ピンへの読み書きには使用できません。dsPIC33F/PIC24Hの通信周辺機能のほとんどはモジュール制御周辺機能です。

例えば、SPI モジュールはマスタモードに設定でき、これには SDO ピンのみが必要です。この場合、対応する TRISx ビットをクリア (論理「0」にセット) する事によって、SDI ピンを汎用出力ピンとして設定できます。モジュール用にピンを設定する詳細な方法は、各モジュールのセクションを参照してください。

30.4 ペリフェラル ピンセレクト (PPS)

汎用デバイスでは、I/O ピンでの機能の衝突を最小限に抑えつつできるだけ多くの周辺機能を提供する事が課題です。少ピンデバイスではさらに困難です。1 つのピンに複数の周辺機能を割り当てる必要のあるアプリケーションでは、コードで不便な対策を講じるか、完全に設計し直す事しかできない場合があります。

PPS 設定は、周辺機能セットの選択と I/O ピンへの割り当ての幅を広げます。ピン割り当ての 選択肢を増やす事で、デバイスに合わせてアプリケーションの機能を削減するのではなく、デ バイスの方を完全なアプリケーションに合わせる事が可能になります。

PPS 設定機能は、デジタル I/O ピンのサブセットが対象です。デジタル周辺機能の入出力のほとんどを、これらの I/O ピンに割り当てる事ができます。PPS はソフトウェアで実行し、通常デバイスの再プログラムは不要です。周辺機能の割り当てが偶発的または誤って変更されないように、ハードウェアでの安全措置が組み込まれています。

30.4.1 使用可能なピン

PPS 機能は最大 16 本までのピンで使用できます。使用可能なピンの数は個々のデバイスとそのピン数で異なります。PPS 機能をサポートするピンの名前には、「RPn」が含まれます。「RP」は割り当て変更が可能な周辺機能 (Remappable Peripheral) を意味し、「n」はピン番号を表します。

30.4.2 使用できる周辺機能

PPS がサポートするのは、全てデジタルのみの周辺機能です。これには汎用シリアル通信 (UART と SPI)、汎用タイマ クロック入力、タイマ関連の周辺機能 (入力キャプチャと出力コンペア)、入力状態変化時割り込みがあります。

しかし、一部のデジタルのみの周辺モジュールは PPS 機能をサポートしていません。これは、その周辺モジュールが特定のポートで特殊な I/O 回路を必要とし、複数のピンに接続するのが困難なためです。こうしたモジュールには I^2C があります。また同様の理由で、A/D コンバータ (ADC) のようなアナログ入力のあるモジュールも全て除外されています。

Note: PPS がサポートする周辺機能のリストは、各デバイスのデータシートを参照してください。

割り当て変更が可能な周辺機能とそうでない周辺機能の主な違いは、前者は既定値の I/O ピンに関連付けられていないという事です。このような周辺機能を使うには、特定の I/O ピンに割り当てる必要があります。これに対して、割り当てを変更できない周辺機能は常に既定値のピンで使用可能です。ただしその周辺機能がアクティブで別の周辺機能と衝突していない事が前提です。

ある I/O ピンで割り当てを変更できる周辺機能がアクティブの場合、この周辺機能はそのピンに関連付けられている他の全てのデジタル I/O およびデジタル通信周辺機能よりも高い優先度を持ちます。この高い優先度は割り当てられている周辺機能のタイプには関係ありません。割り当てを変更できる周辺機能は、そのピンに関連付けられているアナログ機能より高い優先度を持つ事はありません。

30.4.3 PPS の制御

PPS 機能は2組の SFR で制御します。周辺機能入力を割り当てる SFR と、出力を割り当てる SFR です。これら2つの SFR は個別に制御されるため、1つの周辺機能の入力と出力(その周辺機能に両方がある場合)を、任意のピンに割り当てられます。

周辺機能をピンに割り当てる際、それが入力か出力かによって扱いが異なります。

30

ペリフェラル ピンセレクト (PPS) を備えた I/O ポート

30.4.3.1 入力の割り当て

PPSオプションの入力は周辺機能ベースで割り当てます。周辺機能に対応する制御レジスタで、割り当て先のピンを指定します。周辺機能入力割り当てには RPINRx レジスタを使用します (レジスタ 30-5 からレジスタ 30-17 参照)。各レジスタには 5 ビットのフィールドセットがあり、それぞれ割り当てを変更できる周辺機能に対応しています。特定の周辺機能のビットフィールドを適切な 5 ビットの値にプログラムすると、対応する値を持つ RPn ピンをその周辺機能に割り当てられます。 ビットフィールドの値の有効範囲は、それぞれのデバイスがサポートする 周辺機能ピン選択の最大数に対応します。 例えば、図 30-4 に U1RX 入力に対する割り当てが変更できるピンの選択肢を示します。

表 30-1: 選択可能な入力ソース (入力を機能に割り当て)

入力名 ⁽¹⁾	機能名	レジスタ	コンフィグレーション ビット
外部割り込み1	INT1	RPINR0	INT1R<4:0>
外部割り込み2	INT2	RPINR1	INT2R<4:0>
Timer2 外部クロック	T2CK	RPINR3	T2CKR<4:0>
Timer3 外部クロック	T3CK	RPINR3	T3CKR<4:0>
入力キャプチャ1	IC1	RPINR7	IC1R<4:0>
入力キャプチャ2	IC2	RPINR7	IC2R<4:0>
入力キャプチャ7	IC7	RPINR10	IC7R<4:0>
入力キャプチャ8	IC8	RPINR10	IC8R<4:0>
出力コンペアフォルトA	OCFA	RPINR11	OCFAR<4:0>
PWM1 フォルト	FLTA1	RPINR12	FLTA1R<4:0>
PWM2 フォルト	FLTA2	RPINR13	FLTA2R<4:0>
QEI 位相 A	QEA	RPINR14	QEAR<4:0>
QEI 位相 B	QEB	RPINR14	QEBR<4:0>
QEI インデックス	INDX	RPINR15	INDXR<4:0>
UART1 受信	U1RX	RPINR18	U1RXR<4:0>
UART1 送信	U1CTS	RPINR18	U1CTSR<4:0>
SPI1 データ入力	SDI1	RPINR20	SDI1R<4:0>
SPI1 クロック入力	SCK1	RPINR20	SCK1R<4:0>
SPI1 スレーブ選択入力	SS1	RPINR21	SS1R<4:0>

Note 1: 特記のない限り、入力は全てシュミット入力バッファを使用します。

Note: 表 30-1 と図 30-4 に汎用デバイスで選択可能な入力ソースの例を示します。詳細 は各デバイスのデータシートを参照してください。

30.4.3.2 出力の割り当て

入力とは異なり、PPS オプションの出力はピンベースで割り当てます。この場合、特定のピンに対応する制御レジスタで、割り当てる周辺機能の出力を指定します。出力の割り当てにはRPORx レジスタを使用します。RPINRx レジスタ同様、各レジスタには 5 ビットのフィールドセットがあり、それぞれ RPn ピンに対応しています(レジスタ 30-18 からレジスタ 30-25 参照)。ビットフィールドの値は周辺機能に対応し、その周辺機能の出力がそのピンに割り当てられます(表 30-2 と図 30-5 参照)。

出力レジスタのリセット値「0」には NULL 出力が対応します。これは、割り当てを変更できる出力が既定値で全ての出力ピンから切り離された状態になるようにするためです。

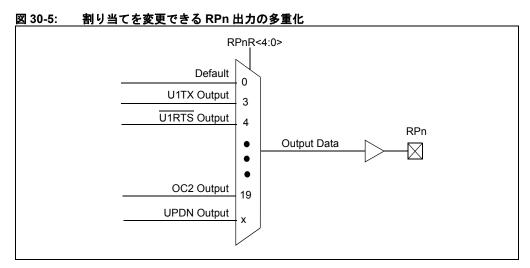


表 30-2: 割り当てを変更できるピンの出力選択 (RPn)

機能	RPnR<4:0>	出力名
NULL	00000	RPn を設定しない (既定値のポートピン)
U1TX	00011	RPn を UART1 送信に接続
U1RTS	00100	RPn を UART1 送信準備完了に接続
SDO1	00111	RPn を SPI1 データ出力に接続
SCK1OUT	01000	RPn を SPI1 クロック出力に接続
SS10UT	01001	RPn を SPI1 スレーブ選択出力に接続
OC1	10010	RPn を出力コンペア 1 に接続
OC2	10011	RPn を出力コンペア 2 に接続
UPDN	11010	RPn を QEI 方向 (UPDN) ステータスに接続

Note: 図 30-5 と表 30-2 に一般的なデバイスの例を示します。詳細は各デバイスのデータシートを参照してください。

30.4.3.3 割り当てに関する制限事項

ペリフェラル ピンセレクトの機能は、一部の周辺機能コンフィグレーションに限定されません。本機能向け SFR 間には相互のロックアウトまたはハードウェアによる強制ロックアウトは存在しません。通常は、RPn ピンの一部または全てをどのように組み合わせた割り当ても可能です。これには、周辺機能入出力とピンの、多対一と一対多の割り当ても含みます。このような割り当ては、技術的には設定可能でも、電気的にはサポートできない可能性があります。

30

ペリフェラル ピンセレクト (PPS) を備えた I/O ポート

30.4.4 コンフィグレーション変更の制御

周辺機能の割り当ては実行時も変更可能です。このため、予期せぬ割り当て変更を防ぐため、 周辺機能の割り当て変更に対する何らかの制限が必要です。全ての dsPIC33F/PIC24H は、周 辺機能割り当ての変更を防ぐために以下の3つの機能を備えています。

- 制御レジスタのロックシーケンス
- 常時状態監視
- ・ 割り当て変更ロック コンフィグレーション ビット

30.4.4.1 制御レジスタのロック

通常動作時には、RPINRx レジスタと RPORx レジスタへの書き込みはできません。書き込みを試みると正常に実行されたように見えますが、レジスタの内容は変更されません。これらのレジスタを変更するには、レジスタをハードウェアでアンロックする必要があります。レジスタのロックは IOLOCK ビット (OSCCON<6>) で制御します。IOLOCK ビットをセットすると制御レジスタへの書き込みを禁止し、IOLOCK ビットをクリアすると書き込みを許可します。

IOLOCK ビットのセットまたはクリアには、以下に示す特定のコマンド シーケンスの実行が必要です。

- 1. 0x46 を OSCCON<7:0> に書き込む
- 2. 0x57 を OSCCON<7:0> に書き込む
- 3. 1回の動作で IOLOCK をクリア (またはセット) する

IOLOCK ビットは変更されるまで 1 つの状態に留まります。このため、1 つのアンロック シーケンスとそれに続く全ての制御レジスタの更新によってペリフェラル ピンセレクトを全て設定できます。その後、IOLOCK ビットは 2 番目のロック シーケンスでセットできます。

Note: MPLAB[®] C30 は、OSCCON レジスタをアンロックする C 言語ビルトイン関数を備えています。

__builtin_write_OSCCONL(value)
builtin write OSCCONH(value)

詳細は MPLAB ヘルプファイルを参照してください。

30.4.4.2 常時状態監視

RPINRx レジスタと RPORx レジスタの内容は、直接の書き込みから保護されているだけでなく、シャドーレジスタによってハードウェアで常時監視されています。いずれかのレジスタに予期せぬ変更が発生した場合(例: ESD 等によるセル干渉)、コンフィグレーション不一致リセットがトリガされます。

30.4.4.3 ピンセレクト ロック コンフィグレーション ビット

さらに安全性を高めるため、RPINRx および RPORx レジスタへの複数回の書き込みを防ぐようにデバイスを設定できます。IOL1WAY コンフィグレーション ビット (FOSC<5>) は、IOLOCK ビットが一度セットされた後でクリアされる事を防ぎます。

既定値の(未プログラム)状態では、IOL1WAY はセットされており、ユーザは1回の書き込みしかできません。IOL1WAY をプログラムすると、ユーザは PPS レジスタに (アンロック シーケンスを使用して)制限なくアクセスできます。

30.4.5 ペリフェラル ピンセレクトに関する注意事項

ペリフェラル ピンセレクトが可能である事により、アプリケーションの設計においてこれまでほとんどのユーザが考慮していなかった注意が必要となります。これはいくつかの一般的な周辺機能で特に問題となります。これらは常に割り当てが変更できる周辺機能です。

主な問題は、ペリフェラル ピンセレクトはデバイスの既定値の(リセット)状態で既定値のピンでは使用できない事です。具体的には、全ての RPINRx レジスタが全て「1」に、全ての RPORx レジスタが全て「0」にリセットされます。つまり、全ての PPS 入力は VSS に接続され、全ての PPS 出力は切断されます。そのため、アプリケーション コードを実行する前に、適切な周辺機能コンフィグレーションでデバイスを初期化する必要があります。IOLOCK ビットはアンロックされた状態でリセットされるため、デバイスのリセット後にはアンロック シーケンスの実行は不要です。しかし、アプリケーションの安全性を確保するために、制御レジスタへの書き込み後に常にIOLOCK ビットをセットしてコンフィグレーションをロックする事を推奨します。

アンロック シーケンスはタイミング要件が厳しいため、オシレータのコンフィグレーション変更と同様に、アセンブリ言語ルーチンで実行する必要があります。アプリケーションの大部分が C 言語等の高級言語で記述されている場合、アンロック シーケンスはインライン アセンブリで記述して実行する必要があります。

コンフィグレーションを選択するには、ペリフェラル ピンセレクトとそのピン割り当てを全て 見直す必要があります。特にアプリケーションで使用されないものが重要です。ペリフェラル ピンセレクト機能をサポートしており、未使用の周辺機能は完全に無効化する必要があります。 未使用の周辺機能の入力は、未使用の RPn ピン機能に割り当てます。未使用の RPn 機能が割 り当てられた I/O ピンは、周辺機能の NULL 出力に設定します。

周辺機能を特定のピンに割り当てても、そのピンの I/O 回路の他のコンフィグレーションが自動的に実行されるわけではありません。このため、理論上は、ピン選択可能な出力をピンに追加する事によって、その出力が駆動される際に既存の周辺機能入力を意図せずに駆動する可能性があります。従って、ユーザは、再割り当て可能なピンを共有する他の周辺機能の挙動を検討し、これらの周辺機能を有効化/無効化するタイミングを把握する必要があります。安全のために、ピンを共有するデジタル周辺機能は、未使用時には無効にしておきます。

同様に、割り当て変更可能なピンを特定の周辺機能向けにに設定しても、自動的にその機能が ON になるわけではありません。周辺機能は、通常のピンに接続されている場合と同様に、個別に設定、有効化する必要があります。これをアプリケーション コードのどの位置に記述するか(デバイスリセットと周辺機能コンフィグレーションの直後、またはメイン アプリケーション ルーチン内)は、周辺機能とアプリケーションでの使用方法によって決まります。

最後に考慮するのは、PPS機能はアナログ入力を無効にせず、アナログ機能を持つピンのデジタル I/O 用への再設定も行わない事です。ピンがデバイスリセット時にアナログ入力として設定される場合、PPSで使用する際に明示的にデジタル I/O として再設定する必要があります。例 30-2 に、UART1を使ったフロー制御付き双方向通信の設定を示します。以下の入出力機能を使用します。

入力機能: U1RX、U1CTS出力機能: U1TX、U1RTS

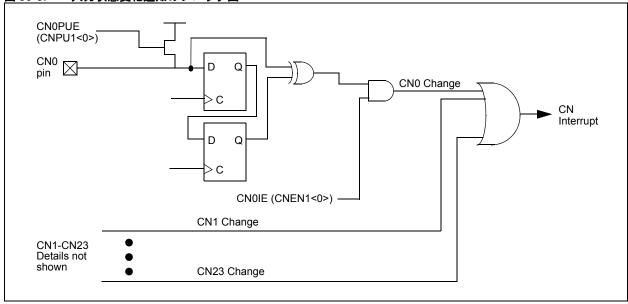
例 30-2: UART1 の入出力機能の設定

```
// Unlock Registers
//**************
__builtin_write_OSCCONL(OSCCON & ~(1<<6));
//**************
// Configure Input Functions
// (See Table 30-1)
//**************
//********
// Assign UlRx To Pin RP0 \,
RPINR18bits.U1RXR = 0;
//*******
// Assign U1CTS To Pin RP1
//********
RPINR18bits.U1CTSR = 1;
//**************
// Configure Output Functions
// (See Table 30-2)
//**************
//*******
// Assign UlTx To Pin RP2 \,
RPOR1bits.RP2R = 3;
//*******
// Assign U1RTS To Pin RP3
RPOR1bits.RP3R = 4;
//***************
// Lock Registers
//**************
builtin write OSCCONL(OSCCON | (1<<6));
```

30.5 状態変化通知 (CN) ピン

状態変化通知 (CN) ピンによって、dsPIC33F/PIC24H は選択した入力ピンの状態変化に応じてプロセッサに割り込み要求を生成する事ができます。最大 24 本の入力ピンを CN 割り込みの生成に対して設定 (有効化)できます。使用できる CN 入力の総数は、dsPIC33F/PIC24H によって異なります。詳細は各デバイスのデータシートを参照してください。図 30-6 に、CN ハードウェアの基本機能を示します。

図 30-6: 入力状態変化通知のブロック図



30.5.1 CN 制御レジスタ

CN モジュールに関連した制御レジスタは4つあります。CNEN1、CNEN2、CNPU1、CNPU2です。

CNEN1 および CNEN2 レジスタには CNxIE 制御ビットがあり、「x」は CN 入力ピンの番号を表します。 CPU に対して割り込みを発生させるには、その CN 入力ピンに対応する CNxIE ビットをセットする必要があります。

CNPU1 および CNPU2 レジスタには CNxPUE 制御ビットがあります。各 CN ピンには弱プルアップ回路が接続されており、これは CNxPUE 制御ビットで有効化または無効化できます。この弱プルアップ回路はピンに接続された電流源として働き、押しボタンまたはキーパッドデバイスを接続する時に外付け抵抗が不要になります。CN の弱プルアップ回路の電流仕様については、各デバイスのデータシートの「電気的仕様」を参照してください。

30.5.2 CN の設定と動作

CNピンは以下のように設定します。

- 1. TRISx レジスタの関連ビットをセットする事により、CN ピンをデジタル入力として設定します。
- 2. CNEN1 および CNEN2 レジスタの適切なビットをセットする事により、選択した CN ピンの割り込みを有効にします。
- 3. 必要に応じて、CNPU1 および CNPU2 レジスタの適切なビットをセットする事により、 選択した CN ピンの弱プルアップ回路を ON にします。
- 4. IFSx レジスタの CNIF 割り込みフラグをクリアします。
- 5. IPCx レジスタの CNIP<2:0> 制御ビットを使用して、CN割り込みの優先度を選択します。
- 6. IECx レジスタの CNIE 制御ビットを使用して、CN 割り込みを有効にします。

CN ピンの入力には最小パルス幅仕様値があります。詳細は、各デバイスのデータシートで「**電 気的特性」**を参照してください。

<u> 30</u>

ペリフェラル ピンセレクト (PPS) を 増えた I/O ポート

例 30-3: CN 割り込みの設定と使用

30.6 スリープ / アイドルモード時の CN 動作

CN モジュールはスリープ/アイドルモード時も動作を継続します。有効にした CN ピンのいずれかの状態が変化すると、IFSx レジスタの CNIF ステータスビットがセットされます。この際、IECx レジスタの CNIE ビットがセットされていれば、デバイスはスリープ/アイドルモードからウェイクアップして動作を再開します。

CN 割り込みに割り当てた優先度が現在の CPU 優先度以下である場合、デバイスは SLEEP または IDLE 命令の直後から実行を再開します。

CN割り込みの優先度が現在の CPU 優先度よりも高い場合、デバイスは CN割り込みベクタアドレスから実行を再開します。

30.7 レジスタ

30.7.1 状態変化通知レジスタ

以下のレジスタは、CN割り込みとプルアップ抵抗の有効化/無効化に使用します。

- CNEN1: 入力状態変化通知割り込みイネーブル レジスタ 1
- ・ CNEN2: 入力状態変化通知割り込みイネーブル レジスタ 2
- ・ CNPU1: 入力状態変化通知プルアップ イネーブル レジスタ 1
- ・ CNPU2: 入力状態変化通知プルアップ イネーブル レジスタ 2

30.7.2 ペリフェラル ピンセレクト レジスタ

以下のレジスタは、dsPIC33F/PIC24Hのデバイスピンの入出力機能の設定に使用します。

- ・ RPINR0: ペリフェラル ピンセレクト入力レジスタ 0
- ・ RPINR1: ペリフェラル ピンセレクト入力レジスタ 1
- ・ RPINR3: ペリフェラル ピンセレクト入力レジスタ 3
- ・ RPINR7: ペリフェラル ピンセレクト入力レジスタ 7
- ・ RPINR10: ペリフェラル ピンセレクト入力レジスタ 10
- ・ RPINR11: ペリフェラル ピンセレクト入力レジスタ 11
- ・ RPINR12: ペリフェラル ピンセレクト入力レジスタ 12
- ・ RPINR13: ペリフェラル ピンセレクト入力レジスタ 13
- RPINR14: ペリフェラル ピンセレクト入力レジスタ 14RPINR15: ペリフェラル ピンセレクト入力レジスタ 15
- ・ RPINR18: ペリフェラル ピンセレクト入力レジスタ 18
- ・ RPINR20: ペリフェラル ピンセレクト入力レジスタ 20
- ・ RPINR21: ペリフェラル ピンセレクト入力レジスタ 21
- ・ RPOR0: ペリフェラル ピンセレクト出力レジスタ 0
- ・ RPOR1: ペリフェラル ピンセレクト出力レジスタ 1
- ・ RPOR2: ペリフェラル ピンセレクト出力レジスタ 2
- ・ RPOR3: ペリフェラル ピンセレクト出力レジスタ 3
- ・ RPOR4: ペリフェラル ピンセレクト出力レジスタ 4
- ・ RPOR5: ペリフェラル ピンセレクト出力レジスタ 5 ・ RPOR6: ペリフェラル ピンセレクト出力レジスタ 6
- RPOR7: ペリフェラル ピンセレクト出力レジスタ 7

Note: 一部の dsPIC33F/PIC24H には、追加の RPORx (ペリフェラル ピンセレクト出力) レジスタがあります。詳細は各デバイスのデータシートを参照してください。

30

ペリフェラル ピンセレクト (bb) を もしクト (bb) を 編えた NO ポート

レジスタ 30-1: CNEN1: 入力状態変化通知割り込みイネーブル レジスタ 1

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
CN15IE	CN14IE	CN13IE	CN12IE	CN11IE	CN10IE	CN9IE	CN8IE
bit 15							bit 8

| R/W-0 |
|-------|-------|-------|-------|-------|-------|-------|-------|
| CN7IE | CN6IE | CN5IE | CN4IE | CN3IE | CN2IE | CN1IE | CN0IE |
| bit 7 | | | | | | | bit 0 |

凡例:

R=読み出し可能ビット W=書き込み可能ビット U=未実装ビット、「0」として読み出し

-n = POR 時の値 「1」= ビットをセット 「0」= ビットをクリア x = ビットは未知

bit 15-0 CNxIE: 入力状態変化通知割り込みイネーブルビット

1 = 入力状態変化時の割り込みを有効にする 0 = 入力状態変化時の割り込みを無効にする

レジスタ 30-2: CNEN2: 入力状態変化通知割り込みイネーブル レジスタ 2

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
_	_	_	_	_	_	_	_
bit 15							bit 8

| R/W-0 |
|--------|--------|--------|--------|--------|--------|--------|--------|
| CN23IE | CN22IE | CN21IE | CN20IE | CN19IE | CN18IE | CN17IE | CN16IE |
| bit 7 | | | | | | | bit 0 |

凡例:

R=読み出し可能ビット W=書き込み可能ビット U=未実装ビット、「0」として読み出し

-n = POR 時の値 「1」 = ビットをセット 「0」 = ビットをクリア x = ビットは未知

bit 15-8 **未実装:**「0」として読み出し

bit 7-0 CNxIE: 入力状態変化通知割り込みイネーブルビット

1 = 入力状態変化時の割り込みを有効にする 0 = 入力状態変化時の割り込みを無効にする

レジスタ 30-3: CNPU1: 入力状態変化通知プルアップ イネーブル レジスタ 1

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
CN15PUE	CN14PUE	CN13PUE	CN12PUE	CN11PUE	CN10PUE	CN9PUE	CN8PUE
bit 15							bit 8

| R/W-0 |
|--------|--------|--------|--------|--------|--------|--------|--------|
| CN7PUE | CN6PUE | CN5PUE | CN4PUE | CN3PUE | CN2PUE | CN1PUE | CN0PUE |
| bit 7 | | | | | | | bit 0 |

凡例:

R=読み出し可能ビット W=書き込み可能ビット U=未実装ビット、「0」として読み出し

-n = POR 時の値 「1」= ビットをセット 「0」= ビットをクリア x = ビットは未知

bit 15-0 CNxPUE: 入力状態変化通知プルアップ イネーブルビット

1 = 入力状態変化時のプルアップを有効にする 0 = 入力状態変化時のプルアップを無効にする

レジスタ 30-4: CNPU2: 入力状態変化通知プルアップ イネーブル レジスタ 2

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
_	_	_	_	_	_	_	_
bit 15							bit 8

| R/W-0 |
|---------|---------|---------|---------|---------|---------|---------|---------|
| CN23PUE | CN22PUE | CN21PUE | CN20PUE | CN19PUE | CN18PUE | CN17PUE | CN16PUE |
| bit 7 | | | | | | | bit 0 |

凡例:

R=読み出し可能ビット W=書き込み可能ビット U=未実装ビット、「0」として読み出し

-n = POR 時の値 「1」 = ビットをセット 「0」 = ビットをクリア x = ビットは未知

bit 15-8 **未実装:**「0」として読み出し

bit 7-0 CNxPUE: 入力状態変化通知プルアップ イネーブルビット

1 = 入力状態変化時のプルアップを有効にする 0 = 入力状態変化時のプルアップを無効にする



レジスタ 30-5: RPINRO: ペリフェラル ピンセレクト入力レジスタ 0

U-0	U-0	U-0	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
_	_	_			INT1R<4:0>		
bit 15							bit 8

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
_	_	_	_	_	_	_	_
bit 7							bit 0

凡例:

R=読み出し可能ビット W=書き込み可能ビット U=未実装ビット、「O」として読み出し

-n = POR 時の値 「1」= ビットをセット 「0」= ビットをクリア x = ビットは未知

bit 15-13 **未実装:**「0」として読み出し

bit 12-8 INT1R<4:0>: 外部割り込み 1 (INTR1) を対応する RPn ピンビットに割り当て

11111 = 入力を Vss に接続する 11110 = 入力を RP30 に接続する

.

00001 = 入力を RP1 に接続する 00000 = 入力を RP0 に接続する

bit 7-0 **未実装:**「0」として読み出し

レジスタ 30-6: RPINR1: ペリフェラル ピンセレクト入力レジスタ 1

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
_	_	_	_	_	_	_	_
bit 15							bit 8

U-0	U-0	U-0	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
_	_	_			INT2R<4:0>		
bit 7							bit 0

凡例:

R=読み出し可能ビット W=書き込み可能ビット U=未実装ビット、「0」として読み出し

-n = POR 時の値 「1」= ビットをセット 「0」= ビットをクリア x = ビットは未知

bit 15-5 **未実装:**「0」として読み出し

bit 4-0 INT2R<4:0>: 外部割り込み 2 (INTR2) を対応する RPn ピンビットに割り当て

11111 = 入力を Vss に接続する 11110 = 入力を RP30 に接続する

.

レジスタ 30-7: RPINR3: ペリフェラル ピンセレクト入力レジスタ 3

U-0	U-0	U-0	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
_	_	_			T3CKR<4:0>		
bit 15							bit 8

U-0	U-0	U-0	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
_	_	_			T2CKR<4:0>		
bit 7							bit 0

凡例:

R=読み出し可能ビット W=書き込み可能ビット U=未実装ビット、「O」として読み出し

-n = POR 時の値 「1」= ビットをセット 「0」= ビットをクリア x = ビットは未知

bit 15-13 **未実装:**「0」として読み出し

bit 12-8 T3CKR<4:0>: Timer3 外部クロック (T3CK) を対応する RPn ピンに割り当て

11111 = 入力を Vss に接続する 11110 = 入力を RP30 に接続する

:

. 00001 = 入力を RP1 に接続する

00000 = 入力を RP0 に接続する

bit 7-5 **未実装:**「0」として読み出し

bit 4-0 T2CKR<4:0>: Timer2 外部クロック (T2CK) を対応する RPn ピンに割り当て

11111 = 入力を Vss に接続する 11110 = 入力を RP30 に接続する

.

00001 = 入力を RP1 に接続する 00000 = 入力を RP0 に接続する

レジスタ 30-8: RPINR7: ペリフェラル ピンセレクト入力レジスタ 7

U-0	U-0	U-0	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
_	_	_			IC2R<4:0>		
bit 15							bit 8

U-0	U-0	U-0	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
_	_	_			IC1R<4:0>		
bit 7							bit 0

凡例:

R=読み出し可能ビット W=書き込み可能ビット U=未実装ビット、「0」として読み出し

-n = POR 時の値 「1」= ビットをセット 「0」= ビットをクリア x = ビットは未知

bit 15-13 未実装:「0」として読み出し

bit 12-8 IC2R<4:0>: 入力キャプチャ 2 (IC2) を対応する RPn ピンビットに割り当て

> 11111 = 入力を Vss に接続する 11110 = 入力を RP30 に接続する

00001 = 入力を RP1 に接続する 00000 = 入力を RPO に接続する

bit 7-5 未実装:「0」として読み出し

bit 4-0 IC1R<4:0>: 入力キャプチャ 1 (IC1) を対応する RPn ピンビットに割り当て

> 11111 = 入力を Vss に接続する 11110 = 入力を RP30 に接続する

レジスタ 30-9: RPINR10: ペリフェラル ピンセレクト入力レジスタ 10

U-0	U-0	U-0	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
_	_	_			IC8R<4:0>		
bit 15							bit 8

U-0	U-0	U-0	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
_	_	_			IC7R<4:0>		
bit 7							bit 0

凡例:

R=読み出し可能ビット W=書き込み可能ビット U=未実装ビット、「O」として読み出し

-n = POR 時の値 「1」= ビットをセット 「0」= ビットをクリア x = ビットは未知

bit 15-13 **未実装:**「0」として読み出し

bit 12-8 IC8R<4:0>: 入力キャプチャ 8 (IC8) を対応する RPn ピンビットに割り当て

11111 = 入力を Vss に接続する 11110 = 入力を RP30 に接続する

:

:

00001 = 入力を RP1 に接続する 00000 = 入力を RP0 に接続する

bit 7-5 **未実装:**「0」として読み出し

bit 4-0 IC7R<4:0>: 入力キャプチャ7 (IC7) を対応する RPn ピンビットに割り当て

11111 = 入力を Vss に接続する 11110 = 入力を RP30 に接続する

:

. 00001 = 入力を RP1 に接続する 00000 = 入力を RP0 に接続する

レジスタ 30-10: RPINR11: ペリフェラル ピンセレクト入力レジスタ 11

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
_	_	_	_	_	_	_	_
bit 15							bit 8

U-0	U-0	U-0	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
_	_	_			OCFAR<4:0>		
bit 7							bit 0

凡例:

R=読み出し可能ビット W=書き込み可能ビット U=未実装ビット、「O」として読み出し

-n = POR 時の値 「1」= ビットをセット 「0」= ビットをクリア x = ビットは未知

bit 15-5 未実装:「0」として読み出し

bit 4-0 OCFAR<4:0>: 出力キャプチャ A (OCFA) を対応する RPn ピンビットに割り当て

> 11111 = 入力を Vss に接続する 11110 = 入力を RP30 に接続する

00001 = 入力を RP1 に接続する 00000 = 入力を RPO に接続する

レジスタ 30-11: RPINR12: ペリフェラル ピンセレクト入力レジスタ 12

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
_	_	_	_	_	_	_	_
bit 15							bit 8

U-0	U-0	U-0	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
_	_	_			FLTA1R<4:0>	•	
bit 7							bit 0

凡例:

R=読み出し可能ビット W=書き込み可能ビット U=未実装ビット、「O」として読み出し

-n = POR 時の値 「1」= ビットをセット 「0」= ビットをクリア x = ビットは未知

bit 15-5 **未実装:**「0」として読み出し

bit 4-0 FLTA1R<4:0>: PWM1 フォルト (FLTA1) を対応する RPn ピンビットに割り当て

> 11111 = 入力を Vss に接続する 11110 = 入力を RP30 に接続する

00001 = 入力を RP1 に接続する

000000 **= 入力を RP0** に接続する

レジスタ 30-12: RPINR13: ペリフェラル ピンセレクト入力レジスタ 13

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
_	_	_	_	_	_	_	_
bit 15							bit 8

U-0	U-0	U-0	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
_	_	_			FLTA2R<4:0>		
bit 7							bit 0

凡例:

R=読み出し可能ビット W=書き込み可能ビット U=未実装ビット、「O」として読み出し

-n = POR 時の値 「1」= ビットをセット 「0」= ビットをクリア x = ビットは未知

bit 15-5 **未実装:**「0」として読み出し

bit 4-0 FLTA2R<4:0>: PWM2 フォルト (FLTA2) を対応する RPn ピンビットに割り当て

11111 = 入力を Vss に接続する 11110 = 入力を RP30 に接続する

.

レジスタ 30-13: RPINR14: ペリフェラル ピンセレクト入力レジスタ 14

U-0	U-0	U-0	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
_	_	_			QEBR<4:0>		
bit 15							bit 8

U-0	U-0	U-0	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
_	_	_			QEAR<4:0>		
bit 7							bit 0

凡例:

R=読み出し可能ビット W=書き込み可能ビット U=未実装ビット、「O」として読み出し

-n = POR 時の値 「1」 = ビットをセット 「0」 = ビットをクリア x = ビットは未知

bit 15-13 **未実装:**「0」として読み出し

bit 12-8 QEBR<4:0>: B (QEB) を対応する RPn ピンビットに割り当て

11111 = 入力を Vss に接続する 11110 = 入力を RP30 に接続する

.

:

00001 = 入力を RP1 に接続する 00000 = 入力を RP0 に接続する

bit 7-5 **未実装:**「0」として読み出し

bit 4-0 QEAR<4:0>: A (QEA) を対応する RPn ピンビットに割り当て

11111 = 入力を Vss に接続する 11110 = 入力を RP30 に接続する

.

レジスタ 30-14: RPINR15: ペリフェラル ピンセレクト入力レジスタ 15

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
_	_	_	_	_	_	_	_
bit 15							bit 8

U-0	U-0	U-0	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
_	_	_			INDXR<4:0>		
bit 7							bit 0

凡例:

R=読み出し可能ビット W=書き込み可能ビット U=未実装ビット、「O」として読み出し

-n = POR 時の値 「1」= ビットをセット 「0」= ビットをクリア x = ビットは未知

bit 15-5 **未実装:**「0」として読み出し

bit 4-0 INDXR<4:0>: QEI INDEX (INDX) を対応する RPn ピンビットに割り当て

11111 = 入力を Vss に接続する 11110 = 入力を RP30 に接続する

.

レジスタ 30-15: RPINR18: ペリフェラル ピンセレクト入力レジスタ 18

U-0	U-0	U-0	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
_	_	_			U1CTSR<4:0	>	
bit 15							bit 8

U-0	U-0	U-0	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
_	_	_			U1RXR<4:0>		
bit 7							bit 0

凡例:

R=読み出し可能ビット W=書き込み可能ビット U=未実装ビット、「O」として読み出し

-n = POR 時の値 「1」 = ビットをセット 「0」 = ビットをクリア x = ビットは未知

bit 15-13 **未実装:**「0」として読み出し

bit 12-8 U1CTSR<4:0>: UART1 送信クリア (U1CTS) を対応する RPn ピンビットに割り当て

11111 = 入力を Vss に接続する 11110 = 入力を RP30 に接続する

.

:

00001 = 入力を RP1 に接続する 00000 = 入力を RP0 に接続する

bit 7-5 **未実装:**「0」として読み出し

bit 4-0 **U1RXR**<4:0>: UART1 受信 (U1RX) を対応する RPn ピンビットに割り当て

11111 = 入力を Vss に接続する 11110 = 入力を RP30 に接続する

.

レジスタ 30-16: RPINR20: ペリフェラル ピンセレクト入力レジスタ 20

U-0	U-0	U-0	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
_	_	_			SCK1R<4:0>		
bit 15							bit 8

U-0	U-0	U-0	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
_	_	_			SDI1R<4:0>		
bit 7							bit 0

凡例:

R=読み出し可能ビット W=書き込み可能ビット U=未実装ビット、「O」として読み出し

-n = POR 時の値 「1」= ビットをセット 「0」= ビットをクリア x = ビットは未知

bit 15-13 **未実装:**「0」として読み出し

bit 12-8 SCK1R<4:0>: SPI1 クロック入力 (SCK1IN) を対応する RPn ピンビットに割り当て

11111 = 入力を Vss に接続する 11110 = 入力を RP30 に接続する

.

:

00001 = 入力を RP1 に接続する 00000 = 入力を RP0 に接続する

bit 7-5 **未実装:**「0」として読み出し

bit 4-0 **SDI1R**<4:0>: SPI1 データ入力 (SDI1) を対応する RPn ピンビットに割り当て

11111 = 入力を Vss に接続する 11110 = 入力を RP30 に接続する

.

00001 = 入力を RP1 に接続する 00000 = 入力を RP0 に接続する

レジスタ 30-17: RPINR21: ペリフェラル ピンセレクト入力レジスタ 21

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
_	_	_	_	_	_	_	
bit 15							bit 8

U-0	U-0	U-0	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
_	_	_			SS1R<4:0>		
bit 7							bit 0

凡例:

R=読み出し可能ビット W=書き込み可能ビット U=未実装ビット、「0」として読み出し

-n = POR 時の値 「1」= ビットをセット 「0」= ビットをクリア x = ビットは未知

bit 15-5 **未実装:**「0」として読み出し

bit 4-0 **SS1R**<4:0>: SPI1 スレーブ選択入力 (SS1IN) を対応する RPn ピンビットに割り当て

11111 = 入力を Vss に接続する 11110 = 入力を RP30 に接続する

•

•

レジスタ 30-18: RPOR0: ペリフェラル ピンセレクト出カレジスタ 0

U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
_	_	_			RP1R<4:0>		
bit 15							bit 8

U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
_	_	_			RP0R<4:0>		
bit 7							bit 0

凡例:

R=読み出し可能ビット W=書き込み可能ビット U=未実装ビット、[0] として読み出し -n = POR 時の値 [1] = ビットをセット [0] = ビットをクリア [0] x = ビットは未知

bit 15-13 **未実装:**「0」として読み出し

bit 12-8 RP1R<4:0>: 周辺出力機能は RP1 出力ピンビットに割り当て(周辺機能番号は表 30-2 参照)

bit 7-5 **未実装:**「0」として読み出し

bit 4-0 **RP0R**<4:0>: 周辺出力機能は RP0 出力ピンビットに割り当て (周辺機能番号は表 30-2 参照)

レジスタ 30-19: RPOR1: ペリフェラル ピンセレクト出力レジスタ 1

U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
_	_	_			RP3R<4:0>		
bit 15							bit 8

U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
_	_	_			RP2R<4:0>		
bit 7							bit 0

凡例:

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
-n = POR 時の値 「1」= ビットをセット 「0」= ビットをクリア x = ビットは未知

bit 15-13 **未実装:**「0」として読み出し

bit 12-8 RP3R<4:0>: 周辺出力機能は RP3 出力ピンビットに割り当て(周辺機能番号は表 30-2 参照)

bit 7-5 **未実装:**「0」として読み出し

bit 4-0 RP2R<4:0>: 周辺出力機能は RP2 出力ピンビットに割り当て (周辺機能番号は表 30-2 参照)

レジスタ 30-20: RPOR2: ペリフェラル ピンセレクト出力レジスタ 2

U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
_	_	_			RP5R<4:0>		
bit 15							bit 8

U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
_	_	_			RP4R<4:0>		
bit 7							bit 0

凡例:

R=読み出し可能ビット W=書き込み可能ビット U=未実装ビット、「O」として読み出し

-n = POR 時の値 「1」= ビットをセット 「0」= ビットをクリア x = ビットは未知

bit 15-13 **未実装:**「0」として読み出し

bit 12-8 RP5R<4:0>: 周辺出力機能は RP5 出力ピンビットに割り当て(周辺機能番号は表 30-2 参照)

bit 7-5 **未実装:**「0」として読み出し

bit 4-0 RP4R<4:0>: 周辺出力機能は RP4 出力ピンビットに割り当て (周辺機能番号は表 30-2 参照)

レジスタ 30-21: RPOR3: ペリフェラル ピンセレクト出力レジスタ 3

U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
_	_	_			RP7R<4:0>		
bit 15			_				bit 8

U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
_	_	_			RP6R<4:0>		
bit 7							bit 0

凡例:

R=読み出し可能ビット W=書き込み可能ビット U=未実装ビット、「0」として読み出し

-n = POR 時の値 「1」= ビットをセット 「0」= ビットをクリア x = ビットは未知

bit 15-13 **未実装:**「0」として読み出し

bit 12-8 RP7R<4:0>: 周辺出力機能は RP7 出力ピンビットに割り当て (周辺機能番号は表 30-2 参照)

bit 7-5 **未実装:**「0」として読み出し

bit 4-0 RP6R<4:0>: 周辺出力機能は RP6 出力ピンビットに割り当て (周辺機能番号は表 30-2 参照)

レジスタ 30-22: RPOR4: ペリフェラル ピンセレクト出カレジスタ 4

U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
_	_	_			RP9R<4:0>		
bit 15							bit 8

U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
_	_	_			RP8R<4:0>		
bit 7							bit 0

凡例:

R=読み出し可能ビット W=書き込み可能ビット U=未実装ビット、「0」として読み出し

-n = POR 時の値 「1」 = ビットをセット 「0」 = ビットをクリア x = ビットは未知

bit 15-13 **未実装:**「0」として読み出し

bit 12-8 RP9R<4:0>: 周辺出力機能は RP9 出力ピンビットに割り当て(周辺機能番号は表 30-2 参照)

bit 7-5 **未実装:**「0」として読み出し

bit 4-0 RP8R<4:0>: 周辺出力機能は RP8 出力ピンビットに割り当て (周辺機能番号は表 30-2 参照)

レジスタ 30-23: RPOR5: ペリフェラル ピンセレクト出力レジスタ 5

U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
_	_	_			RP11R<4:0>		
bit 15							bit 8

U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	
_	_	_	RP10R<4:0>					
bit 7							bit 0	

凡例:

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し -n = POR 時の値 「1」= ビットをセット 「0」= ビットをクリア x = ビットは未知

bit 15-13 **未実装:**「0」として読み出し

bit 12-8 RP11R<4:0>: 周辺出力機能は RP11 出力ピンビットに割り当て (周辺機能番号は表 30-2 参照)

bit 7-5 **未実装:**「0」として読み出し

bit 4-0 RP10R<4:0>: 周辺出力機能は RP10 出力ピンビットに割り当て(周辺機能番号は表 30-2 参照)

30

ペリフェラル ピンセレクト (PBS) を備えた I/O ポート

レジスタ 30-24: RPOR6: ペリフェラル ピンセレクト出力レジスタ 6

U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
_	_	_			RP13R<4:0>		
bit 15							bit 8

U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
_	_	_			RP12R<4:0>		
bit 7							bit 0

凡例:

R=読み出し可能ビット W=書き込み可能ビット U=未実装ビット、「O」として読み出し

-n = POR 時の値 「1」= ビットをセット 「0」= ビットをクリア x = ビットは未知

bit 15-13 **未実装:**「0」として読み出し

bit 12-8 RP13R<4:0>: 周辺出力機能は RP13 出力ピンビットに割り当て (周辺機能番号は表 30-2 参照)

bit 7-5 **未実装:**「0」として読み出し

bit 4-0 RP12R<4:0>: 周辺出力機能は RP12 出力ピンビットに割り当て(周辺機能番号は表 30-2 参照)

レジスタ 30-25: RPOR7: ペリフェラル ピンセレクト出力レジスタ 7

U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
_	_	_			RP15R<4:0>		
bit 15							bit 8

U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
_	_	_			RP14R<4:0>		
bit 7							bit 0

凡例:

R=読み出し可能ビット W=書き込み可能ビット U=未実装ビット、「0」として読み出し

-n = POR 時の値 「1」 = ビットをセット 「0」 = ビットをクリア x = ビットは未知

bit 15-13 **未実装:**「0」として読み出し

bit 12-8 RP15R<4:0>: 周辺出力機能は RP15 出力ピンビットに割り当て (周辺機能番号は表 30-2 参照)

bit 7-5 **未実装:**「0」として読み出し

bit 4-0 RP14R<4:0>: 周辺出力機能は RP14 出力ピンビットに割り当て (周辺機能番号は表 30-2 参照)

Note: 一部の dsPIC33F/PIC24H には、追加の RPORx (ペリフェラル ピンセレクト出力) レジスタがあります。

詳細は各デバイスのデータシートを参照してください。

30.8 関連アプリケーション ノート

本セクションに関連するアプリケーション ノートの一覧を以下に示します。一部のアプリケーション ノートは dsPIC33F/PIC24H 製品ファミリ向けではありません。ただし概念は共通しており、変更が必要であったり制限事項が存在するものの利用が可能です。ペリフェラル ピンセレクト (PPS) を備えた I/O ポートに関連する最新のアプリケーション ノートは以下の通りです。

タイトル

アプリケーション ノート番号

Implementing Wake-up on Key Stroke

AN552

Note: dsPIC33F/PIC24H デバイス ファミリ向けのその他のアプリケーション ノートと サンプルコードは、マイクロチップ社のウェブサイト (www.microchip.com) をご 覧ください。

30

ペリフェラル ピンセレクト (bbs) を備えた I/O ポート

30.9 改訂履歴

リビジョンA(2007年2月)

初版発行

リビジョンB(2007年2月)

本書全体の小規模な更新

リビジョン C (2008年6月)

このリビジョンでの変更内容は以下の通りです。

- 例 30-2:「UART1 の入出力機能の設定」は内容を一新
- ・ 表現および体裁の変更等、本書全体の細部を修正

リビジョン D (2010年7月)

このリビジョンでの変更内容は以下の通りです。

- ・ ファミリ リファレンス マニュアルのタイトルを dsPIC33F から dsPIC33F/PIC24H へ変 更
- 本書内の「dsPIC33F」を全て「dsPIC33F/PIC24H」へ変更
- · Notes:
 - 補足文書に関する情報を記載した網掛け注釈ボックスを本セクションの冒頭に追加
- 30.5.2 「CN の設定と動作」から CN 割り込みに関する段落を削除
- 表現および体裁の変更等、本書全体の細部を修正

マイクロチップ社製デバイスのコード保護機能に関して以下の点にご注意ください。

- マイクロチップ社製品は、該当するマイクロチップ社データシートに記載の仕様を満たしています。
- マイクロチップ社では、通常の条件ならびに仕様に従って使用した場合、マイクロチップ社製品のセキュリティレベルは、現在市場に流通している同種製品の中でも最も高度であると考えています。
- しかし、コード保護機能を解除するための不正かつ違法な方法が存在する事もまた事実です。弊社の理解では、こうした手法はマイクロチップ社データシートにある動作仕様書以外の方法でマイクロチップ社製品を使用する事になります。このような行為は知的所有権の侵害に該当する可能性が非常に高いと言えます。
- マイクロチップ社は、コードの保全性に懸念を抱いているお客様と連携し、対応策に取り組んでいきます。
- マイクロチップ社を含む全ての半導体メーカーで、自社のコードのセキュリティを完全に保証できる企業はありません。コード保護機能とは、マイクロチップ社が製品を「解読不能」として保証するものではありません。

コード保護機能は常に進歩しています。マイクロチップ社では、常に製品のコード保護機能の改善に取り組んでいます。マイクロチップ社のコード保護機能の侵害は、デジタル ミレニアム著作権法に違反します。そのような行為によってソフトウェアまたはその他の著作物に不正なアクセスを受けた場合、デジタル ミレニアム著作権法の定めるところにより損害賠償訴訟を起こす権利があります。

本書に記載されているデバイス アプリケーション等に関する 情報は、ユーザの便宜のためにのみ提供されているものであ り、更新によって無効とされる事があります。お客様のアプ リケーションが仕様を満たす事を保証する責任は、お客様に あります。マイクロチップ社は、明示的、暗黙的、書面、口 頭、法定のいずれであるかを問わず、本書に記載されている 情報に関して、状態、品質、性能、商品性、特定目的への適 合性をはじめとする、いかなる類の表明も保証も行いません。 マイクロチップ社は、本書の情報およびその使用に起因する 一切の責任を否認します。マイクロチップ社の明示的な書面 による承認なしに、生命維持装置あるいは生命安全用途にマ イクロチップ社の製品を使用する事は全て購入者のリスクと し、また購入者はこれによって発生したあらゆる損害、クレー ム、訴訟、費用に関して、マイクロチップ社は擁護され、免 責され、損害を受けない事に同意するものとします。暗黙的 あるいは明示的を問わず、マイクロチップ社が知的財産権を 保有しているライセンスは一切譲渡されません。

商標

マイクロチップ社の名称とロゴ、Microchip ロゴ、dsPIC、KEELoq、KEELoq ロゴ、MPLAB、PIC、PICmicro、PICSTART、PIC³² ロゴ、rfPIC、UNI/O は、米国およびその他の国におけるマイクロチップ・テクノロジー社の登録商標です。

FilterLab、Hampshire、HI-TECH C、Linear Active Thermistor、MXDEV、MXLAB、SEEVAL、Embedded Control Solutions Company は、米国におけるマイクロチップ・テクノロジー社の登録商標です。

Analog-for-the-Digital Age、Application Maestro、chipKIT、chipKIT ロゴ、CodeGuard、dsPICDEM、dsPICDEM.net、dsPICworks、dsSPEAK、ECAN、ECONOMONITOR、FanSense、HI-TIDE、In-Circuit Serial Programming、ICSP、Mindi、MiWi、MPASM、MPLAB Certified ロゴ、MPLIB、MPLINK、mTouch、Omniscient Code Generation、PICC、PICC-18、PICDEM、PICDEM.net、PICkit、PICtail、REALICE、rfLAB、Select Mode、Total Endurance、TSHARC、UniWinDriver、WiperLock、ZENAは、米国およびその他の国におけるマイクロチップ・テクノロジー社の商標です。

SQTP は、米国におけるマイクロチップ・テクノロジー社の サービスマークです。

その他、本書に記載されている商標は各社に帰属します。 © 2011, Microchip Technology Incorporated, All Rights Reserved.

ISBN: 978-1-60932-996-9

QUALITY MANAGEMENT SYSTEM

CERTIFIED BY DNV

ISO/TS 16949:2009

マイクロチップ社では、Chandler および Tempe (アリゾナ州)、Gresham (オレゴン州)の本部、設計部およびウェハー製造工場そしてカリフォルニア州とインドのデザインセンターがISO/TS-16949:2002 認証を取得しています。マイクロチップ社の品質システム ブロセスおよび手順は、PIC® MCU およびdsPIC® DSC、KEELOQ® コードホッピング デバイス、シリアル EEPROM、マイクロペリフェラル、不揮発性メモリ、アナログ製品に採用されています。さらに、開発システムの設計と製造に関するマイクロチップ社の品質システムはISO 9001:2000 認証を取得しています。



各国の営業所とサービス

北米

本社

2355 West Chandler Blvd. Chandler, AZ 85224-6199 Tel: 480-792-7200 Fax: 480-792-7277

技術サポート:

http://www.microchip.com/ support

URL:

www.microchip.com

アトランタ

Duluth, GA Tel: 678-957-9614 Fax: 678-957-1455

ボストン

Westborough, MA Tel: 774-760-0087 Fax: 774-760-0088

シカゴ

Itasca, IL Tel: 630-285-0071 Fax: 630-285-0075

クリーブランド

Independence, OH Tel: 216-447-0464 Fax: 216-447-0643

ダラス

Addison, TX Tel: 972-818-7423 Fax: 972-818-2924

デトロイト

Farmington Hills, MI Tel: 248-538-2250 Fax: 248-538-2260

インディアナポリス

Noblesville, IN Tel: 317-773-8323 Fax: 317-773-5453

ロサンゼルス

Mission Viejo, CA Tel: 949-462-9523 Fax: 949-462-9608

サンタクララ

Santa Clara, CA Tel: 408-961-6444 Fax: 408-961-6445

トロント

Mississauga, Ontario, Canada

Tel: 905-673-0699 Fax: 905-673-6509

アジア / 太平洋

アジア太平洋支社

Suites 3707-14, 37th Floor Tower 6, The Gateway Harbour City, Kowloon Hong Kong

Tel: 852-2401-1200 Fax: 852-2401-3431

オーストラリア - シドニー

Tel: 61-2-9868-6733 Fax: 61-2-9868-6755

中国 - 北京

Tel: 86-10-8569-7000 Fax: 86-10-8528-2104

中国 - 成都

Tel: 86-28-8665-5511 Fax: 86-28-8665-7889

中国 - 重慶

Tel: 86-23-8980-9588 Fax: 86-23-8980-9500

中国 - 杭州

Tel: 86-571-2819-3180 Fax: 86-571-2819-3189

中国 - 香港 SAR

Tel: 852-2401-1200 Fax: 852-2401-3431

中国 - 南京

Tel: 86-25-8473-2460 Fax: 86-25-8473-2470

中国 - 青島

Tel: 86-532-8502-7355 Fax: 86-532-8502-7205

中国 - 上海

Tel: 86-21-5407-5533 Fax: 86-21-5407-5066

中国 - 瀋陽

Tel: 86-24-2334-2829 Fax: 86-24-2334-2393

中国 - 深圳

Tel: 86-755-8203-2660 Fax: 86-755-8203-1760

中国 - 武漢

Tel: 86-27-5980-5300 Fax: 86-27-5980-5118

中国 - 西安

Tel: 86-29-8833-7252 Fax: 86-29-8833-7256

中国 - 厦門

Tel: 86-592-2388138 Fax: 86-592-2388130

中国 - 珠海

Tel: 86-756-3210040 Fax: 86-756-3210049

アジア/太平洋

インド - パンガロール

Tel: 91-80-3090-4444 Fax: 91-80-3090-4123

インド - ニューデリー

Tel: 91-11-4160-8631 Fax: 91-11-4160-8632

インド - プネ

Tel: 91-20-2566-1512 Fax: 91-20-2566-1513

日本 - 横浜

Tel: 81-45-471- 6166 Fax: 81-45-471-6122

韓国 - 大邱

Tel: 82-53-744-4301 Fax: 82-53-744-4302

韓国 - ソウル

Tel: 82-2-554-7200 Fax: 82-2-558-5932 または 82-2-558-5934

マレーシア - クアラルンプール

Tel: 60-3-6201-9857 Fax: 60-3-6201-9859

マレーシア - ペナン

Tel: 60-4-227-8870 Fax: 60-4-227-4068

フィリピン - マニラ

Tel: 63-2-634-9065 Fax: 63-2-634-9069

シンガポール

Tel: 65-6334-8870 Fax: 65-6334-8850

台湾 - 新竹

Tel: 886-3-6578-300 Fax: 886-3-6578-370

台湾 - 高雄

Tel: 886-7-213-7830 Fax: 886-7-330-9305

台湾 - 台北

Tel: 886-2-2500-6610 Fax: 886-2-2508-0102

タイ - バンコク

Tel: 66-2-694-1351 Fax: 66-2-694-1350

ヨーロッパ

オーストリア - ヴェルス

Tel: 43-7242-2244-39 Fax: 43-7242-2244-393

デンマーク - コペンハーゲン

Tel: 45-4450-2828 Fax: 45-4485-2829

フランス - パリ

Tel: 33-1-69-53-63-20 Fax: 33-1-69-30-90-79

ドイツ - ミュンヘン

Tel: 49-89-627-144-0 Fax: 49-89-627-144-44

イタリア - ミラノ

Tel: 39-0331-742611 Fax: 39-0331-466781

オランダ・ドリューネン

Tel: 31-416-690399 Fax: 31-416-690340

スペイン - マドリッド

Tel: 34-91-708-08-90 Fax: 34-91-708-08-91

イギリス - ウォーキンガム

Tel: 44-118-921-5869 Fax: 44-118-921-5820

05/02/11