

セクション 15. 直交エンコーダ インターフェイス (QEI)

ハイライト

本セクションには以下の主要項目を記載しています。

15.1 はじめに	15-2
15.2 制御およびステータス レジスタ	15-4
15.3 プログラマブル デジタル ノイズフィルタ	15-8
15.4 直交デコーダ	15-9
15.5 16 ビット アップ / ダウン位置カウンタ (PC)	15-11
15.6 QEI を汎用 16 ビット タイマ / カウンタとして使用する	15-15
15.7 QEI 割り込み	15-16
15.8 I/O ピンの制御	15-17
15.9 省電力モード時の動作	15-18
15.10 リセットの影響	15-18
15.11 レジスタマップ	15-19
15.12 設計のヒント	15-20
15.13 関連アプリケーション ノート	15-21
15.14 改訂履歴	15-22

Note: ファミリ リファレンス マニュアルの本セクションは、デバイス データシートの補足を目的としています。本セクションの内容は、dsPIC33F/PIC24H ファミリの一部のデバイスには対応していません。

本書の内容がお客様のご使用になるデバイスに対応しているかどうかは、最新デバイス データシート内の「**直交エンコーダ インターフェイス (QEI)**」の冒頭に記載している注意書きをご確認ください。

デバイス データシートとファミリ リファレンス マニュアルの各セクションは、マイクロチップ社のウェブサイト (<http://www.microchip.com>) からダウンロードできます。

15.1 はじめに

直交エンコーダ インターフェイス (QEI) モジュールは、機械装置の位置を計測するインクリメンタル エンコーダ用のインターフェイスを提供します。直交エンコーダは、インクリメンタルエンコーダまたは光学エンコーダとしても知られ、回転体の角度位置と回転速度を検出します。直交エンコーダを使用すると、スイッチト リラクタンス (SR) モータや AC 誘導モータ (ACIM) 等の閉ループ制御を行えます。

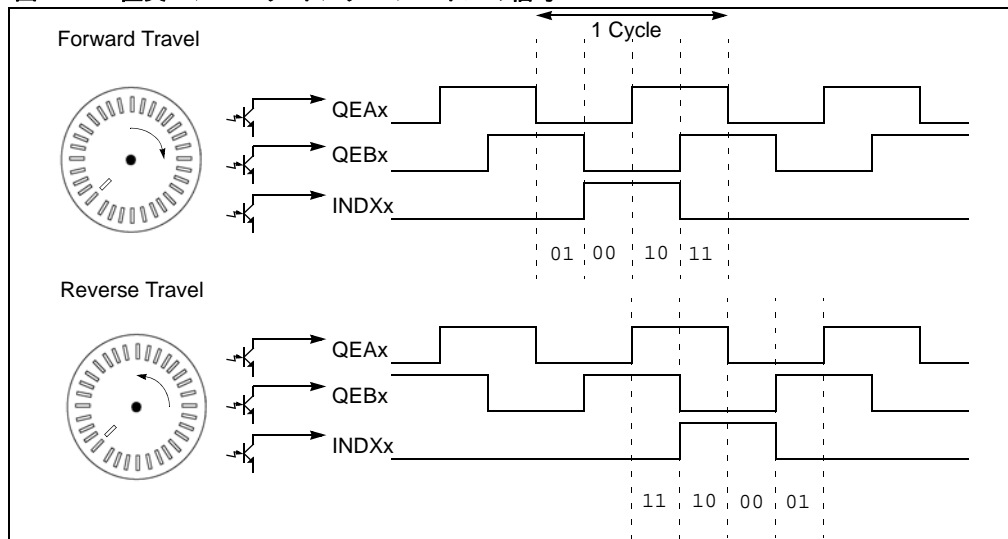
一般的な直交エンコーダは、モータのシャフトに取り付けるスリット付き円板と、円板のスリットを検出するための光源と受光器を備えます。通常は、3つの出力チャンネル (位相 A (QEAX)、位相 B (QEBX)、インデックス (INDXX)) を使用してモータシャフトの動き (角度位置、回転方向等) を検出します。

位相 A チャンネルと位相 B チャンネルの位相関係によって回転方向を検出します。すなわち、位相 A が位相 B よりも進んでいる時のモータの回転方向を正転方向または前進方向とみなし、位相 A が位相 B よりも遅れている時のモータの回転方向を逆転方向または後退方向とみなします。インデックス パルスは絶対角度位置を示す基準信号として 1 回転に 1 回生成されます。これら 3つの信号のタイミングを図 15-1 に示します。

エンコーダが生成する直交信号は、QEAX と QEBX の状態の組み合わせによって決まる 4つのステート (01、00、10、11) を持ちます。図 15-1 に、1 カウントサイクル中のこれらのステートを示します。回転方向が変化するとステートの並び順が逆転します。

直交デコーダはステートが変化するたびに 16 ビットのアップ/ダウンカウンタ (POSxCNT) をインクリメントまたはデクリメントします。カウンタは、QEAX が QEBX よりも進んでいる時にインクリメントし、QEBX が QEAX よりも進んでいる時にデクリメントします。

図 15-1: 直交エンコーダ インターフェイスの信号



Note: dsPIC33F/PIC24H は、1 つまたは 2 つの QEI モジュールを備えます。ピン、制御/ステータスビット、レジスタの名前に含まれる添え字「x」は QEI の番号を表します (x=1 または 2)。詳細は各デバイスのデータシートを参照してください。

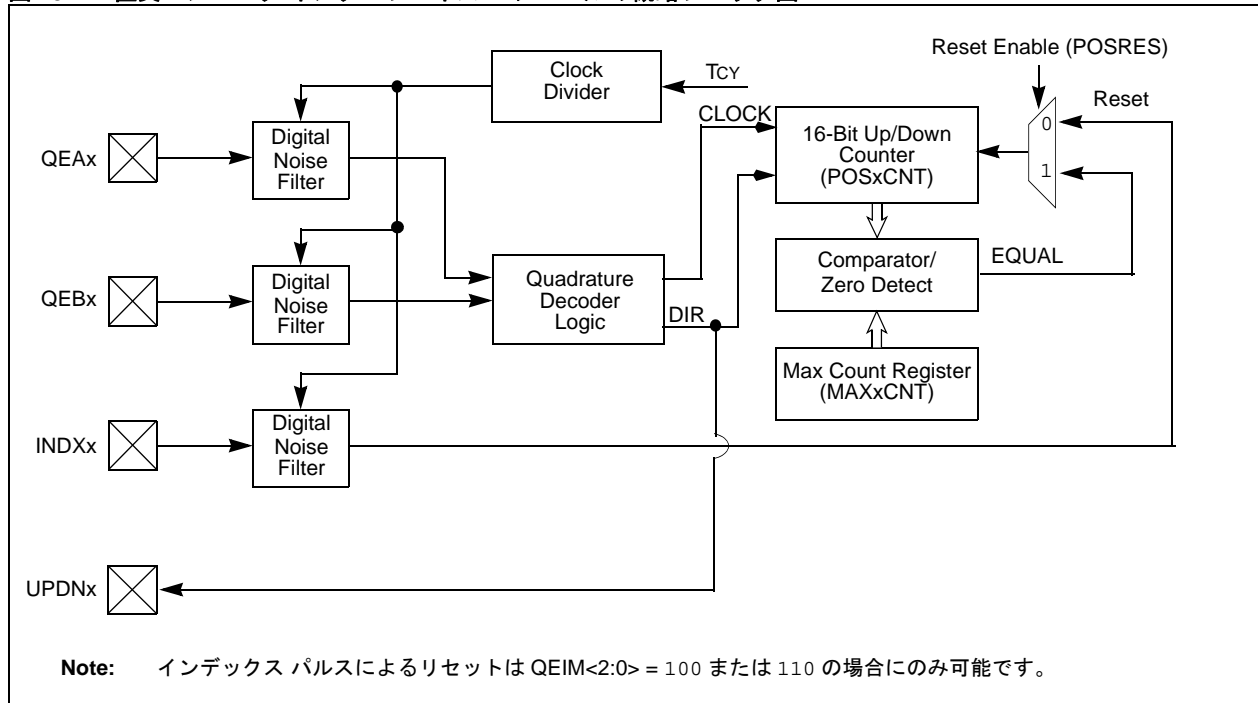
セクション 15. 直交エンコーダ インターフェイス (QEI)

QEI は位相 A (QEAx) および位相 B (QEBx) 信号を読み取る検出ロジックと、カウントを積算するアップ/ダウンカウンタを備えます。入力信号はデジタルノイズ フィルタにより処理されます。図 15-2 に、QEI モジュールの概略ブロック図を示します。

QEI モジュールは下記を含みます。

- 3 x 入力ピン (2 x 位相信号、1 x インデックス パルス)
- 入力信号用プログラマブル デジタル ノイズフィルタ
- カウンタパルスとカウント方向を出力する直交デコーダ
- 16 ビット アップ/ダウン位置カウンタ (POSxCNT)
- カウント方向ステータス
- 2 倍および 4 倍のカウント分解能
- 2 種類の位置カウンタ リセットモード
 - 最大カウント値 (MAXxCNT) 一致によるリセット
 - インデックス パルス (INDXx) によるリセット
- 汎用 16 ビット タイマ/カウンタモード
- QEI またはカウンタイベントによる割り込みの生成

図 15-2: 直交エンコーダ インターフェイス モジュールの概略ブロック図



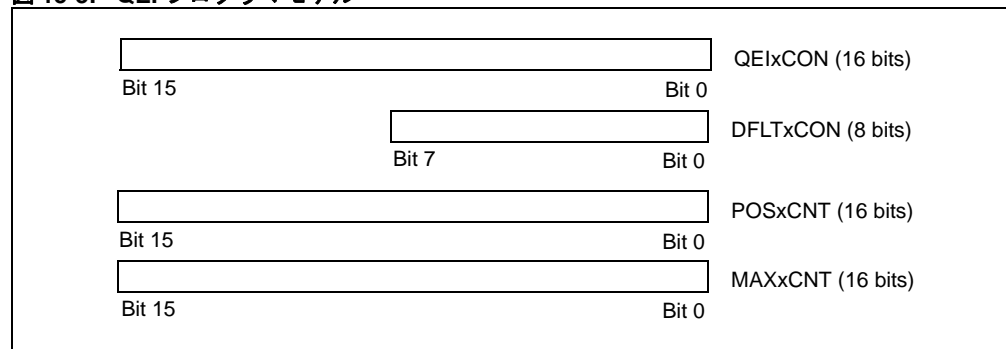
15.2 制御およびステータス レジスタ

QEI モジュールは、ユーザからのアクセスが可能な下記の 4 つのレジスタを備えます。図 15-3 は、これらのレジスタがバイトモードまたはワードモードでアクセス可能であることを示しています。

- **QEIXCON: QEI 制御レジスタ** - QEI 動作を制御します。モジュールの状態を示すステータスフラグも格納します。
- **DFLTxCN: デジタルフィルタ制御レジスタ** - デジタル入力フィルタの動作を制御します。
- **位置カウントレジスタ (POSxCNT)** - このレジスタを使用して 16 ビット位置カウンタ値を読み書きできます。
- **最大カウントレジスタ (MAXxCNT)** - 一部の動作モードでは、このレジスタの値と POSxCNT カウンタの値が比較されます。

Note: POSxCNT レジスタにはバイトアクセスできますが、バイトモードで読み出すと、読み出し中に次のバイト値が更新される可能性があります。これを避けるためにワードモードで読み書きするか、あるいはバイトモードで読み書きする場合はカウンタがカウント中ではない必要があります。

図 15-3: QEI プログラムモデル



QEIXCON (レジスタ 15-1 参照) および DFLTxCN (レジスタ 15-2 参照) レジスタは、QEI モジュールとデジタルフィルタの制御を定義します。

セクション 15. 直交エンコーダ インターフェイス (QEI)

レジスタ 15-1: QEIXCON: QEI 制御レジスタ

R/W-0	U-0	R/W-0	R-0	R/W-0	R/W-0	R/W-0	R/W-0
CNTERR	—	QEISIDL	INDEX	UPDN	QEIM<2:0>		
bit 15							bit 8
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
SWPAB	PCDOUT	TQGATE ⁽¹⁾	TQCKPS<1:0> ⁽¹⁾		POSRES	TQCS ⁽¹⁾	UDSRC ⁽¹⁾
bit 7							bit 0

凡例:

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
 -n = POR 時の値 1 = ビットをセット 0 = ビットをクリア x = ビットは未知

- bit 15 **CNTERR:** カウントエラー ステータスフラグ ビット
 1 = 位置カウントエラーが発生した
 0 = 位置カウントエラーは発生していない
 (CNTERR フラグは QEIM<2:0> = 110 または 100 の時にのみ機能します)
- bit 14 **未実装:** 「0」として読み出し
- bit 13 **QEISIDL:** アイドルモード時停止ビット
 1 = デバイスのアイドルモード時にモジュールの動作を停止する
 0 = アイドルモード時でもモジュールの動作を継続する
- bit 12 **INDEX:** インデックスピン ステータスビット (読み出し専用)
 1 = インデックスピンは HIGH
 0 = インデックスピンは LOW
- bit 11 **UPDN:** 位置カウンタ方向ステータスビット
 1 = 位置カウンタの方向は正転 (+)
 0 = 位置カウンタの方向は逆転 (-)
 (QEIM<2:0> = 1xx の場合、このビットは読み出し専用ビットです)
 (QEIM<2:0> = 001 の場合、このビットは読み書き可能です)
- bit 10-8 **QEIM<2:0>:** 直交エンコーダ インターフェイス モード選択ビット
 111 = 直交エンコーダ インターフェイスを、最大カウント (MAXxCNT) 一致による位置カウンタリセット モード (x4 モード) で動作させる
 110 = 直交エンコーダ インターフェイスを、インデックス パルスによる位置カウンタリセット モード (x4 モード) で動作させる
 101 = 直交エンコーダ インターフェイスを、最大カウント (MAXxCNT) 一致による位置カウンタリセット モード (x2 モード) で動作させる
 100 = 直交エンコーダ インターフェイスを、インデックス パルスによる位置カウンタリセット モード (x2 モード) で動作させる
 011 = 未使用 (モジュールは無効)
 010 = 未使用 (モジュールは無効)
 001 = 16 ビットタイマを有効にする
 000 = 直交エンコーダ インターフェイス / タイマを OFF にする
- bit 7 **SWPAB:** 位相 A および位相 B 入カスワップ選択ビット
 1 = 位相 A および位相 B 入力をスワップする
 0 = 位相 A および位相 B 入力をスワップしない
- bit 6 **PCDOUT:** 位置カウンタ方向ステータス出力イネーブルビット
 1 = 位置カウンタの方向ステータス出力を有効にする (QEI ロジックが I/O ピンの状態を制御する)
 0 = 位置カウンタの方向ステータス出力を無効にする (I/O ピンは通常動作する)
- bit 5 **TQGATE:** タイマゲート時間積算イネーブルビット⁽¹⁾
 1 = タイマゲート時間積算を有効にする
 0 = タイマゲート時間積算を無効にする

Note 1: モジュールを QEI モードに設定した場合、TQGATE、TQCKPS、TQCS、UDSRC ビットは無視されます。

レジスタ 15-1: QEIXCON: QEI 制御レジスタ (続き)

bit 4-3	TQCKPS<1:0>: タイマ入力クロック プリスケール選択ビット ⁽¹⁾ 11 = 1:256 10 = 1:64 01 = 1:8 00 = 1:1
bit 2	POSRES: 位置カウンタリセット イネーブルビット 1 = インデックス パルスは位置カウンタをリセットする 0 = インデックス パルスは位置カウンタをリセットしない (このビットは QEIM<2:0> = 100 または 110 の時にのみ機能します)
bit 1	TQCS: タイマクロック源選択ビット ⁽¹⁾ 1 = QEAX ピンからの外部クロック (立ち上がりエッジ) を使用する 0 = 内部クロック (Tcy) を使用する
bit 0	UDSRC: 位置カウンタ方向選択制御ビット ⁽¹⁾ 1 = QEBx ピンの状態によって位置カウンタの方向を定義する 0 = 制御/ステータスビット UPDN (QEIXCON<11>) によってタイマカウンタ (POSxCNT) の方向を定義する

Note 1: モジュールを QEI モードに設定した場合、TQGATE、TQCKPS、TQCS、UDSRC ビットは無視されます。

セクション 15. 直交エンコーダ インターフェイス (QEI)

レジスタ 15-2: DFLTxCN: デジタルフィルタ制御レジスタ

U-0	U-0	U-0	U-0	U-0	R/W-0	R/W-0	R/W-0
—	—	—	—	—	IMV<1:0>		CEID
bit 15						bit 8	

R/W-0	R/W-0	U-0	U-0	U-0	U-0
QEOUT	QECK<2:0>	—	—	—	—
bit 7					bit 0

凡例:

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
 -n = POR 時の値 1 = ビットをセット 0 = ビットをクリア x = ビットは未知

bit 15-11 **未実装:** 「0」として読み出し

bit 10-9 **IMV<1:0>:** インデックス一致値ビット

ユーザアプリケーションは、これらのビットを使用して、インデックスパルス検出時に POSxCNT レジスタをリセットするための条件 (QEAx および QEBx 入ピンの状態) を指定できます。

x4 直交カウントモードの場合

IMV1 = インデックスパルスによるリセットに要求される位相 B 入力信号の状態

IMV0 = インデックスパルスによるリセットに要求される位相 A 入力信号の状態

x2 直交カウントモードの場合

IMV1 = インデックスパルスによるリセットに使用する位相入力信号 (位相 A = 0、位相 B = 1)

IMV0 = インデックスパルスによるリセットに要求される上記で選択した信号の状態

bit 8 **CEID:** カウントエラー割り込みディセーブルビット

1 = カウントエラーによる割り込みを無効にする

0 = カウントエラーによる割り込みを有効にする

bit 7 **QEOUT:** デジタルフィルタ出力イネーブルビット

1 = EAx/QEBx/INDXx ピンのデジタルフィルタ出力を有効にする

0 = デジタルフィルタ出力を無効にする (通常のピン動作)

bit 6-4 **QECK<2:0>:** デジタルフィルタクロック分周比選択ビット

111 = QEAx/QEBx/INDXx 信号を 1:256 に分周する

110 = QEAx/QEBx/INDXx 信号を 1:128 に分周する

101 = QEAx/QEBx/INDXx 信号を 1:64 に分周する

100 = QEAx/QEBx/INDXx 信号を 1:32 に分周する

011 = QEAx/QEBx/INDXx 信号を 1:16 に分周する

010 = QEAx/QEBx/INDXx 信号を 1:4 に分周する

001 = QEAx/QEBx/INDXx 信号を 1:2 に分周する

000 = QEAx/QEBx/INDXx 信号を分周しない

bit 3-0 **未実装:** 「0」として読み出し

15.3 プログラマブル デジタル ノイズフィルタ

QEI モジュールは、インデックス パルスと直交位相信号入力のノイズを除去するためにデジタル ノイズフィルタを使用します。これらのフィルタは、モータシステムで一般的に生じる低レベルノイズと大きなノイズスパイクを除去します。

入力信号レベルが変化してから 3 回目のフィルタクロック立ち上がりエッジまでその状態が維持されない限りフィルタ後の出力信号は変化しません。これにより、1 クロック周期より短いノイズスパイクや、2 クロック周期よりも短いパルスは無視されます。

フィルタクロック周波数によってフィルタのローパス帯域が決まります。フィルタクロックを遅くすると、ローパス帯域周波数は下がります。フィルタクロックは、デバイスクロック (FCY) をプログラマブル プリスケーラで分周する事により生成されます。

デジタル信号制御レジスタ (DFLT_xCON<7>) 内のデジタルフィルタ出力イネーブルビット (QEOUT) をセットすると、QEAX、QEBX、INDX_x 入力に対するフィルタ処理が有効になります。デジタルフィルタクロック (QECK) ビット (DFLT_xCON<6:4>) は、QEAX、QEBX、INDX_x チャンネル用フィルタクロックの生成に使用する分周比を指定します。

図 15-4 に、デジタル ノイズフィルタの概略ブロック図を示します。図 15-5 に、入力信号とフィルタ処理後信号の関係を示します。入力信号の状態が変化してからその状態が 3 クロック周期続いた後に、フィルタ出力が変化します。

図 15-4: デジタル ノイズフィルタの概略ブロック図

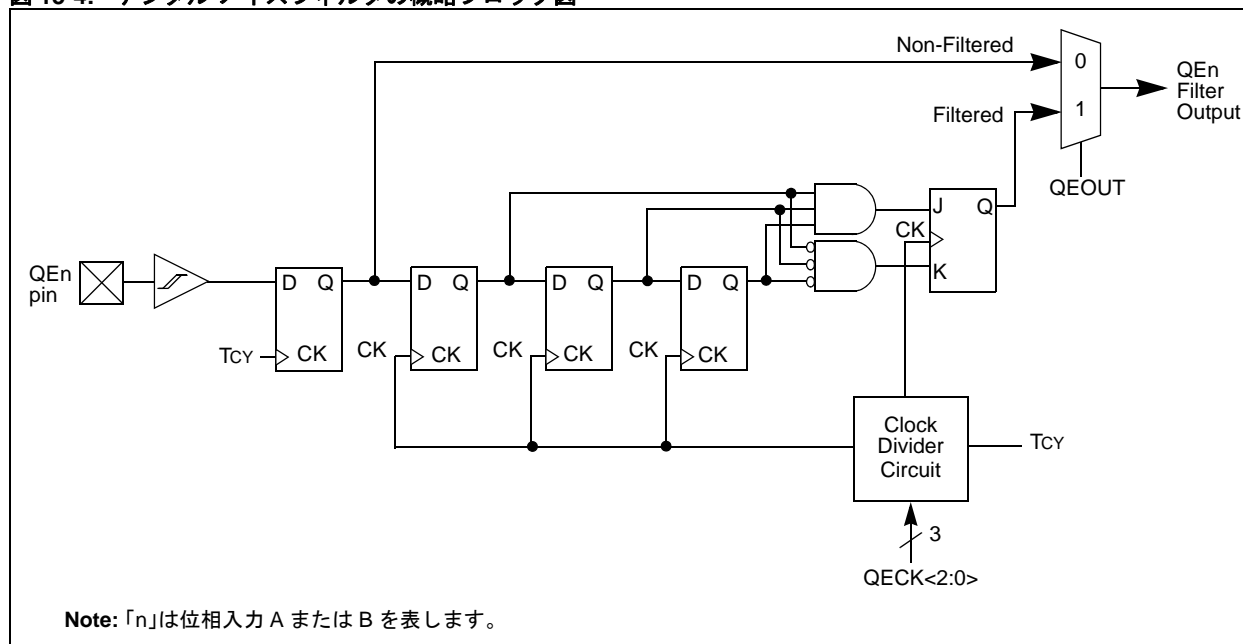
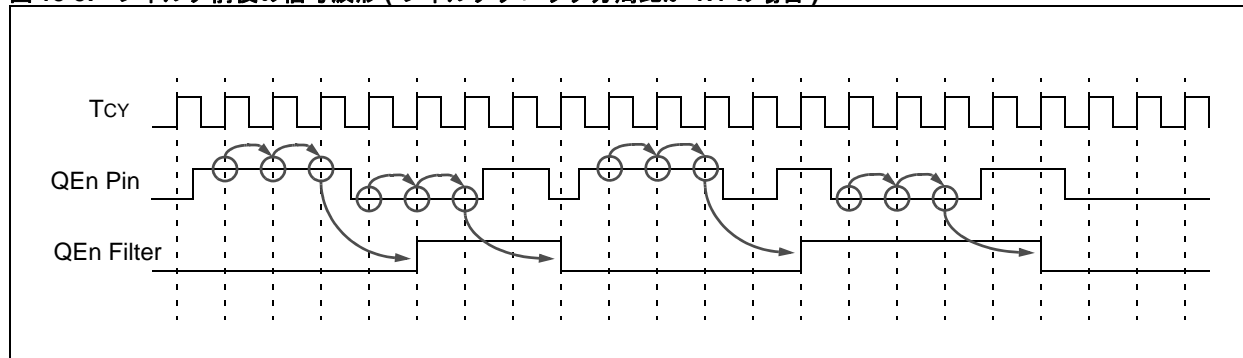


図 15-5: フィルタ前後の信号波形 (フィルタクロック分周比が 1:1 の場合)



15.4 直交デコーダ

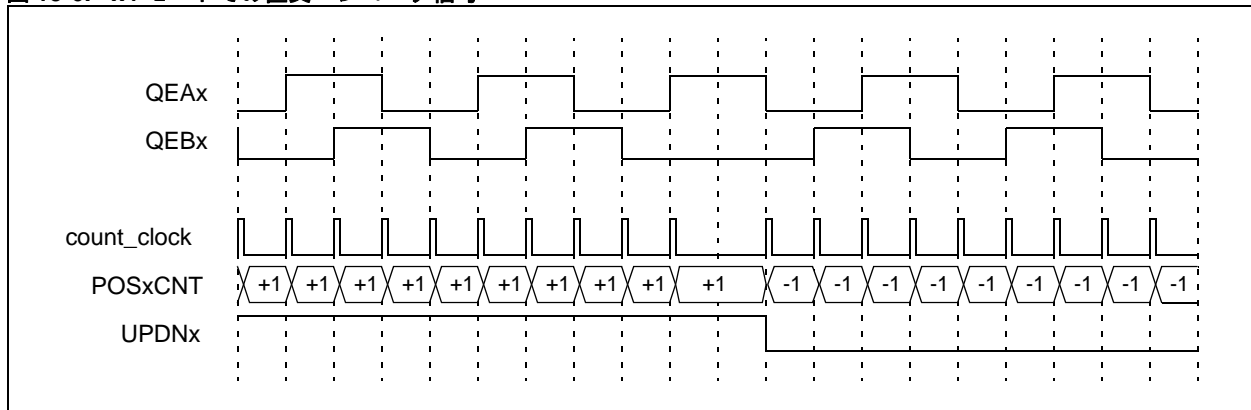
直交デコーダはフィルタ処理された入力信号をカウント情報に変換します。QEI 回路は、入力信号の分解能を 2 または 4 通倍します (x2 または x4 デコーディング)。

直交エンコーダ制御レジスタ (QEIXCON<10:8>) 内の直交エンコーダ インターフェイス選択ビット (QEIM<2:0>) を「111」、「110」、「101」、「100」のいずれかに設定すると、位置計測モードが選択されます。

QEIM<2:0> を「100」または「101」に設定した場合、x4 計測モードが選択され、QEI ロジックは位相 A および位相 B 入力信号の立ち上がりエッジと立ち下がりエッジで位置カウンタをインクリメント/デクリメントします。

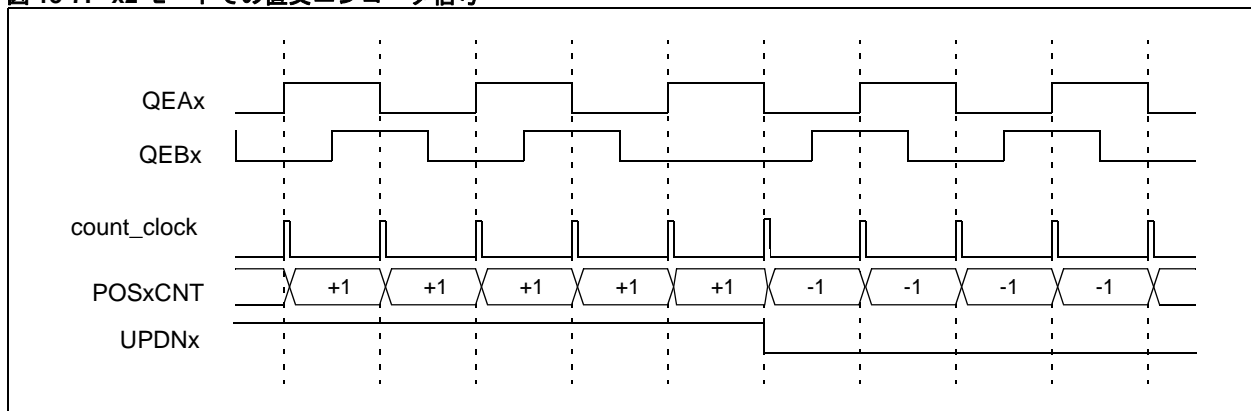
図 15-6 に、x4 計測モードのタイミング図を示します。このモードでは、x2 モードよりも高い分解能 (より多くの位置カウント数) でエンコーダ位置を検出できます。

図 15-6: x4 モードでの直交エンコーダ信号



QEIM<2:0> を「100」または「101」に設定した場合、x2 計測モードが選択され、QEI ロジックは位相 A 入力信号の立ち上がりエッジと立ち下がりエッジで位置カウンタをインクリメント/デクリメントします。図 15-7 に、x2 モードのタイミング図を示します。x2 モードは位相 B 信号をカウント用に使用しませんが、x4 モードと同様にカウント方向の検出用に使用します。

図 15-7: x2 モードでの直交エンコーダ信号



15.4.1 位相の進み / 遅れ判定

QEI ロジックは、QEAx 信号と QEBx 信号の位相関係を判別するために進み / 遅れ判定を実行します。この結果により、POSxCNT レジスタをインクリメントするかデクリメントするかが決まります。表 15-1 に、進み / 遅れ判定の詳細を示します。

表 15-1: 進み / 遅れ判定

今回の状態変化	直前の状態変化	判定	動作	
QEAx↑	QEB↓	QEAx が QEBx よりも進んでいる	UPDNx をセット	POSCNT をインクリメントする
	QEBx↑	QEAx が QEBx よりも遅れている	UPDNx をクリア	POSCNT をデクリメントする
	QEAx↓	方向が変化した	UPDNx の状態を変更	POSCNT をインクリメントまたはデクリメントする
QEAx↓	QEB↓	QEAx が QEBx よりも遅れている	UPDNx をクリア	POSCNT をデクリメントする
	QEBx↑	QEAx が QEBx よりも進んでいる	UPDNx をセット	POSCNT をインクリメントする
	QEAx↑	方向が変化した	UPDNx の状態を変更	POSCNT をインクリメントまたはデクリメントする
QEBx↑	QEAx↓	QEAx が QEBx よりも遅れている	UPDNx をクリア	POSCNT をデクリメントする
	QEAx↑	QEAx が QEBx よりも進んでいる	UPDNx をセット	POSCNT をインクリメントする
	QEB↓	方向が変化した	UPDNx の状態を変更	POSCNT をインクリメントまたはデクリメントする
QEB↓	QEAx↓	QEAx が QEBx よりも進んでいる	UPDNx をセット	POSCNT をインクリメントする
	QEAx↑	QEAx が QEBx よりも遅れている	UPDNx をクリア	POSCNT をデクリメントする
	QEBx↑	方向が変化した	UPDNx の状態を変更	POSCNT をインクリメントまたはデクリメントする

15.4.2 カウント方向ステータス

先述のように、QEI ロジックは位相 A と位相 B のタイミング関係に基づいて UPDNx 信号を生成します。この UPDNx 信号は I/O ピンに出力できます。位置カウンタ方向ステータス出力エナブル (PCDOOUT) ビット (QEIXCON<6>) をセットし、いずれかのピンに対応する TRIS ビットをクリアすると、その出力ピンは USPDNx 信号で駆動されます。ピンへの出力に加えて、内部 UPDNx 信号の状態は特殊機能レジスタ (SFR) ビット (QEIXCON<11>: UPDNx 読み出し専用ビット) にも反映されます。

15.4.3 エンコーダのカウント方向

直交エンコーダのカウント方向は、直交エンコーダ制御レジスタ (QEIXCON<7>) 内の入力スワップ選択ビット (SWPAB) によって決まります。SWPAB = 0 の場合、位相 A 入力は直交カウンタの A 入力に供給され、位相 B 入力は B 入力に供給されます。従って、位相 A 信号が位相 B 信号よりも進んでいる時に、各エッジで直交カウンタがインクリメントされます。位相 A (QEAx) 信号が位相 B (QEBx) 信号よりも進んでいる状態が正転(前進)方向として定義されます。

SWPAB ビットを 1 に設定すると、位相 A 入力は直交カウンタの B 入力に供給され、位相 B 入力は A 入力に供給されます。この場合、dsPIC33F/PIC24H のピンに入力される位相 A 信号が位相 B 信号より進んでいれば、直交カウンタに入力される位相 A 入力は位相 B 入力よりも遅れます。この状態は逆転として認識され、カウンタは各直交パルスでデクリメントされます。

15.4.4 直交カウント周波数

位置制御システムの毎分回転数 (RPM) は変化する可能性があります。QEAx および QEBx 入力信号の周波数は、直交エンコーダのライン数と RPM によって決まります。直交エンコーダ信号をデコードする事により、各直交信号エッジでカウントパルスを生成します。これにより、エンコーダライン数の最大 4 倍の角度位置計測分解能が得られます。

例えば 6,000 RPM のモータに分解能 4096 のエンコーダを使用した場合、直交カウント周波数は $((6000/60) \times (4096 \times 4)) = 1.6384 \text{ MHz}$ です。

同様に 10,000 RPM のモータに分解能 8192 のエンコーダを使用した場合、直交カウント周波数は $((10000/60) \times (8192 \times 4)) = 5.46 \text{ MHz}$ です。

QEAx および QEBx ピンにおける最大クロック周波数については、各デバイス データシート内の「電気的特性」を参照してください。

15.5 16 ビット アップ/ダウン位置カウンタ (PC)

16 ビット アップ/ダウン位置カウンタ (POSxCNT) は、QEI ロジックが生成する各カウントパルスでカウント値をインクリメントまたはデクリメントします。カウンタは積算器として機能し、そのカウント値は位置に比例します。カウント方向は直交デコーダによって決まります。

ユーザ ソフトウェアは POSxCNT レジスタからカウンタの値を読み出すことができます。また、ユーザ ソフトウェアは POSxCNT レジスタにカウンタの初期値を書き込む事もできます。

QEIM ビットを変更しても、位置カウンタレジスタの内容には影響しません。

15.5.1 位置カウンタの使用

システムは位置カウンタのデータを各種の方法で利用できます。一部のシステムでは、位置カウンタを積算し続ける事によってシステムの総変位を検出します。

例えば、直交エンコーダ付きモータを使用するプリンタ印刷ヘッドの位置制御がこれに該当します。この場合、システムは初期化時に印刷ヘッドを左端へ移動し、POSxCNT レジスタをリセットします。印刷ヘッドが右方へ移動するにつれ、直交エンコーダはカウントを POSxCNT レジスタに積算します。印刷ヘッドが左方へ移動すると、カウントの積算値は減少します。印刷ヘッドが右端に達した時のカウント値が最大カウント値となります。最大カウント値が 2^{16} 未満であれば、QEI モジュールは全移動範囲をエンコードできます。しかし最大カウント値が 2^{16} を超える場合、ユーザ ソフトウェアはエンコーダのカウント精度を補う必要があります。このような場合、一般的な方法として、カウント値が決められた最大値に達した時にモジュールがカウント値をリセットするように設定します。

QEIM<2:0> ビットを「111」または「101」に設定する事により、MAXCNT レジスタを使用して位置カウンタをリセットできます。この場合、カウント値はインクリメント中に最大値 (MAXCNT) に達した時と、デクリメント中にゼロに達した時にリセットされます。この時割り込みが発生し、ユーザ ソフトウェアは位置カウンタの上位ビットを格納するソフトウェア カウンタをインクリメントまたはデクリメントできます。最大カウント値 (MAXCNT) を 0xFFFF に設定する事により、QEI カウンタとソフトウェア カウンタの全レンジを使用できます。あるいは 0xFFFF 以下の任意の値 (エンコーダ 1 回転あたりのカウント数等) に設定する事もできます。

上記とは別のシステムでは、QEIM<2:0> ビットを「110」または「100」に設定する事により、位置カウンタを周期的に行う事もできます。この場合、インデックス パルスによって円板が何回転したかを検出し、位置カウンタによって円板の角度位置位置を検出します。例えば、工作機械の工具台の送りに使用する送りネジに取り付けた直交エンコーダがこれに該当します。例として、工具を必要な位置に移動するために送りネジを 5 と 1/2 回転させる場合を想定します。この場合、ユーザソフトウェアは 5 回のインデックス パルスを検出する事によって完全な 5 回転を検出し、位置カウンタ値を使用して残りの 1/2 回転計測します。この方法では、インデックス パルスを検出するたびに (すなわち 1 回転するたびに) 位置カウンタ値をリセットし、割り込みを生成します。

15.5.2 MAXCNT による位置カウンタのリセット

QEIM<2:0> ビットを「111」または「101」に設定した場合、位置カウンタ値は決められた最大値と最小値 (0) に一致した時にリセットされます。この場合、インデックス パルスはリセットに影響しません。

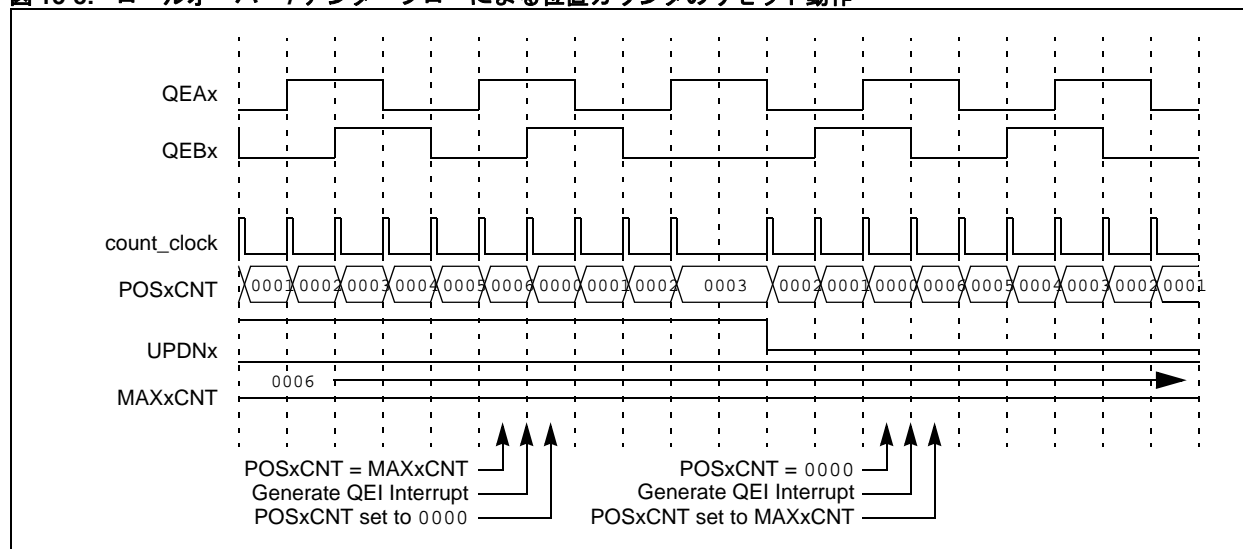
この動作モードにおける位置カウンタリセットの詳細なタイミングを図 15-8 に示します。

- エンコーダが正転している (QEAx が QEBx より進んでいる) 時に POSxCNT レジスタの値が MAXxCNT レジスタの値に一致すると、直交パルスの次のエッジで POSxCNT の値はインクリメントされずに「0」にリセットされます。このロールオーバー イベント時に割り込みイベントが発生します。
- エンコーダが逆転している (QEBx が QEAx より進んでいる) 時に POSxCNT レジスタの値が「0」までデクリメントされると、直交パルスの次のエッジで POSxCNT に MAXxCNT レジスタの値が書き込まれます。このアンダーフロー イベント時に割り込みイベントが発生します。

MAXxCNT を位置カウンタのリミット値として使用する場合、位置カウンタはエンコーダの 2 倍または 4 倍の分解能でカウントします。標準的なロータリ エンコーダの場合、x4 動作モードでは $4N - 1$ 、x2 動作モードでは $2N - 1$ を MAXxCNT に書き込む必要があります (N はエンコーダ 1 回転あたりのライン数)。

カウント数が 2^{16} を超える絶対位置情報が必要な場合、MAXxCNT レジスタには 0xFFFF を書き込みます。モジュールは位置カウンタのロールオーバーまたはアンダーフロー時に割り込みを生成します。

図 15-8: ロールオーバー / アンダーフローによる位置カウンタのリセット動作

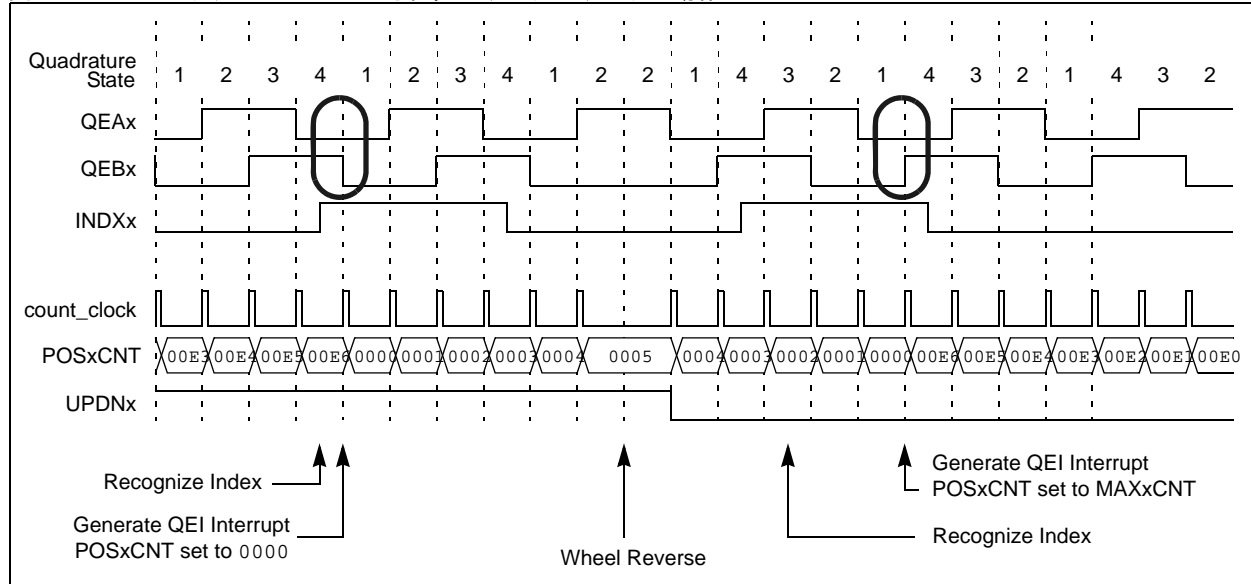


15.5.3 インデックス パルスによる位置カウンタのリセット

QEIM<2:0> を「110」または「100」に設定した場合、インデックス パルスが位置カウンタをリセットします。この動作モードにおける位置カウンタリセットの詳細なタイミングを図 15-9 に示します。

- 位置カウンタは、INDXx ピンでインデックス パルスが検出されるたびにリセットされます。
- エンコーダが正転している (QEAx が QEBx よりも進んでいる) 場合、POSxCNT の値は「0」にリセットされます。
- エンコーダが逆転している (QEBx が QEAx よりも進んでいる) 場合、POSxCNT には MAXCNT レジスタの値が書き込まれます。

図 15-9: インデックス パルスによる位置カウンタのリセット動作



15.5.3.1 インデックス パルスの検出基準

インクリメンタル エンコーダのインデックス パルスのタイミングは製造者によって異なります。インデックス パルスは、4 つの直交ステート遷移のいずれかに同期させる事ができ、そのパルス幅は 1 サイクル (4 直交ステート)、1/2 サイクル (2 直交ステート)、1/4 サイクル (1 直交ステート) のいずれかとなります。1 サイクルまたは 1/2 サイクル幅のインデックス パルスは通常「ゲートなし」と呼ばれ、1/4 サイクル (1 直交ステート) 幅のインデックス パルスは通常「ゲート付き」と呼ばれます。

インデックス パルスのタイプに関係なく、QEI は円板の正転と反転でカウンタの対称性を維持します。すなわち、インデックス パルスは正転でも逆転でも相対的に同じ直交ステート遷移時に位置カウンタをリセットします。

図 15-9 では、最初のインデックス パルスを検出してから直交ステートが 4 から 1 に遷移する時に POSxCNT をリセットしています。QEI は、この状態遷移をラッチします。以降のインデックス パルスの検出では、これと同じ状態遷移時に位置カウンタがリセットされます。

図 15-9 では、円板が逆転した後にインデックス パルスが再度発生していますが、直交ステートが 1 から 4 に遷移するまで位置カウンタはリセットされません。

Note: QEI インデックス ロジックにより、回転方向に関係なく常にインデックス パルスに対して相対的に同じ位置で POSxCNT レジスタがリセットされます。

15.5.3.2 インデックス一致値

ユーザ ソフトウェアでインデックス一致値 (IMV) 制御ビット (DFLTxCNT<10:9>) を設定する事により、インデックス パルス検出時に POSxCNT レジスタをリセットするタイミング (QEAx および QEBx 入力ピンの状態) を選択できます (レジスタ 15-2 参照)。

15.5.3.3 インデックス パルスのステータス

インデックス ピン状態ステータス (INDEX) ビット (QEIXCON<12>) は、インデックスピンの論理状態を示します。このステータスビットは、システムが基準位置へ戻る「復帰」シーケンス中の位置制御に使用できます。デジタル フィルタを有効にした場合、INDEX ビットはフィルタ処理後のインデックスピンの状態を示します。

15.5.3.4 インデックスピンと MAXCNT によるエラーチェック

「インデックス パルスによるリセット」モードでカウンタが動作する場合でも、QEI は POSxCNT レジスタの値をチェックします。この動作により、インクリメンタル エンコーダ システムのエラーを検出できます。

例として 100 ラインの円板エンコーダを想定します。これを x4 モードで使用し、インデックス パルスでカウンタをリセットする場合、正常であればカウンタは 0 から 399 (0x018E) までカウントしてリセットされます。この場合、POSxCNT レジスタの値が 0xFFFF または 0x0190 に一致すると、システムエラーが発生します。

POSxCNT レジスタの値は上りカウント時に MAXxCNT + 1 と比較され、下りカウント時に 0xFFFF と比較されます。QEI がこれらの値のいずれかとの一致を検出すると、位置カウントエラーが発生してカウントエラー ステータスフラグ (CNTERR) ビット (QEIXCON<15>) がセットされ、QEI 割り込みが発生します (この割り込みを無効化していない場合のみ)。

カウンタエラー割り込みディセーブル (CEID) 制御ビット (DFLTxCNTCON<8>) がクリアされている (既定値) 場合、位置カウントエラー検出時に QEI 割り込みが発生します。CEID 制御ビットをセットすると、この割り込みは発生しません。

位置カウントエラー検出後も、位置カウンタはエンコーダエッジのカウントを続行します。その後さらに位置カウントエラーが発生しても、ユーザ ソフトウェアが CNTERR ビット (QEIXCON<15>) をクリアするまで、新たな割り込みは発生しません

15.5.3.5 位置カウンタリセットの有効化 (POSRES)

位置カウンタリセット イネーブル (POSRES) ビット (QEIXCON<2>) は、インデックス パルスによる位置カウンタのリセットを有効にします。このビットは、QEIM<2:0> ビットを「100」または「110」に設定した時にのみ効果をもちます。

- POSRES ビットを「1」にセットすると、位置カウンタはインデックス パルスが検出された時にリセットされます。
- POSRES ビット (QEIXCON<2>) を「0」にクリアすると、位置カウンタはインデックス パルスが検出されてもリセットされません。この場合、位置カウンタはアップ / ダウンカウントを続行し、ロールオーバー / アンダーフロー条件によりリセットされます。この場合でも、QEI はインデックス パルスの検出時に割り込みを生成します。

セクション 15. 直交エンコーダ インターフェイス (QEI)

15.6 QEI を汎用 16 ビット タイマ/カウンタとして使用する

QEIM<2:0> を「001」に設定した場合、QEI モジュールは 16 ビット タイマ/カウンタとして設定されます。図 15-10 に、QEIxCON レジスタによる補助タイマのセットアップと制御を示します。

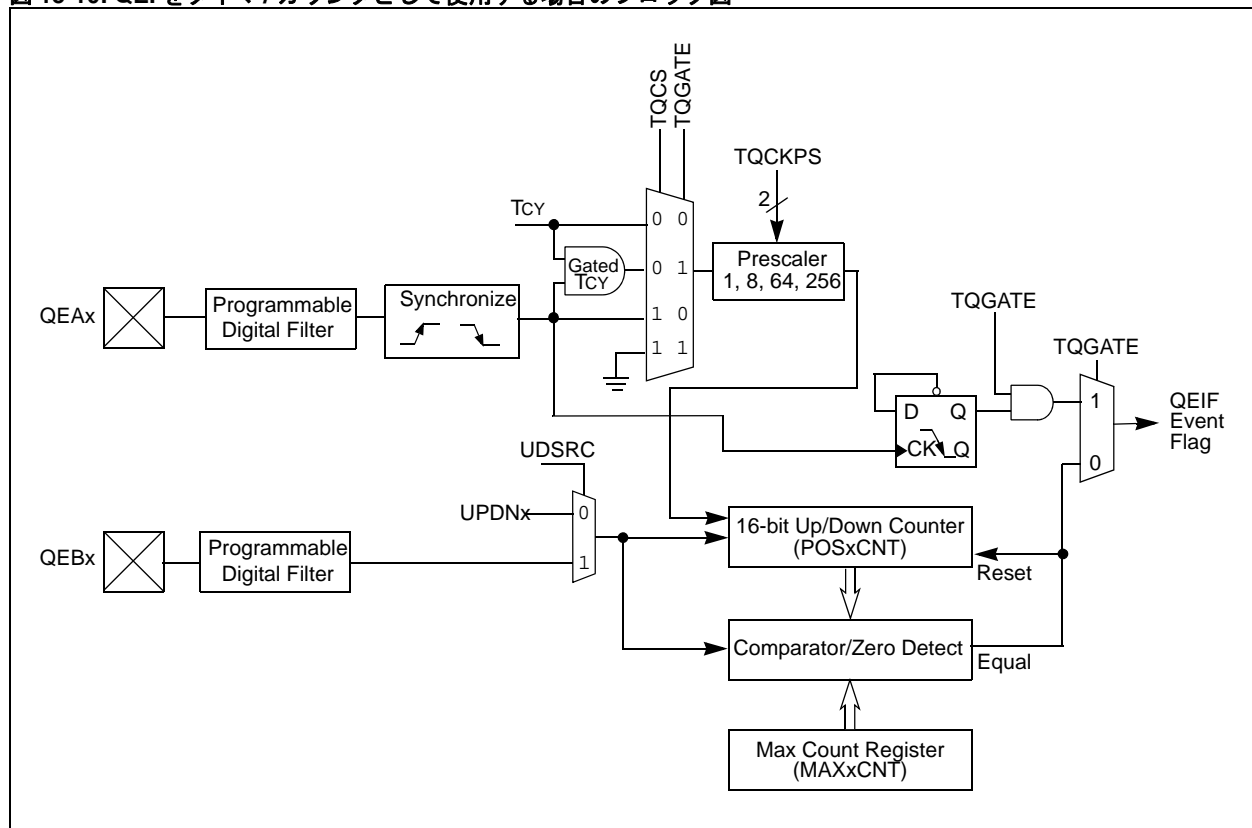
Note: QEI を汎用カウンタとして設定した場合、デジタルフィルタは動作しません。

QEI タイマの機能は dsPIC33F/PIC24H の他のタイマと同様です。タイマの詳細はセクション 11. 「タイマ」(DS70205) を参照してください。

QEI をタイマとして設定した場合、POSxCNT レジスタは汎用 (GP) タイマの TMRn レジスタと同様に機能します。また、MAXxCNT レジスタは GP タイマの PRn レジスタと同様に機能します。タイマレジスタと周期レジスタが一致すると QEIF フラグがセットされます。

Note: 動作モードを QEI モードからタイマモードまたはその逆に変更しても、タイマ/位置カウント レジスタの内容には影響しません。

図 15-10: QEI をタイマ/カウンタとして使用する場合のブロック図



15.6.1 アップ/ダウタイマ動作

多くのタイマとは異なり、QEI タイマではインクリメントとデクリメントが可能です。

- タイマを上りカウント用に設定した場合、タイマはカウント値 (POSxCNT) が周期レジスタ (MAXxCNT) の値に一致するまでインクリメントを続けます。一致するとタイマはゼロにリセットされた後にインクリメントを再開します。
- タイマを下りカウント用に設定した場合、タイマはカウント値 (POSxCNT) が周期レジスタ (MAXxCNT) の値に一致するまでデクリメントを続けます。一致するとタイマはゼロにリセットされた後にデクリメントを再開します。

タイマを下りカウント用に設定した場合、下記の 2 つの一般動作ガイドラインに従う必要があります。

- MAXxCNT レジスタは周期レジスタとして機能しますが、このレジスタの値はカウント開始値を 0xFFFF として計算する必要があります。例えば 0x1000 のタイマカウントが必要な場合、周期レジスタには 0xF000 を書き込む必要があります。
- 一致するとタイマはゼロにリセットされます。

位置カウンタ方向制御 (UDSRC) ビット (QEIXCON<0>) は、I/O ピンと SFR 制御ビットのどちらでタイマのカウント方向を制御するのかを指定します。

- UDSRC = 1 の場合、タイマカウント方向は QEBx ピンにより制御されます。QEBx ピンが 1 の場合、カウント方向はインクリメントです。QEBx ピンが 0 の場合、カウント方向はデクリメントです。
- UDSRC = 0 の場合、タイマカウント方向は UPDN ビット (QEIXCON<11>) により制御されます。UPDN = 1 の場合、カウント方向はインクリメントです。UPDN = 0 の場合、カウント方向はデクリメントです。

15.6.2 タイマクロック源

タイマクロック源選択 (TQCS) ビット (QEIXCON<1>) は、内部クロックまたは外部クロックのいずれかを選択します。TQCS ビットをセットした場合、QEI タイマは QEAX ピンを外部クロック入力として使用できます。QEI タイマは外部非同期カウンタモードをサポートしません。外部クロック源を使用する場合、クロックは自動的に内部命令サイクル (Tcy) に同期されます。

15.6.3 タイマゲート動作

ゲート時間積算イネーブル (TQGATE) ビット (QEIXCON<5>) をセットし、かつタイマクロック源選択 (TQCS) ビット (QEIXCON<1>) をクリアした場合、QEAX ピンはタイマゲートとして機能します。

TQCS および TQGATE ビットの両方をセットした場合、タイマはインクリメントせずに割り込みを生成します。

15.7 QEI 割り込み

動作モードに応じて QEI モジュールは下記のイベントで割り込みを生成します。

- 「一致時リセット」モード (QEIM<2:0> = 111 または 101) の場合、割り込みは位置カウンタのロールオーバー/アンダーフロー時に発生します。
- 「インデックス パルス時リセット」モード (QEIM<2:0> = 110 または 100) の場合、インデックス パルスを検出した時および CNTERR ビット (QEIXCON<15>) がセットされた時に割り込みが発生します。
- QEI がタイマ / カウンタとして動作している場合 (QEIM<2:0> = 001)、周期一致時または TQGATE = 1 の時のタイマゲート立ち下がりエッジで割り込みが発生します。

QEI 割り込みが発生すると、QEI 割り込みフラグ (QEIXIF) がセットされます。このフラグはソフトウェアでクリアする必要があります。

QEI 割り込みは、対応する QEI 割り込みイネーブルビット (QEIXIE) により、割り込み要因として有効化されます。割り込み要因として有効化されたタイマの割り込み優先度ビット (TxIP<2:0>) には、ゼロ以外の値を書き込む必要があります。詳細は **セクション 6. 「割り込み」** (DS70184) を参照してください。

セクション 15. 直交エンコーダ インターフェイス (QEI)

15.8 I/O ピンの制御

QEI モジュールを有効にすると、関連する I/O ピンは QEI によって制御され、ポート等の低優先度 I/O 機能はこれらの I/O ピンに影響しなくなります。

表 15-2 と表 15-3 に、QEIM<2:0> ビットおよびその他の制御ビットで指定される動作モードに対応する I/O ピン機能を示します。

表 15-2: 直交エンコーダ モジュールの I/O ピン機能

ピン名	ピンタイプ	バッファタイプ	概要
QEAx	I I I	ST ST ST	直交エンコーダ位相 A 入力、または 汎用タイマ外部クロック入力、または 汎用タイマ外部ゲート入力
QEBx	I I	ST ST	直交エンコーダ位相 B 入力、または 汎用タイマカウント方向選択入力
INDXx	I	ST	直交エンコーダ インデックス パルス入力
UPDNx	O	—	位置カウンタ カウント方向ステータス、QEI モード

凡例: I = 入力、O = 出力、ST = シュミットトリガ

表 15-3: モジュール I/O モード機能

QEIM<2:0>	PCDOUT	UDSRC	TQGATE	TQCS	QEAx ピン	QEBx ピン	INDXx ピン	UPDNx ピン
000、010、011 モジュール OFF	N/A	N/A	N/A	N/A	—	—	—	—
001 タイマモード	N/A	0	0	0	—	—	—	—
		1	0	0	—	入力 (QEBx)	—	—
		0	1	0	入力 (TQGATE) ポート機能は有効	—	—	—
		1	1	0	入力 (TQGATE) ポート機能は有効	入力 (QEBx)	—	—
		0	N/A	1	入力 (TQCKI) ポート機能は有効	—	—	—
		1	N/A	1	入力 (TQCKI) ポート機能は有効	入力 (QEBx)	—	—
101、111 QEI カウントによる リセット	0	N/A	N/A	N/A	入力 (QEAx)	入力 (QEBx)	—	—
	1	N/A	N/A	N/A	入力 (QEBx)	入力 (QEBx)	—	出力 (UPDNx)
100、110 QEI インデックスに よるリセット	0	N/A	N/A	N/A	入力 (QEAx)	入力 (QEBx)	入力 (INDXx)	—
	1	N/A	N/A	N/A	入力 (QEAx)	入力 (QEBx)	入力 (INDXx)	出力 (UPDNx)

凡例: ‘—’: この設定では、QEI モジュールはこのピンを使用しません。I/O ポートロジックがこのピンを制御します。

15.9 省電力モード時の動作

15.9.1 スリープモード時の動作

デバイスがスリープモードに移行すると、QEI は動作を停止します。POSxCNT レジスタは直前の値を保持します。QEI は QEAx、QEBx、INDXx、UPDNx ピン上の信号に応答しません。QEIXCON レジスタは内容を保持します。

QEI をタイマ / カウンタとして設定し (QEIM<2:0> = 001)、かつクロックを外部から供給する (TQCS = 1) 場合も、QEI モジュールはスリープモード時に動作を停止します。

QEI モジュールがウェイクアップする時、直交デコーダは QEAx または QEBx 信号の遷移を検出し、これをスリープモード直前の遷移と比較して次の動作を決定します。

15.9.2 アイドルモード時の動作

アイドルモード時停止 (QEISIDL) ビット (QEIXCON<13>) の設定によって、アイドルモード時に QEI モジュールを省電力モードに移行させる事ができます。

- QEICSIDL = 1 の場合、QEI モジュールは省電力モードに移行し、スリープモード時と同様に機能します。
- QEICSIDL = 0 の場合、QEI モジュールは省電力モードに移行しません。この場合、QEI モジュールはアイドルモード中でも通常の動作を継続します。

15.10 リセットの影響

リセットが発生すると、モジュールのレジスタは初期リセット状態に戻されます。QEI モジュールに関連するレジスタの初期およびリセット状態については、QEIXCON レジスタ (レジスタ 15-1) を参照してください。直交デコーダと POSxCNT カウンタは初期状態にリセットされます。

15.11 レジスタマップ

表 15-4 に、直交エンコーダ インターフェイス (QEI) モジュールに関連する特殊機能レジスタのビット機能を示します。

表 15-4: QEI 関連の特殊機能レジスタ

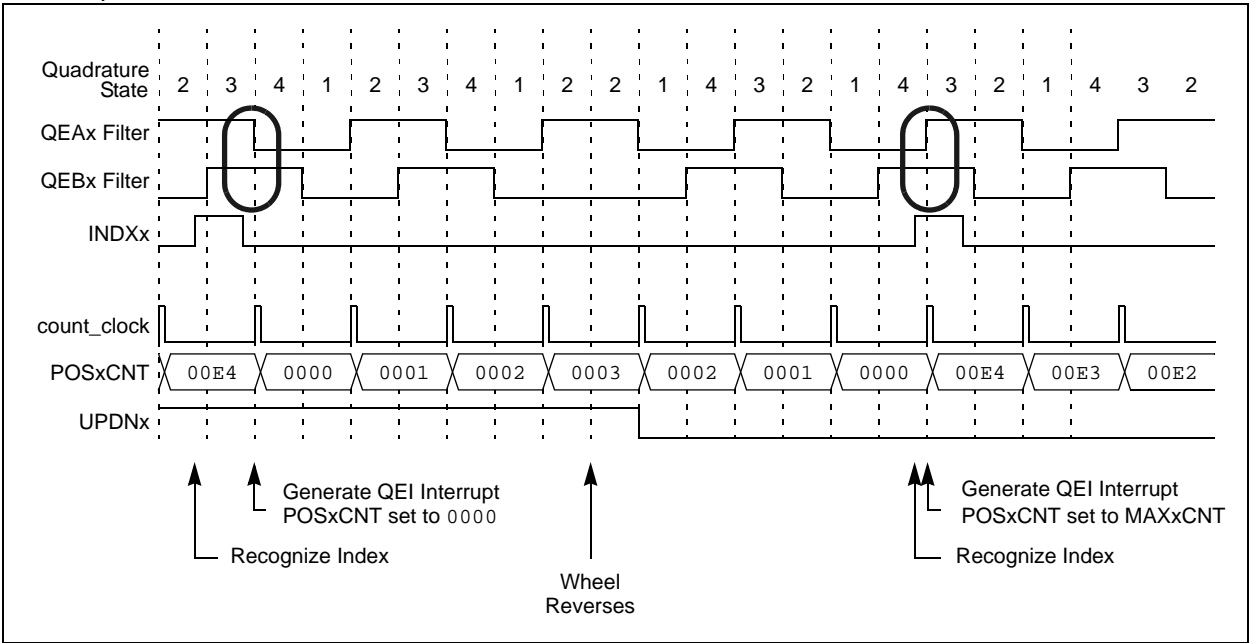
SFR 名	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	全 リセット
QEIxCON	CNTERR	—	QEISIDL	INDEX	UPDN	QEIM<2:0>			SWPAB	PCDOUT	TQGATE	TQCKPS<1:0>		POSRES	TQCS	UDSRC	0000
DFLTxCON	—	—	—	—	—	IMV<1:0>		CEID	QEOUT	QECK<2:0>			—	—	—	—	xxxx
POSxCNT	位置カウントレジスタ																0000
MAXxCNT	最大カウントレジスタ																1111

凡例: x = リセット時に未知の値、— = 未実装、「0」として読み出し、リセット値は 16 進数で表記

15.12 設計のヒント

- 質問 1: QEI を初期化しましたが、直交信号を QEAx/QEBx ピンに入力しても POSxCNT レジスタが変化しません。
- 回答: 多くのデバイスでは、QEI 関連ピンはアナログ入力ピンと多重化されています。ADxPCFG 制御レジスタで QEI ピンがデジタルピンとして設定されている事を確認してください。
- 質問 2: 直交信号の周波数はどの程度まで上げられますか。
- 回答: この答えは直交信号のフィルタ パラメータの設定によって異なります。詳細は各デバイス データシート内の「電気的特性」を参照してください。
- 質問 3: 1/4 サイクル幅のインデックス パルスを生成するエンコーダを使用していますが、カウントが正しくリセットされません。
- 回答: カウントクロックの生成方法とインデックス パルスによるリセット用に選択した直交ステート遷移によっては、選択した遷移の前に 1/4 サイクル幅のインデックス パルスが認識されない事があります。これを修正するには、直交クロックのフィルタ プリスケール値をインデックス パルスのフィルタ プリスケール値よりも高くします。これにより直交クロックを遅らせて、インデックス パルスを正しく検出できるようになります。

図 15-11: インデックス パルスによるリセット (1/4 サイクル幅のインデックス パルス) – アップ/ダウン位置カウンタ



15.13 関連アプリケーション ノート

本セクションに関連するアプリケーション ノートの一覧を下に記載します。一部のアプリケーション ノートは dsPIC33F/PIC24H デバイス ファミリ向けではありません。ただし概念は共通しており、変更が必要であったり制限事が存在するものの利用が可能です。直交エンコーダ インターフェイス (QEI) モジュールに関連する最新のアプリケーション ノートは以下の通りです。

タイトル	アプリケーション ノート番号
ブラシ付き DC モータのサーボ制御	AN532
PIC18CXXX/PIC16CXXX DC サーボモータ アプリケーション	AN696
dsPIC30F による AC 誘導モータのベクトル制御	AN908

Note: dsPIC33F/PIC24H デバイスファミリ関連のアプリケーション ノートとサンプルコードはマイクロチップ社のウェブサイト (www.microchip.com) でご覧頂けます。

15.14 改訂履歴

リビジョン A (2007 年 5 月)

本書の初版

リビジョン B (2010 年 3 月)

このリビジョンでの変更内容は以下の通りです。

- 汎用タイマ/カウンタとして設定した QEI に関する注釈を追加 (15.6 「QEI を汎用 16 ビットタイマ/カウンタとして使用する」参照)
- レジスタマップ テーブル (表 15-4) を下記のように更新
 - 末尾に凡例を追加
 - 全てのリセット値を更新
 - 割り込みレジスタへの参照を削除
 - レジスタ名を QEIxCON、DFTLxCON、POSxCNT、MAXxCNT に変更し、不要なエントリを削除
 - 網掛け注釈ボックスを削除
- 上記に加えて、表現および体裁の変更等、本書全体の細部を修正

ISBN: 978-1-60932-864-1