

注意:この日本語版文書は参考資料としてご利用ください。最新情報は必ずオリジナルの英語版をご参照願います。

セクション 14. モータ制御用 PWM

ハイライト

本セクションには下記の主要項目を記載しています。

14.1	はじめに	14-2
14.2	MCPWM1 モジュールの特長	14-2
14.3	MCPWM2 モジュールの特長	14-3
14.4	レジスタの説明	14-4
14.5	特殊機能レジスタ	14-6
14.6	MCPWM モジュールのアーキテクチャの概要	14-20
14.7	MCPWM モジュールの動作モード	14-22
14.8	PWM クロック制御	14-23
14.9	タイムベース割り込み	14-26
14.10	PWM 出力の状態制御	14-27
14.11	PWM 出力モード	14-28
14.12	デューティ サイクルレジスタのバッファリング	14-32
14.13	PWM デューティ サイクルの分解能	14-34
14.14	PWM デッドタイム制御	14-36
14.15	PWM のフォルト対応	14-40
14.16	MCPWM モジュールの特殊機能	14-43
14.17	省電力モード時の動作	14-49
14.18	関連アプリケーション ノート	14-52
14.19	改訂履歴	14-53

Note: ファミリ リファレンス マニュアルの本セクションは、デバイス データシートの 内容の補足を目的としています。本セクションの内容は、dsPIC33F/PIC24H ファ ミリの一部のデバイスには対応していません。

本書の内容がお客様のご使用になるデバイスに対応しているかどうかは、最新デバイス データシート内の「モータ制御用 PWM」の冒頭に記載している注意書きでご確認ください。

デバイス データシートとファミリ リファレンス マニュアルの各セクションは、マイクロチップ社のウェブサイト (http://www.microchip.com) からダウンロードできます。

14.1 はじめに

本セクションでは、dsPIC33F/PIC24H ファミリのデバイスが内蔵するモータ制御用 PWM (MCPWM) 周辺モジュールについて説明します。

14.1.1 MCPWM モジュールの目的

MCPWM は、モータおよび電源制御アプリケーション向けに周期的なパルスを生成するために使用します。MCPWM モジュールは、パルスを一定の周期カウント値までカウントするタイマとして機能します。タイマ周期とパルス デューティ サイクルの両方がプログラマブルです。

dsPIC33F/PIC24H ファミリの一部のデバイスは 2 つの MCPWM モジュール (MCPWM1 と MCPWM2) を内蔵します。これら 2 つのモジュールの機能は、セクション **14.2「MCPWM1 モジュールの機能**」と **14.3「MCPWM2 モジュールの機能」**に記載しています。

14.2 MCPWM1 モジュールの特長

MCPWM1 モジュールは、同期した複数のパルス幅変調出力を生成します。MCPWM1 モジュールは下記のモータおよび電源制御アプリケーションをサポートします。

- 三相 AC 誘導モータ (ACIM)
- スイッチト リラクタンス モータ
- ブラシレス DC (BLDC) モータ
- 無停電電源 (UPS)

MCPWM1 モジュールの特長を以下に挙げます。

- 4 つのデューティ サイクル ジェネレータを備えた最大 8 チャンネルの PWM 出力
- Tcy/2 の PWM エッジ分解能をサポートする専用タイムベース
- 実行中の PWM 周波数の変更
- ハードウェア デッドタイム ジェネレータ
- デバイス コンフィグレーション ビットによる出力ピン極性の設定
- 下記の動作および出力モード
 - シングルイベントモード
 - エッジアライン モード
 - センターアライン モード
 - 2 倍周期のセンターアライン モード
 - 相補出力モード
 - 独立出力モード
- PWM 出力ピンの手動オーバーライド レジスタ
- デューティ サイクルの更新に即時更新と PWM との同期更新を選択可能
- 最大2チャンネルのプログラマブルなハードウェア フォルト入力ピン
- アナログ/デジタル変換の同期に使用する特殊イベントトリガ
- 個別に有効化が可能な PWM 関連出力ピン

Note: dsPIC33F/PIC24H が実装する MCPWM1 モジュールには、いくつかのバージョンが存在します。詳細は各デバイスのデータシートを参照してください。

14.3 MCPWM2 モジュールの特長

MCPWM2 モジュールは、下記アプリケーション向けの相補 PWM 出力ペアを提供します。

- モータシステム内の独立型力率改善 (PFC) 回路
- 誘導加熱調理機
- DC モータ制御システム
- 単相インバータ制御
- 単相 AC 誘導モータ制御

MCPWM2 モジュールの特長を以下に挙げます。

- 1 つのデューティ サイクル ジェネレータを備えた 2 チャンネルの PWM 出力
- TCY/2 の PWM エッジ分解能をサポートする専用タイムベース
- 実行中の PWM 周波数の変更
- ハードウェア デッドタイム ジェネレータ
- デバイス コンフィグレーション ビットによる出力ピン極性の設定
- 下記の動作および出力モード
 - シングルイベントモード
 - エッジアライン モード
 - センターアライン モード
 - 2倍周期のセンターアラインモード
 - 相補的動作モード
- PWM 出力ピンの手動オーバーライド レジスタ
- デューティ サイクルの更新に即時更新と PWM との同期更新を選択可能
- プログラマブルなハードウェア フォルト入力ピン
- アナログ / デジタル変換の同期に使用する特殊イベントトリガ
- 個別に有効化が可能な PWM 関連出力ピン

Note: 一部の dsPIC33F/PIC24H デバイスだけが MCPWM2 モジュールを内蔵しています。詳細は各デバイスのデータシートを参照してください。

14.4 レジスタの説明

MCPWM1 および MCPWM2 モジュールの動作の制御には下記のレジスタを使用します。

Note: レジスタ名の添え字「x」は MCPWM モジュールの番号です。

• PxTCON: PWM タイムベース制御レジスタ

このレジスタはタイムベースモード、タイムベース入力クロック プリスケーラ、タイムベース出力ポストスケーラの選択と、タイムベースタイマの有効化/無効化に使用します。

• PxTMR: PWM タイムベース レジスタ

このレジスタは、タイムベース カウント値とタイムベース カウント方向ステータスを格納します。

• PxTPER: PWM タイムベース周期レジスタ

このレジスタに書き込まれた PWM タイムベース値によって PWM 動作周波数が決まります。

• PxSECMP: 特殊イベント コンペアレジスタ

このレジスタは、アナログ / デジタル変換を PWM タイムベースに同期させるためのコンペア値を提供します。このレジスタの SEVTDIR ビットの設定によって、センターアラインモードの上りカウント中または下りカウント中のいずれかでコンペアを行えます

• PWMxCON1: PWM 制御レジスタ 1

このレジスタでは、各 PWM I/O ペアに対して独立モードまたは相補モードのいずれかを選択します。

• PWMxCON2: PWM 制御レジスタ 2

このレジスタでは下記を選択します。

- PWM 特殊イベントトリガ出力のポストスケーラ値の選択
- デューティ サイクル レジスタの即時更新 / 同期更新の選択
- 出力オーバーライドをタイムペースに同期させるかどうかの選択
- デューティ サイクルおよび周期バッファレジスタ値からの更新の有効化
- PxDTCON1: デッドタイム制御レジスタ 1

このレジスタでは、デッドタイム ユニット A および B のデッドタイム値とクロック周期 プリスケーラを選択します。

• PxDTCON2: デッドタイム制御レジスタ 2

このレジスタでは、各 PWM 出力にデッドタイムを挿入するデッドタイム ユニット (A または B) を選択します。

• PxFLTACON: フォルト A 制御レジスタ

このレジスタでは下記を選択します。

- 外部フォルト時の PWM 出力ピンの駆動状態: アクティブまたは非アクティブ
- フォルトモード: サイクルバイサイクル モードまたはラッチモード
- フォルト入力 A によるピンペア制御の有効化 / 無効化
- PxFLTBCON: フォルトB 制御レジスタ

このレジスタでは下記を選択します。

- 外部フォルト時の PWM 出力ピンの駆動状態: アクティブまたは非アクティブ
- フォルトモード: サイクルバイサイクル モードまたはラッチモード
- フォルト入力 B によるピンペア制御の有効化 / 無効化
- PxOVDCON: オーバーライド制御レジスタ

このレジスタは、出力オーバーライド機能の有効化と PWM 出力ピン制御の選択に使用します。

• PxDC1: PWM デューティ サイクル レジスタ 1

PWM 出力ペア 1 の 16 ビット PWM デューティ サイクル値は、このレジスタに書き込まれます。

• PxDC2: PWM デューティ サイクル レジスタ 2

PWM 出力ペア 2 の 16 ビット PWM デューティ サイクル値は、このレジスタに書き込まれます。

• PxDC3: PWM デューティ サイクル レジスタ 3

PWM 出力ペア 3 の 16 ビット PWM デューティ サイクル値は、このレジスタに書き込まれます。

• PxDC4: PWM デューティ サイクル レジスタ 4

PWM 出力ペア 4 の 16 ビット PWM デューティ サイクル値は、このレジスタに書き込まれます。

• PWMKEY: PWM ロック解除レジスタ

ユーザはこのレジスタを使用して PWMxCON1、PxFLTACON、PxFLTBCON レジスタへ の書き込みロックを解除できます。

• FPOR: POR デバイス コンフィグレーション レジスタ

MCPWM モジュールに関連付けられた特殊機能レジスタ (SFR) 以外に、このレジスタの3つのデバイス コンフィグレーション ビットを使用して、PWM I/O ピンの初期リセット状態と極性を設定できます。これらのコンフィグレーション ビットは、FPOR レジスタに格納されています。

• FOSCSEL: クロック源選択レジスタ

MCPWM モジュールに関連付けられた特殊機能レジスタ(SFR)以外に、このレジスタの 1 つのデバイス コンフィグレーション ビットを使用して、PWM コンフィグレーション レジスタの書き込み保護機能を設定できます。

14.5 特殊機能レジスタ

レジスタ 14-1: PxTCON: PWM タイムベース制御レジスタ

R/W-0	U-0	R/W-0	U-0	U-0	U-0	U-0	U-0		
PTEN	_	PTSIDL	_	_	1	_	_		
bit 15 bit									

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	PTOP	PTCKPS<1:0>		PTMOD<1:0>			
bit 7							bit 0

凡例:

R=読み出し可能ビット W=書き込み可能ビット U=未実装ビット、「0」として読み出し

-n = POR 時の値 1 = ビットをセット 0 = ビットをクリア x = ビットは未知

bit 15 PTEN: PWM タイムベース タイマ イネーブルビット

1 = PWM 9 + A =

bit 14 **未実装:**「0」として読み出し

bit 13 PTSIDL: アイドルモード時 PWM タイムベース停止ビット

1 = CPU アイドルモード時に PWM タイムベースは停止する

0 = CPU アイドルモード時も PWM タイムベースは動作する

bit 12-8 未実装:「0」として読み出し

bit 7-4 PTOPS<3:0>: PWM タイムベース出力ポストスケール選択ビット

1111 = 1:16 にポストスケールする

•

•

0001 = 1:2 にポストスケールする

0000 = 1:1 にポストスケールする

- bit 3-2 PTCKPS<1:0>: PWM タイムベース入力クロック プリスケール選択ビット
 - 11 = PWM タイムベース入力クロック周期は 64 Tcy (1:64 にプリスケール)
 - 10 = PWM タイムベース入力クロック周期は 16 Tcy (1:16 にプリスケール)
 - 01 = PWM タイムベース入力クロック周期は 4 TCY (1:4 にプリスケール)
 - 00 = PWM タイムベース入力クロック周期は 1 Tcy (1:1 にプリスケール)
- bit 1-0 **PTMOD<1:0>**: PWM タイムベース モード選択ビット
 - 11 = PWM タイムベースは2倍周期で PWM 更新割り込みを生成する連続的な上り/下りカウントモードで動作する
 - 10 = PWM タイムベースは連続的な上り/下りカウントモードで動作する
 - 01 = PWM タイムベースはシングルイベント モードで動作する
 - 00 = PWM タイムベースはフリーランニング モードで動作する

14

レジスタ 14-2: PxTMR: PWM タイムベース レジスタ

R-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PTDIR			P.	TMR<14:8>			
bit 15	•						bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0					
	PTMR<7:0>											
bit 7												

凡例:

R=読み出し可能ビット W=書き込み可能ビット U=未実装、「0」として読み出し

-n = POR 時の値 1 = ビットをセット 0 = ビットをクリア <math>x = ビットは未知

bit 15 PTDIR: PWM タイムベース カウント方向ステータスビット (読み出し専用)

1 = PWM タイムベースは下りカウント中 0 = PWM タイムベースは上りカウント中

bit 14-0 PTMR<14:0>: PWM タイムベース レジスタ カウント値ビット

レジスタ 14-3: PxTPER: PWM タイムベース周期レジスタ

U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
_			PT	PER <14:8>			
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0				
PTPER <7:0>											
bit 7 bit 0											

凡例:

R=読み出し可能ビット W=書き込み可能ビット U=未実装、「0」として読み出し

-n = POR 時の値 1 = ビットをセット 0 = ビットをクリア x = ビットは未知

bit 15 **未実装:**「0」として読み出し

bit 14-0 PTPER<14:0>: PWM タイムベース周期値ビット

dsPIC33F/PIC24H ファミリ リファレンス マニュアル

レジスタ 14-4: PxSECMP: 特殊イベント コンペアレジスタ

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0		
SEVTDIR		SEVTCMP<14:8>							
bit 15							bit 8		

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0				
SEVTCMP<7:0>											
bit 7											

凡例:

R=読み出し可能ビット W=書き込み可能ビット U=未実装、「0」として読み出し

-n = POR 時の値 1 = ビットをセット 0 = ビットをクリア x = ビットは未知

bit 15 **SEVTDIR**: 特殊イベントトリガ タイムベース方向ビット (1)

1 = PWM タイムベースが下りカウント時に特殊イベントトリガを生成する

0 = PWM タイムベースが上りカウント時に特殊イベントトリガを生成する

bit 14-0 SEVTCMP <14:0>: 特殊イベント コンペア値ビット (2)

Note 1: 特殊イベントトリガを生成するために SEVTDIR を PTDIR (PxTMR<15>) と比較します。

2: 特殊イベントトリガを生成するために SEVTCMP<14:0> ビットを PxTMR<14:0> と比較します。

レジスタ 14-5: PWMxCON1: PWM 制御レジスタ 1^(1,3)

U-0	U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0
_	_	_	_	PMOD4	PMOD3	PMOD2	PMOD1
bit 15		_	_	_			bit 8

| R/W-y ⁽²⁾ |
|----------------------|----------------------|----------------------|----------------------|----------------------|----------------------|----------------------|----------------------|
| PEN4H | PEN3H | PEN2H | PEN1H | PEN4L | PEN3L | PEN2L | PEN1L |
| bit 7 | | | | | | | bit 0 |

凡例: y = ビットはコンフィグレーションによって異なる

R=読み出し可能ビット W=書き込み可能ビット U=未実装、「0」として読み出し

-n = POR 時の値 1 = ビットをセット 0 = ビットをクリア x = ビットは未知

bit 15-12 未実装:「0」として読み出し

bit 11-8 **PMOD<4:1>:** PWM I/O ペアモードビット

1 = PWM I/O ピンペアは独立出力モードで動作する

0 = PWM I/O ピンペアは相補出力モードで動作する

bit 7 **PEN4H:** PWMxH4 I/O イネーブルビット (2)

1 = PWMxH4 ピンを PWM 出力用に使用する

0 = PWMxH4 ピンを PWM 出力用に使用しない (この I/O ピンは汎用 I/O ピンとして機能します)

bit 6 **PEN3H:** PWMxH3 I/O イネーブルビット (2)

1 = PWMxH3 ピンを PWM 出力用に使用する

0 = PWMxH3 ピンを PWM 出力用に使用しない (この I/O ピンは汎用 I/O ピンとして機能します)

bit 5 **PEN2H:** PWMxH2 I/O イネーブルビット (2)

1 = PWMxH2 ピンを PWM 出力用に使用する

0 = PWMxH2 ピンを PWM 出力用に使用しない (この I/O ピンは汎用 I/O ピンとして機能します)

bit 4 **PEN1H**: PWMxH1 I/O イネーブルビット (2)

1 = PWMxH1 ピンを PWM 出力用に使用する

0 = PWMxH1 ピンを PWM 出力用に使用しない(この I/O ピンは汎用 I/O ピンとして機能します)

bit 3 **PEN4L**: PWMxL4 I/O イネーブルビット ⁽²⁾

1 = PWMxL4 ピンを PWM 出力用に使用する

0 = PWMxL4 ピンを PWM 出力用に使用しない (この I/O ピンは汎用 I/O ピンとして機能します)

bit 2 **PEN3L**: PWMxL3 I/O イネーブルビット (2)

1 = PWMxL3 ピンを PWM 出力用に使用する

0 = PWMxL3 ピンを PWM 出力用に使用しない (この I/O ピンは汎用 I/O ピンとして機能します)

bit 1 **PEN2L:** PWMxL2 I/O イネーブルビット (2)

1 = PWMxL2 ピンを PWM 出力用に使用する

0 = PWMxL2 ピンを PWM 出力用に使用しない (この I/O ピンは汎用 I/O ピンとして機能します)

bit 0 **PEN1L**: PWMxL1 I/O イネーブルビット (2)

1 = PWMxL1 ピンを PWM 出力用に使用する

0 = PWMxL1 ピンを PWM 出力用に使用しない (この I/O ピンは汎用 I/O ピンとして機能します)

- Note 1: FOSCSEL コンフィグレーション レジスタ内に PWMLOCK コンフィグレーション ビットが存在するデバイスでは、このレジスタを書き込み保護できます。PWMLOCKコンフィグレーション ビットが有効な場合 (PWMLOCK = 1)、PWMxCON1 レジスタは PWMKEY レジスタに適切なシーケンスを書き込んだ後にのみ書き込み可能となります。PWMLOCK コンフィグレーション ビットが無効な場合 (PWMLOCK = 0)、PWMxCON1 レジスタは常時書き込み可能です。ロック解除シーケンスの詳細は 14.16.5「書き込み保護レジスタ」を参照してください。
 - 2: PEN4H:PEN1H および PEN4L:PEN1L ビットのリセット状態は、FPOR デバイス コンフィグレーション レジスタの PWMPIN デバイス コンフィグレーション ビットの値よって決まります。 PWMPIN ビットが「0」であればリセット値は「1」、 PWMPIN ビットが「1」であればリセット値は「0」です。
 - 3: レジスタ名とピン名内の「x」は MCPWM モジュールの番号を指定します。

dsPIC33F/PIC24H ファミリ リファレンス マニュアル

レジスタ 14-6: PWMxCON2: PWM 制御レジスタ 2

U-0	U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	
_	_	_	_	SEVOPS<3:0>				
bit 15							bit 8	

U-0	U-0	U-0	U-0	U-0	R/W-0	R/W-0	R/W-0
_	_	_	_	_	IUE	OSYNC	UDIS
bit 7							bit 0

凡例:

R =読み出し可能ビット W =書き込み可能ビット U =未実装、 $\lceil 0 \rceil$ として読み出し

-n = POR 時の値 1 = ビットをセット 0 = ビットをクリア x = ビットは未知

bit 15-12 未実装:「0」として読み出し

bit 11-8 SEVOPS<3:0>: PWM 特殊イベントトリガ出カポストスケール選択ビット

1111 = 1:16 にポストスケールする

•

•

•

0001 = 1:2 にポストスケールする 0000 = 1:1 にポストスケールする

bit 7-3 **未実装:**「0」として読み出し

bit 2 IUE: 即時更新イネーブルビット

1 = P / T / T PxDCy $^{(1,2)}$ レジスタを即時更新する

 $0 = Pクティブな PxDCy^{(1,2)}$ レジスタを PWM タイムベースに同期して更新する

bit 1 OSYNC: 出力オーバーライド同期ビット

 $1 = PxOVDCON^{(1)}$ レジスタの設定に従う出力オーバーライドを PWM タイムベースに同期して生成する

0 = PxOVDCON⁽¹⁾ レジスタの設定に従う出力オーバーライドを次の Tcy 境界で生成する

bit 0 **UDIS**: PWM 更新ディセーブルビット

1=デューティ サイクルおよび周期バッファレジスタからの更新を無効にする

0 = デューティ サイクルおよび周期バッファレジスタからの更新を有効にする

Note 1: 「x」は MCPWM モジュールの番号を指定します。

2:「y」は MCPWM デューティサイクル レジスタの番号を指定します。

14

レジスタ 14-7: PxDTCON1: デッドタイム制御レジスタ 1

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
DTBP	S<1:0>			DTB<5	5:0>		
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
DTAP	S<1:0>			DTA<5	5:0>		
bit 7							bit 0

凡例:

R=読み出し可能ビット W=書き込み可能ビット U=未実装、「0」として読み出し

-n = POR 時の値 1 = ビットをセット 0 = ビットをクリア <math>x = ビットは未知

bit 15-14 DTBPS<1:0>: デッドタイム ユニットB プリスケール選択ビット

11 = デッドタイム ユニットBのクロック周期は8 TCY

10 = デッドタイム ユニットBのクロック周期は4TCY

01 = デッドタイム ユニット B のクロック周期は 2 Tcy 00 = デッドタイム ユニット B のクロック周期は 1 Tcy

bit 13-8 **DTB<5:0>:** デッドタイム ユニット B の符号なし 6 ビット デッドタイム値ビット

bit 7-6 **DTAPS<1:0>:** デットダイム ユニット B の付号なしもこット デットダイム値 C v bit 7-6 **DTAPS<1:0>:** デッドタイム ユニット A プリスケール選択ビット

11 = デッドタイム ユニット A のクロック周期は 8 TCY

10 = デッドタイム ユニット A のクロック周期は 4 TCY

01 = デッドタイム ユニット A のクロック周期は 2 TCY

00 = デッドタイム ユニット A のクロック周期は 1 TCY

bit 5-0 DTA<5:0>: デッドタイム ユニット A の符号なし 6 ビット デッドタイム値ビット

dsPIC33F/PIC24H ファミリ リファレンス マニュアル

レジスタ 14-8: PxDTCON2: デッドタイム制御レジスタ 2

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
_	_	_	_	_	_	_	_
bit 15							bit 8

| R/W-0 |
|-------|-------|-------|-------|-------|-------|-------|-------|
| DTS4A | DTS4I | DTS3A | DTS3I | DTS2A | DTS2I | DTS1A | DTS1I |
| bit 7 | | | | | | | bit 0 |

凡例:

R=読み出し可能ビット W=書き込み可能ビット U=未実装、「0」として読み出し

-n = POR 時の値 1 = ビットをセット 0 = ビットをクリア x = ビットは未知

bit 15-8 未実装:「0」として読み出し

bit 7 DTS4A: PWM4 信号アクティブ遷移時デッドタイム選択ビット

1 = ユニット B からのデッドタイムを使用する 0 = ユニット A からのデッドタイムを使用する

bit 6 DTS4I: PWM4 信号非アクティブ遷移時デッドタイム選択ビット

1 = ユニット B からのデッドタイムを使用する 0 = ユニット A からのデッドタイムを使用する

bit 5 DTS3A: PWM3 信号アクティブ遷移時デッドタイム選択ビット

1 = ユニット B からのデッドタイムを使用する 0 = ユニット A からのデッドタイムを使用する

bit 4 DTS3I: PWM3 信号非アクティブ遷移時デッドタイム選択ビット

1 = ユニット B からのデッドタイムを使用する 0 = ユニット A からのデッドタイムを使用する

bit 3 DTS2A: PWM2 信号アクティブ遷移時デッドタイム選択ビット

1 = ユニット B からのデッドタイムを使用する 0 = ユニット A からのデッドタイムを使用する

bit 2 DTS2I: PWM2 信号非アクティブ遷移時デッドタイム選択ビット

1 = ユニット B からのデッドタイムを使用する 0 = ユニット A からのデッドタイムを使用する

bit 1 DTS1A: PWM1 信号アクティブ遷移時デッドタイム選択ビット

1 = ユニットBからのデッドタイムを使用する 0 = ユニットAからのデッドタイムを使用する

bit 0 DTS1I: PWM1 信号非アクティブ遷移時デッドタイム選択ビット

1 = ユニット B からのデッドタイムを使用する 0 = ユニット A からのデッドタイムを使用する

レジスタ 14-9: PxFLTACON: フォルト A 制御レジスタ (1,2)

| R/W-0 |
|--------|--------|--------|--------|--------|--------|--------|--------|
| FAOV4H | FAOV4L | FAOV3H | FAOV3L | FAOV2H | FAOV2L | FAOV1H | FAOV1L |
| bit 15 | | | | | | | bit 8 |

R/W-0	U-0	U-0	U-0	R/W-y ⁽³⁾	R/W-y ⁽³⁾	R/W-y ⁽³⁾	R/W-y ⁽³⁾
FLTAM	_	_	_	FAEN4 ⁽⁴⁾	FAEN3 ⁽⁴⁾	FAEN2 ⁽⁴⁾	FAEN1 ⁽⁴⁾
bit 7							bit 0

凡例: y = ビットはコンフィグレーションによって異なる

R=読み出し可能ビット W=書き込み可能ビット U=未実装、「O」として読み出し

-n = POR 時の値 1 = ビットをセット 0 = ビットをクリア x = ビットは未知

bit 15-8 FAOV4H:FAOV1L: フォルト入力 A PWM オーバーライド値ビット

1 = 外部フォルト入力イベント時に PWM 出力ピンをアクティブに駆動する

0 = 外部フォルト入力イベント時に PWM 出力ピンを非アクティブに駆動する

bit 7 FLTAM: フォルトAモードビット

1 = フォルト A 入力ピンはサイクルバイサイクル モードで動作する

0 = フォルトA入力ピンは全ての制御ピンを PxFLTACON<15:8> で設定した状態にラッチする

bit 6-4 **未実装:**「0」として読み出し

bit 3 **FAEN4:** フォルト入力 A イネーブルビット (3,4)

1 = フォルト入力 A は PWMxH4/PWMxL4 ピンペアを制御する

0 = フォルト入力 A は PWMxH4/PWMxL4 ピンペアを制御しない

bit 2 **FAEN3**: フォルト入力 A イネーブルビット ^(3,4)

1 = フォルト入力 A は PWMxH3/PWMxL3 ピンペアを制御する

0 = フォルト入力 A は PWMxH3/PWMxL3 ピンペアを制御しない

bit 1 **FAEN2**: フォルト入力 A イネーブルビット ^(3,4)

1 = フォルト入力 A は PWMxH2/PWMxL2 ピンペアを制御する

0 = フォルト入力 A は PWMxH2/PWMxL2 ピンペアを制御しない

bit 0 **FAEN1:** フォルト入力 A イネーブルビット ^(3,4)

1 = フォルト入力 A は PWMxH1/PWMxL1 ピンペアを制御する

0 = フォルト入力 A は PWMxH1/PWMxL1 ピンペアを制御しない

- Note 1: FOSCSEL コンフィグレーション レジスタに PWMLOCK コンフィグレーション ビットが存在するデバイスでは、このレジスタを書き込み保護できます。 PWMLOCKコンフィグレーション ビットが有効な場合 (PWMLOCK = 1)、 PxFLTACON レジスタは PWMKEY レジスタに適切なシーケンスを書き込んだ後にのみ書き込み可能となります。 PWMLOCK コンフィグレーション ビットが無効な場合 (PWMLOCK = 0)、 PxFLTACON レジスタは常時書き込み可能です。 ロック解除シーケンスの詳細は 14.16.5「書き込み保護レジスタ」を参照してください。
 - 2: レジスタ名とピン名内の「x」は MCPWM モジュールの番号を指定します。
 - 3: FOSCSEL コンフィグレーション レジスタに PWMLOCK コンフィグレーション ビットが存在するデバイスでは、このビットのリセット値は「1」です。これ以外の条件では、このビットのリセット値は常に「0」です。詳細は各デバイスのデータシートを参照してください。
 - 4: 両方のフォルトピンを有効にした場合、フォルトピンAはフォルトピンBよりも高い優先度を持ちます。

dsPIC33F/PIC24H ファミリ リファレンス マニュアル

レジスタ 14-10: PxFLTBCON: フォルト B 制御レジスタ ^(1,2)

| R/W-0 |
|--------|--------|--------|--------|--------|--------|--------|--------|
| FBOV4H | FBOV4L | FBOV3H | FBOV3L | FBOV2H | FBOV2L | FBOV1H | FBOV1L |
| bit 15 | | | | | | | bit 8 |

R/W-0	U-0	U-0	U-0	R/W-y ⁽³⁾	R/W-y ⁽³⁾	R/W-y ⁽³⁾	R/W-y ⁽³⁾
FLTBM	_	_	_	FBEN4 ⁽⁴⁾	FBEN3 ⁽⁴⁾	FBEN2 ⁽⁴⁾	FBEN1 ⁽⁴⁾
bit 7							bit 0

凡例: y = ビットはコンフィグレーションによって異なる

R =読み出し可能ビット W =書き込み可能ビット U =未実装、 $\lceil 0 \rceil$ として読み出し

-n = POR 時の値 1 = ビットをセット 0 = ビットをクリア x = ビットは未知

bit 15-8 FBOV4H:FBOV1L: フォルト入力 B PWM オーバーライド値ビット

1 = 外部フォルト入力イベント時に PWM 出力ピンをアクティブに駆動する

0 = 外部フォルト入力イベント時に PWM 出力ピンを非アクティブに駆動する

bit 7 FLTBM: フォルトBモードビット

1 = フォルトB入力ピンはサイクルバイサイクル モードで動作する

0 = フォルトB入力ピンは全ての制御ピンを PxFLTBCON<15:8> で設定した状態にラッチする

bit 6-4 **未実装:**「0」として読み出し

bit 3 **FBEN4**: フォルト入力 B イネーブルビット ^(3,4)

1 = フォルト入力 B は PWMxH4/PWMxL4 ピンペアを制御する

0 = フォルト入力 B は PWMxH4/PWMxL4 ピンペアを制御しない

bit 2 **FBEN3**: フォルト入力 B イネーブルビット ^(3,4)

1 = フォルト入力 B は PWMxH3/PWMxL3 ピンペアを制御する

0 = フォルト入力 B は PWMxH3/PWMxL3 ピンペアを制御しない

bit 1 **FBEN2**: フォルト入力 B イネーブルビット ^(3,4)

1 = フォルト入力 B は PWMxH2/PWMxL2 ピンペアを制御する

0 = フォルト入力 B は PWMxH2/PWMxL2 ピンペアを制御しない

bit 0 **FBEN1**: フォルト入力 B イネーブルビット ^(3,4)

1 = フォルト入力 B は PWMxH1/PWMxL1 ピンペアを制御する

0 = フォルト入力 B は PWMxH1/PWMxL1 ピンペアを制御しない

Note 1: FOSCSEL コンフィグレーション レジスタに PWMLOCK コンフィグレーション ビットが存在するデバイスでは、このレジスタを書き込み保護できます。 PWMLOCKコンフィグレーション ビットが有効な場合 (PWMLOCK = 1)、 PxFLTACON レジスタは PWMKEY レジスタに適切なシーケンスを書き込んだ後にのみ書き込み可能となります。 PWMLOCK コンフィグレーション ビットが無効な場合 (PWMLOCK = 0)、 PxFLTACON レジスタは常時書き込み可能です。 ロック解除シーケンスの詳細は 14.16.5「書き込み保護レジスタ」を参照してください。

2: 「x」は MCPWM モジュールの番号を指定します。

3: FOSCSEL コンフィグレーション レジスタに PWMLOCK コンフィグレーション ビットが存在するデバイスでは、このビットのリセット値は「1」です。これ以外の条件では、このビットのリセット値は常に「0」です。詳細は各デバイスのデータシートを参照してください。

4: 両方のフォルトピンを有効にした場合、フォルトピンAはフォルトピンBよりも高い優先度を持ちます。

レジスタ 14-11: PxOVDCON: オーバーライド制御レジスタ

| R/W-1 |
|--------|--------|--------|--------|--------|--------|--------|--------|
| POVD4H | POVD4L | POVD3H | POVD3L | POVD2H | POVD2L | POVD1H | POVD1L |
| bit 15 | | | | | | | bit 8 |

| R/W-0 |
|--------|--------|--------|--------|--------|--------|--------|--------|
| POUT4H | POUT4L | POUT3H | POUT3L | POUT2H | POUT2L | POUT1H | POUT1L |
| bit 7 | | | | | | | bit 0 |

凡例:

R=読み出し可能ビット W=書き込み可能ビット U=未実装、「0」として読み出し

-n = POR 時の値 1 = ビットをセット 0 = ビットをクリア x = ビットは未知

- bit 15-8 POVD4H:POVD1L: PWM 出力オーバーライド ビット (1,2)
 - 1 = PWMxHv/PWMxLv I/O ピンペアの出力を PWM ジェネレータで制御する
 - 0 = PWMxHy/PWMxLy I/O ピンペアの出力を対応する POUTyH/POUTyL(2) ビットの値に従って制御する
- bit 7-0 POUT4H:POUT1L: PWM 手動出カビット (1,2)
 - 1 = 対応するPOVDyH/POVDyL⁽²⁾ビットがクリアされた時にPWMxHy/PWMxLy I/Oピンをアクティブに駆動する
 - 0 = 対応するPOVDyH/POVDyL⁽²⁾ビットがクリアされた時にPWMxHy/PWMxLy I/Oピンを非アクティブに 駆動する
 - Note 1: 「x」は MCPWM モジュールの番号を指定します。
 - 2:「y」は MCPWM デューティサイクル ジェネレータの番号を指定します。

レジスタ 14-12: PxDC1: PWM デューティ サイクル レジスタ 1

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	
PxDC1<15:8>								
bit 15							bit 8	

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0		
PxDC1<7:0>									
bit 7									

凡例:

R=読み出し可能ビット W=書き込み可能ビット U=未実装、「0」として読み出し

-n = POR 時の値 1 = ビットをセット 0 = ビットをクリア x = ビットは未知

bit 15-0 PxDC1<15:0>: PWM デューティ サイクル 1 値ビット

dsPIC33F/PIC24H ファミリ リファレンス マニュアル

レジスタ 14-13: PxDC2: PWM デューティ サイクル レジスタ 2

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0			
	PxDC2<15:8>									
bit 15										

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	
PxDC2<7:0>								
bit 7		bit 0						

凡例:

R=読み出し可能ビット W=書き込み可能ビット U=未実装、「0」として読み出し

-n = POR 時の値 1 = ビットをセット 0 = ビットをクリア x = ビットは未知

bit 15-0 PxDC2<15:0>: PWM デューティ サイクル 2 値ビット

レジスタ 14-14: PxDC3: PWM デューティ サイクル レジスタ 3

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0		
PxDC3<15:8>									
bit 15									

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0		
PxDC3<7:0>									
bit 7									

凡例:

R=読み出し可能ビット W=書き込み可能ビット U=未実装、「0」として読み出し

-n = POR 時の値 1 = ビットをセット 0 = ビットをクリア <math>x = ビットは未知

bit 15-0 PxDC3<15:0>: PWM デューティ サイクル 3 値ビット

レジスタ 14-15: PxDC4: PWM デューティ サイクル レジスタ 4

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0		
PxDC4<15:8>									
bit 15									

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
			PxDC-	4<7:0>			
bit 7					_	_	bit 0

凡例:

R=読み出し可能ビット W=書き込み可能ビット U=未実装、「0」として読み出し

-n = POR 時の値 1 = ビットをセット 0 = ビットをクリア x = ビットは未知

bit 15-0 PxDC4<15:0>: PWM デューティ サイクル 4 値ビット

レジスタ 14-16: PWMKEY: PWM ロック解除レジスタ ⁽¹⁾

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	
PWMKEY<15:8>								
bit 15								

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
			PWMK	EY<7:0>			
bit 7							bit 0

凡例:

R =読み出し可能ビット W =書き込み可能ビット U =未実装、 $\lceil 0 \rceil$ として読み出し

-n = POR 時の値 1 = ビットをセット 0 = ビットをクリア x = ビットは未知

bit 15-0 PWMKEY<15:0>: PWM ロック解除ビット

PWMLOCK コンフィグレーション ビットがセットされている場合 (PWMLOCK = 1)、PWMxCON1、PxFLTACON、PxFLTBCON レジスタは PWMKEY レジスタに適切なシーケンスを書き込んだ後にのみ書き込み可能となります。PWMLOCK コンフィグレーション ビットがクリアされている場合 (PWMLOCK = 0)、PWMxCON1、PxFLTACON、PxFLTBCON レジスタは常時書き込み可能です。ロック解除シーケンスの詳細は 14.16.5「書き込み保護レジスタ」を参照してください。

Note 1: このレジスタは、FOSCSEL コンフィグレーション レジスタに PWMLOCK コンフィグレーション ビットが存在するデバイスにのみ実装されています。

dsPIC33F/PIC24H ファミリ リファレンス マニュアル

レジスタ 14-17: FPOR: POR デバイス コンフィグレーション レジスタ

U-1	U-1	U-1	U-1	U-1	U-1	U-1	U-1
_	_	_	_	_	_	_	_
bit 23							bit 16

U-1	U-1	U-1	U-1	U-1	U-1	U-1	U-1
_	1	_	_	_	_	_	_
bit 15							bit 8

	R/P	R/P	R/P	R/P	R/P	R/P	R/P	R/P
	PWMPIN	HPOL	LPOL	ALTI2C	BOREN		FPWRT<2:0>	
b	oit 7							bit0

凡例:

R=読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「O」として読み出し

-n = POR 時の値 1 = ビットをセット 0 = ビットをクリア x=ビットは未知

P=書き込み可能ビット

bit 23-8 未実装:「1」として読み出し

bit 7 PWMPIN: モータ制御 PWM モジュールピン モードビット

1 = デバイスリセット時に、PTENがセットされるまでPORTレジスタがPWMモジュールピンを制御

する(3ステートにする)

0 = デバイスリセット時に、PWM モジュールが PWM モジュールピンを制御する

bit 6 HPOL: モータ制御 PWM ハイサイド極性ビット

> 1 = PWM モジュールのハイサイド出力ピンの極性をアクティブ HIGH にする 0 = PWM モジュールのハイサイド出力ピンの極性をアクティブ LOW にする

bit 5 LPOL: モータ制御 PWM ローサイド極性ビット

> 1 = PWM モジュールのローサイド出力ピンの極性をアクティブ HIGH にする 0 = PWM モジュールのローサイド出力ピンの極性をアクティブ LOW にする

bit 4-0 PWM モジュールでは使用しません。詳細はセクション 25.「デバイス コンフィグレーション」

(DS70194) を参照してください。

レジスタ 14-18: FOSCSEL: クロック源選択レジスタ

R-x	R-x	U-0	U-0	U-0	R-x	R-x	R-x
IESO	PWMLOCK	_	_	_	FNOSC<2:0>		
bit 7							bit 0

凡例:

R=読み出し可能ビット P=書き込み可能ビット U=未実装ビット、「0」として読み出し

-n = POR 時の値 1 = ビットをセット 0 = ビットをクリア x = ビットは未知

bit 7 PWM モジュールでは使用しません。詳細は各デバイスのデータシートを参照してください。

bit 6 PWMLOCK: モータ制御 PWM ロック解除ビット

1 = PWM モジュール レジスタ PWMxCON1、PxFLTACON、PxFLTBCON を書き込み保護する

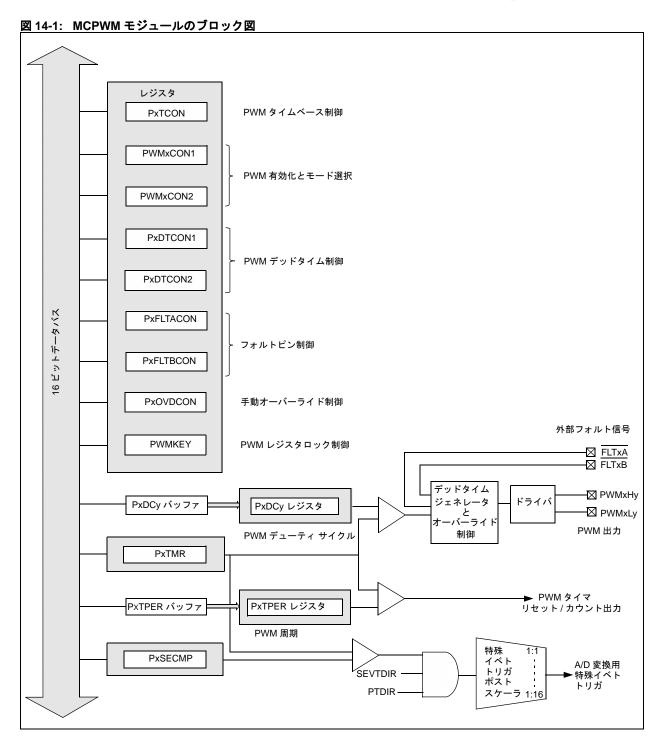
0 = 上記の PWM モジュール レジスタを書き込み保護しない

bit 5-3 **未実装:**「0」として読み出し

bit 2-0 PWM モジュールでは使用しません。詳細は各デバイスのデータシートを参照してください。

14.6 MCPWM モジュールのアーキテクチャの概要

図 14-1 に、dsPIC33F/PIC24H の MCPWM モジュールのブロック図を示します。



14.6.1 デューティ サイクル

MCPWM モジュールは最大 4 つの PWM ジェネレータを備えます。PWM ジェネレータのデューティ サイクル値を指定するために、4 つの特殊機能 PWM デューティ サイクル レジスタ (PxDCy) を使用します。 デューティ サイクル値は PWM 周期内で PWM パルスをアクティブにする時間を指定します。

14.6.2 デッドタイムの生成

デッドタイムの生成は、いずれかの PWM I/O ピンペアが相補出力モードで動作する時に自動的に有効化されます。電源装置を瞬時にスイッチングする事はできないため、相補ペアの一方のPWM出力のターンオフ イベントから他方のトランジスタのターンオン イベントの間に一定の遅延時間を設ける必要があります。

このために、2 つのプログラマブルなデッドタイム値を使用できます。ユーザ アプリケーションの柔軟性を高めるために、これらのデッドタイムは下記の 2 つの方法で使用できます。

- 相補ペアのハイサイドとローサイドに異なるデッドタイムを設定する事により、PWM 出力信号を最適化できます。最初のデッドタイムは、相補ペアのローサイド トランジスタのターンオフ イベントとハイサイド トランジスタのターンオン イベントの間に挿入されます。2番目のデッドタイムは、ハイサイド トランジスタのターンオフ イベントとローサイド トランジスタのターンオン イベントの間に挿入されます。
- 2つのデッドタイムをそれぞれ異なる PWM I/O ペアに割り当てる事ができます。この方法では、PWM モジュールは各相補 PWM I/O ペアで異なるトランジスタ / 負荷の組み合わせを駆動できます。

デッドタイム制御レジスタ (PxDTCON1 と PxDTCON2) により、最大 2 つのデッドタイム生成 ユニット (A と B) を設定できます。

14.6.3 出力オーバーライド制御

PWM モジュール出力のオーバーライド機能を使用する事により、デューティ サイクル コンペアユニットの動作とは無関係に、ユーザ アプリケーションから PWM I/O ピンを任意の論理状態に手動で駆動できます。PWM オーバーライド ビットは、各種の整流子モータの制御に使用できます。

出力オーバーライド機能の制御には、オーバーライド制御レジスタ (PxOVDCON<15:8>) の PWM 出力オーバーライドビット (POVD4H:POVD1L) を使用します。

14.6.4 特殊イベント トリガ

PWM モジュールは、アナログ / デジタル変換を PWM タイムベースに同期するための特殊イベントトリガを備えます。アナログ / デジタル サンプリングおよび変換は、PWM 周期内の任意タイミングで発生するようにプログラミングできます。特殊イベントコンペア レジスタ (PxSECMP) では、アナログ / デジタル変換を開始する特殊イベントトリガを生成するための特殊イベントコンペア値を設定します。

Note: PWM タイマ、PWM タイムベース周期、出力オーバーライド機能、特殊イベントトリガの詳細については、以降の各セクションで説明します。

14.7 MCPWM モジュールの動作モード

PWM タイムベース制御レジスタ (PxTCON<1:0>) の PWM タイムベース モード選択 (PTMOD) 制御ビットでは、MCPWM モジュールを 4 種類の動作モードのいずれかに設定できます。以下では 4 種類の動作モードのそれぞれについて説明します。

14.7.1 フリーランニング モード (PTMOD<1:0> = 0b00)

このモードでは、PWM タイムベース レジスタ (PxTMR) の値が PWM タイムベース周期レジスタ (PxTPER) の値に一致するまで上りカウントします。 PxTMR レジスタは、次の入力クロックエッジでリセットされます。 タイマは、PWM タイムベース制御レジスタ (PxTCON<15>) の PWM タイムベース タイマイネーブル ビット (PTEN) がセット状態を維持する間、上りカウントとリセットを繰り返します。

14.7.2 シングルイベント モード (PTMOD<1:0> = 0b01)

PWM タイマ (PxTMR) は、PTEN ビットがセットされた時に上りカウントを開始します。PxTMR 値が PxTPER レジスタ値に一致すると、次の入力クロックエッジで PxTMR レジスタがリセットされ、ハードウェアが PTEN ビットをクリアしてタイマのウントを停止します。

14.7.3 連続上り/下りカウントモード(PTMOD<1:0> = 0b10)

このモードでは、PWM タイマ (PxTMR) が PxTPER レジスタの値に一致するまで上りカウントします。タイマは次のクロックエッジで下りカウントを開始し、カウンタがゼロになるまでカウントを続けます。現在のカウント方向は、PWM タイムベース レジスタ (PxTMR<15>) のPWM タイムベース カウント方向ステータスビット (PTDIR) により示されます。このステータスビットは、タイマが下りカウントを開始した時にセットされます。

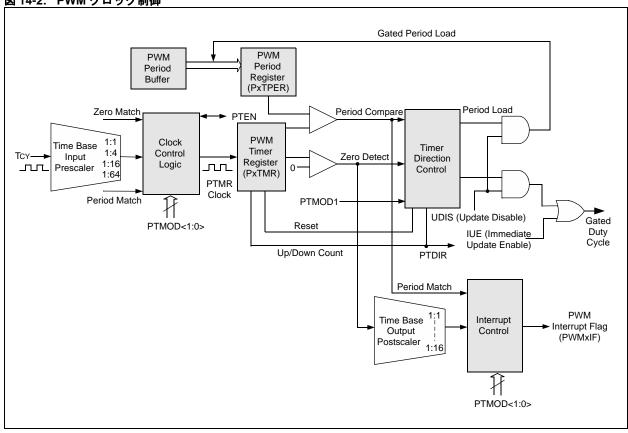
14.7.4 2 倍周期のデューティ サイクル更新割り込みを生成する上り / 下りカウントモード (PTMOD<1:0> = 0b11)

このモードは連続上り / 下りカウントモードに似ていますが、1 タイムベースで 2 回の割り込みイベントを生成するという点で異なります。1 回目の割り込みは PxTMR レジスタの値がゼロに一致した時、2 回目の割り込みは周期一致時に発生します。

14.8 PWM クロック制御

PWM パルスのタイムベースは、プリスケール / ポストスケール オプション付きの 15 ビットタイマによって供給されます (図 14-2 参照)。

図 14-2: PWM クロック制御



14.8.1 タイムベース入力プリスケーラ

クロック源が供給する入力クロック (TCY) は、4 段階 (1:1、1:4、1:16、1:64 のいずれか) にプリスケールできます。このプリスケール値は、PWM タイムベース制御レジスタ (PxTCON<3:2>) の PWM タイムベース入力クロック プリスケール選択ビット (PTCKPS) で選択できます。PWM クロック制御ロジック ブロックにはプリスケーラを通過したクロックが供給されます。

14.8.2 クロック制御ロジックとタイムベース

このブロックは、周期一致とゼロー致および PWM タイムベース制御レジスタ (PxTCON<1:0>) の PWM タイムベース モード選択ビット (PTMOD) に基づいて PWM タイマ出力の特性を決定します。タイムベース入力プリスケーラ カウンタは、下記のいずれかが発生した時にクリアされます。

- PxTMR レジスタへの書き込み
- PxTCON レジスタへの書き込み
- デバイスリセット

PWM タイムベース レジスタ (PxTMR) は、PxTCON レジスタへの書き込み発生時にクリアされません。

PWM タイムベース レジスタ (PxTMR<14:0>) の PWM タイムベース レジスタカウント値ビット (PTMR) のタイムベース値は、PWM タイムベース周期レジスタ (PxTPER) の値と比較されます。これらの値が一致すると、周期一致信号が生成されます。

PxTMR レジスタ内の PTMR ビットのタイムベース値がゼロに一致した時にゼロ検出信号が生成されます。

14.8.3 タイマ方向制御

タイマ方向制御ブロックはカウント方向を決定します。PWM タイムベース レジスタ (PxTMR<15>)の PWM タイムベース カウント方向ステータスビット (PTDIR) は、現在のカウント方向を示す読み出し専用ビットです。PTDIR ビットがクリアされていれば PxTMR は上りカウント中、セットされていれば下りカウント中です。タイムベースの有効化 / 無効化は、PWM タイムベース制御レジスタ (PxTMR<15> の PWM タイムベース タイマイネーブル ビット (PTEN) のセット / クリアにより設定します。ソフトウェアで PTEN ビットをクリアしても、PxTMR レジスタはクリアされません。

14.8.4 タイムベース出力ポストスケーラ

タイムベース出力ポストスケーラを使用すると、タイマ出力を 1:1 ~ 1:16 の範囲で 16 段階にポストスケールできます。割り込み制御ロジックは、ポストスケール値に応じて PWM 割り込みフラグ (PWMxIF) をセットする (PWM 割り込みを生成する) タイミングを決定します。ポストスケーラは、PWM デューティ サイクルを各 PWM サイクルで毎回更新する必要がない場合に使用できます。

タイムベース出力ポストスケーラ カウンタは、下記のいずれかが発生した時にクリアされます。

- PxTMR レジスタへの書き込み
- PxTCON レジスタへの書き込み
- デバイスリセット

PxTCON レジスタに書き込みが発生しても、PxTMR レジスタはクリアされません。

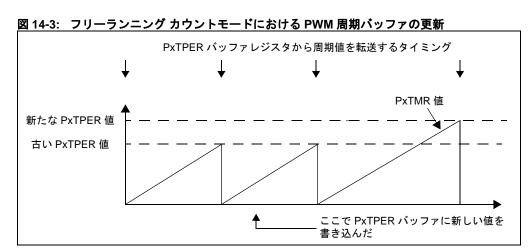
14.8.5 PWM 周期

PxTPER レジスタは、PxTMR レジスタのカウント周期を決定します。ユーザ アプリケーションは、PWM タイムベース レジスタ (PxTMR<14:0>) の PWM タイムベース周期値ビット (PxTPER) に 15 ビット値を書き込む必要があります。PxTMR<14:0> の値が PxTPER<14:0> の値に一致すると、タイムベースは次の入力エッジでゼロにリセットされるか、あるいはカウント方向を逆転します。この動作は、タイムベースの動作モードによって決まります。

動作中にグリッチの発生なくPWM信号周期を変更するために、タイムベース周期は二重にバッファリングされます。PxTPER バッファレジスタは、ユーザ アプリケーションからはアクセスできない実際のレジスタに対するバッファとして機能します。PxTPER バッファレジスタの内容は、下記のタイミングで実際のタイムベース周期レジスタに転送されます。

- フリーランニングおよびシングルイベント モードの場合: PxTMRレジスタの値がPxTPER レジスタの値と一致した後にゼロにリセットされた時
- 上り/下りカウントモードの場合: PxTMR レジスタがゼロに一致した時

PxTPER バッファレジスタの内容は、PWM タイムベースが無効化 (PTEN = 0) された時に、自動的に実際の PWM タイムベース周期レジスタ (PxTPER) に転送されます。図 14-3 と図 14-4 に、PxTPER バッファレジスタの内容がタイムベース周期レジスタに転送されるタイミングを示します。



式 14-1 に、PWM 周期の計算式を示します。

式 14-1: フリーランニング カウントモードにおける PWM 周期の計算式 (PTMOD = 00 または 01)

$$PxTPER = \frac{FCY}{FPWM \times (PxTMR \ Prescaler)} - 1$$

$$FCY = 20 \ \text{MHz}$$

$$FPWM = 20,000 \ \text{Hz}$$

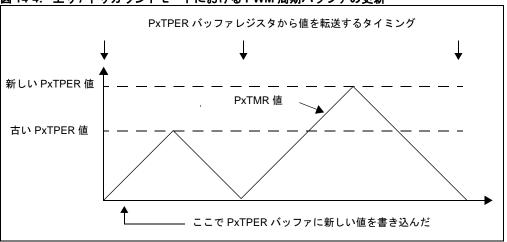
$$PxTMR \ Prescaler = 1:1$$

$$PxTPER = \frac{20,000,000}{20,000 \times 1} - 1$$

$$= 1000 - 1$$

$$= 999$$

図 14-4: 上り/下りカウントモードにおける PWM 周期パッファの更新



式 14-2: 上り / 下りカウントモードにおける PWM 周期の計算式 (PTMOD = 10 または 11)

$$PxTPER = \frac{FCY}{FPWM \times (PxTMR \ Prescaler) \times 2} - 1$$

例:

$$FCY = 20 \text{ MHz}$$

 $FPWM = 20,000 \text{ Hz}$
 $PxTMR \ Prescaler = 1:1$

$$PxTPER = \frac{20,000,000}{20,000 \times 1 \times 2} - 1$$
= 500 -1
= 499

14.9 タイムベース割り込み

PWM割り込みの生成は、PWMタイムベース制御レジスタ (PxTCON<1:0>)のPWMタイムベース モード選択ビット (PTMOD) で選択した動作モードと、PxTCON レジスタ (PxTCON<7:4>)のPWMタイムベース出力ポストスケール選択ビット (PTOPS) で選択したタイムベース出力ポストスケーラの影響を受けます。

以下では、4種類の動作モードにおける割り込み生成について説明します。

14.9.1 フリーランニング モード

PWM タイムベース レジスタ (PxTMR) の値が PWM タイムベース周期レジスタ (PxTPER) の値と一致して「0」にリセットされた時に割り込みが発生します。フリーランニング モードでは、ポストスケーラ選択ビットを使用して割り込みイベントの発生頻度を低減できます。

14.9.2 シングルイベント モード

PxTMR レジスタの値が PxTPER レジスタの値と一致して「0」にリセットされた時に割り込みが発生します。PxTCON レジスタ (PxTCON<15>) の PWM タイムベース タイマイネーブルビット (PTEN) もクリアされるため、PxTMR はカウントを停止します。ポストスケーラ選択ビットはこのモードの動作に影響しません。

14.9.3 上り/下りカウントモード

PxTMR レジスタの値がゼロに一致するたびに割り込みイベントが発生し、PWM タイムベース が上りカウントを開始します。このモードでは、ポストスケール選択ビットを使用して割り込みイベントの発生頻度を低減できます。

14.9.4 2 倍周期のデューティ サイクル更新割り込みを生成する上り/下り カウントモード

PxTMR レジスタの値がゼロに一致した時と周期一致時に毎回割り込みイベントが発生します。ポストスケール選択ビットはこのモードの動作に影響しません。このモードでは PWM デューティ サイクルを 1 周期に 2 回更新できるため、制御ループの処理能力を 2 倍に高める事ができます。このモードを使用すると、毎サイクルの PWM 信号の立ち上がりエッジと立ち下がりエッジを制御できます。

PWM 割り込みの発生時に、対応する IFS レジスタの PWM 割り込みフラグ (PWMIF) がセットされます。

14.10 PWM 出力の状態制御

PWM 制御レジスタ 1 (PWMxCON1<7:0>) の PWM HIGH および LOW I/O イネーブルビット (PENxH と PENxL) では、各 PWM 出力ピンをモジュールで使用するかどうかを指定します。 いずれかのピンを PWM 出力用に有効にすると、そのピンに対する PORT および TRIS レジスタによる制御は無効化されます。

PENxH および PENxL 制御ビットに加えて、POR デバイス コンフィグレーション レジスタ (FPOR) の 3 つのデバイス コンフィグレーション ビットが PWM 出力ピン制御します。このレジスタは下記のコンフィグレーション ビットを格納します。

- MCPWM ハイサイド ドライバ PWMyH⁽¹⁾ 極性ビット (HPOL)
- MCPWM ローサイド ドライバ PWMyL⁽¹⁾ 極性ビット (LPOL)
- MCPWM ドライバ初期化ビット (PWMPIN)

これら3つのコンフィグレーション ビットは、PWMxCON1 レジスタの PWM イネーブルビット (PENxH と PENxL) との組み合わせで機能します。これらのコンフィグレーション ビットにより、デバイスリセット後の PWM ピンの状態が適切に制御されます。

14.10.1 出力の極性制御

PWM I/O ピンの極性は、デバイスのプログラミング中に FPOR デバイス コンフィグレーション レジスタのHPOLおよびLPOLコンフィグレーション ビットを使用して設定されます。HPOLコンフィグレーション ビットはハイサイド PWM 出力 (PWMxH1:PWMxH4) の出力極性を設定します。LPOLコンフィグレーション ビットはローサイド PWM 出力 (PWMxL1:PWMxL4) の出力極性を設定します。

極性コンフィグレーションビットを「1」にセットした場合、対応する PWM I/O ピンの出力極性はアクティブ HIGH です。極性コンフィグレーションビットを「0」にクリアした場合、対応する PWM I/O ピンの出力極性はアクティブ LOW です。

14.10.2 PWM 出力ピンのリセット状態

PWMPIN コンフィグレーション ビットは、デバイスリセット時の PWM 出力ピンの挙動を決定します。このビットを使用すると、PWM モジュールによって制御されるデバイスへの外付けプルアップ / プルダウン抵抗を省略できます。

PWMPIN コンフィグレーション ビットを「1」にセットすると、PENyH および PENyL 制御 ビットはデバイスリセット時にクリアされます。その結果、全ての PWM 出力は 3 ステートにされ、対応する PORT および TRIS レジスタによって制御されます。

PWMPIN コンフィグレーション ビットを「0」にクリアすると、PENyH および PENyL 制御 ビットはデバイスリセット時にセットされます。全ての PWM ピンはデバイスリセット時に PWM 出力用として有効化され、HPOL および LPOL コンフィグレーション ビットで定義した 非アクティブ状態となります。

Note 1: 「y」は MCPWM デューティサイクル ジェネレータの番号を指定します。

14.11 PWM 出力モード

以下では各種の PWM 出力モードについて説明します。

14.11.1 シングルイベント PWM モード

PWM タイムベースをシングルイベント モード (PTMOD<1:0> = 01) に設定した場合、PWM モ ジュールはパルス出力を1回だけ生成します。この動作モードは、高速スイッチト リラクタン ス モータ等の一部の整流子モータの駆動に使用できます。 シングルイベント モードでは、エッ ジアライン出力だけを生成できます。

このモードは、PTEN ビット(PxTCON<15>)がセットされている時にPWM I/Oピンをアクティ ブ状態に駆動します。デューティ サイクルレジスタとの一致が発生すると、PWM I/O ピンは 非アクティブ状態に駆動されます。PxTPER レジスタとの一致が発生すると、PxTMR レジス タがクリアされ、アクティブな PWM I/O ピンは全て非アクティブ状態に駆動され、PTEN ビッ トがクリアされ、割り込みが発生します。PTEN ビットがソフトウェアで再びセットされるま で PWM モジュールの動作は停止します。

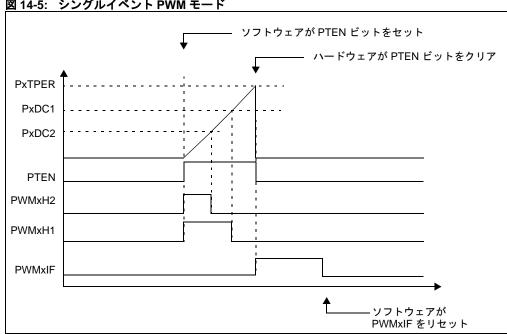


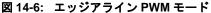
図 14-5: シングルイベント PWM モード

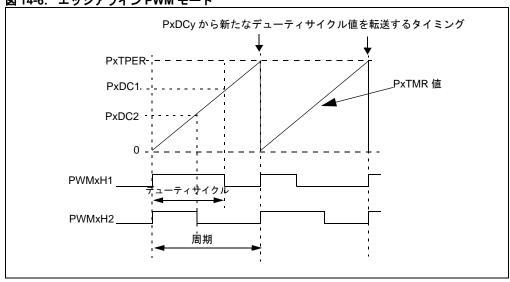
14.11.2 エッジアライン PWM モード

PWM タイムベースがフリーランニング モードで動作している時、PWM モジュールはエッジ アライン PWM 信号を生成します。PWM チャンネルの出力信号は、PxTPER の値が指定する 周期と、対応する PxDCy レジスタが指定するデューティ サイクルを持ちます (図 14-6 参照)。 デューティ サイクルがゼロではなく、かつ即時更新が全て無効 (IUE = 0) の場合、全ての有効 な PWM ジェネレータ出力は、PWM 周期の開始時 (PxTMR = 0) にアクティブに駆動されます。 各 PWM 出力は、PxTMR 値が PWM ジェネレータのデューティ サイクル値に一致した時に、非 アクティブに駆動されます。

PxDCy レジスタの値がゼロの場合、対応する PWM ピンの出力は、PWM 周期全体を通して非 アクティブに駆動されます。逆に PxDCy レジスタの値が PxTPER レジスタの値より大きい場 合、PWM ピンの出力は PWM 周期全体を通してアクティブに駆動されます。

即時更新を有効 (IUE = 1) にした場合、いずれかのアクティブな PxDCy レジスタに新たな値が 書き込まれた時に即座にデューティ サイクル値が更新されます。





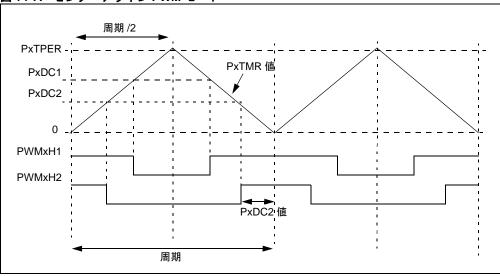
14.11.3 センターアライン PWM モード

PWMタイムベースの動作モードを2種類の上り/下りカウントモードのいずれか(PTMOD<1:0> = 1x) に設定した場合、PWM モジュールはセンターアライン PWM 信号を生成します。

PWMタイムベースが下りカウント中(PTDIR = 1)にデューティ サイクルレジスタの値がPTMR の値に一致すると、PWM コンペア出力はアクティブ状態に駆動されます。PWM タイムベース が上りカウント中 (PTDIR = 0)に PxTMR レジスタの値がデューティ サイクル値に一致すると、PWM コンペア出力は非アクティブ状態に駆動されます。

デューティ サイクルレジスタの値がゼロの場合、対応する PWM ピンの出力は PWM 周期全体を通して非アクティブに駆動されます。逆にデューティ サイクルレジスタの値が PxTPER レジスタの値より大きい場合、PWM ピンの出力は PWM 周期全体を通してアクティブに駆動されます。

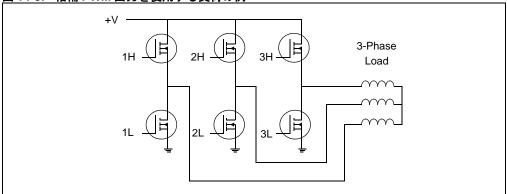




14.11.4 相補 PWM 出力モード

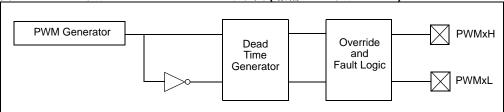
相補 PWM 出力モードを使用すると、図 14-8 に類似するインバータ負荷を駆動できます。AC 誘導モータおよびブラシレス DC モータ アプリケーションでは、このようなインバータ トポロジが一般的です。相補 PWM 出力モードでは、一対の PWM 出力ペアの両方のピンを同時にアクティブに駆動する事はできません。各 PWM チャンネルと出力ピンペアは、内部で図 14-9 のように構成されます。両方の出力を短期間非アクティブに駆動する事により、デバイス スイッチング中にデッドタイムを挿入する事ができます (14.16「MCPWM モジュールの特殊機能」を参照)。

図 14-8: 相補 PWM 出力を使用する負荷の例



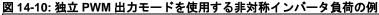
各 PWM I/O ピンペアに相補 PWM 出力モードを選択するには、PWM 制御レジスタ 1 (PWMxCON1<11:8>) の対応する PWM I/O ペアモードビット (PMOD) をクリアします。PWM I/O ピンは、デバイスリセット時に既定値の相補 PWM 出力モードに設定されます。

図 14-9: 1 つの出力ピンペアの PWM ブロック図 (相補 PWM 出力モード)



14.11.5 独立 PWM 出力モード

独立 PWM 出力モードは、図 14-10 に類似する負荷の駆動に使用できます。PWM 出力ペアを独立 PWM 出力モードに設定するには、PWM 制御レジスタ 1 (PWMxCON1<11:8>) の対応する PWM I/O ペアモードビット (PMOD) をセットします。独立 PWM 出力モードではデッドタイム ジェネレータは無効化され、また、出力ピンペアの各ピンの状態に関する制約も受けません。



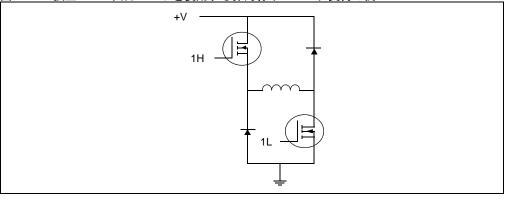
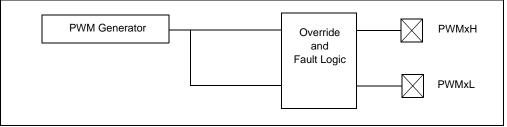


図 14-11: 1 つの出力ピンペアの PWM ブロック図 (独立 PWM 出力モード)



14.12 デューティ サイクルレジスタのパッファリング

PWM 出力をグリッチの発生なく更新するために、4 つの PWM デューティ サイクルレジスタ (PxDC1:PxDC4) がバッファリングされます。各ジェネレータには、ユーザ アプリケーション からアクセス可能な PxDCy レジスタ (バッファレジスタ)と、実際に使用するコンペア値を保持する1つのデューティ サイクル レジスタ (メモリには配置されない)が割り当てられています。PWM 出力のグリッチを回避するために、PWM デューティ サイクル値は PWM 周期内の特定タイミングで PxDCy バッファレジスタの値を使用して更新されます。

PWM タイムベースがフリーランニングまたはシングルイベント モード (PTMOD<1:0> = 0x) で動作している場合、PxTMR の値が PxTPER レジスタの値と一致して、その後に「0」にリセットされる時に PWM デューティ サイクルが更新されます。

Note: PWM タイムベースを無効化 (PTEN = 0) した場合、PxDCy バッファレジスタに値を書き込むとデューティ サイクルは即座に更新されます。これにより PWM 信号の生成が有効になる前に、デューティ サイクルを更新できます。

PWM タイムベースが上り / 下りカウントモード (PTMOD<1:0> = 10) で動作している場合、 PxTMR レジスタの値がゼロに一致した時にデューティ サイクルが更新され、PWM タイムベースが上りカウントを開始します。図 14-12 に、上り / 下りカウントモードでデューティ サイクルの更新が発生するタイミングを示します。

PWM タイムベースが更新を 2 回行う上り / 下りカウントモード (PTMOD<1:0> = 11) で動作している場合、PxTMR レジスタの値がゼロに一致した時と PxTPER レジスタの値に一致した時に、デューティ サイクルが更新されます。図 14-13 に、2 倍周期の上り / 下りカウントモードでデューティ サイクルの更新が発生するタイミングを示します。

図 14-12: 上り / 下りカウントモードのデューティ サイクル更新タイミング

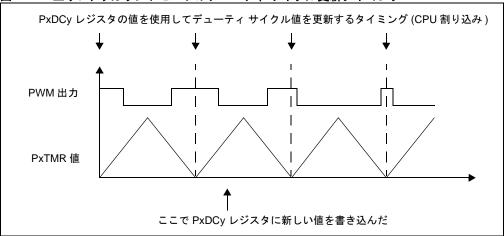
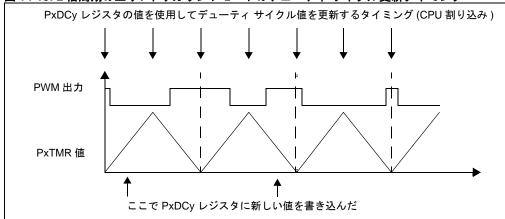


図 14-13: 2 倍周期の上り / 下りカウントモードのデューティ サイクル更新タイミング

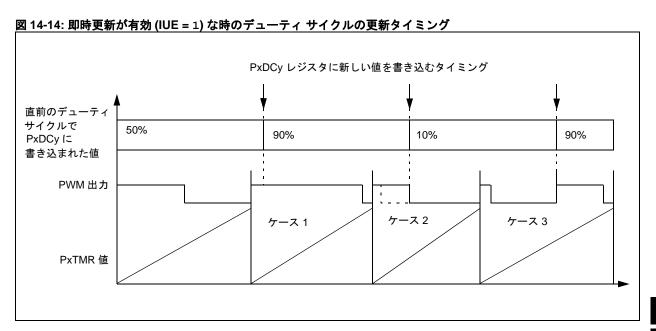


14.12.1 PWM デューティ サイクルの即時更新

PWM 制御レジスタ 2 (PWMxCON2<2>) の即時更新イネーブルビット (IUE) を使用すると、デューティサイクルレジスタへの書き込み後即座にデューティサイクル値を更新できます。この機能を有効にすると、現在のタイムベース周期が終了するのを待たずにデューティサイクル値が更新されます。IUE ビットをセットするとデューティサイクルの即時更新は有効化されます。IUE ビットをクリアすると、デューティサイクルの即時更新は無効化されます。即時更新を有効にすると、下記の3つの状況が発生する可能性があります。

- ケース 1: 現在のタイムベース値よりも大きなデューティ サイクル値を書き込んだ時に PWM 出力がアクティブであった場合、PWM パルス幅は延長されます。
- ケース 2: 現在のタイムベース値よりも小さなデューティ サイクル値を書き込んだ時に PWM 出力がアクティブであった場合、PWM パルス幅は短縮されます。
- ケース 3: 現在のタイムベース値よりも大きなデューティ サイクル値を書き込んだ時に PWM 出力が非アクティブであった場合、PWM 出力は即座にアクティブになり、更新されたデューティ サイクルが終了するまでアクティブ状態を維持します。

図 14-14 に上記の各ケースを図示します。



14.13 PWM デューティ サイクルの分解能

MCPWM モジュールが生成する PWM パルスの実効分解能は、PWM 周波数(または周期)とデバイスの動作周波数によって決まります。

最大分解能(ビット数)は、デバイスのクロック周波数と PWM 周波数から下式により求まります。

式 14-3: PWM 分解能

$$PWMResolution = log_2(\frac{2FCY}{FPWM})$$

式 14-3 中の FPWM は PWM スイッチング周波数、FCY はデバイスの動作周波数です。

表 14-1 に、デバイス動作周波数と PxTPER 値の組み合わせに対応する PWM 分解能と PWM 周波数の一覧を示します。表 14-1 内の PWM 周波数は、エッジアライン(フリーランニング PxTMR) PWM モードでの値です。センターアライン モード(上り/下り PxTMR モード)の PWM 周波数は表 14-1 の 1/2 です(表 14-2 参照)。

表 14-1: PWM 周波数と分解能の例 (1:1 プリスケーラ、エッジアライン PWM モード時)

Tcy (Fcy)	PxTPER 値	100% に対応する PxDCy 値	PWM 分解能	PWM 周波数 (FPWM)
25 ns (40 MHz)	0x7FFE	0xFFFE	16 ビット	1.22 kHz
25 ns (40 MHz)	0x3FE	0x7FE	11 ビット	39.1 kHz
50 ns (20 MHz)	0x7FFE	0xFFFE	16 ビット	610 Hz
50 ns (20 MHz)	0x1FE	0x3FE	10 ビット	39.1 kHz
100 ns (10 MHz)	0x7FFE	0xFFFE	16 ビット	305 Hz
100 ns (10 MHz)	0xFE	0x1FE	9 ビット	39.1 kHz
200 ns (5 MHz)	0x7FFE	0xFFFE	16 ビット	153 Hz
200 ns (5 MHz)	0x7E	0xFE	8 ビット	39.1 kHz

表 14-2: PWM 周波数と分解能の例 (1:1 プリスケーラ、センターアライン PWM モード時)

Tcy (Fcy)	PxTPER 値	100% に対応する PxDCy 値	PWM 分解能	PWM 周波数
25 ns (40 MHz)	0x7FFE	0xFFFE	16 ビット	610 Hz
25 ns (40 MHz)	0x3FFE	0x7FFE	15 ビット	1.22 kHz
50 ns (20 MHz)	0x7FFE	0xFFFE	16 ビット	305 Hz
50 ns (20 MHz)	0x1FFE	0x3FFE	14 ビット	1.22 kHz
100 ns (10 MHz)	0x7FFE	0xFFFE	16 ビット	153 Hz
100 ns (10 MHz)	0xFFE	0x1F FE	13 ビット	1.22 kHz
200 ns (5 MHz)	0x7FFE	0xFFFE	16 ビット	76.3 Hz
200 ns (5 MHz)	0x7FE	0xFFE	12 ビット	1.22 kHz

Note: PTPER = 0x7FFF の場合、100% デューティ サイクルは達成できません。この場合、最大デューティ サイクルは 100% よりも 1/2 Tcy 短くなります。

MCPWM モジュールは、Tcy/2 の分解能で PWM 信号エッジを生成できます。1:1 プリスケーラを使用する場合、PxTMR は 1 Tcy で 1 つインクリメントします。Tcy/2 のエッジ分解能を得るには、PxDCy<15:1> を PxTMR<14:0> と比較してデューティ サイクルー致を検出します。 PWM 信号エッジを Tcy 境界で生成するのか Tcy/2 境界で生成するのかは、PxDCy<0> の値によって決まります。1:4、1:16、1:64 のいずれかのプリスケーラを PWM タイムベースに使用する場合、PxDCy<0> をプリスケーラ カウンタクロックの最上位ビット (PxDCy<0> と比較する事によって PWM エッジの生成タイミングが決まります。

PxTMR と PxDCy の分解能を図 14-15 に示します。この例では 1:1 のプリスケーラを選択しているので、PxTMR の分解能は Tcy、PxDCy の分解能は Tcy/2 です。

図 14-15: PxTMR および PxDCy 分解能のタイミング図 (1:1 プリスケーラ、フリーランニング モード時)

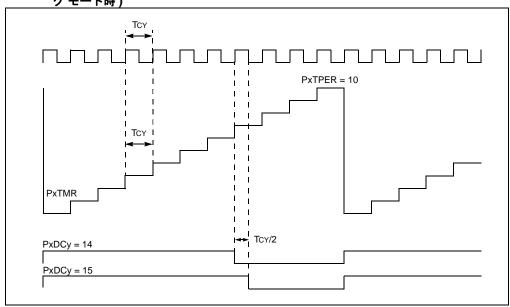
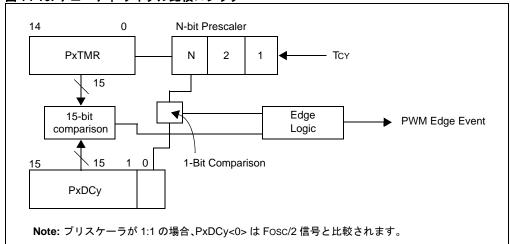


図 14-16: デューティ サイクル比較ロジック



14.14 PWM デッドタイム制御

PWM モジュールの各相補出カペアは、デッドタイムの挿入に使用する 6 ビット下りカウンタ を備えます。図 14-17 に示すように、各デッドタイム ユニットは、デューティ サイクル コン ペア出力に接続した立ち上がりおよび立ち下がりエッジ検出器を備えます。

PWM エッジイベントの検出時に、2 つのデッドタイムのいずれかがタイマに書き込まれます。 立ち上がりエッジか立ち下がりエッジかに応じて、相補出力の一方の状態変化はタイマ値がゼ ロになるまで遅延されます。図 14-18 に、1 つの PWM 出力ペアにおけるデッドタイム挿入の タイミング図を示します。わかりやすくするために、この図では立ち上がりおよび立ち下がり エッジでのデッドタイムを誇張して示しています。

図 14-17: 1 つの出力ピンペアにおけるデッドタイム ユニットのブロック図

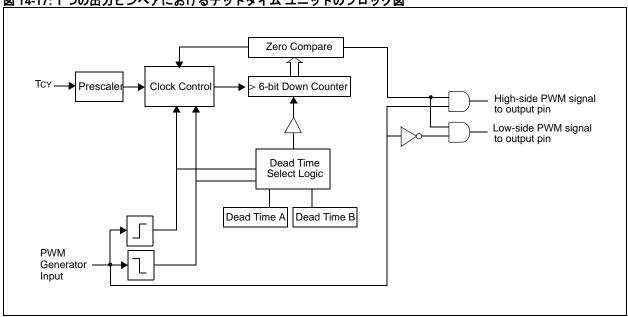
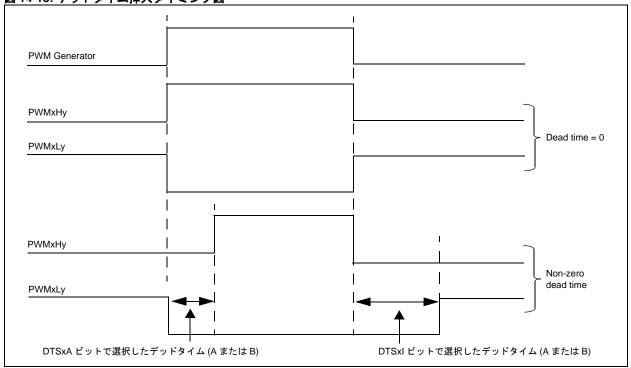


図 14-18: デッドタイム挿入タイミング図



14.14.1 デッドタイムの割り当て

デッドタイム制御レジスタ 2 (PxDTCON2) の制御ビットにより、相補出力の各々に 2 つのプログラマブルなデッドタイムを割り当てる事ができます。相補出力ペアの各々に 2 つのデッドタイム割り当て制御ビットが存在します。例えば、PWMxH1/PWMxL1 相補出力ペアに使用するデッドタイムの選択には、PWM1 信号アクティブ遷移時デッドタイム選択 (DTS1A) 制御ビットと PWM1 信号非アクティブ遷移時デッドタイム選択 (DTS1I) 制御ビットを使用します。この一対のデッドタイム選択制御ビットは、それぞれ「デッドタイム選択アクティブ」および「デッドタイム選択非アクティブ」制御ビットとも呼ばれます。これらの各制御ビットの機能は以下の通りです。

- DTSxA 制御ビットは、ハイサイド PWM 出力をアクティブに駆動する前に挿入するデッド タイムを選択します。
- DTSxl 制御ビットは、ローサイド PWM 出力をアクティブに駆動する前に挿入するデッド タイムを選択します。

表 14-3 に、各デッドタイム選択制御ビットの機能の概要を記載します。

表 14-3: デッドタイム選択ビット

ビット	機能
DTS1A	PWMxH1/PWMxL1 相補出力ペアで PWMxH1 をアクティブに駆動する前に挿入するデッドタイムを選択します。
DTS1I	PWMxH1/PWMxL1 相補出力ペアで PWMxL1 をアクティブに駆動する前に挿入するデッドタイムを選択します。
DTS2A	PWMxH2/PWMxL2 相補出力ペアで PWMxH2 をアクティブに駆動する前に挿入するデッドタイムを選択します。
DTS2I	PWMxH2/PWMxL2 相補出力ペアで PWMxL2 をアクティブに駆動する前に挿入するデッドタイムを選択します。
DTS3A	PWMxH3/PWMxL3 相補出力ペアで PWMxH3 をアクティブに駆動する前に挿入するデッドタイムを選択します。
DTS3I	PWMxH3/PWMxL3 相補出力ペアで PWMxL3 をアクティブに駆動する前に挿入するデッドタイムを選択します。
DTS4A	PWMxH4/PWMxL4 相補出力ペアで PWMxH4 をアクティブに駆動する前に挿入するデッドタイムを選択します。
DTS4I	PWMxH4/PWMxL4 相補出力ペアで PWMxL4 をアクティブに駆動する前に挿入するデッドタイムを選択します。

14.14.2 デッドタイム レジスタ

デッドタイム ユニット A とデッドタイム ユニット B は、入力クロック プリスケーラ値と 6 ビット符号なしデッドタイム カウント値を選択する事によって設定します。

4 段階の入力クロック プリスケーラを選択する事により、デバイス動作周波数に応じて適切なレンジのデッドタイムを設定できます。また、2 つのデッドタイム値のそれぞれに異なるクロック プリスケーラ値を選択できます。デッドタイム クロック用プリスケーラ値の選択には、デッドタイム制御レジスタ 1 (PxDTCON1<15:14> と PxDTCON1<7:6>) のデッドタイム ユニット A プリスケール選択ビット (DTAPS<1:0>) とデッドタイム ユニット B プリスケール選択ビット (DTBPS<1:0>) を使用します。下記のクロック プリスケーラ オプションを 2 つのデッドタイム 値の各々に選択できます。

- TCY
- 2 Tcy
- 4 Tcy
- 8 Tcy

式 14-4: デッドタイムの計算

$$DT = \frac{\vec{r}ッドタイム}{ \mathcal{J}リスケール値×TCY}$$

Note: DT (デッドタイム) は DTA<5:0> または DTB<5:0> レジスタの値です。

表 14-4 に、入力クロック プリスケーラ値とデバイス動作周波数の組み合わせに対応するデッドタイム レンジの例を示します。

表 14-4: デッドタイム レンジの例

Tcy (Fcy)	プリスケーラ値	分解能	デッドタイム レンジ
25 ns (40 MHz)	1 Tcy	25 ns	25 ns – 1.6 μs
25 ns (40 MHz)	4 Tcy	100 ns	100 ns – 7 μs
50 ns (20 MHz)	4 Tcy	200 ns	200 ns – 12 μs
100 ns (10 MHz)	2 Tcy	200 ns	200 ns – 12 μs
100 ns (10 MHz)	1 Tcy	100 ns	100 ns – 6 μs

14.14.3 デッドタイム歪み

PWM デューティ サイクルが短いと、PWM のアクティブ時間に対するデッドタイムの比率が大きくなります。極端なケースでは、実際のデューティ サイクルがプログラミングしたデューティサイクル以下になると PWM パルスが全く生成されない場合があります。このような場合、挿入したデッドタイムによって PWM モジュールの生成波形に歪みが生じます。

ユーザ アプリケーションで PWM デューティ サイクルをデッドタイムの 3 倍以上の長さに保 つ事により、デッドタイム歪みを最小限に抑える事ができます。デッドタイム歪みは、閉ループ電流制御等の方法で修正する事もできます。

デューティ サイクルが 100% に近い場合にも同様の歪みが生じます。アプリケーションで使用する最大デューティ サイクルは、PWM 信号の最小非アクティブ時間がデッドタイムの 3 倍以上の長さを維持できるように選択する必要があります。

MCPWM モジュールのコンフィグレーション方法を以下のサンプルコードに示します。

例 14-1:MCPWM モジュールの動作モードと動作周期の選択

```
/* Configuration register FPOR */
/* High and Low switches set to active-high state */
_FPOR(RST_PWMPIN & PWMxH_ACT_HI & PWMxL_ACT_HI)

/* PWM time base operates in a Free Running mode */
PlTCONbits.PTMOD = 0b00;

/* PWM time base input clock period is Tcy (1:1 prescale) */
/* PWM time base output post scale is 1:1 */

PlTCONbits.PTCKPS = 0b00;

PlTCONbits.PTOPS = 0b00;

/* Choose PWM time period based on input clock selected */
/* Refer to Equation 14-1 */
/* PWM switching frequency is 20 kHz */
/* Fcy is 20 MHz */

PlTPER = 999;
```

例 14-2: MCPWM モジュールの出力モードの選択

```
/* PWM I/O pairs 1 to 3 are in complementary mode */
/* PWM pins are enabled for PWM output */

PWM1CON1bits.PMOD1 = 0;
PWM1CON1bits.PMOD2 = 0;
PWM1CON1bits.PMOD3 = 0;
PWM1CON1bits.PEN1H = 1;
PWM1CON1bits.PEN2H = 1;
PWM1CON1bits.PEN3H = 1;
PWM1CON1bits.PEN3L = 1;
PWM1CON1bits.PEN3L = 1;
PWM1CON1bits.PEN3L = 1;
/* Immediate update of PWM enabled */
PWM1CON2bits.IUE = 1;
```

例 14-3: デッドタイムの挿入 (相補 PWM 出力モード専用)

```
/* Clock period for Dead Time Unit A is Tcy */
/* Clock period for Dead Time Unit B is Tcy */
P1DTCON1bits.DTAPS = 0b00;
P1DTCON1bits.DTBPS = 0b00;
/* Dead time value for Dead Time Unit A */
/* Dead time value for Dead Time Unit B */
P1DTCON1bits.DTA = 10;
P1DTCON1bits.DTB = 20;
/* Dead Time Unit selection for PWM signals */
/* Dead Time Unit A selected for PWM active transitions */
/* Dead Time Unit B selected for PWM inactive transitions */
P1DTCON2bits.DTS3A = 0;
P1DTCON2bits.DTS2A = 0;
P1DTCON2bits.DTS1A = 0;
P1DTCON2bits.DTS3I = 1;
P1DTCON2bits.DTS2I = 1;
P1DTCON2bits.DTS1I = 1;
```

例 14-4: MCPWM モジュールの I/O ピンの制御

```
/* PWM I/O pin controlled by PWM Generator */

PlovDcONbits.PovD3H = 1;
PlovDcONbits.PovD2H = 1;
PlovDcONbits.PovD3H = 1;
PlovDcONbits.PovD3L = 1;
PlovDcONbits.PovD3L = 1;
PlovDcONbits.PovD1L = 1;
```

<u>例 14-5: MCPWM モジュールのデューティ サイクルの初期化</u>

```
/* Initialize duty cycle values for PWM1, PWM2 and PWM3 signals */
P1DC1 = 200;
P1DC2 = 200;
P1DC3 = 200;
```

例 14-6: PWM パルス生成の有効化

```
PITCONDits.PTEN = 1;
```

14.15 PWM のフォルト対応

PWM モジュールに関連するフォルトピンは、FLTxA と FLTxB の2本です。これらのピンを使用する事により、フォルト発生時に各 PWM I/O ピンを定義した状態に駆動できます。この動作はソフトウェアによる操作を必要としないため、フォルトイベントに素早く対応できます。

フォルトピンに多重化される他の機能は、dsPIC33F/PIC24H デバイスごとに異なります。フォルト入力として使用する場合、各フォルトピンの読み出しには対応する PORT レジスタを使用します。FLTxA および FLTxB ピンはアクティブ LOW 入力として機能するため、1 つの外付けプルアップ抵抗を介して容易に同一入力に接続された複数ソースの倫理和を取る事ができます。PWM モジュール用に使用しない場合、これらのピンは汎用 I/O ピンまたは多重化された他の機能用のピンとして使用できます。各フォルトピンは、それぞれに専用の割り込みベクタ、割り込みフラグビット、割り込みイネーブルビット、割り込み優先度ビットを持ちます。

フォルトAコンフィグレーション レジスタ (PxFLTACON) が FLTxA ピンの機能を制御し、フォルトBコンフィグレーション レジスタ (PxFLTBCON) が FLTxB ピンの機能を制御します。

14.15.1 フォルトピンのイネーブルビット

PxFLTACON および PxFLTBCON レジスタは、それぞれ 4 つのフォルト入力イネーブルビット (FAEN1:FAEN4 と FBEN1:FBEN4) を持ちます。これらのイネーブルビットにより、各 PWM I/O ピンペアをフォルト入力ピンで制御するかどうかを選択します。各 PWM I/O ピンペアでフォルト オーバーライドを有効にするには、PxFLTACON または PxFLTBCON レジスタの対応するビットをセットする必要があります。

PxFLTACON または PxFLTBCON レジスタの全てのイネーブルビットをクリアした場合、フォルト入力ピンは PWM モジュールに対して何も効果を持たず、フォルト割り込みは発生しません。

14.15.2 フォルト状態

PxFLTACON および PxFLTBCON 特殊機能レジスタは、フォルト入力ピンがアクティブになった時の各 PWM I/O ピンの状態を指定する 8 つのビットをそれぞれ格納します。これらのビットをクリアした場合、対応する PWM I/O ピンはフォルト発生時に非アクティブ状態に駆動されます。これらのビットをセットした場合、対応する PWM I/O ピンはフォルト発生時にアクティブ状態に駆動されます。アクティブおよび非アクティブ状態は、HPOL および LPOL デバイス コンフィグレーション ビットで定義した各 PWM I/O ピンの極性に基づきます。

相補PWM出力モードで動作するPWMI/Oペアの両方のピンをフォルト状態時にアクティブに駆動するように設定した場合、特殊な状況が発生します。すなわち、相補PWM出力モードでは常にハイサイドが優先されるため、両方のI/Oピンが同時にアクティブ状態に駆動される事はありません。

14.15.3 フォルト入力モード

各フォルト入力ピンは下記の2つの動作モードを持ちます。

- ラッチモード: フォルトピンが LOW に駆動された時、PWM 出力を PxFLTACON および PxFLTBCON レジスタで定義した状態に駆動します。PWM 出力は、フォルトピンが HIGH に駆動され、かつ対応する割り込みフラグ (FLTxAIF または FLTxBIF) がソフトウェアでクリアされるまでフォルト状態を維持します。上記の2つの条件が成立すると、即時更新イネーブルビット (IUE) の値に関係なく、PWM 出力は次の PWM 周期境界または 1/2 周期境界で通常動作に戻ります。フォルトピンのフォルト状態が終了する前に割り込みフラグをクリアしても、PWM モジュールは通常動作には戻らず、フォルトピンが出力を再格納する事を止めるまで待機します。
- サイクルバイサイクル モード: フォルト入力ピンが LOW に駆動されている間、PWM 出力は定義されたフォルト状態を維持します。フォルトピンが HIGH に駆動されると、即時更新イネーブル (IUE) ビットの値に関係なく、PWM 出力は次の PWM 周期境界または 1/2 周期境界(センターアライン モードの場合)で通常動作に戻ります。

各フォルト入力ピンの動作モードの選択には、フォルト A モードビット (FLTAM) とフォルト B モード (FLTBM) ビット (PxFLTACON<7> と PxFLTBCON<7>) を使用します。

14.15.3.1 フォルト状態への移行

フォルトピンを有効にした場合、フォルトピンが LOW に駆動されると、PWM デューティ サイクル レジスタ (PxDCy) とオーバーライド制御レジスタ (PxOVDCON) の値に関係なく、PWM ピンは即座に定義されたフォルト状態に駆動されます。フォルト動作は他の全ての PWM 制御レジスタよりも高い優先度を持ちます。

14.15.3.2 フォルト状態の終了

PWM タイムベースが無効 (PTEN=0) の場合、これらのルールにとって例外が発生します。 PWM タイムベースが無効の場合、PWM モジュールはフォルト条件がクリアされると即座に PWM 出力信号を復元します。

14.15.4 フォルトピン制御

両方のフォルト入力ピンをいず<u>れかの</u>PWMピンペアの制御用に割り当てた場合、FLTxA入力ピンに設定したフォルト状態がFLTxB入力ピンよりも優先されます。

フォルト A 条件がクリアされると、次のいずれかの動作が発生します。FLTxB 入力がまだフォルト状態である場合、次の PWM 周期境界または 1/2 周期境界で、PWM 出力はフォルト B 制御レジスタ (PxFLTBCON) で設定された状態に変化します。FLTxB 入力がフォルト状態ではない場合、次の PWM 周期境界または 1/2 周期境界で PWM 出力は通常動作に戻ります。

Note: FLTxA ピンをラッチモードに設定した場合、FLTxA ピンのフォルト状態がクリアされ、かつフォルト A 割り込みフラグがクリアされるまで PWM 出力はフォルトB 状態にも通常動作にも移行しません。

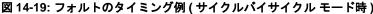
14.15.5 フォルトピンのソフトウェア制御

ユーザ ソフトウェアでフォルトピンを制御する事ができます。各フォルト入力は1つの PORT I/O ピンを共有するため、対応する TRIS ビットをクリアする事により、その PORT ピンを出力として設定できます。ピンの PORT ビットをクリアすると、フォルト入力がアクティブになります。

Note: フォルト入力をソフトウェアで制御するには注意が必要です。フォルトピンの TRIS ビットをクリアすると、フォルト入力を外部から駆動できなくなります。

14.15.6 フォルトのタイミング例

下図に PWM フォルトのタイミング例を示します。



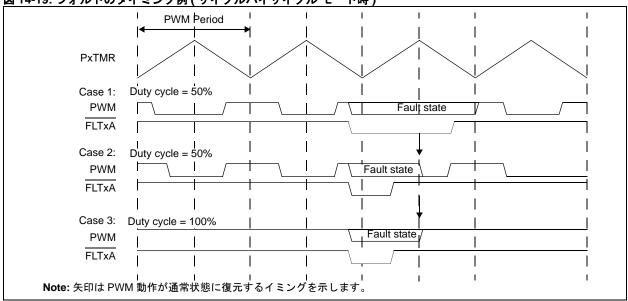
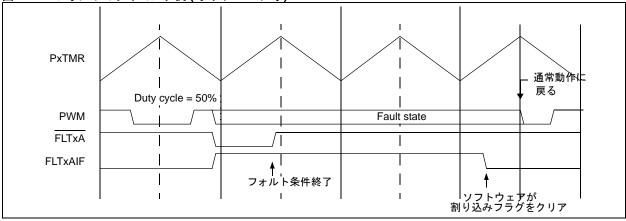
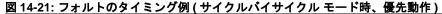
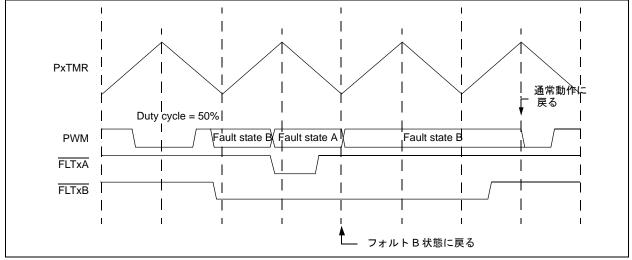


図 14-20: フォルトのタイミング例 (ラッチモード時)







14.16 MCPWM モジュールの特殊機能

MCPWM モジュールは下記の特殊機能を備えます。

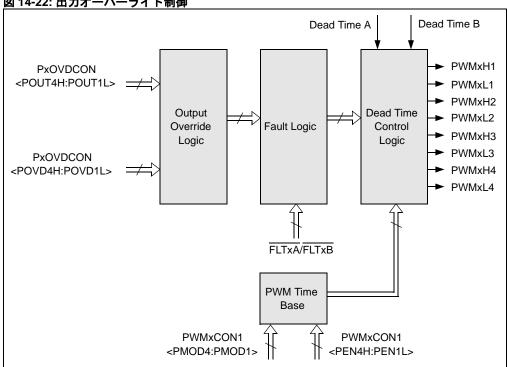
- PWM 出力オーバーライド
- 特殊イベント トリガ
- PWM 更新ロック
- デバイス エミュレーション
- レジスタ書き込み保護

14.16.1 PWM 出力オーバーライド

PWM 出力オーバーライド ビットを使用する事により、ユーザはデューティ サイクル コンペ アユニットとは無関係に、I/O ピンを指定した論理状態に手動で駆動できます。PWM オーバー ライド ビットは、各種の整流子モータの制御に使用できます。

図 14-22 に、PWM 出力オーバーライド制御のブロック図を示します。

図 14-22: 出力オーバーライド制御



PWM 出力オーバーライド機能に関連する全ての制御ビットは、オーバーライド制御レジスタ (PxOVDCON) に格納されています。PxOVDCON レジスタの上位バイトは、オーバーライドす る PWM I/O ピンを指定する 8 つの PWM 出力オーバーライドビット (POVDx) を格納します。 PxOVDCON レジスタの下位バイトは、上記の POVDx ビットに対応する各ピンのオーバーラ イド時の状態を指定する8つのPWM手動出力ビット(POUTx)を格納します。

POVD ビットはアクティブ LOW の制御ビットです。POVD ビットをセットした場合、対応す る POUTx ビットの設定は PWM 出力に影響しません。POVD ビットのいずれかをクリアした 場合、対応する PWM I/O ピンの出力は POUT ビットの状態によって決まります。POUT ビッ トをセットすると、対応する PWM ピンはそのピンのアクティブ状態に駆動されます。POUT ビットをクリアすると、対応する PWM ピンはそのピンの非アクティブ状態に駆動されます。

PWM 出力オーバーライド機能のデモ用サンプルコードを例 14-7 に示します。

例 14-7: MCPWM 出力オーバーライド機能を使用するためのコード

```
/* Output Override Synchronization */
/* Output overrides via the P10VDCON register are synchronized to the PWM */
/* time base by setting the OSYNC bit */
PWM1CON2bits.OSYNC = 1;
/* Override control register configuration */
/* Output on the PWMxHy and PWMxLy I/O pins are controlled by the */
/* corresponding POUTx bits in the PxOVDCON register */
PlovDCONbits.POVD3H = 0;
P1OVDCONbits.POVD2H = 0;
PlovDCONbits.PovDlH = 0;
P1OVDCONbits.POVD3I = 0;
P10VDCONbits.POVD2L = 0;
P10VDCONbits.P0VD1L = 0;
/* PWM I/O pins are driven to active state by setting the corresponding bit */
P10VDCONbits.POUT3H = 1;
P10VDCONbits.POUT2H = 1;
P10VDCONbits.POUT1H = 1;
P10VDCONbits.POUT3L = 1;
P10VDCONbits.POUT2L = 1;
P10VDCONbits.POUT1L = 1;
```

14.16.1.1 相補出力モードのオーバーライド制御

PWM I/O ピンペアが相補 PWM 出力モード (PMODx = 0) で動作している場合、PWM モジュールはある種のオーバーライドを許可しません。両方のピンを同時にアクティブに駆動する事はできません。各出力ペアで常にハイサイドピンが優先されます。

Note: PWM チャンネルを手動でオーバーライドした場合でも、デッドタイムは挿入されます。

14.16.1.2 オーバーライドの同期

出力オーバーライド同期ビット OSYNC (PWMxCON2<1>) を「1」にセットした場合、PxOVDCON レジスタを使用する全ての出力オーバーライドは PWM タイムベースに同期します。同期出力オーバーライドは下記のタイミングで発生します。

- エッジアライン モードでは PxTMR がゼロの時
- センターアライン モードでは PxTMR がゼロの時
- PxTMR の値が PxTPER の値に一致した時

オーバーライド同期機能を使用する事により、PWM ピン上のパルス幅が不必要に短くなる事を回避できます。

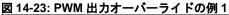
14.16.1.3 出力オーバーライドの例

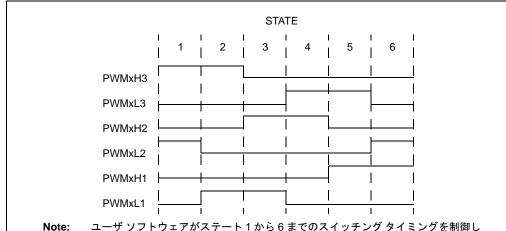
図 14-23 に、PWM 出力オーバーライド機能を使用した場合に生成される波形の例を示します。この図はブラシレス DC モータ用の 6 ステップ整流シーケンスも示しています。モータは三相インバータを介して駆動されます(図 14-24 参照)。PWM 出力は適切なロータ位置が検出されると、整流シーケンスの次のステートへスイッチングされます。この例では、PWM 出力は指定された論理状態に駆動されます。図 14-23 の信号生成に使用する PxOVDCON レジスタの値を表 14-5 に示します。

PWM デューティ サイクルレジスタを PxOVDCON レジスタと組み合わせて使用する事ができます。この場合デューティ サイクルレジスタで負荷に供給する電流を制御し、PxOVDCON レジスタで整流を制御します。そのような例を図 14-24 に示します。図 14-24 の信号生成に使用する PxOVDCON レジスタの値を表 14-6 に示します。

表 14-5: PWM 出力オーパーライドの例 1

ステート	PxOVDCON<15:8>	PxOVDCON<7:0>
1	0000000b	00100100b
2	00000000	00100001b
3	00000000b	00001001b
4	0000000b	00011000b
5	00000000b	00010010b
6	00000000b	00000110b





Note: ユーザ ソフトウェアがステート 1 から 6 までのスイッチング タイミングを制御し

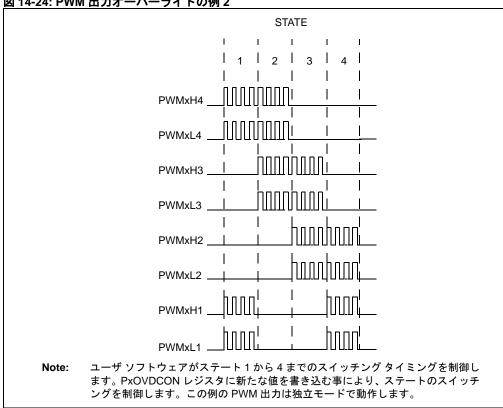
ます。PxOVDCON レジスタに新たな値を書き込む事により、ステートのスイッチ

ングを制御します。

表 14-6: PWM 出力オーバーライドの例 2

ステート	PxOVDCON<15:8>	PxOVDCON<7:0>
1	11000011b	00000000b
2	11110000b	d0000000b
3	00111100b	00000000b
4	00001111b	0000000ბ

図 14-24: PWM 出力オーバーライドの例 2



14.16.2 特殊イベント トリガ

PWM モジュールは、アナログ / デジタル変換を PWM タイムベースに同期するための特殊イベ ントトリガを備えます。アナログ / デジタル サンプリングおよび変換時間は、PWM 周期内の 任意のタイミングで発生するようにプログラミングできます。特殊イベントトリガにより、ア ナログ / デジタル変換結果を収集してからデューティ サイクル値を更新するまでの遅延時間を 最小限に抑える事がきます。

PWM 特殊イベントトリガの動作制御には、1 つの SFR (PxSECMP) と 4 つのポストスケーラ 制御ビット (SEVOPS<3:0>) を使用します。特殊イベントトリガを発生させる PxTMR 値は、特 殊イベントコンペア レジスタ (PxSECMP) に格納されます。

PWM タイムベースが上り / 下りカウントモードで動作する場合、特殊イベントトリガのカウン トフェイズを指定するために追加の制御ビットが必要です。カウントフェイズの選択には、特 殊イベントコンペア レジスタ (PxSECMP<15>)の MSb である特殊イベントトリガ タイムベー ス方向ビット (SEVTDIR) を使用します。SEVTDIR ビットをクリアした場合、特殊イベントト リガは PWM タイムベースの上りカウントフェイズで発生します。SEVTDIR ビットをセット した場合、特殊イベントトリガは PWM タイムベースの下りカウントフェイズで発生します。 PWM タイムベースの動作モードを上り/下りカウントモード以外に設定した場合、SEVTDIR 制御ビットは効果を持ちません。

例 14-8 のサンプルコードに、MCPWM 特殊イベントの生成に基づいてアナログ / デジタル変 換 (ADC) をトリガする方法を示します。

例 14-8: MCPWM 特殊イベントの生成に基づく ADC のトリガ

/* Select Special Event time base direction such that trigger will occur */
/* when PWM time base is counting downwards */
P1SECMPbits.SEVTDIR = 1;

/* Select PWM Special Event Trigger Output Postscale value to 1:1 */
PWM1CON2bits.SEVOPS = 0b0000;

/* Assign special event compare value */
P1SECMPbits.SEVTCMP = 100;

/* Choose ADC1 trigger source such that MCPWM1 module stops sampling and */
/* starts conversion */
AD1CON1bits.SSRC = 0b011;

14.16.2.1 特殊イベントトリガの有効化

PWM モジュールは常に特殊イベントトリガ信号を生成します。この信号は必要に応じて A/D 変換モジュール用に使用できます。特殊イベントトリガの詳細な使用方法は「PIC24F ファミリ リファレンス マニュアル」のセクション16.「DMA を使用する10/12 ビット ADC」(DS70183)を参照してください。

14.16.2.2 特殊イベントトリガのポストスケーラ

PWM 特殊イベントトリガは、1:1 ~ 1:16 のポストスケール値を選択可能なポストスケーラを備えます。ポストスケーラは、毎回の PWM サイクルで同期 A/D 変換を実行する必要がない場合に使用できます。ポストスケーラの設定には、PWM 制御レジスタ 2 (PWMxCON2<11:8>) SFRのPWM特殊イベントトリガ出力ポストスケール選択(SEVOPS)制御ビットを使用します。

特殊イベント出力プリスケーラは下記のイベントでクリアされます。

- 特殊イベントコンペア レジスタ (PxSECMP) への書き込み
- 全てのデバイスリセット

14.16.3 PWM 更新ロック

アプリケーションによっては、全てのデューティサイクルレジスタと周期レジスタに新たな値を書き込んだ後に、それらの値を実際の動作に使用する事が重要となります。更新ロック機能を使用すると、モジュールが新しいデューティサイクル値と周期値を実際に使用し始めるタイミングをユーザアプリケーションで指定できます。PWM 更新ロック機能を有効にするには、PWM 制御レジスタ 2 (PWMxCON2<0>) SFR の PWM 更新ディセーブルビット (UDIS) をセットします。

UDIS ビットは、全てのデューティ サイクルレジスタ (PxDC1:PxDC4) と PWM タイムベース 周期バッファ (PxTPER) に影響します。更新ロックを実行するには下記の手順が必要です。

- UDIS ビットをセットする
- 該当する全てのデューティ サイクルレジスタと PxTPER に値を書き込む
- UDIS ビットをクリアして更新を許可する

Note: PWM 更新ロック機能を使用する場合、即時更新を無効 (IUE = 0) にする必要があります。

14.16.4 デバイス エミュレーション

PWM モジュールはデバッグ環境をサポートする特殊な機能を備えます。メモリ内容を調べるためにハードウェア エミュレータまたはデバッガを停止した時に、有効な全ての PWM ピンを任意に3ステートにできます。デバイスが実行停止中に PWM 出力が正しい状態に駆動されている事を確認するには、プルアップおよびプルダウン抵抗を取り付ける必要があります。

デバイスリセット時の PWM 出力ピンの機能と極性は、3 つのデバイス コンフィグレーション ビットによって決まります (14.10「PWM 出力の状態制御」参照)。これらのコンフィグレーション ビット値の変更にはハードウェア デバッガまたはエミュレーション ツールを使用します。詳細は使用するツールの技術文書を参照してください。

14.16.5 レジスタ書き込み保護

書き込み保護機能は、FOSCSELコンフィグレーションレジスタにPWMLOCKコンフィグレーションビットが存在するデバイスにのみ実装されています。PWMLOCKコンフィグレーションビットが実装されていない場合、PWMxCON1、PxFLTACON、PxFLTBCONレジスタは常時書き込み可能です。

PWMLOCK コンフィグレーション ビットがセットされている場合 (PWMLOCK = 1)、 PWMxCON1、PxFLTACON、PxFLTBCON レジスタは書き込み保護されます。これらのロックされたレジスタに書き込むには、2つの値 (0xABCD と 0x4321) を続けて PWMKEY レジスタに書き込む事によってロックを解除する必要があります。PWMxCON1、PxFLTACON、PxFLTBCON レジスタのいずれかへの書き込みは、上記のロック解除シーケンス直後の SFR アクセスで実行する必要があります。ロック解除シーケンスと書き込みアクセスの間に他の SFR アクセスが発生すると、書き込みはできません。

全てのレジスタ (PWMxCON1、PxFLTACON、PxFLTBCON) に書き込むには、ロック解除シーケンスが3回必要です。

PWMLOCK コンフィグレーション ビットがクリアされている場合 (PWMLOCK = 0)、PWMKEY レジスタの機能は無効化され、PWMxCON1、PxFLTACON、PxFLTBCON レジスタへの書き込みは常時可能です。

14.17 省電力モード時の動作

14.17.1 スリープモード時の PWM 動作

デバイスがスリープモードに移行するとシステムクロックは停止します。PWM タイムベース はシステムクロック源 (TCY) から供給されるため、PWM の動作も停止します。有効化された全ての PWM 出力ピンは、スリープモードへ移行する直前の出力状態を維持します。

PWM モジュールを電源アプリケーションの負荷制御に使用する場合、PWRSAV 命令を実行する前に PWM モジュールの出力を安全な状態に設定する必要があります。アプリケーションによっては、PWM 出力を特定の出力状態に維持すると負荷が過大な電流を消費し始める事があります。このような場合、例えば PxOVDCON レジスタを使用して PWM 出力ピンを手動で非アクティブ状態に設定できます (例 14-9 参照)。

例 14-9: 手動で PWM ピンを非アクティブ状態に設定するコード

; This code example drives all PWM1 pins to the inactive state $% \left(\frac{1}{2}\right) =\frac{1}{2}\left(\frac{$

; before executing the PWRSAV instruction.

CLR P10VDCON ; Force all PWM outputs inactive PWRSAV #0 ; Put the device in Sleep mode SETM.B P10VDCONH ; Set POVD bits when device wakes

PxFLTACON および PxFLTBCON レジスタでフォルトA およびフォルトB 入力ピンによる PWM ピンの制御を有効にした場合、これらのフォルト入力ピンはデバイスがスリープモードに移行しても通常の動作を継続します。スリープモード中にいずれかのフォルトピンが LOW に駆動されると、PWM 出力は PxFLTACON および PxFLTBCON レジスタで設定したフォルト状態に駆動されます。

フォルト入力ピンを使用して CPU をスリープモードからウェイクアップさせる事もできます。フォルト割り込みイネーブルビットをセットした場合 (FLTxAIE = 1 または FLTxBIE = 1)、フォルトピンがLOWに駆動された時にデバイスがスリープモードからウェイクアップします。フォルトピン割り込み優先度が現在の CPU 優先度よりも高い場合、ウェイクアップ後のプログラム実行はフォルトピン割り込みベクタが指す位置から開始されます。それ以外の場合、プログラム実行は PWRSAV 命令の直後の命令から再開されます。

14.17.2 アイドルモード時の PWM 動作

デバイスがアイドルモードに移行してもシステムクロック源は動作し続けますが、CPU はコード実行を停止します。オプションの設定によって、PWM モジュールをアイドルモード時にも動作させる事ができます。PWM モジュールをアイドルモード時にも動作させるかどうかは、PWM タイムベース制御レジスタ (PxTCON<13>)の PWM タイムベース アイドルモード時停止ビット (PTSIDL) で指定します。

PTSIDL = 0 の場合、PWM モジュールはアイドルモード時も通常動作します。PWM タイムベース割り込みを有効にした場合、この割り込みを使用してデバイスをアイドルモードからウェイクアップさせる事ができます。PWM タイムベース割り込みイネーブルビット (PTIE) をセット (PTIE = 1) した場合、PWM タイムベース割り込みが発生するとデバイスがウェイクアップします。PWM タイムベース割り込み優先度が現在の CPU 優先度よりも高い場合、ウェイクアップ後のプログラム実行は PWM 割り込みベクタが指す位置から開始されます。それ以外の場合、プログラム実行は PWRSAY 命令の直後の命令から再開されます。

PTSIDL = 1 の場合、モジュールはアイドルモード時に停止します。この場合、PWM 出力ピンとフォルト入力ピンの動作はスリープモード時と同じです (詳細は **14.17.1「スリープモード時の PWM 動作」**参照)。

表 14-7: 8 出力 MCPWM1 モジュール関連のレジスタ

24	ス i + i · · · · · · · · · · · · · · · · ·																
レジスタ名	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	リセット時の値
IFS3	FLT1AIF	_	_	_	ı	_	PWM1IF	ı	_	_	ı	_	_	_	_	_	0000 0000 0000 0000
IFS4	_	_	_	FLT2BIF	I	FLT2AIF	PWM2IF	I	_	_	ı	_	_	_	_	FLT1BIF	0000 0000 0000 0000
IEC3	FLT1AIE	_	_	_	-	_	PWM1IE	-	_	_	_	_	_	_	_	_	0000 0000 0000 0000
IEC4	_	_	_	FLT2BIE	-	FLT2AIE	PWM2IE	-	_	_	_	_	_	_	_	FLT1BIE	0000 0000 0000 0000
IPC14	_	_	_	_	-	_	_	-	_	Р	WM1IP<2:0	0>	_	_	_	_	0000 0000 0100 0000
IPC15	_	Fl	_T1AIP<2:	0>	-	_	_	-	_	_	_	_	_	_	_	_	0100 0000 0000 0000
IPC16	_	_	_	_	-	_	_	-	_	_	_	_	_	FI	LT1BIP<2:0)>	0000 0000 0000 0100
P1TCON	PTEN	_	PTSIDL	_	-	_	_	-		PTOP	S<3:0>		PTCKP	S<1:0>	PTMOI	D<1:0>	0000 0000 0000 0000
P1TMR	PTDIR							PWM タ	イムベース	レジスタ							0000 0000 0000 0000
P1TPER	_							PWM タイ	ムベース暦	期レジス?	₹						0111 1111 1111 1111
P1SECMP	SEVTDIR						PV	VM 特殊イ	ベントコン	ノペアレジ	スタ						0000 0000 0000 0000
PWM1CON1	_	_	_	_	PMOD4	PMOD3	PMOD2	PMOD1	PEN4H	PEN3H	PEN2H	PEN1H	PEN4L	PEN3L	PEN2L	PEN1L	0000 0000 yyyy yyyy ⁽¹⁾
PWM1CON2	_	_	_	_		SEVOR	PS<3:0>		_	_	_	_	_	IUE	OSYNC	UDIS	0000 0000 0000 0000
P1DTCON1	DTBPS	S<1:0>		デ	ッドタイム	ムB値レジ.	スタ		DTAPS<1:0> デッドタイム A 値レジスタ						0000 0000 0000 0000		
P1DTCON2	_	_	_	_	-	_	_	-	DTS4A	DTS4I	DTS3A	DTS3I	DTS2A	DTS2I	DTS1A	DTS1I	0000 0000 0000 0000
P1FLTACON	FAOV4H	FAOV4L	FAOV3H	FAOV3L	FAOV2H	FAOV2L	FAOV1H	FAOV1L	FLTAM	_	_	_	FAEN4	FAEN3	FAEN2	FAEN1	0000 0000 0000 yyyy ⁽²⁾
P1FLTBCON	FBOV4H	FBOV4L	FBOV3H	FBOV3L	FBOV2H	FBOV2L	FBOV1H	FBOV1L	FLTBM	_	_	_	FBEN4	FBEN3	FBEN2	FBEN1	0000 0000 0000 yyyy ⁽²⁾
P10VDCON	POVD4H	D4H POVD4L POVD3H POVD3L POVD2H POVD2L POVD1H POVD1L POUT4H POUT4L POUT3H POUT3L POUT2H POUT2L POUT1H POUT1L									1111 1111 0000 0000						
P1DC1							PWM デ	゚ューティ・	サイクル 1	レジスタ							0000 0000 0000 0000
P1DC2							PWM デ	゚ューティ・	サイクル 2	レジスタ							0000 0000 0000 0000
P1DC3							PWM デ	゚ューティ・	サイクル 3	レジスタ							0000 0000 0000 0000
P1DC4							PWM デ	゚ューティ・	サイクル 4	レジスタ							0000 0000 0000 0000
PWMKEY ⁽³⁾								PWMKE	EY<15:0>								0000 0000 0000 0000

凡例: y = ビットはコンフィグレーションに依存、u = 未実装ビット、— = 未実装、「0」として読み出し

Note 1: PEN4H:PEN1H および PEN4L:PEN1L ビットのリセット状態は、FPOR デバイス コンフィグレーション レジスタの PWMPIN デバイス コンフィグレーション ビットの値よって決まります。PWMPIN が「0」であればリセット値は「1」、PWMPIN が「1」であればリセット値は「0」です。

- 2: FOSCSEL コンフィグレーション レジスタに PWMLOCK コンフィグレーション ビットが存在するデバイスでは、FAEN4:FAEN1 および FBEN4:FBEN1 ビットのリセット値は「1」です。これ以外の全ての条件では、これらのビットのリセット値は「0」です。詳細は各デバイスのデータシートを参照してください。
- 3: このレジスタは、FOSCSEL コンフィグレーション レジスタに PWMLOCK コンフィグレーション ビットが存在するデバイスにのみ実装されています。このレジスタが実装されているかどうかは、各 デバイスのデータシートを参照してください。

DS70187D_JP - p. 14-51

表 14-8: 2 出力 MCPWM2 モジュール関連のレジスタ

SFR?	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	リセット時の値
IFS3	FLT1AIF	1	_	_		_	PWM1IF		1	_	_	_	_	_	_	_	0000 0000 0000 0000
IFS4	_	_	_	FLT2BIF	_	FLT2AIF	PWM2IF	_	-	_	_	_	_	_	_	FLT1BIF	0000 0000 0000 0000
IEC3	FLT1AIE	_	_	_	_	_	PWM1IE	_	_	_	_	_	_	_	_	_	0000 0000 0000 0000
IEC4	_	_	_	FLT2BIE	_	FLT2AIE	PWM2IE	_	-	_	_	_	_	_	_	FLT1BIE	0000 0000 0000 0000
IPC18	_	_	_	_	_	Fl	T2AIP<2:0	>	-	- PWM2IP<2:0>				_	0000 0100 0100 0000		
IPC19	_	_	_	_	_	_	_	_	_	_	FLT2BIP<2:0>				0>	0000 0000 0000 0100	
P2TCON	PTEN	_	PTSIDL	_	_	_	-	_		PTOPS<3:0> PTCKPS<1:0> PTMOD<1:0>				D<1:0>	0000 0000 0000 0000		
P2TMR	PTDIR		•				PV	VM タイマ:	カウント値	直レジスタ	!						0000 0000 0000 0000
P2TPER	_						PV	VM タイム	ベース周昇	リレジスタ	!						0000 0000 0000 0000
P2SECMP	SEVTDIR						PWN	1特殊イベ:	ントコン・	ペアレジス	スタ						0000 0000 0000 0000
PWM2CON1	_	_	_	_	_	_	_	PMOD1	_	_		PEN1H	_	_	_	PEN1L	0000 0000 000y 000y ⁽¹⁾
PWM2CON2	_	_	_	_		SEVOP	S<3:0>		_	_		_	_	IUE	OSYNC	UDIS	0000 0000 0000 0000
P2DTCON1	DTBPS	PS<1:0> DTB<5:0> DTAPS<1:0> DTAPS<5:0>										0000 0000 0000 0000					
P2DTCON2	_	_	_	_	_	_	_	_	_	_		_	_	_	DTS1A	DTS1I	0000 0000 0000 0000
P2FLTACON	_	_		_	-	_	FAOV1H	FAOV1L	FLTAM	_		_	_	_	_	FAEN1	0000 0000 0000 000y ⁽²⁾
P2OVDCON	_	_	_	_	I	_	POVD1H	POVD1L	_	_	_	_	_	_	POUT1H	POUT1L	1111 1111 0000 0000
P2DC1	PWM デューティ サイクル 1 レジスタ											0000 0000 0000 0000					

凡例: y = ビットはコンフィグレーションに依存、u = 未実装ビット、— = 未実装、「0」として読み出し

Note 1: PEN1H および PEN1L ビットのリセット状態は、FPOR デバイス コンフィグレーション レジスタの PWMPIN デバイス コンフィグレーション ビットの値によって決まります。PWMPIN が「0」であればリセット値は「1」、PWMPIN が「1」であればリセット値は「0」です。

2: FOSCSEL コンフィグレーション レジスタに PWMLOCK コンフィグレーション ビットが存在するデバイスでは、FAEN1 ビットのリセット値は「1」です。これ以外の条件では、このビットのリセット値は常に「0」です。詳細は各デバイスのデータシートを参照してください。

14.18 関連アプリケーション ノート

本セクションに関連するアプリケーションノートの一覧を下に記載します。一部のアプリケーションノートは dsPIC33F/PIC24H ファミリ向けではありません。ただし概念は共通しており、変更が必要であったり制限事項が存在するものの利用が可能です。モータ制御用PWMモジュールに関連する最新のアプリケーションノートは以下の通りです。

タイトル	アプリケーション ノート番号
dsPIC30F によるセンサレス ブラシレス DC モータ制御	AN901
dsPIC30F による AC 誘導モータのベクトル制御	AN908
dsPIC30F2010 によるセンサ付きブラシレス DC モータの制御	AN957
dsPIC30F MCU による AC 誘導モータ制御の紹介	AN984
dsPIC30F DSC による PMSM モータの正弦波制御	AN1017
永久磁石式同期モータのセンサレス界磁制御	AN1078
逆起電力フィルタ処理によるセンサレス ブラシレス DC モータ	マの制御 AN1083
dsPIC [®] DSC を用いた電力変換アプリケーション向け力率改善	回路 AN1106
多数決関数を用いた逆起電力フィルタ処理によるセンサレスに	ブラシレス DC モータの制御 AN1160
AC 誘導モータ (ACIM) のセンサレス界磁制御 (FOC)	AN1162
界磁弱めを使用する AC 誘導モータ (ACIM) のセンサレス界磁	制御 (FOC) AN1206
内蔵力率改善 (PFC) 回路とセンサレス界磁制御 (FOC) システム	AN1208
ブラシレス DC モータと dsPIC30F デバイスの開発ガイド	GS001
QEI モジュールによる回転数と回転位置の計測	GS002
dsPIC [®] DSC MCPWM モジュールによる AC 誘導モータの駆動	GS004
dsPIC30F センサレスモータ チューニング インターフェイスの	D使用 GS005

Note: dsPIC33F/PIC24H ファミリ関連のアプリケーション ノートとサンプルコードはマイクロチップ社のウェブサイト (www.microchip.com) でご覧頂けます。

14.19 改訂履歴

リビジョン A (2007年1月)

本書の初版

リビジョンB(2007年2月)

本書全体の小規模な更新

リビジョン C (2008年9月)

このリビジョンでの変更内容は以下の通りです。

- · Note:
 - 14.13「PWM デューティサイクル分解能」に達成可能な最大デューティサイクルに関する注釈を追加 (この更新箇所は dsPIC30F ファミリ リファレンス マニュアル (DS70046) のセクション 15「モータ制御用 PWM」(DS70062) から参照されています)
- レジスタ:
 - FPOR: POR デバイス コンフィグレーション レジスタ (レジスタ 14-17 参照)の bit 0 ~ 4 の説明を修正
- セクション:
 - 14.10「PWM 出力の状態制御」(第2段落)で、「BOR および POR デバイス コンフィグレーション レジスタ (FBORPOR)」への参照を「POR デバイス コンフィグレーション レジスタ (FPOR)」に修正
 - FBORPOR への参照を FPOR に変更
- 表:
 - 表 14-1 と表 14-2 の 100% に対応する PxTPER 値と PxDCy 値を更新 (この更新箇所 は dsPIC30F ファミリ リファレンス マニュアル (DS70046) のセクション 15「モータ 制御用 PWM」(DS70062) から参照されています)
- 本書全体を通して、表現や体裁等の細部を修正

リビジョン D (2010年7月)

このリビジョンでの変更内容は以下の通りです。

- PWM 制御レジスタ 1 とフォルト A 制御レジスタ (レジスタ 14-5 とレジスタ 14-9 参照) 内の注釈を更新
- PWM ロック解除レジスタとクロック源選択レジスタ (レジスタ 14-16 とレジスタ 14-18 参照)を追加
- 14.16.5「書き込み保護レジスタ」を新たに追加
- レジスタマップ (表 14-7 と表 14-8 参照) 内の注釈を更新

NOTE:

マイクロチップ社製デバイスのコード保護機能に関して次の点にご注意ください。

- マイクロチップ社製品は、該当するマイクロチップ社データシートに記載の仕様を満たしています。
- マイクロチップ社では、通常の条件ならびに仕様に従って使用した場合、マイクロチップ社製品のセキュリティレベルは、現在市場に流通している同種製品の中でも最も高度であると考えています。
- しかし、コード保護機能を解除するための不正かつ違法な方法が存在する事もまた事実です。弊社の理解ではこうした手法は、マイクロチップ社データシートにある動作仕様書以外の方法でマイクロチップ社製品を使用する事になります。このような行為は知的所有権の侵害に該当する可能性が非常に高いと言えます。
- マイクロチップ社は、コードの保全性に懸念を抱くお客様と連携し、対応策に取り組んでいきます。
- マイクロチップ社を含む全ての半導体メーカーで、自社のコードのセキュリティを完全に保証できる企業はありません。コード保護機能とは、マイクロチップ社が製品を「解読不能」として保証するものではありません。

コード保護機能は常に進歩しています。マイクロチップ社では、常に製品のコード保護機能の改善に取り組んでいます。マクロチップ社のコード保護機能の侵害は、デジタル ミレニアム著作権法に違反します。そのような行為によってソフトウェアまたはその他の著作物に不正なアクセスを受けた場合は、デジタル ミレニアム著作権法の定めるところにより損害賠償訴訟を起こす権利があります。

本書に記載されているデバイス アプリケーション等に関する 情報は、ユーザの便宜のためにのみ提供されているものであ り、更新によって無効とされる事があります。お客様のアプ リケーションが仕様を満たす事を保証する責任は、お客様に あります。マイクロチップ社は、明示的、暗黙的、書面、口 頭、法定のいずれであるかを問わず、本書に記載されている 情報に関して、状態、品質、性能、品性、特定目的への適合 性をはじめとする、いかなる類の表明も保証も行いません。マ イクロチップ社は、本書の情報およびその使用に起因する一 切の責任を否認します。マイクロチップ社の明示的な書面に よる承認なしに、生命維持装置あるいは生命安全用途にマイ クロチップ社の製品を使用する事は全て購入者のリスクと し、また購入者はこれによって発生したあらゆる損害、クレー ム、訴訟、費用に関して、マイクロチップ社は擁護され、免 責され、損害受けない事に同意するものとします。暗黙的あ るいは明示的を問わず、マイクロチップ社が知的財産権を保 有しているライセンスは一切譲渡されません。

商標

マイクロチップ社の名称と Microchip ロゴ、dsPIC、KEELOQ、KEELOQ ロゴ、MPLAB、PIC、PICmicro、PICSTART、PIC³²ロゴ、rfPIC、UNI/O は、米国およびその他の国におけるマイクロチップ・テクノロジー社の登録商標です。

FilterLab、Hampshire、HI-TECH C、Linear Active Thermistor、MXDEV、MXLAB、SEEVAL、Embedded Control Solutions Company は、米国におけるマイクロチップ・テクノロジー社の登録商標です。

Analog-for-the-Digital Age,Application Maestro、CodeGuard、dsPICDEM、dsPICDEM.net、dsPICworks、dsSPEAK、ECAN、ECONOMONITOR、FanSense、HI-TIDE、In-Circuit Serial Programming、ICSP、Mindi、MiWi、MPASM、MPLAB Certifiedrロゴ、MPLIB、MPLINK、mTouch、Octopus、Omniscient Code Generation、PICC、PICC-18、PICDEM、PICDEM.net、PICkit、PICtail、REAL ICE、rfLAB、Select Mode、Total Endurance、TSHARC、UniWinDriver、WiperLock、ZENAは、米国およびその他の国におけるマイクロチップ・テクノロジー社の登録商標です。

SQTP は、米国におけるマイクロチップ・テクノロジー社の サービスマークです。

その他、本書に記載されている商標は各社に帰属します。

© 2010, Microchip Technology Incorporated, Printed in the U.S.A., All Rights Reserved.

★書は再生紙を使用しています。

ISBN: 978-1-60932-863-4

QUALITY MANAGEMENT SYSTEM

CERTIFIED BY DNV

ISO/TS 16949:2002

マイクロチップ社では、Chandler および Tempe (アリゾナ州)、Gresham (オレゴン州)の本部、設計部およびウェハー製造工場そしてカリフォルニア州とイドのデザインセンターが ISO/TS-16949:2002 認証を取得しています。マイクロチップ社の品質システムプロセスおよび手順は、PIC®MCU および dsPIC®DSC、KEELOQ®コードホッピングデバイス、シリアル EEPROM、マイクロペリフェラル、不揮発性メモリ、アナログ製品に採用されています。さらに、開発システムの設計と製造に関するマイクロチップ社の品質システムは ISO 9001:2000 認証を取得しています。



各国の営業所とサービス

北米

本社

2355 West Chandler Blvd. Chandler, AZ 85224-6199 Tel:480-792-7200 Fax:480-792-7277 技術サポート: http://support.microchip.com

URL:

www.microchip.com

アトランタ Duluth, GA

Tel:678-957-9614 Fax:678-957-1455

ボストン

Westborough, MA Tel:774-760-0087 Fax:774-760-0088

シカゴ

Itasca, IL Tel:630-285-0071 Fax:630-285-0075

クリーブランド

Independence, OH Tel:216-447-0464 Fax:216-447-0643

ダラス

Addison, TX Tel:972-818-7423 Fax:972-818-2924

デトロイト

Farmington Hills, MI Tel:248-538-2250 Fax:248-538-2260

ココモ

Kokomo, IN Tel:765-864-8360 Fax:765-864-8387

ロサンゼルス

Mission Viejo, CA Tel:949-462-9523 Fax:949-462-9608

サンタクララ

Santa Clara, CA Tel:408-961-6444 Fax:408-961-6445

トロント

Mississauga, Ontario, Canada Tel:905-673-0699 Fax:905-673-6509

アジア/太平洋

アジア太平洋支社

Suites 3707-14, 37th Floor Tower 6, The Gateway Harbour City, Kowloon Hong Kong Tel:852-2401-1200

Fax:852-2401-3431

オーストラリア - シドニー Tel:61-2-9868-6733 Fax:61-2-9868-6755

中国 - 北京 Tel:86-10-8528-2100 Fax:86-10-8528-2104

中国 - 成都

Tel:86-28-8665-5511 Fax:86-28-8665-7889

中国 - 重慶

Tel:86-23-8980-9588 Fax:86-23-8980-9500

中国 - 香港 SAR

Tel:852-2401-1200 Fax:852-2401-3431

中国 - 南京

Tel:86-25-8473-2460 Fax:86-25-8473-2470

中国 - 青島 Tel:86-532-8502-7355 Fax:86-532-8502-7205

中国 - 上海

Tel:86-21-5407-5533 Fax:86-21-5407-5066

中国 - 瀋陽

Tel:86-24-2334-2829 Fax:86-24-2334-2393

中国 - 深圳

Tel:86-755-8203-2660 Fax:86-755-8203-1760

中国 - 武漢

Tel:86-27-5980-5300 Fax:86-27-5980-5118

中国 - 西安

Tel:86-29-8833-7252 Fax:86-29-8833-7256

中国 - 厦門

Tel:86-592-2388138 Fax:86-592-2388130

中国 - 珠海

Tel:86-756-3210040 Fax:86-756-3210049

アジア/太平洋

インド - バンガロール Tel:91-80-3090-4444 Fax:91-80-3090-4123

インド - ニューデリー Tel:91-11-4160-8631 Fax:91-11-4160-8632

インド - プネ

Tel:91-20-2566-1512 Fax:91-20-2566-1513

日本 - 横浜

Tel:81-45-471- 6166 Fax:81-45-471-6122

韓国 - 大邱

Tel:82-53-744-4301 Fax:82-53-744-4302

韓国 - ソウル

Tel:82-2-554-7200

Fax:82-2-558-5932 または 82-2-558-5934

マレーシア - クアラルン

プール

Tel:60-3-6201-9857 Fax:60-3-6201-9859

マレーシア - ペナン Tel:60-4-227-8870

Fax:60-4-227-4068 フィリピン - マニラ

Tel:63-2-634-9065 Fax:63-2-634-9069

シンガポール Tel:65-6334-8870

Fax:65-6334-8850

台湾 - 新竹 Tel:886-3-6578-300

Fax:886-3-6578-370

台湾 - 高雄 Tel:886-7-536-4818 Fax:886-7-536-4803

台湾 - 台北 Tel:886-2-2500-6610 Fax:886-2-2508-0102

タイ - バンコク Tel:66-2-694-1351 Fax:66-2-694-1350

ヨーロッパ

オーストリア - ヴェルス Tel:43-7242-2244-39

Fax: 43-7242-2244-393

デンマーク - コペンハーゲ

Tel:45-4450-2828

Fax:45-4485-2829

フランス - パリ Tel:33-1-69-53-63-20

Fax:33-1-69-30-90-79

ドイツ - ミュンヘン Tel:49-89-627-144-0 Fax:49-89-627-144-44

イタリア - ミラノ Tel:39-0331-742611

Fax:39-0331-466781

オランダ - ドリューネン Tel:31-416-690399 Fax:31-416-690340

スペイン - マドリッド Tel:34-91-708-08-90

Fax:34-91-708-08-91

イギリス - ウォーキンガム Tel:44-118-921-5869

Fax:44-118-921-5820

2010/01/05