

セクション 39. オシレータ (パート III)

ハイライト

本セクションには下記の主要項目を記載しています。

39.1	はじめに	39-2
39.2	CPU クロック	39-3
39.3	オシレータ コンフィグレーション レジスタ	39-4
39.4	特殊機能レジスタ	39-7
39.5	プライマリ オシレータ (Posc)	39-15
39.6	内部高速 RC (FRC) オシレータ	39-19
39.7	位相ロックループ (PLL)	39-21
39.8	セカンダリ オシレータ (Sosc)	39-26
39.9	低消費電力 RC (LPRC) オシレータ	39-27
39.10	補助オシレータ (Aosc)	39-28
39.11	フェイルセーフ クロックモニタ (FSCM)	39-29
39.12	クロック切り換え	39-30
39.13	2 段階起動	39-34
39.14	レジスタマップ	39-35
39.15	関連アプリケーション ノート	39-36
39.16	改訂履歴	39-37

39.2 CPU クロック

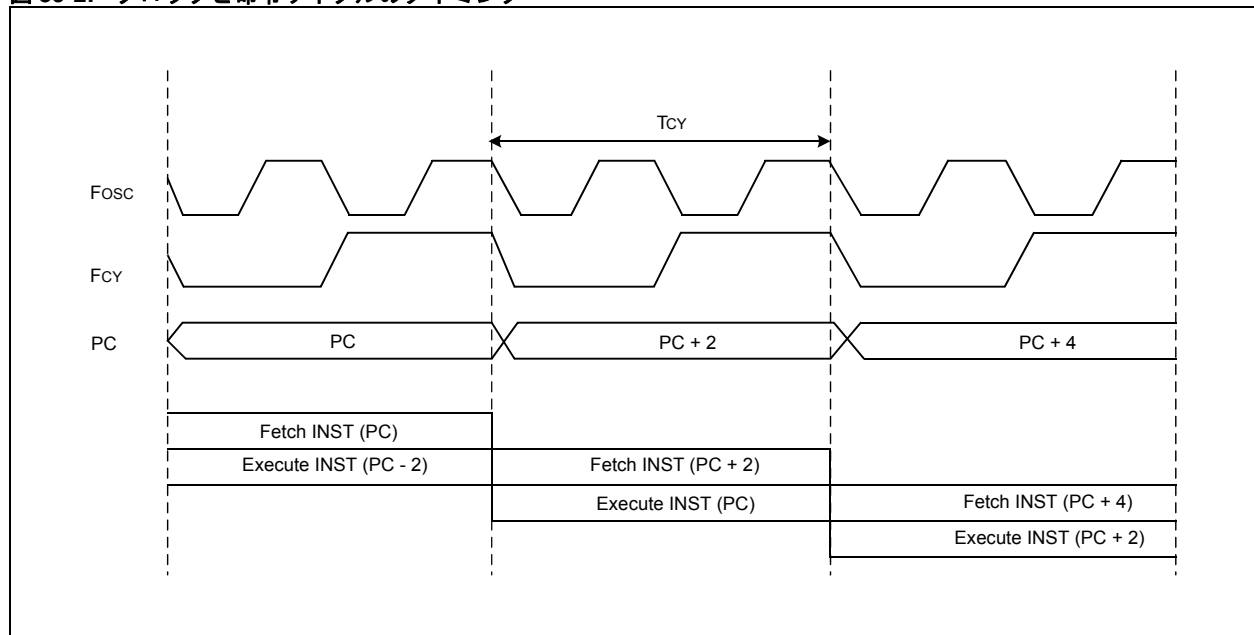
システムクロック (Fosc) は下記の方法で供給できます。

- プライマリ オシレータ (Posc): OSC1 および OSC2 ピンを使用
- セカンダリ オシレータ (Sosc): SOSC1 および SOSCO ピンを使用
- 内部高速 RC (FRC) オシレータ (クロック分周比を選択可能)
- 低消費電力内部 RC (LPRC) オシレータ
- PLL 併用 Posc
- PLL 併用内部高速 RC オシレータ

源クロック Fosc を 2 分周する事により、内部命令サイクルクロックを生成します。本書では、命令サイクルクロックを Fcy と表記します。図 39-2 に Fosc、命令サイクルクロック (Fcy)、プログラム カウンタ (PC) のタイミングを示します。

クロック源としてプライマリ オシレータモードまたは高速オシレータ (HS) モードを選択しない場合、Fcy を OSC2 I/O ピンに出力できます (39.5「プライマリ オシレータ (Posc)」参照)。

図 39-2: クロックと命令サイクルのタイミング



39.3 オシレータ コンフィグレーション レジスタ

オシレータ コンフィグレーション レジスタは特殊機能レジスタ (SFR) ではありません。これら 2 つのレジスタは共にプログラムメモリ空間に配置され、デバイス プログラミング時に書き込まれます。

• FOSCSEL: クロック源選択レジスタ

FOSCSELは内部クロック源と起動オプションを選択します。FOSCSELは下記のコンフィグレーション ビットを格納します。

クロック源選択 (FOSCSEL<2:0>) レジスタの FNOSC<2:0> コンフィグレーション ビットは、POR (パワーオン リセット) 時に使用するクロック源を選択します。POR 後に、クロック切り換え操作によって他のクロック源へ切り換える事ができます。

既定値 (デバイスの初期状態) では、ポストスケーラ (FRCDIVN) を使用する内部 FRC オシレータが選択されます。

• FOSC: オシレータ コンフィグレーション レジスタ

FOSC はプライマリ オシレータモード、OSCO ピン機能、周辺モジュール用ピン選択モード、フェイルセーフおよびクロック切り換えモードを設定します。FOSC は下記のコンフィグレーション ビットを格納します。

- POSCMD (FOSC<1:0>) コンフィグレーション ビットは PosC の動作モードを選択します。

- OSCIOFNC (FOSC<2>) コンフィグレーション ビットは、HS および中速オシレータ (XT) モード以外での OSC2 ピンの機能を選択します。

OSCIOFNC が「1」 (既定値) の場合、OSC2 ピンは Fcy クロックを出力します。

OSCIOFNC を「0」に変更した場合、OSC2 ピンは汎用 I/O ピンとして機能します。

POR 時のデバイス クロック源と動作モードを選択するコンフィグレーション ビットの設定を表 39-1 に示します。

表 39-1: クロック選択コンフィグレーション ビットの設定

クロック源	オシレータモード	FNOSC	POSCMD	Note
S0	高速 RC (FRC) オシレータ	000	xx	1
S1	PLL 併用高速 RC オシレータ (FRCPLL)	001	xx	1
S2	プライマリ オシレータ (EC)	010	00	1
S2	プライマリ オシレータ (XT)	010	01	—
S2	プライマリ オシレータ (HS)	010	10	—
S3	PLL 併用プライマリ オシレータ (ECPLL)	011	00	1
S3	PLL 併用プライマリ オシレータ (XTPLL)	011	01	—
S3	PLL 併用プライマリ オシレータ (HSPLL)	011	10	—
S4	セカンダリ オシレータ (Sosc)	100	xx	1
S5	低消費電力 RC (LPRC) オシレータ	101	xx	1
S6	16 分周高速 RC オシレータ (FRCDIV16)	110	xx	1
S7	N 分周高速 RC オシレータ (FRCDIVN)	111	xx	1、2

Note 1: OSC2 ピンの機能の選択には、OSCIOFNC コンフィグレーション ビットを使用します。

2: 既定値オシレータモード (デバイス初期状態またはプログラム消去後の状態)

セクション 39. オシレータ (パート III)

レジスタ 39-1: FOSCSEL: クロック源選択レジスタ

U	U	U	U	U	U	U	U
—	—	—	—	—	—	—	—
bit 15						bit 8	

R/P	U	U	U	U	R/P	R/P	R/P
IESO	—	—	—	—	FNOSC<2:0>		
bit 7						bit 0	

凡例:

R = 読み出し可能ビット P = 書き込み可能ビット U = 未実装ビット、「1」として読み出し
 -n = POR 時の値 1 = ビットをセット 0 = ビットをクリア x = ビットは未知

bit 15-8 **未実装:** 「1」として読み出し

bit 7 **IESO:** 内部 / 外部起動オプションビット

1 = 内部 FRC オシレータを使用してデバイスを起動し、安定化後にユーザ選択クロック源に切り換える
 0 = ユーザ選択オシレータを使用してデバイスを起動する

bit 6-3 **未実装:** 「1」として読み出し

bit 2-0 **FNOSC<2:0>:** 初期クロック源選択ビット

111 = N 分周高速 RC (FRC) オシレータ (FRCDIVN)
 110 = 16 分周高速 RC オシレータ (FRCDIV16)
 101 = 低消費電力 RC (LPRC) オシレータ
 100 = セカンダリ オシレータ (Sosc)
 011 = PLL 併用プライマリ オシレータ (XTPLL、HSPLL、ECPLL)
 010 = プライマリ オシレータ (XT、HS、EC)
 001 = PLL 併用高速 RC オシレータ (FRCPLL)
 000 = 高速 RC オシレータ (FRC)

dsPIC33F/PIC24H ファミリ リファレンス マニュアル

レジスタ 39-2: FOSC: オシレータ コンフィグレーション レジスタ

U	U	U	U	U	U	U	U
—	—	—	—	—	—	—	—
bit 15							bit 8

R/P	R/P	R/P	U	U	R/P	R/P	R/P
FCKSM<1:0>	IOL1WAY ⁽¹⁾	—	—	—	OSCIOFNC	POSCMD<1:0>	—
bit 7							bit 0

凡例:

R = 読み出し可能ビット

P = 書き込み可能ビット

U = 未実装ビット、「1」として読み出し

-n = POR 時の値

1 = ビットをセット

0 = ビットをクリア

x = ビットは未知

bit 15-8 **未実装:** 「1」として読み出し

bit 7-6 **FCKSM<1:0>:** クロック切り換えモードビット

1x = クロック切り換え無効 / フェイルセーフ クロックモニタ (FSCM) 無効

01 = クロック切り換え有効 / FSCM 無効

00 = クロック切り換え有効 / FSCM 有効

bit 5 **IOL1WAY:** 周辺モジュール用ピン選択モード コンフィグレーション ビット⁽¹⁾

1 = 1 回の設定変更のみ許可する

0 = 複数回の設定変更を許可する

bit 4-3 **未実装:** 「1」として読み出し

bit 2 **OSCIOFNC:** OSC2 ピン機能ビット (XT および HS モード以外)

1 = OSC2 ピンをクロック出力として使用し、命令サイクル (Fcy) クロックを OSC2 ピンで出力する

0 = OSC2 ピンを汎用デジタル I/O ピンとして使用する

bit 1-0 **POSCMD<1:0>:** プライマリ オシレータ モード選択ビット

11 = プライマリ オシレータ (Posc) を無効にする

10 = HS(高速) 水晶振動子モード

01 = XT (水晶振動子) モード

00 = EC (外部クロック) モード

Note 1: 一部の dsPIC33F/PIC24H デバイスでは IOL1WAY ビットを利用できません。詳細は各デバイスのデータシートを参照してください。

39.4 特殊機能レジスタ

下記の特種機能レジスタ (SFR) は、オシレータ システムの動作中の制御とステータス情報を提供します。

- **OSCCON: オシレータ制御レジスタ (2)**

OSCCON はクロック切り換えを制御し、使用中のクロック源、PLL ロック、クロック障害条件を監視するためのステータス情報を提供します。

- **CLKDIV: クロック分周比レジスタ**

CLKDIV は Doze モードを制御し、PLL プリスケラ、PLL ポストスケラ、FRC ポストスケラを選択します。

- **PLLFBF: PLL フィードバック分周比レジスタ**

PLLFBF は PLL フィードバック分周比を選択します。

- **OSCTUN: FRC オシレータ調整レジスタ**

OSCTUN は、ソフトウェアによる内部 FRC オシレータ周波数の調整に使用します。これにより、内部 FRC オシレータ周波数を $\pm 12\%$ の範囲で調整できます。

- **ACLKCON: 補助クロック制御レジスタ**

ACLKCON は補助オシレータモードと補助出力クロック分周比を制御します。

Note: オシレータ SFR (OSCCON、CLKDIV、PLLFBF、OSCTUN、ACLKCON) は POR 時にのみリセットされます。

dsPIC33F/PIC24H ファミリ リファレンス マニュアル

レジスタ 39-3: OSCCON: オシレータ制御レジスタ⁽²⁾

U-0	R-y	R-y	R-y	U-0	R/W-y	R/W-y	R/W-y
—	COSC<2:0>			—	NOSC<2:0>		
bit 15				bit 8			
R/S-0	R/W-0	R-0	U-0	R/C-0	U-0	R/W-0	R/W-0
CLKLOCK	IOLOCK ⁽¹⁾	LOCK	—	CF	—	LPOSCEN	OSWEN
bit 7				bit 0			

凡例：

U = 未実装ビット、「0」として読み出し y = FOSCSEL<FNOSC> ビットに依存

R = 読み出し可能ビット W = 書き込み可能ビット C = クリアのみ可能ビット SO = セットのみ可能ビット

-n = POR 時の値 1 = ビットをセット 0 = ビットをクリア x = ビットは未知

bit 15 **未実装:** 「0」として読み出し

bit 14-12 **COSC<2:0>:** 切り換え前クロック源選択ビット (読み出し専用)
111 = N 分周高速 RC (FRC) オシレータ (FRCDIVN)
110 = 16 分周高速 RC オシレータ (FRCDIV16)
101 = 低消費電力 RC (LPRC) オシレータ
100 = セカンダリ オシレータ (Sosc)
011 = PLL 併用プライマリ オシレータ (Posc) (XTPLL, HSPLL, ECPLL)
010 = プライマリ オシレータ (XT, HS, EC)
001 = PLL 併用高速 RC オシレータ (FRCPLL)
000 = 高速 RC オシレータ (FRC)

bit 11 **未実装:** 「0」として読み出し

bit 10-8 **NOSC<2:0>:** 切り換え後クロック源選択ビット
111 = N 分周高速 RC (FRC) オシレータ (FRCDIVN)
110 = 16 分周高速 RC オシレータ (FRCDIV16)
101 = 低消費電力 RC (LPRC) オシレータ
100 = セカンダリ オシレータ (Sosc)
011 = PLL 併用プライマリ オシレータ (Posc) (XTPLL, HSPLL, ECPLL)
010 = プライマリ オシレータ (XT, HS, EC)
001 = PLL 併用高速 RC オシレータ (FRCPLL)
000 = 高速 RC オシレータ (FRC)

bit 7 **CLKLOCK:** クロックロック イネーブルビット
クロック切り換え有効 /FSCM 無効 (FOSC<7:6> = 01) の場合:
1 = クロック切り換えを無効にする (システム クロック源を固定)
0 = クロック切り換えを有効にする (クロック切り換えによるシステム クロック源の変更を許可)

bit 6 **IOLOCK:** 周辺モジュール用ピン選択ロックビット⁽¹⁾
1 = 周辺モジュール用ピンの選択をロックする (周辺モジュール用ピン選択レジスタへの書き込みを禁止する)
0 = 周辺モジュール用ピンの選択ロックを解除する (周辺モジュール用ピン選択レジスタへの書き込みを許可する)

bit 5 **LOCK:** PLL ロック ステータスビット (読み出し専用)
1 = PLL はロック中、または PLL 起動タイマ条件が成立した
0 = PLL はロック解除中、または起動タイマが作動中、または PLL は無効化されている

bit 4 **未実装:** 「0」として読み出し

bit 3 **CF:** クロック障害検出ビット (アプリケーションで読み出し / クリア)
1 = FSCM がクロック障害を検出した
0 = FSCM はクロック障害を検出していない

Note 1: 一部の dsPIC33F/PIC24H デバイスでは IOLOCK ビットを利用できません。詳細は各デバイスのデータシートを参照してください。

2: このレジスタに書き込むには、シーケンスのロックを解除する必要があります。詳細と例は 39.12 「クロック切り換え」を参照してください。

レジスタ 39-3: OSCCON: オシレータ制御レジスタ⁽²⁾ (続き)

bit 2	未実装: 「0」 として読み出し
bit 1	LPOSCEN: セカンダリ オシレータ (SOSC) イネーブルビット 1 = セカンダリ オシレータを有効にする 0 = セカンダリ オシレータを無効にする
bit 0	OSWEN: オシレータ切り換えイネーブルビット 1 = NOSC<2:0> ビットで選択したオシレータへの切り換えを要求する 0 = オシレータ切り換えは完了した

Note 1: 一部の dsPIC33F/PIC24H デバイスでは IOLOCK ビットを利用できません。詳細は各デバイスのデータシートを参照してください。

2: このレジスタに書き込むには、シーケンスのロックを解除する必要があります。詳細と例は **39.12 「クロック切り換え」** を参照してください。

dsPIC33F/PIC24H ファミリ リファレンス マニュアル

レジスタ 39-4: CLKDIV: クロック分周比レジスタ

R/W-0	R/W-0	R/W-1	R/W-1	R/W-0	R/W-0	R/W-0	R/W-0
ROI	DOZE<2:0>			DOZEN ⁽¹⁾	FRCDIV<2:0>		
bit 15				bit 8			

R/W-0	R/W-1	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PLLPOST<1:0>		—	PLLPRE<4:0>				
bit 7							bit 0

凡例:

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
 -n = POR 時の値 1 = ビットをセット 0 = ビットをクリア x = ビットは未知

- bit 15 **ROI:** 割り込み時復帰ビット
 1 = 割り込みは DOZEN ビットをクリアし、プロセッサ用クロック / 周辺モジュール用クロック比を 1:1 に設定する
 0 = 割り込みは DOZEN ビットに影響しない
- bit 14-12 **DOZE<2:0>:** プロセッサ クロック分周比選択ビット ⁽²⁾
 111 = Fcy を 128 分周する
 110 = Fcy を 64 分周する
 101 = Fcy を 32 分周する
 100 = Fcy を 16 分周する
 011 = Fcy を 8 分周する (既定値)
 010 = Fcy を 4 分周する
 001 = Fcy を 2 分周する
 000 = Fcy を分周しない
- bit 11 **DOZEN:** Doze モード イネーブルビット ^(1,2)
 1 = DOZE<2:0> フィールドでプロセッサ用クロックと周辺モジュール用クロックの比を指定する
 0 = プロセッサ用クロックと周辺モジュール用クロックの比を 1:1 に固定する
- bit 10-8 **FRCDIV<2:0>:** 内部高速 RC オシレータ ポストスケーラ ビット
 111 = FRC を 256 分周する
 110 = FRC を 64 分周する
 101 = FRC を 32 分周する
 100 = FRC を 16 分周する
 011 = FRC を 8 分周する
 010 = FRC を 4 分周する
 001 = FRC を 2 分周する
 000 = FRC を分周しない (既定値)
- bit 7-6 **PLLPOST<1:0>:** PLL VCO 出力分周比選択ビット (「N2」、PLL ポストスケーラとも呼ばれます)
 11 = 出力を 8 分周する
 10 = 予約
 01 = 出力を 4 分周する (既定値)
 00 = 出力を 2 分周する
- bit 5 **未実装:** 「0」として読み出し

Note 1: ROI ビットをセットした状態で割り込みが発生すると、このビットはクリアされます。

2: Doze モードの詳細はセクション 9. 「ウォッチドッグ タイマと省電力モード」 (DS70196) を参照してください。

レジスタ 39-4: CLKDIV: クロック分周比レジスタ (続き)

bit 4-0 **PLLPRE<4:0>**: PLL 位相検出器入力分周比選択ビット (「N1」、PLL プリスケアラとも呼ばれます)
11111 = 入力を 33 分周する
•
•
•
00001 = 入力を 3 分周する
00000 = 入力を 2 分周する (既定値)

Note 1: ROI ビットをセットした状態で割り込みが発生すると、このビットはクリアされます。

2: Doze モードの詳細はセクション 9. 「ウォッチドッグ タイマと省電力モード」 (DS70196) を参照してください。

dsPIC33F/PIC24H ファミリ リファレンス マニュアル

レジスタ 39-5: PLLFBD: PLL フィードバック分周比レジスタ

U-0	U-0	U-0	U-0	U-0	U-0	U-0	R/W-0
—	—	—	—	—	—	—	PLLDIV<8>
bit 15							bit 8

R/W-0	R/W-0	R/W-1	R/W-1	R/W-0	R/W-0	R/W-0	R/W-0
PLLDIV<7:0>							
bit 7							bit 0

凡例:							
R = 読み出し可能ビット		W = 書き込み可能ビット		U = 未実装ビット、「0」として読み出し			
-n = POR 時の値		1 = ビットをセット		0 = ビットをクリア		x = ビットは未知	

bit 15-9 **未実装** : 「0」として読み出し

bit 8-0 **PLLDIV<8:0>**: PLL フィードバック分周比ビット (「M」、PLL マルチプライヤとも呼ばれます)

111111111 = 513

•

•

•

000110000 = 50 (既定値)

•

•

•

000000010 = 4

000000001 = 3

000000000 = 2

セクション 39. オシレータ (パート III)

レジスタ 39-6: OSCTUN: FRC オシレータ調整レジスタ

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
bit 15						bit 8	

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	TUN<5:0>					
bit 7						bit 0	

凡例:

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
 -n = POR 時の値 1 = ビットをセット 0 = ビットをクリア x = ビットは未知

bit 15-6 **未実装:** 「0」として読み出し
 bit 5-0 **TUN<5:0>:** FRC オシレータ調整ビット
 011111 = 中心周波数 + 11.625% (8.23 MHz)
 011110 = 中心周波数 + 11.25% (8.20 MHz)
 .
 .
 .
 000001 = 中心周波数 + 0.375% (7.40 MHz)
 000000 = 中心周波数 (7.37 MHz 公称値)
 111111 = 中心周波数 - 0.375% (7.345 MHz)
 .
 .
 .
 100001 = 中心周波数 - 11.625% (6.52 MHz)
 100000 = 中心周波数 - 12% (6.49 MHz)

dsPIC33F/PIC24H ファミリ リファレンス マニュアル

レジスタ 39-7: ACLKCON: 補助クロック制御レジスタ

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	SELACLK	AOSCMD<1:0>		APSTSCLR<2:0>		
bit 15		bit 8					

R/W-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
ASRCSEL	—	—	—	—	—	—	—
bit 7		bit 0					

凡例:

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
 -n = POR 時の値 1 = ビットをセット 0 = ビットをクリア x = ビットは未知

- bit 15-14 **未実装:** 「0」として読み出し
- bit 13 **SELACLK:** 補助クロック分周器用補助クロック源選択ビット
 1 = 補助オシレータ (Aosc) が補助クロック分周器に源クロックを供給する
 0 = PLL 出力が補助クロック分周器に源クロックを供給する
- bit 12-11 **AOSCMD<1:0>:** 補助オシレータ モードビット
 11 = EC (外部クロック) モード選択
 10 = XT (水晶振動子) モード選択
 01 = HS (高速) オシレータモード選択
 00 = 補助オシレータ (Aosc) を無効にする (既定値)
- bit 10-8 **APSTSCLR<2:0>:** 補助クロック出力分周比ビット
 111 = 1 分周
 110 = 2 分周
 101 = 4 分周
 100 = 8 分周
 011 = 16 分周
 010 = 32 分周
 001 = 64 分周
 000 = 256 分周 (既定値)
- bit 7 **ASRCSEL:** 補助クロック用基準クロック源選択ビット
 1 = プライマリ オシレータ (Posc) をクロック源にする
 0 = 補助オシレータ (Aosc) をクロック源にする
- bit 6-0 **未実装:** 「0」として読み出し

39.5 プライマリ オシレータ (Posc)

dsPIC33F/PIC24H はプライマリ オシレータ (Posc) を OSC1 および OSC2 ピンで生成します。この接続により、外部の水晶またはセラミック振動子からデバイスへクロックを供給できます。あるいは、Posc を内部 PLL と併用する事により、Fosc を 80 MHz に通倍して 40 MIPS での実行が可能です。Posc は下記の動作モードを提供します。

- **中速水晶振動子 (XT モード)**

XT モードは中ゲイン / 中周波数のモードです。このモードは 3 ~ 10 MHz の水晶振動子周波数で動作させる場合に使用します。

- **高速オシレータ (HS モード)**

HS モードは高ゲイン / 高周波数のモードです。このモードは 10 ~ 40 MHz の水晶振動子周波数で動作させる場合に使用します。

- **外部クロック源動作 (EC モード)**

EC モードでは、内部オシレータを使用せずにバイパスする事ができます。この場合、外部クロック源 (0.8 ~ 64 MHz) からデバイスへクロックを供給します (OSC1 ピンで入力)。

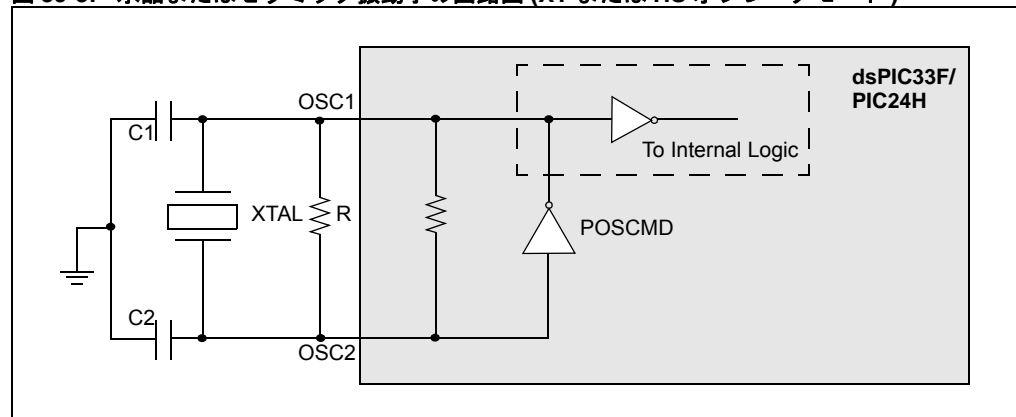
POR 時の Posc クロック源は、クロック源選択レジスタ (FOSCSEL<2:0>) の初期クロック源選択コンフィグレーション ビットで選択します。プライマリ オシレータモードは、オシレータコンフィグレーションレジスタ (FOSC<1:0>) のプライマリ オシレータモード選択コンフィグレーション ビット (POSCMD<1:0>) で指定します。表 39-2 に、ビット設定によるオプション選択を示します。これらのビット設定は、デバイス プログラミング時に書き込まれます。

表 39-2: プライマリ オシレータ クロック源のオプション選択

FNOSC	POSCMD	プライマリ クロック源 / モード
010	00	プライマリ オシレータ : 外部クロックモード (EC)
010	01	プライマリ オシレータ : 中速モード (XT)
010	10	プライマリ オシレータ : 高速モード (HS)
011	00	PLL 併用 プライマリ オシレータ : 外部クロックモード (ECPLL)
011	01	PLL 併用 プライマリ オシレータ : 中速モード (XTPLL)
011	10	PLL 併用 プライマリ オシレータ : 高速モード (HSPLL)

図 39-3 に、dsPIC33F/PIC24H 向けに推奨する水晶振動子回路図を示します。コンデンサ C1 と C2 は水晶振動子の負荷容量を形成します。最適負荷容量 (CL) は、振動子メーカーの指定に従います。負荷容量 L は式 39-1 のように計算できます。

図 39-3: 水晶またはセラミック振動子の回路図 (XT または HS オシレータモード)



コンデンサ C1 と C2 は水晶振動子の負荷容量を形成します。

式 39-1: 水晶振動子の負荷容量

$$C_L = C_s + \frac{C_1 \cdot C_2}{C_1 + C_2}$$

C_s は浮遊容量

$C_1 = C_2$ とした場合、コンデンサ容量 (C_1 , C_2) は負荷容量と浮遊容量から式 39-2 により求められます。

式 39-2: 水晶振動子の外部コンデンサ

$$C_1 = C_2 = 2 \cdot (C_L - C_s)$$

水晶振動子とその動作に関する詳細は 39.15 「関連アプリケーション ノート」を参照してください。

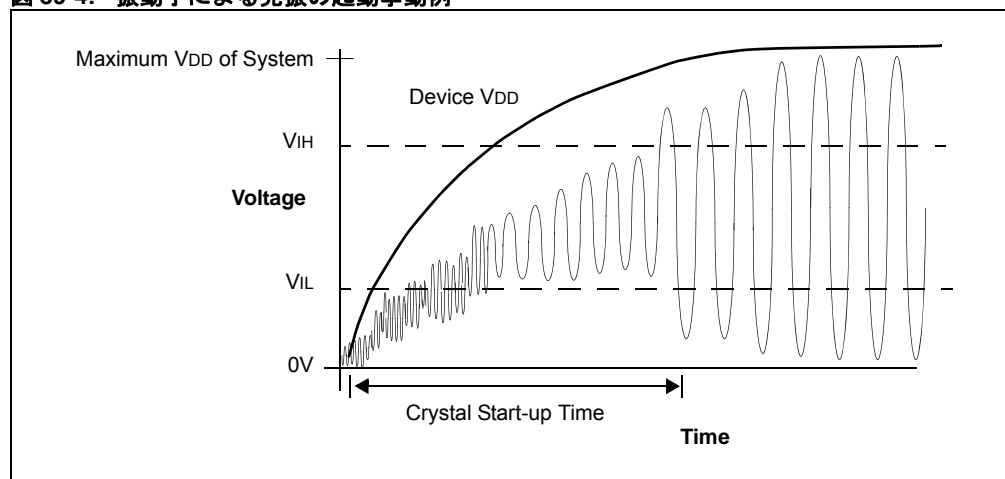
39.5.1 オシレータ起動時間

オシレータは、デバイス電圧が V_{SS} から増加するにつれて発振を開始します。オシレータの発振開始までに要する時間は、下記の要因によって決まります。

- 水晶 / セラミック振動子の周波数
- コンデンサの値 (図 39-3 内の C_1 と C_2)
- デバイスの V_{DD} 立ち上がり時間
- システム温度
- 直列抵抗を使用する場合、その抵抗値とタイプ
- デバイスのオシレータモード (内部オシレータ インバータのゲイン選択)
- 水晶振動子の品質
- オシレータ回路のレイアウト
- システムノイズ

図 39-4 に、振動子による発振の典型的な起動挙動を示します。

図 39-4: 振動子による発振の起動挙動例



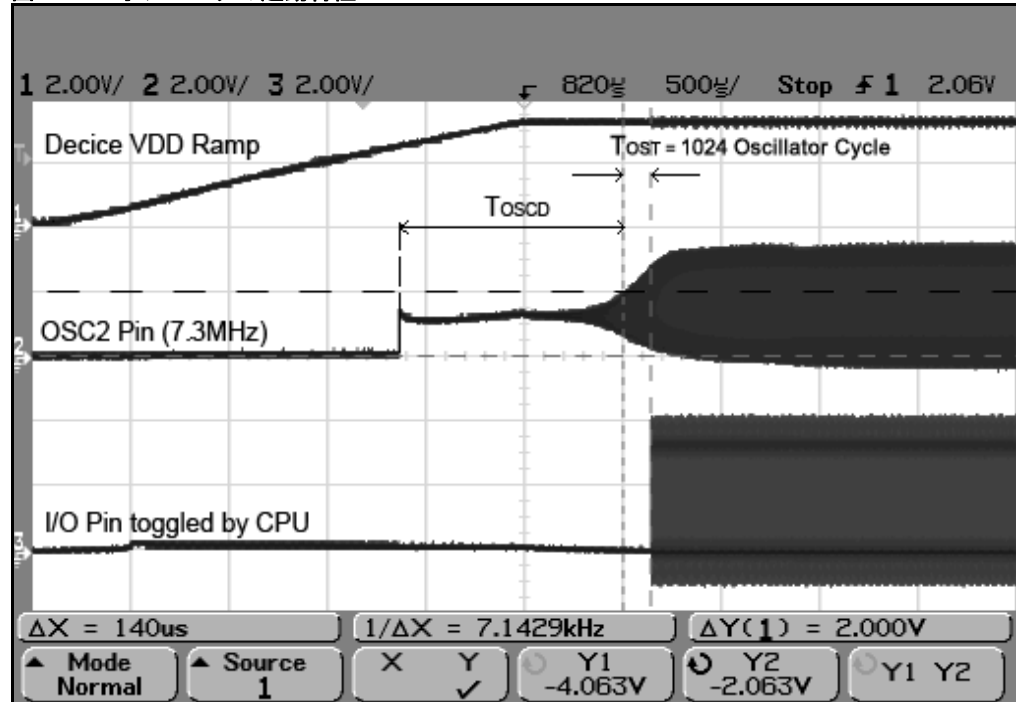
水晶またはセラミック振動子を確実に起動して安定させるために、 $Posc$ と $Sosc$ にはオシレータ起動タイマ (OST) が備わっています。OST は 1024 サイクルをカウントする単純な 10 ビットカウンタです。このカウント後にシステムへのオシレータ クロックの供給を開始します。この遅延時間を T_{OST} と表記します。

オシレータ出力ピン上のオシレータ信号振幅がしきい値 V_{IL} および V_{IH} に達すると、OST がサイクルのカウントを開始します。オシレータを再起動するたびに T_{OST} 遅延が必要です (POR、BOR、スリープモードからのウェイクアップ時等)。

Posc を起動してから発振が始まるまでに一定の時間が必要です。この遅延時間を T_{OSCD} と表記します。 T_{OSCD} の後に、OST タイマが 1024 クロックサイクル (T_{OST}) をカウントしてから、クロックの供給が開始されます。 T_{OSCD} と T_{OST} の合計時間がクロック供給が可能になるまでの総遅延時間です。PLL を使用する場合、PLL をロックするために追加の遅延時間が必要です (39.7「位相ロックループ (PLL)」参照)。

Posc の起動挙動を図 39-5 に示します。 $T_{OSCD} + T_{OST}$ の遅延後に、CPU が動作 (I/O ピンのトグル) を開始しています。

図 39-5: オシレータの起動特性



39.5.2 Posc ピンの機能

プライマリ オシレータを使用しない場合、Posc ピン (OSC1 と OSC2) を他の機能向けに使用できます。

オシレータ コンフィグレーション レジスタ (FOSC<1:0>) の POSCMD コンフィグレーション ビット (POSCMD<1:0>) では、下記のオシレータピン機能を指定します。

POSCMD: プライマリ オシレータモード選択ビット

- 11 = プライマリ オシレータモードを無効にする
- 10 = HS オシレータモードを選択する
- 01 = XT オシレータモードを選択する
- 00 = 外部クロックモードを選択する

OSCIOFNC ビット (FOSC<2>) では、下記の OSC2 ピン機能を指定します。

OSCIOFNC: OSC2 ピン機能ビット (XT および HS モード以外)

- 1 = OSC2 ピンをクロック出力ピンとして使用して命令サイクル (Fcy) クロックを出力する (図 39-6 参照)
- 0 = OSC2 ピンを汎用デジタル I/O ピンとして使用する (図 39-7 参照)

オシレータピン機能の一覧を表 39-3 に示します。

表 39-3: クロックピン機能の選択

クロック源	OSCIOFNC	POSCMD<1:0>	OSC1 ⁽¹⁾ ピン機能	OSC2 ⁽²⁾ ピン機能
Posc は無効	1	11	デジタル I/O	クロック出力 (FcY)
Posc は無効	0	11	デジタル I/O	デジタル I/O
HS (高速)	X	10	OSC1	OSC2
XT (水晶振動子)	X	01	OSC1	OSC2
EC (外部クロック)	1	00	OSC1	クロック出力 (FcY)
EC (外部クロック)	0	00	OSC1	デジタル I/O

Note 1: OSC1ピンの機能は、プライマリ オシレータモード コンフィグレーション ビット (POSCMD<1:0>)で指定します。

2: OSC2ピンの機能は、プライマリ オシレータモード コンフィグレーション ビット (POSCMD<1:0>)とOSC2ピン機能コンフィグレーション ビット(OSCIOFNC<2>)で指定します。

図 39-6: OSC2 ピンをクロック出力用に使用 (EC モード時)、FOSC<2> = 1

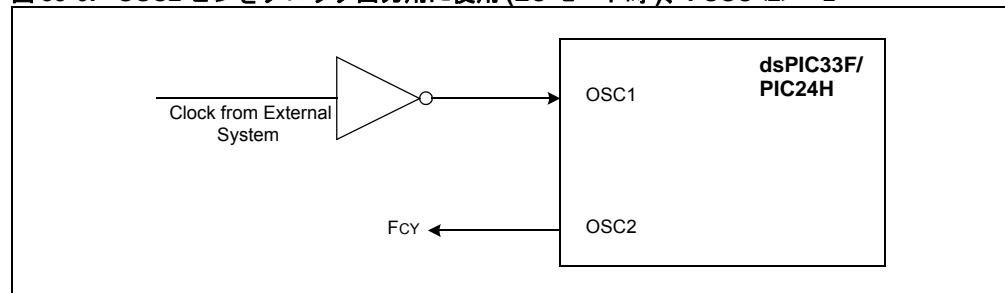
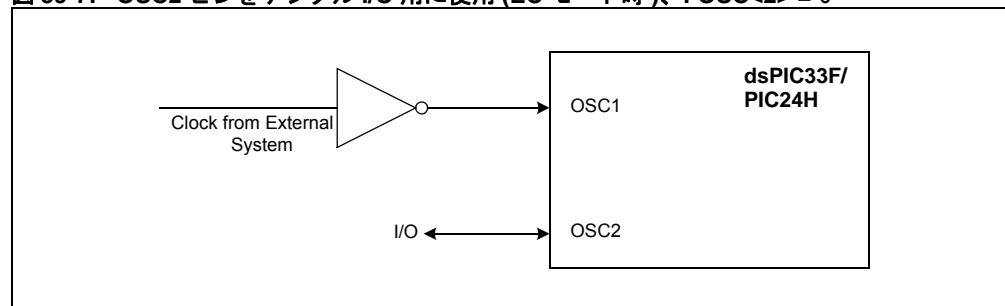


図 39-7: OSC2 ピンをデジタル I/O 用に使用 (EC モード時)、FOSC<2> = 0



39.6 内部高速 RC (FRC) オシレータ

内部高速 RC (FRC) オシレータは、外部の水晶またはセラミック振動子を必要とせずに 7.37 MHz (公称値) のクロックを供給します。このため、精密なクロック リファレンスを必要としないアプリケーションでは、システムコストを削減できます。

アプリケーション ソフトウェアは、公称周波数の -12 ~ +11.625% の範囲 (30 kHz ステップ) で周波数を調整できます。この調整には、FRC オシレータ調整レジスタ (OSCTUN<5:0>) の FRC オシレータ調整ビット (TUN<5:0>) を使用します。

- Note 1:** FRC クロック周波数精度の温度および電圧依存性については、各デバイスのデータシートを参照してください。
- 2:** PLL 併用内部 FRC で動作している時に FRC オシレータ調整ビット (TUN<5:0>) を変更しないでください。
- この場合の FRC オシレータ調整ビットの変更方法
- a) クロックを非 PLL モード (内部 FRC モード等) へ切り換えます。
 - b) FRC オシレータ調整ビットを変更します。
 - c) クロックを PLL 併用モードに戻します。

内部 FRC オシレータは瞬時に起動します。水晶振動子は発振を開始するまでに数 ms を要する場合がありますが、内部 FRC オシレータは即座に発振を開始します。

FRC クロック源は、クロック源選択レジスタ (FOSCSEL<2:0>) の初期クロック源選択コンフィグレーション ビットで選択します。POR 時の内部 FRC オシレータ クロック源オプションを表 39-4 に示します。これらのコンフィグレーション ビットは、デバイス プログラミング時に書き込まれます。

表 39-4: POR 時の内部 FRC オシレータ クロック源オプション

FNOSC<2:0> の値	Posc クロック源 / モード
111	FRC オシレータ : N 分周ポストスケラ (FRCDIVN)
110	FRC オシレータ : 16 分周ポストスケラ (FRCDIV16)
001	PLL 併用 FRC オシレータ (FRCPLL)
000	FRC オシレータ (FRC)

39.6.1 内部 FRC オシレータ ポストスケラ モード (FRCDIVN)

内部 FRC オシレータ ポストスケラ モードでは、可変ポストスケラを使用して FRC クロック出力を分周する事により、クロック周波数よりも低い波数を選択できます。このポストスケラの制御には、クロック分周比レジスタ (CLKDIV<10:8>) の内部高速 FRC オシレータ ポストスケラ ビット (FRCDIV<2:0>) を使用します。これらのビットの設定により、ポストスケラを 1:1 ~ 1:256 の範囲で 8 段階に設定できます (表 39-5 参照)。

表 39-5: 内部 FRC オシレータのポストスケラ設定

FRCDIV<2:0> の値	内部 FRC オシレータの設定
111	FRC を 256 分周する
110	FRC を 64 分周する
101	FRC を 32 分周する
100	FRC を 16 分周する
011	FRC を 8 分周する
010	FRC を 4 分周する
001	FRC を 2 分周する
000	FRC を 1 分周する (既定値)

あるいは、FRC ポストスケアラ出力と内部 PLL を併用する事により、システム周波数 (Fosc) を 80 MHz に逡倍して 40 MIPS の実行速度を得られます。

Note: PLL 併用内部 FRC モードで動作中に FRC 分周比を変更しないでください。

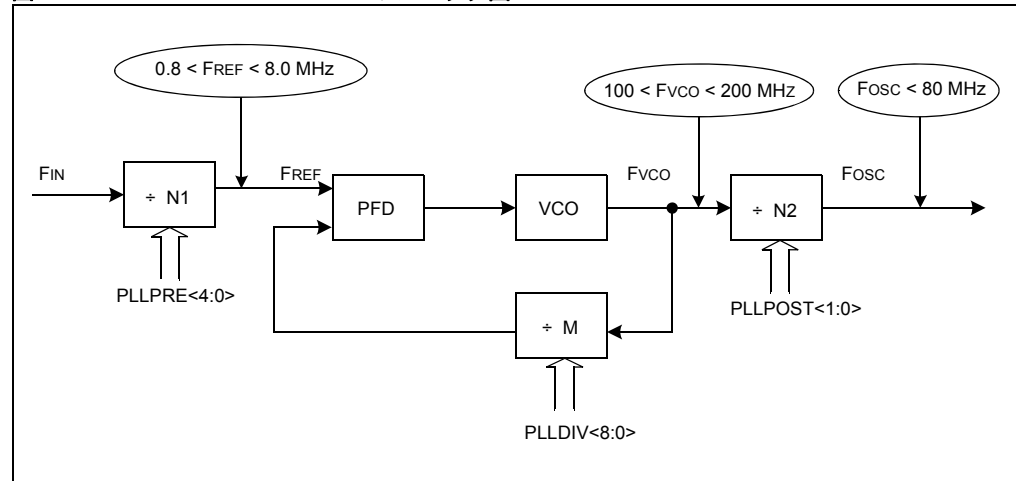
この場合の FRC 分周比の変更方法

1. クロックを非 PLL モード (内部 FRC モード等) へ切り換えます。
2. FRC オシレータ調整ビットを変更します。
3. クロックを PLL モードに戻します。

39.7 位相ロックループ (PLL)

POSC および内部 FRC クロック源に内蔵 PLL を併用すると、動作速度を高める事ができます。図 39-8 に PLL モジュールのブロック図を示します。

図 39-8: dsPIC33F/PIC24HPLL のブロック図



PLL を正しく動作させるには、位相周波数検出器 (PFD) の入力周波数と電圧制御オシレータ (VCO) の出力周波数の要件 (下記) を満たす必要があります。

- PFD 入力周波数 (FREF) が 0.8 ~ 8.0 MHz である事
- VCO 出力周波数 (FVCO) が 100 ~ 200 MHz である事

クロック分周比レジスタ (CLKDIV<4:0>) の PLL 位相検出器入力分周比選択ビット (PLLPRE<4:0>) で入力分周比 (N1) を指定する事により、入力クロック (FIN) を PFD 入力周波数の許容範囲 (0.8 ~ 8 MHz) まで低減します。

PLL フィードバック分周比レジスタ (PLLFBF<8:0>) の PLL フィードバック分周比ビット (PLLDIV<8:0>) では、PFD へのフィードバック周波数 FVCO を低減するための分周比 (M) を指定します。FVCO の周波数は入力 FREF の M 倍です。

クロック分周比レジスタ (CLKDIV<7:6>) の PLL VCO 出力分周比選択ビット (PLLPOST<1:0>) では、システムクロック周波数 (FOSC) が 80 MHz を超えないように制限するための分周比 (N2) を指定します。

式 39-3 に FIN と FOSC の関係を示します。

式 39-3: $F_{OSC} < 80 \text{ MHz}$

$$F_{OSC} = F_{IN} \times \left(\frac{M}{N1 \times N2} \right) = F_{IN} \times \left(\frac{(PLLDIV + 2)}{(PLLPRE + 2) \times 2(PLLPOST + 1)} \right)$$

$$N1 = PLLPRE + 2$$

$$N2 = 2 \times (PLLPOST + 1)$$

$$M = PLLDIV + 2$$

式 39-4 に FIN と FVCO の関係を示します。

式 39-4: F_{VCO} の計算式

$$F_{VCO} = F_{IN} \times \left(\frac{M}{N1} \right) = F_{IN} \times \left(\frac{(PLLDIV + 2)}{(PLLPRE + 2)} \right)$$

39.7.1 PLL モードにおける起動時入力クロックの制限

PLL プリスケアラ、PLL ポストスケアラ、PLL フィードバック分周比コンフィギュレーションビットの POR 時の既定値を表 39-6 に示します。

表 39-6: PLL モジュールの既定値

レジスタ	ビットフィールド	POR 時の値	PLL 分周比
CLKDIV<4:0>	PLLPRE<4:0>	00	N1 = 2
CLKDIV<7:6>	PLLPOST<1:0>	01	N2 = 4
PLLFBD<8:0>	PLLDIV<8:0>	000110000	M = 50

POR 時の FREF、FVCO、FOSC は、これらのリセット値と FIN の値から下式のように求められます。

式 39-5: POR 時の FREF

$$F_{REF} = F_{IN} \left(\frac{1}{N1} \right) = 0.5(F_{IN})$$

式 39-6: POR 時の Fvco

$$F_{VCO} = F_{IN} \left(\frac{M}{N1} \right) = F_{IN} \left(\frac{50}{2} \right) = 25(F_{IN})$$

式 39-7: POR 時の Fosc

$$F_{OSC} = F_{IN} \left(\frac{M}{N1 \cdot N2} \right) = 6.25(F_{IN})$$

上式から、POR 時に PLLPRE、PLLPOST、PLLDIV の既定値を使用するには、Fvco を許容範囲 (100 ~ 200 MHz) に収めるために PLL モジュールへの入力周波数 FIN を 4 ~ 8 MHz の範囲に制限する必要があります。

Posc は下記の入力周波数に対応可能です。これらは POR 時の周波数要件 (4 MHz < FIN < 8 MHz) を超えています。

- XT モード時の Posc: 3 ~ 10 MHz の水晶振動子
- HS モード時の Posc: 10 ~ 40 MHz の水晶振動子
- EC モード時の Posc: 0.8 ~ 64 MHz の周波数入力

許容範囲 (4 ~ 8 MHz) に入らない入力周波数で PLL を使用するには、下記の手順が必要です。

1. PLL を併用しない内部 FRC オシレータまたは PLL を併用しない Posc を使用してデバイスを起動します。
2. その入力周波数に対して下記の PLL 要件を満足するように PLLDIV、PLLPRE、PLLPOST ビットの値を変更します。
 - PFD 入力周波数 (FREF) が 0.8 ~ 8.0 MHz である事
 - VCO 出力周波数 (Fvco) が 100 ~ 200 MHz である事
3. ソフトウェアでクロックを PLL モードへ切り換えます。

39.7.2 PLL ロック状態

PLL 入力周波数、PLL プリスケラ、PLL フィードバック分周比のいずれかを変更した場合、PLL を新たな設定に同期させるために一定の時間 (TLOCK) が必要です。

POR 時またはクロック切り換え時にクロック源として PLL を選択した場合、TLOCK が適用されます。TLOCK は、PLL 入力へのクロック供給開始時点起点とする追加遅延時間です。例えば P_{osc} を使用する場合、OST 遅延の後に TLOCK が追加されます。オシレータ起動時の遅延については 39.5.1 「オシレータ起動時間」を参照してください。TLOCK の値は各デバイスのデータシートを参照してください。

オシレータ制御レジスタ (OSCCON<5>) の PLL ロック ステータス (LOCK) ビットは、PLL のロック状態を示す読み出し専用のステータスビットです。PLL を切り換え先クロック源として選択した場合、POR 時およびクロック切り換え動作時に LOCK ビットがクリアされます。PLL を併用しないクロック源を選択した場合、LOCK ビットはクリア状態を維持します。

PLL を併用するクロック切り換えの場合、切り換えイベント後に LOCK ビットがセットされるまで待機し、その後にコードを実行する事を推奨します。

Note: PLL モードで動作中に PLLPRE ビットと PLLDIV ビットを変更しないでください。変更する場合、一度クロックを非 PLL モード (内蔵 FRC モード等) へ切り換え、変更した後に PLL モードへ戻す必要があります。

39.7.2.1 PLL 併用 P_{osc} のセットアップ

10 MHz の外部水晶振動子を使用してデバイスを 40 MIPS で動作させる場合、PLL を下記の手順でセットアップできます。

1. 命令を 40 MHz で実行するために、システムクロック周波数が $F_{osc} = 2 \times F_{cy} = 80 \text{ MHz}$ である事を確認します。
2. PLLPRE、PLLPOST、PLLDIV の既定値 (リセット値) が PLL 要件とユーザ要件を満たしている事を確認します。
3. PLL 要件とユーザ要件を満たしている場合、POR 時に PLL 併用 P_{osc} を使用するように FNOSC ビット (FOSCSEL<2:0>) を直接設定します。PLL 要件とユーザ要件を満たしていない場合、下記の手順を実行します。
 - a) VCO 出力周波数要件 ($100 \text{ MHz} < F_{vco} < 200 \text{ MHz}$) を満たす PLL ポストスケラを選択します。
 - b) PFD 入力周波数要件 ($0.8 \text{ MHz} < F_{ref} < 8 \text{ MHz}$) を満たす PLL プリスケラを選択します。
 - c) その PFD 入力周波数に対して適正な VCO 出力周波数を生成する PLL フィードバック分周比を選択します。
 - d) POR 時に PLL を併用しないクロック源 (内部 FRC 等) を選択するように FNOSC ビット (FOSCSEL<2:0>) を設定します。
 - e) メインプログラムで PLL プリスケラ、PLL ポストスケラ、PLL フィードバック分周比を上記で選択した値に変更します。その後に、PLL モードへのクロック切り換えを実行します。

例 39-1 に、PLL 併用 P_{osc} を使用する場合のサンプルコードを示します。クロック切り換え用のサンプルコードは 39.12 「クロック切り換え」を参照してください。

例 39-1: PLL 併用 Posc を使用する場合のサンプルコード

```
// Select Internal FRC at POR
_FOSCSEL(FNOSC_FRC);

// Enable Clock Switching and Configure POSC in XT mode
_FOSC(FCKSM_CSECMD & OSCIOFNC_OFF & POSCMD_XT);

int main()
{

// Configure PLL prescaler, PLL postscaler, PLL divisor
PLLFBFBD=30;           // M = 32
CLKDIVbits.PLLPOST=0; // N2 = 2
CLKDIVbits.PLLPRE=0; // N1 = 2

// Initiate Clock Switch to Primary Oscillator with PLL (NOSC = 0b011)
__builtin_write_OSCCONH(0x03);
__builtin_write_OSCCONL(0x01);

// Wait for Clock switch to occur
while (OSCCONbits.COSC != 0b011);

// Wait for PLL to lock
while(OSCCONbits.LOCK!=1) {};

}
```

39.7.2.2 PLL 併用 7.37 MHz 内部 FRC を使用する場合のセットアップ

7.37 MHz の内部 FRC を使用してデバイスを 40 MIPS で動作させる場合、PLL を下記の手順でセットアップできます。

1. 命令を40 MHzで実行するために、システムクロック周波数が $F_{OSC} = 2 \times F_{CY} = 80 \text{ MHz}$ である事を確認します。
2. PLLPRE、PLLPOST、PLLDIV の既定値設定が PLL 要件とユーザ要件を満たしている事を確認します。
3. PLL 要件とユーザ要件を満たしている場合、POR 時に PLL 併用 Posc を使用するように FNOSC ビット (FOSCSEL<2:0>) を直接設定します。PLL 要件とユーザ要件を満たしていない場合、下記の手順を実行します。
 - a) VCO 出力周波数要件 ($100 \text{ MHz} < F_{VCO} < 200 \text{ MHz}$) を満たす PLL ポストスケーラを選択します。
 - b) PFD 入力周波数要件 ($0.8 \text{ MHz} < F_{REF} < 8 \text{ MHz}$) を満たす PLL プリスケーラを選択します。
 - c) その PFD 入力周波数に対して適正な VCO 出力周波数を生成する PLL フィードバック分周比を選択します。
 - d) POR 時に PLL を併用しないクロック源 (内部 FRC オシレータ等) を選択するように FNOSC ビット (FOSCSEL<2:0>) を設定します。
 - e) メインプログラムで PLL プリスケーラ、PLL ポストスケーラ、PLL フィードバック分周比の値を PLL 要件とユーザ要件を満たす値に変更します。その後に、PLL 併用モードへのクロック切り換えを実行します。

例 39-2 に、PLL 併用 7.37 MHz 内部 FRC を使用する場合のサンプルコードを示します。
クロック切り換え用のサンプルコードは 39.12 「クロック切り換え」を参照してください。

例 39-2: PLL 併用 7.37 MHz 内部 FRC オシレータを使用する場合のサンプルコード

```
// Select Internal FRC at POR
_FOSCSEL(FNOSC_FRC);

// Enable Clock Switching and Configure
_FOSC(FCKSM_CSECMD & OSCIOFNC_OFF);

int main()
{

// Configure PLL prescaler, PLL postscaler, PLL divisor
PLLFBFBD = 41;          // M = 43
CLKDIVbits.PLLPOST=0;// N2 = 2
CLKDIVbits.PLLPRE=0;// N1 = 2

// Initiate Clock Switch to Internal FRC with PLL (NOSC = 0b001)
__builtin_write_OSCCONH(0x01);
__builtin_write_OSCCONL(0x01);

// Wait for Clock switch to occur
while (OSCCONbits.COSC != 0b001);

// Wait for PLL to lock
while(OSCCONbits.LOCK!=1) {};

}
```

39.8 セカンダリ オシレータ (Sosc)

セカンダリ オシレータ (Sosc) を使用すると、低消費電力動作向けの補助的な水晶クロック源として 32.768 kHz 水晶振動子を dsPIC33F/PIC24H デバイスに追加できます。これには SOSC1 および SOSCO ピンを使用します。Sosc は、リアルタイム クロック (RTC) アプリケーション向けに Timer1 を駆動する事もできます。

Note: Sosc は省電力化に有効である事から、低消費電力セカンダリ オシレータと呼ばれる事もあります。このオシレータを LPRC オシレータと混同しないように注意してください。

39.8.1 Sosc をシステムクロックとして使用する

Sosc は下記の条件でシステムクロックとして選択されます。

- クロック源選択レジスタ (FOSCSEL<2:0>) の初期クロック源選択コンフィグレーションビット (FNOSC<2:0>) で、POR 時のオシレータとして Sosc を選択した場合
- ユーザ アプリケーションが低消費電力動作のためにクロックを Sosc へ切り換えた場合

Sosc をシステムクロック源として使用していない場合、またはデバイスがスリープモードに移行した場合、省電力化のために Sosc は停止します。

39.8.2 Sosc の起動遅延

Sosc を起動してから発振が始まるまでに一定の時間が必要です。詳細は 39.5.1 「オシレータ 起動時間」を参照してください。

39.8.3 Sosc を常時動作させる

必要に応じて Sosc を常時動作させる事もできます。オシレータ制御レジスタ (OSCCON<1>) のセカンダリ オシレータ イネーブルビット (LPOSCEN) をセットすると、Sosc は常時動作します。

Sosc を常時動作させる理由として、下記の 2 つが挙げられます。

1. Sosc を常時動作させておくと、低消費電力動作 32 kHz システムクロックへ高速に切り換える事ができます。しかし、高速メインクロック源が水晶振動である場合、32 kHz から高速メインクロック源に戻る際に、やはり一定のオシレータ起動時間が必要です (39.5.1 「オシレータ 起動時間」参照)。
2. Timer1 を RTC として使用している場合、セカンダリ オシレータを動作させる必要があります。

Note: Sosc を除く全てのクロック源 (Posc、内部 FRC オシレータ、LPRC オシレータ) はスリープモード時に停止します。これらに対し Sosc は、オシレータ制御レジスタ (OSCCON<1>) のセカンダリ オシレータ イネーブルビット (LPOSCEN) をセットする事により、スリープモード中でも動作可能です。

39.9 低消費電力 RC (LPRC) オシレータ

低消費電力 RC (LPRC) オシレータは、公称周波数 32 kHz のクロックを供給します。LPRC オシレータはパワーアップ タイマ (PWRT)、ウォッチドッグ タイマ (WDT)、フェイルセーフ クロック モニタ (FSCM) 回路にクロックを供給します。また、タイミング精度よりも低消費電力性を重視するアプリケーションでは、LPRC オシレータを使用してデバイスに低周波数のクロックを供給する事もできます。

Note: LPRC のクロック周波数はデバイスの電圧と動作温度によって変化します。詳細は各デバイス データシートの「電気的特性」を参照してください。

39.9.1 LPRC オシレータをシステムクロックとして使用する

LPRC オシレータは下記の条件でシステムクロックとして選択されます。

- クロック源選択レジスタ (FOSCSEL<2:0>) の初期クロック源選択コンフィグレーションビット (FNOSC<2:0>) で、POR 時に使用するオシレータとして LPRC を選択した場合
- ユーザアプリケーションが低消費電力動作向けにクロック源をLPRCオシレータへ切り換えた場合

39.9.2 LPRC オシレータの有効化

LPRC オシレータは PWRT、WDT、FSCM 向けのクロック源です。

POR コンフィグレーション ヒューズ レジスタ (FPOR<2:0>) の POR タイマ値選択 (FPWRT) ビットをセットすると、LPRC オシレータが有効化されます。

LPRC オシレータは下記の条件で動作を維持します。

- FSCM が有効な場合
- WDT が有効な場合
- LPRC オシレータをシステムクロックとして選択した場合

上記の条件がいずれも真でない場合、LPRC オシレータは PWRT 経過後に停止します。LPRC オシレータはスリープモード時に停止します。

Note: 例外として WDT が有効である場合にのみ、LPRC オシレータはスリープモードでも動作します。これ以外の場合、LPRC オシレータはスリープモード時に停止します。

39.9.3 LPRC オシレータの起動遅延

水晶振動子は発振を開始するまでに数msを要しますが、LPRCオシレータは即座に起動します。

39.10 補助オシレータ (Aosc)

補助オシレータ (Aosc) は、システムクロックとは独立した周波数で動作する必要がある周辺モジュール (デジタル / アナログ コンバータ (DAC) 等) 向けに使用できます。

Aosc のクロック源には下記のいずれか使用できます。

- 水晶振動子 (XT モード) – 3 ~ 10 MHz の水晶またはセラミック振動子
- 高速水晶振動子 (HS モード) – 10 ~ 40 MHz の水晶振動子
OSC1 ピンと OSC2 ピンに外部水晶振動子を接続
- 外部クロック (EC モード) – 外部クロック信号 (最大 64 MHz)
SOSCI ピンに外部クロック信号を直接供給

39.10.1 Aosc の有効化

補助オシレータモードと外部オシレータモードを有効化するには、補助クロック制御レジスタ (ACLKCON<12:11>) の適当な補助オシレータモードビット (AOSCMD<1:0>) を選択する必要があります。

これらのビットにより、表 39-7 に示す 4 種類のオシレータモード設定を選択できます。モードを選択した後、Aosc をクロック リファレンスとして使用するために、補助クロック制御レジスタ (ACLKCON<13>) の補助クロック分周器用補助クロック源選択ビット (SELACLK) をセットします。

表 39-7: Aosc および外部オシレータモードの選択

AOSCMD<1:0> ビット値	オシレータモード設定
11	EC (外部クロック) モードを選択する
10	XT (水晶) 振動子モードを選択する
01	HS (高速) オシレータモードを選択する
00	Aosc を無効化する (既定値設定)

Note: 既定値では、DAC モジュールのクロック源に PLL 併用内部 FRC オシレータを使用します。Posc をクロック源として使用する場合、ACLKCON レジスタの下記のビットをセットします。

- ASRCSEL (Posc をリファレンス クロック用に選択する)
- SELACLK (リファレンス クロックを有効化する)

39.10.2 補助クロック出力の分周比

補助クロック制御レジスタ (ACLKCON<10:8>) の補助クロック出力分周比ビット (APSTSCLR<2:0>) で補助クロックの分周比を選択する事により、クロック周波数を低減できます。これらのビットでは、表 39-8 に示すようにポストスケアラを 1:1 ~ 1:256 の範囲で 8 段階に設定できます。

表 39-8: 補助クロック出力分周比の設定

APSTSCLR<2:0> ビット値	Aosc 設定
111	1 分周
110	2 分周
101	4 分周
100	8 分周
011	16 分周
010	32 分周
001	64 分周
000	256 分周 (既定値設定)

39.11 フェイルセーフ クロックモニタ (FSCM)

フェイルセーフ クロックモニタ (FSCM) は、オシレータ障害発生時にデバイス動作の継続を可能にします。FSCM 機能を有効化するには、デバイス プログラミング時にオシレータ コンフィグレーション レジスタ (FOSC<7:6>) のクロック切り換えモード コンフィグレーション ビット (FCKSM<1:0>) を設定します。FSCM を有効化 (FCKSM<1:0> = 00) すると、LPRC オシレータはスリープモード時を除いて常時動作します。

FSCM はシステムクロックを監視します。FSCM は、指定された時間内 (通常 2 ms、最大 4 ms) にシステムクロックを検出できなかった場合にクロック障害トラップを生成し、システムクロックを内部 FRC オシレータへ切り換えます。この時、ユーザ アプリケーションはオシレータの再起動を試みるか、あるいは制御シャットダウンを実行できます。

Note: スリープモード中にクロック障害が発生しても、FSCM はデバイスをウェイクアップしません。

内部 FRC オシレータへ切り換える場合、FSCM モジュールは下記のように動作します。

- オシレータ制御レジスタ (OSCCON<14:12>) の切り換え前クロック源選択ビット (COSC<2:0>) に「000」(内部 FRC オシレータ) を書き込みます。
- オシレータ制御レジスタ (OSCCON<3>) のクロック障害検出ビット (CF) をセットしてクロック障害の発生を示します。
- オシレータ制御レジスタ (OSCCON<0>) のオシレータ切り換えイネーブル制御ビット (OSWEN) をクリアして保留中の全てのクロック切り換えをキャンセルします。

39.11.1 FSCM 遅延

FSCM は、システムクロックが動作可能状態となった後、さらに一定の遅延時間 (T_{FSCM}) が経過してからシステムクロックの監視を開始します。

POSC または SOSC をシステムクロックとして選択している場合に FSCM を有効化すると、FSCM 遅延が適用されます。

詳細はセクション 8. 「リセット」(DS70192) を参照してください。

Note: T_{FSCM} の値については、各デバイス データシートの「電氣的特性」を参照してください。

39.11.2 FSCM と WDT

FSCM と WDT はどちらもタイムベースとして LPRC オシレータを使用します。クロック障害が発生しても WDT は影響を受けず、LPRC オシレータを使用して動作を続けます。

39.12 クロック切り換え

クロック切り換えは、ハードウェア イベントまたはソフトウェア 要求により開始できます。切り換え動作の代表例を以下に挙げます。

- POR 時の 2 段階起動シーケンスは、まず内部 FRC オシレータを使用して高速に起動し、選択したクロック源の動作が安定してから自動的にそのクロック源へ切り換えます。
- クロック障害時に、FSCM は自動的に内部 FRC オシレータへ切り換えます。
- ユーザ アプリケーション ソフトウェアが OSWEN ビット (OSCCON<0>) をセットしてクロック切り換えを要求すると、ハードウェアは NOSC ビット (OSCCON<10:8>) が指定するクロック源が動作可能状態になった時にクロック源を切り換えます。

これらの切り換え動作はメークビフォーブレーク シーケンスに従います。すなわち、必ず新しいクロックへの切り換えが完了してから、切り換え前に使用していたクロックを停止します。また、クロック切り換え中もコード実行を継続します。

アプリケーションは、ソフトウェアが制御する 4 つのクロック源 (Posc、Sosc、FRC、LPRC) を常時ほぼ無制限に切り換える事ができます。このような柔軟な切り換え動作による予期せぬ結果を防ぐために、dsPIC33F/PIC24H は切り換えプロセスに保護ロック機能を組み込んでいます。この機能は、クロック切り換え中に OSCCON レジスタを書き込み保護します。

39.12.1 クロック切り換えの有効化

クロック切り換えと FSCM を有効化するには、オシレータ コンフィグレーション レジスタ (FOSC<7:6>) のクロック切り換えモード コンフィグレーション ビット (FCKSM<1:0>) を設定する必要があります (表 39-9 参照)。

表 39-9: 設定可能なクロック切り換えモード

FCKSM<1:0> の値	クロック切り換え設定	FSCM
1x	無効	無効
01	有効	無効
00	有効	有効

上位ビットはクロック切り換えの有効化 (0)/ 無効化 (1) を指定します。下位ビットは FSCM の有効化 (0)/ 無効化 (1) を指定します。FSCM はクロック切り換えが有効な場合にのみ有効化できます。クロック切り換えを無効化 (1) した場合、下位ビットは無視されます。

39.12.2 クロック切り換えシーケンス

クロック切り換えの推奨手順には下記の操作が含まれます。

1. COSC ビット (OSCCON1<4:12>) を読み出して現在使用しているオシレータ源を確認します (この情報がアプリケーションに必要な場合のみ)
2. ロック解除シーケンスを実行し、OSCCON レジスタの上位バイトへの書き込みを可能にします。
3. 切り換え後のクロック源を指定する値を NOSC 制御ビット (OSCCON<10:8>) に書き込みます。
4. ロック解除シーケンスを実行し、OSCCON レジスタの下位バイトへの書き込みを可能にします。
5. OSWEN ビット (OSCCON<0>) セットしてオシレータ切り換えを開始します。

上記の手順が完了した後に、クロック切り換えロジックは下記を実行します。

1. クロック切り換えハードウェアは、オシレータ制御レジスタ (OSCCON<14:12>) の COSC<2:0> ステータスビットと NOSC<2:0> 制御ビット (OSCCON<10:8>) の値を比較します。これらの値が一致する場合、クロック切り換えは冗長動作であるため OSWEN ビット (OSCCON<0>) が自動的にクリアされ、クロック切り換えは中止されます。
2. クロック切り換えを開始した場合、PLL ロック ステータスビット (OSCCON<5>) とクロック障害ステータスビット (OSCCON<3>) がクリアされます。
3. 切り換え先のオシレータが動作中でなければ、ハードウェアはそのオシレータを起動します。水晶振動子 (Posc または Sosc) を起動する必要がある場合、ハードウェアは発振が始まるまでの遅延時間 (TOSCD) とこれに続く TOST が経過するまで待機します。切り換え先のクロック源が PLL を併用する場合、ハードウェアは PLL ロック (OSCCON<5> = 1) を検出するまで待機します。
4. ハードウェアは、切り換え先のクロック源が安定するまで待機してからクロックを切り換えます。
5. ハードウェアは OSWEN ビット (OSCCON<0>) をクリアし、クロックの切り換えが正常に完了した事を示します。加えて、NOSC<2:0> ビット (OSCCON<10:8>) の値を COSC<2:0> ステータスビット (OSCCON<14:12>) へ転送します。
6. この時点で切り換え前に使用していたクロック源を停止します。ただし、LPRC オシレータは WDT または FSCM が有効化されていれば停止しません。また Sosc は LPOSCEN がセットされたままであれば停止しません。クロック源切り換え時のタイミングを図 39-9 に示します。

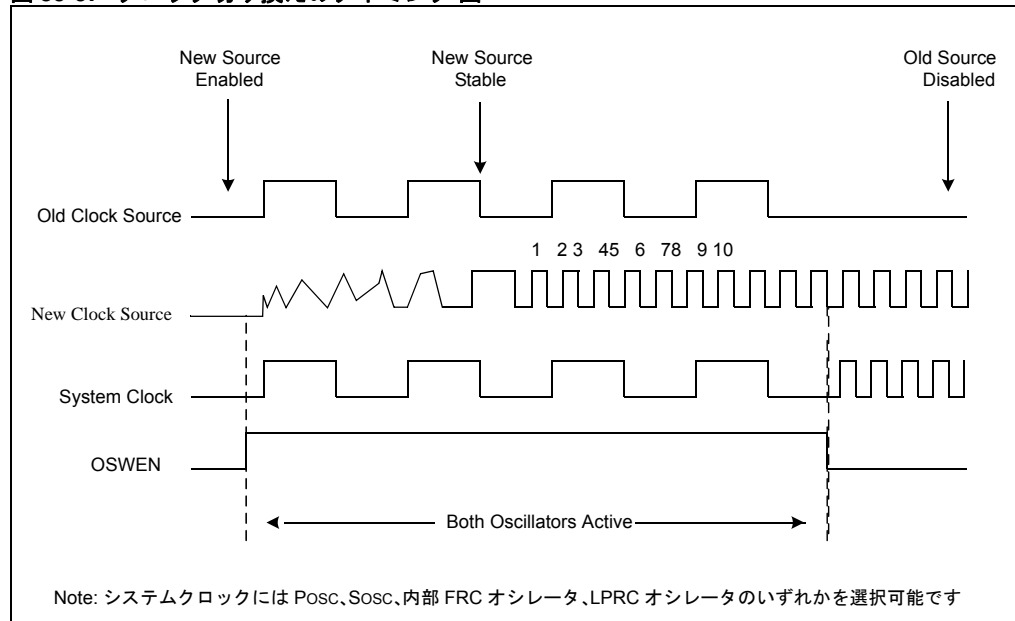
Note 1: XT、HS、EC プライマリ オシレータモード間でクロックを切り換えるには、デバイスの再プログラミングが必要です。

2: 各種 PLL 併用モード間で直接クロック切り換えを実行する事はできません。例えば、PLL 併用 Posc と PLL 併用内部 FRC オシレータ間のクロック切り換えを回避する必要があります。

3: FCKSM コンフィグレーション ビット (FOSC<7:6>) の設定が 01 (クロック切り換え有効 / FSCM 無効) の場合、CLKLOCK ビット (OSCCON<7>) をセットするとクロック切り換えを回避できます。ソフトウェアでセットされた CLKLOCK ビット (OSCCON<7>) をクリアする事はできません。このビットは POR 時にクリアされます。

4: プロセッサはクロック切り換えシーケンス中でもコードを実行し続けます。この間にタイミングが重要なコードの実行を避ける必要があります。

図 39-9: クロック切り換えのタイミング 図



クロック切り換えの推奨コードシーケンスは下記の通りです。

1. OSCCON レジスタのロック解除 / 書き込みシーケンス中の割り込みを禁止します。
2. OSCCON の上位バイトのロック解除シーケンスを実行します。
下記の 2 回の書き込みを続けて実行します。
 - 0x78 を OSCCON<15:8> に書き込む
 - 0x9A を OSCCON<15:8> に書き込む
3. ロック解除シーケンスに続く命令で、オシレータ制御レジスタ (OSCCON<10:8>) の NOSC<2:0> 制御ビットに、切り換え先のクロック源を指定する値を書き込みます。
4. OSCCON の下位バイトのロック解除シーケンスを実行します。
下記の 2 回の書き込みを続けて実行します。
 - 0x46 を OSCCON<7:0> に書き込む
 - 0x57 を OSCCON<7:0> に書き込む
5. ロック解除シーケンス直後の命令で、OSWEN ビット (OSCCON<0>) をセットします。
6. クロックに影響されにくいコードの実行を継続します (必須ではない)。
7. OSWEN ビット (OSCCON<0>) が「0」であるかどうかを確認します。このビットが「0」であれば、クロック切り換えが成功した事を意味します。

Note: PIC24 MCU および dsPIC DSC 向け MPLAB®C コンパイラは、OSCCON レジスタのロック解除用に下記のビルトイン C 関数を提供します。

```
__builtin_write_OSCCONL(value)  
__builtin_write_OSCCONH(value)
```

詳細は MPLAB C コンパイラのヘルプを参照してください。

OSCCON レジスタのロックを解除してクロックを PLL 併用内部 FRC オシレータから LPRC オシレータへ切り換える場合のコードシーケンスを例 39-3 に示します。

例 39-3: クロック切り換えのサンプルコード

```
;Place the New Oscillator Selection (NOSC=0b101) in W0  
MOV #0x15, WREG  
;OSCCONH (high byte) Unlock Sequence  
MOV #OSCCONH, w1  
MOV #0x78, w2  
MOV #0x9A, w3  
MOV.Bw2, [w1] ; Write 0x78  
MOV.Bw3, [w1] ; Write 0x9A  
  
;Set New Oscillator Selection  
MOV.BWREG, OSCCONH  
  
; Place 0x01 in W0 for setting clock switch enabled bit  
MOV #0x01, w0  
  
;OSCCONL (low byte) Unlock Sequence  
MOV #OSCCONL, w1  
MOV #0x46, w2  
MOV #0x57, w3  
MOV.Bw2, [w1] ; Write 0x46  
MOV.Bw3, [w1] ; Write 0x57  
  
; Enable Clock Switch  
MOV.Bw0, [w1] ; Request Clock Switching by Setting OSWEN bit  
wait:  
btsc OSCCONL, #OSWEN  
bra wait
```


39.12.3 クロック切り換えに関する注意点

クロック切り換えを含むアプリケーションを作成する場合、下記の問題がコード設計に影響する可能性があります。

- OSCCON のロック解除シーケンスではタイミングが極めて重要です。OSCCON レジスタバイトへの書き込みは、ロック解除シーケンス直後の 1 命令サイクル中でのみ可能です。C 言語等の高級言語では、タイミングが重要な命令の順序がコンパイル時に維持されない場合があります。高級言語で記述したアプリケーションでクロック切り換えを実行する場合、切り換えルーチンをアセンブリコードで作成してアプリケーションへリンクし、関数として呼び出す事を推奨します。
- クロック源を水晶振動子へ切り換える場合、クロック切り換え時間は振動子の起動時間によって大きく左右されます。
- 切り換え先のクロック源が起動しない場合や存在しない場合、クロック切り換えハードウェアはそのクロック源が利用可能になるまで待機し続けます。この状態では OSWEN ビット (OSCCON<0>) がセットされたままになるため、ソフトウェアで問題を検出する事ができます。
- 切り換え先のクロック源が PLL を併用する場合、ロックが完了するまでクロックは切り換わりません。この状態では LOCK ビット (OSCCON<5>) がクリアされ OSWEN ビット (OSCCON<0>) がセットされるため、ソフトウェアで PLL ロックの喪失を検出する事ができます。
- Sosc 等の周波数の低いクロック源へ切り換えると、デバイスの動作速度が低下します。

39.12.4 クロック切り換えの中止

クロック切り換えが完了しない場合、OSWEN ビット (OSCCON<0>) をクリアする事によってクロック切り換えロジックをリセットできます。OSWEN ビットをクリアするとクロック切り換え処理が中止されます。動作中の OST は停止 / リセットされ、動作中の PLL は停止します。

例 39-4 にクロック切り換えを中止するためのアセンブリ サンプルコードを示します。クロック切り換え処理はいつでも中止できます。また、クロック切り換えの実行中に別のクロック切り換えを実行する事によって、既に実行中の切り換えを中止する事もできます。

例 39-4: クロック切り換えの中止

```
MOV #OSCCON,W1      ; Pointer to OSCCON
MOV.b#0x46,W2        ; First unlock code
MOV.b#0x57,W3        ; second unlock code
MOV.bW2, [W1]        ; Write first unlock code
MOV.bW3, [W1]        ; Write second unlock code
BCLR OSCCON, #OSWEN  ; ABORT the switch
```

39.12.5 クロック切り換え中のスリープモードへの移行

クロック切り換え中にデバイスがスリープモードへ移行した場合、クロック切り換えは中止されます。プロセッサは切り換え前のクロックで動作を継続し、OSWEN ビットはクリアされます。その後 PWRSAV 命令が通常通り実行されます。

スリープモードに移行する前に内部 FRC オシレータへ切り換えておくと、スリープから高速にウェイクアップできます。

39.13 2 段階起動

クロック源選択レジスタ (FOSCSEL<7>) の内部 / 外部起動オプション コンフィグレーション ビット (IESO) の設定により、デバイス起動時にユーザ選択クロック源を使用するのか、それとも最初に内部 FRC オシレータで起動してからユーザ選択オシレータへ自動的に切り換えるのかを選択できます。IESO ビットを「1」にセットすると、デバイスはクロック源の設定 (FOSCSEL<2:0>) に関係なく常に内部 FRC オシレータを使用して起動します。指定されたオシレータが動作可能状態になると、自動的にそのオシレータに切り換わります。

FSCM を有効化していない場合、内部 FRC オシレータはクロック切り換え完了直後に自動的に停止します。2 段階起動オプションはデバイスの起動を高速化します。この動作は、オシレータ コンフィグレーション レジスタ (FOSC<7:6>) のクロック切り換えモードビット (FCKSM<1:0>) の状態に影響されません。

2 段階起動は、FOSCSEL コンフィグレーション ビット (FOSC<2:0>) で起動時間の長いオシレータ (外部オシレータ、Posc、Sosc) を選択した場合に効果的に使用できます。

内部 RC オシレータである内部 FRC オシレータ クロック源は、POR 後ほぼ即座に使用可能となります。2 段階起動では、POR 後にデバイスはまず既定値のオシレータ設定 (内部 FRC オシレータ) を使用してコード実行を開始します。指定された外部クロック源の動作が安定すると、クロック源は自動的に内部 FRC オシレータから外部オシレータへ切り換わります。

ユーザコードで COSC ビット (OSCCON<14:12>) と NOSC ビット (OSCCON<10:8>) のステータスを比較する事により、デバイスが現在どちらのクロック源を使用して動作しているのかを確認できます。これら 2 つのビットが一致すれば、クロック切り換えが正常に完了し、デバイスは指定されたクロック源を使用して動作している事を意味します。

Note: クロック源に内部 FRC オシレータを選択した場合、2 段階起動は冗長動作となります。
--

39.14 レジスタマップ

表 39-10 に、オシレータ特殊機能制御レジスタのビット割り当てを示します。表 39-11 に、オシレータ コンフィグレーション レジスタのビット割り当てを示します。

表 39-10: オシレータ特殊機能制御レジスタ

SFR 名	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	全リセット
OSCCON	—	COSC<2:0>			—	NOSC<2:0>			CLKLOCK	IOLOCK ⁽²⁾	LOCK	—	CF	—	LPOSCEN	OSWEN	7700 ⁽¹⁾
CLKDIV	ROI	DOZE<2:0>			DOZEN	FRCDIV<2:0>			PLLPOST<1:0>		—	PLLPRE<4:0>					3040
PLLFBD	—	—	—	—	—	—	—	PLLDIV<8:0>									0030
OSCTUN	—	—	—	—	—	—	—	—	—	—	TUN<5:0>						0000
ACLKCON	—	—	SELACLK	AOSCMTD<1:0>		APSTSCCLR<2:0>			ASRCSEL	—	—	—	—	—	—	—	0000

凡例: x = リセット時に未知の値、— = 未実装、「0」として読み出し、リセット値は 16 進数で表記

- Note 1: OSCCON レジスタのリセット値は、FOSCSEL コンフィグレーション ビットの設定とリセットのタイプによって異なります。
 2: 一部の dsPIC33F/PIC24H デバイスでは IOLOCK ビットを利用できません。詳細は各デバイスのデータシートを参照してください。

表 39-11: オシレータ コンフィグレーション レジスタ

レジスタ名	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
FOSCSEL	—	—	—	—	—	—	—	—	IESO	—	—	—	—	FNOSC<2:0>		
FOSC	—	—	—	—	—	—	—	—	FCKSM<1:0>		IOL1WAY ⁽¹⁾	—	—	OSCIOFNC	POSCMD<1:0>	

凡例: x = リセット時に未知の値、— = 未実装、「0」として読み出し、リセット値は 16 進数で表記

- Note 1: 一部の dsPIC33F/PIC24H デバイスでは IOL1WAY ビットを利用できません。詳細は各デバイスのデータシートを参照してください。

39.15 関連アプリケーション ノート

本セクションに関連するアプリケーション ノートの一覧を下に記載します。一部のアプリケーション ノートは dsPIC33F/PIC24H 製品ファミリ向けではありません。ただし概念は共通しており、変更が必要であったり制限事項が存在するものの利用が可能です。オシレータ (パート III) モジュールに関連する最新のアプリケーション ノートは下記の通りです。

タイトル	アプリケーション ノート番号
PIC [®] マイクロコントローラ オシレータ設計ガイド	AN588
PIC [®] マイクロコントローラによる低消費電力設計	AN606
水晶振動子の基礎と rPIC [®] MCU および PIC [®] MCU デバイス向け水晶振動子の選択	AN826

Note: dsPIC33F/PIC24H デバイス ファミリ関連のアプリケーション ノートとサンプルコードはマイクロチップ社のウェブサイト (www.microchip.com) でご覧になれます。

39.16 改訂履歴

リビジョン A (2007 年 10 月 /11 月)

本書の初版

リビジョン B (2008 年 9 月)

このリビジョンでの変更内容は以下の通りです。

- 図：
 - 図 39-1 内の Fvco⁽¹⁾ の名称 PLLCLK を更新
- Note:
 - Fvco 値に関する Note 1 を追加 (図 39-1 参照)
- レジスタ：
 - OSCTUN: FRC オシレータ調整レジスタの bit 5-10 の調整周波数を修正 (レジスタ 39-6 参照)
- 上記に加えて、表現および体裁の変更等、本書全体の細部を修正

リビジョン C (2010 年 4 月)

改訂内容：

dsPIC33F および PIC24H の各ファミリ リファレンス マニュアルの「セクション 39. オシレータ (パート III)」の内容を本書で一冊に統合

- レジスタ：
 - レジスタ 39-3 に Note 1 と 2 を追加
 - レジスタ 39-4 に Note 2 を追加
 - SELACLK ビットの説明を更新 (レジスタ 39-7 参照)
- 図：
 - 図 39-1 を更新
 - 図 39-3 を更新
- **39.6 「内部高速 RC (FRC) オシレータ」** に、FRC オシレータ調整 (TUN<5:0>) ビットに関する Note 2 を追加
- サンプルコード (例 39-1、例 39-2、例 39-3) を更新
- 表現および体裁の変更等、本書全体の細部を修正。

NOTE:

マイクロチップ社製デバイスのコード保護機能に関して次の点にご注意ください。

- マイクロチップ社製品は、該当するマイクロチップ社データシートに記載の仕様を満たしています。
- マイクロチップ社では、通常の条件ならびに仕様に従って使用した場合、マイクロチップ社製品のセキュリティレベルは、現在市場に流通している同種製品の中でも最も高度であると考えています。
- しかし、コード保護機能を解除するための不正かつ違法な方法が存在する事もまた事実です。弊社の理解ではこうした手法は、マイクロチップ社データシートにある動作仕様書以外の方法でマイクロチップ社製品を使用する事になります。このような行為は知的所有権の侵害に該当する可能性が非常に高いと言えます。
- マイクロチップ社は、コードの保全性に懸念を抱くお客様と連携し、対応策に取り組んでいきます。
- マイクロチップ社を含む全ての半導体メーカーで、自社のコードのセキュリティを完全に保証できる企業はありません。コード保護機能とは、マイクロチップ社が製品を「解読不能」として保証するものではありません。

コード保護機能は常に進歩しています。マイクロチップ社では、常に製品のコード保護機能の改善に取り組んでいます。マイクロチップ社のコード保護機能の侵害は、デジタル ミレニアム著作権法に違反します。そのような行為によってソフトウェアまたはその他の著作物に不正なアクセスを受けた場合は、デジタル ミレニアム著作権法の定めるところにより損害賠償訴訟を起こす権利があります。

本書に記載されているデバイス アプリケーション等に関する情報は、ユーザの便宜のためにのみ提供されているものであり、更新によって無効とされる事があります。お客様のアプリケーションが仕様を満たす事を保証する責任は、お客様にあります。マイクロチップ社は、明示的、暗黙的、書面、口頭、法定のいずれであるかを問わず、本書に記載されている情報に関して、状態、品質、性能、品性、特定目的への適合性をはじめとする、いかなる類の表明も保証も行いません。マイクロチップ社は、本書の情報およびその使用に起因する一切の責任を否認します。マイクロチップ社の明示的な書面による承認なしに、生命維持装置あるいは生命安全用途にマイクロチップ社の製品を使用する事は全て購入者のリスクとし、また購入者はこれによって発生したあらゆる損害、クレーム、訴訟、費用に関して、マイクロチップ社は擁護され、免責され、損害受けない事に同意するものとします。暗黙的あるいは明示的を問わず、マイクロチップ社が知的財産権を保有しているライセンスは一切譲渡されません。

商標

マイクロチップ社の名称と Microchip ロゴ、dsPIC、KEELOQ、KEELOQ ロゴ、MPLAB、PIC、PICmicro、PICSTART、PIC³² ロゴ、rPIC、UNI/O は、米国およびその他の国におけるマイクロチップ・テクノロジー社の登録商標です。


FilterLab、Hampshire、HI-TECH C、Linear Active Thermistor、MXDEV、MXLAB、SEEVAL、Embedded Control Solutions Company は、米国におけるマイクロチップ・テクノロジー社の登録商標です。

Analog-for-the-Digital Age、Application Maestro、CodeGuard、dsPICDEM、dsPICDEM.net、dsPICworks、dsSPEAK、ECAN、ECONOMONITOR、FanSense、HI-TIDE、In-Circuit Serial Programming、ICSP、Mindi、MiWi、MPASM、MPLAB Certified ロゴ、MPLIB、MPLINK、mTouch、Octopus、Omniscient Code Generation、PICC、PICC-18、PICDEM、PICDEM.net、PICkit、PICKtail、REAL ICE、rLAB、Select Mode、Total Endurance、TSHARC、UniWinDriver、WiperLock、ZENA は、米国およびその他の国におけるマイクロチップ・テクノロジー社の登録商標です。

SQTP は、米国におけるマイクロチップ・テクノロジー社のサービスマークです。

その他、本書に記載されている商標は各社に帰属します。

© 2010, Microchip Technology Incorporated, Printed in the U.S.A., All Rights Reserved.

 本書は再生紙を使用しています。

ISBN:978-1-61341-044-8

QUALITY MANAGEMENT SYSTEM
CERTIFIED BY DNV
== ISO/TS 16949:2002 ==

マイクロチップ社では、Chandler および Tempe (アリゾナ州)、Gresham (オレゴン州)の本部、設計部およびウェハー製造工場としてカリフォルニア州とイダホのデザインセンターが ISO/TS-16949:2002 認証を取得しています。マイクロチップ社の品質システムプロセスおよび手順は、PIC[®]MCU および dsPIC[®]DSC、KEELOQ[®]コードホッピングデバイス、シリアルEEPROM、マイクロペリフェラル、不揮発性メモリ、アナログ製品に採用されています。さらに、開発システムの設計と製造に関するマイクロチップ社の品質システムは ISO 9001:2000 認証を取得しています。

各国の営業所とサービス

北米

本社
2355 West Chandler Blvd.
Chandler, AZ 85224-6199
Tel:480-792-7200
Fax:480-792-7277
技術サポート :
<http://support.microchip.com>
URL:
www.microchip.com

アトランタ
Duluth, GA
Tel:678-957-9614
Fax:678-957-1455

ボストン
Westborough, MA
Tel:774-760-0087
Fax:774-760-0088

シカゴ
Itasca, IL
Tel:630-285-0071
Fax:630-285-0075

クリーブランド
Independence, OH
Tel:216-447-0464
Fax:216-447-0643

ダラス
Addison, TX
Tel:972-818-7423
Fax:972-818-2924

デトロイト
Farmington Hills, MI
Tel:248-538-2250
Fax:248-538-2260

ココモ
Kokomo, IN
Tel:765-864-8360
Fax:765-864-8387

ロサンゼルス
Mission Viejo, CA
Tel:949-462-9523
Fax:949-462-9608

サンタクララ
Santa Clara, CA
Tel:408-961-6444
Fax:408-961-6445

トロント
Mississauga, Ontario,
Canada
Tel:905-673-0699
Fax:905-673-6509

アジア / 太平洋

アジア太平洋支社
Suites 3707-14, 37th Floor
Tower 6, The Gateway
Harbour City, Kowloon
Hong Kong
Tel:852-2401-1200
Fax:852-2401-3431

オーストラリア - シドニー
Tel:61-2-9868-6733
Fax:61-2-9868-6755

中国 - 北京
Tel:86-10-8528-2100
Fax:86-10-8528-2104

中国 - 成都
Tel:86-28-8665-5511
Fax:86-28-8665-7889

中国 - 重慶
Tel:86-23-8980-9588
Fax:86-23-8980-9500

中国 - 香港 SAR
Tel:852-2401-1200
Fax:852-2401-3431

中国 - 南京
Tel:86-25-8473-2460
Fax:86-25-8473-2470

中国 - 青島
Tel:86-532-8502-7355
Fax:86-532-8502-7205

中国 - 上海
Tel:86-21-5407-5533
Fax:86-21-5407-5066

中国 - 瀋陽
Tel:86-24-2334-2829
Fax:86-24-2334-2393

中国 - 深圳
Tel:86-755-8203-2660
Fax:86-755-8203-1760

中国 - 武漢
Tel:86-27-5980-5300
Fax:86-27-5980-5118

中国 - 西安
Tel:86-29-8833-7252
Fax:86-29-8833-7256

中国 - 厦門
Tel:86-592-2388138
Fax:86-592-2388130

中国 - 珠海
Tel:86-756-3210040
Fax:86-756-3210049

アジア / 太平洋

インド - バンガロール
Tel:91-80-3090-4444
Fax:91-80-3090-4123

インド - ニューデリー
Tel:91-11-4160-8631
Fax:91-11-4160-8632

インド - プネ
Tel:91-20-2566-1512
Fax:91-20-2566-1513

日本 - 横浜
Tel:81-45-471-6166
Fax:81-45-471-6122

韓国 - 大邱
Tel:82-53-744-4301
Fax:82-53-744-4302

韓国 - ソウル
Tel:82-2-554-7200
Fax:82-2-558-5932 または
82-2-558-5934

マレーシア - クアラルンプール
Tel:60-3-6201-9857
Fax:60-3-6201-9859

マレーシア - ペナン
Tel:60-4-227-8870
Fax:60-4-227-4068

フィリピン - マニラ
Tel:63-2-634-9065
Fax:63-2-634-9069

シンガポール
Tel:65-6334-8870
Fax:65-6334-8850

台湾 - 新竹
Tel:886-3-6578-300
Fax:886-3-6578-370

台湾 - 高雄
Tel:886-7-536-4818
Fax:886-7-536-4803

台湾 - 台北
Tel:886-2-2500-6610
Fax:886-2-2508-0102

タイ - バンコク
Tel:66-2-694-1351
Fax:66-2-694-1350

ヨーロッパ

オーストリア - ヴェルス
Tel:43-7242-2244-39
Fax:43-7242-2244-393

デンマーク - コペンハーゲン
Tel:45-4450-2828
Fax:45-4485-2829

フランス - パリ
Tel:33-1-69-53-63-20
Fax:33-1-69-30-90-79

ドイツ - ミュンヘン
Tel:49-89-627-144-0
Fax:49-89-627-144-44

イタリア - ミラノ
Tel:39-0331-742611
Fax:39-0331-466781

オランダ - ドリューネン
Tel:31-416-690399
Fax:31-416-690340

スペイン - マドリッド
Tel:34-91-708-08-90
Fax:34-91-708-08-91

イギリス - ウォーキンガム
Tel:44-118-921-5869
Fax:44-118-921-5820