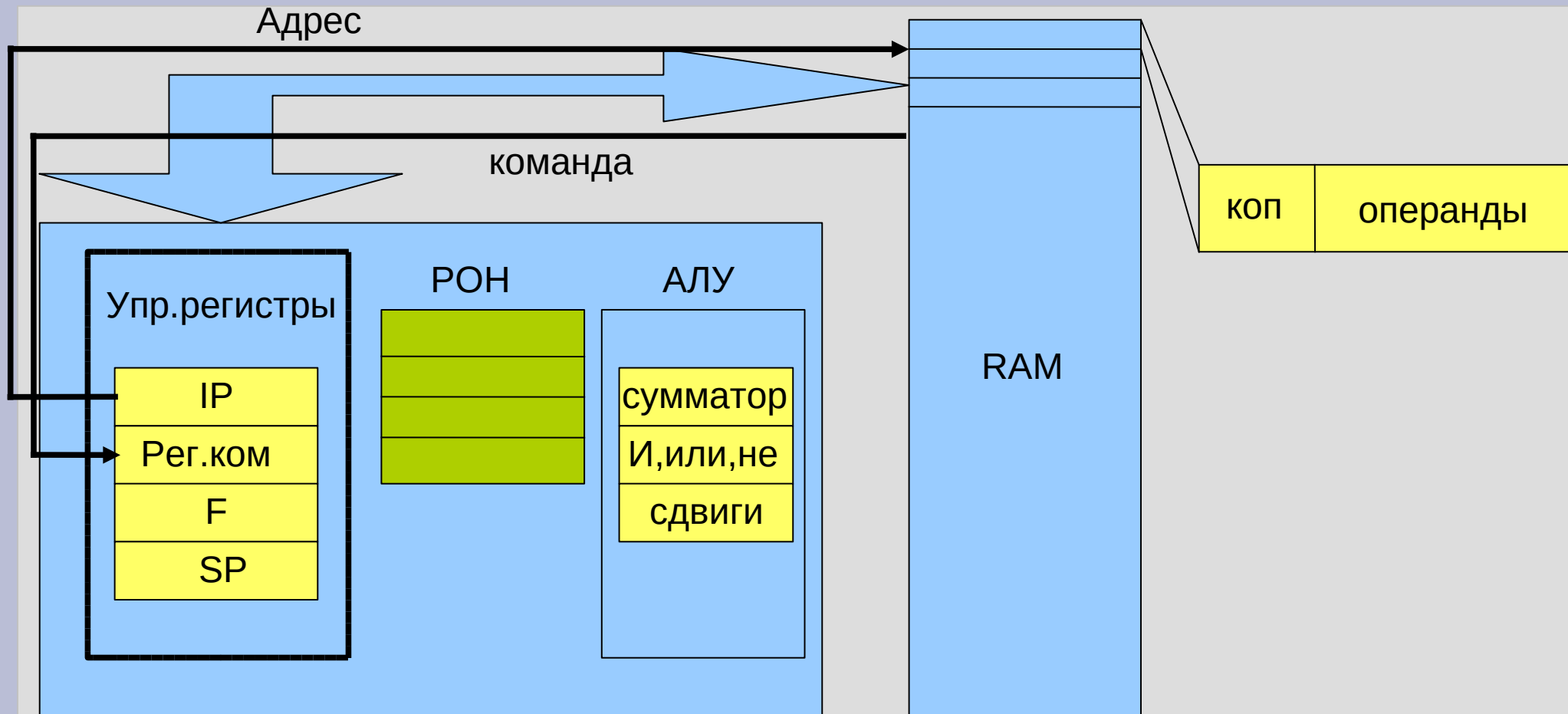


Системы команд процессоров

Логический состав процессора



Логика функционирования процессора

1. Из оперативной памяти по адресу, записанному в РС, выбирается команда и записывается в регистр команд.
2. Команда дешифруется, т.е. из нее выделяются поля операции и операндов. Одновременно модифицируется РС, так, чтобы он указывал на следующую команду
3. Производится выборка операндов из оперативной памяти и/или регистров общего назначения; код операции и операнды подаются в АЛУ.
4. Выполняется операция, причем если операция арифметическая или логическая, то результат получается в регистрах АЛУ, при этом в зависимости от результата операции (положительный, отрицательный, нулевой, переполнение разрядной сетки и др.) устанавливается признак результата в регистре признаков.
5. Результат записывается в соответствующее место оперативной памяти или регистр общего назначения.
6. Происходит возврат к П.1.

Функциональные группы команд процессоров

1. Команды пересылки

(включая команды обмена с портами (ввода/вывода))

2. Арифметико-логические команды

а) Арифметические инструкции («+», «-», «*», «/»)

б) Логические инструкции (И, ИЛИ, НЕ, ИСКЛЮЧАЮЩЕЕ ИЛИ)

в) Арифметические и логические сдвиги

3. Команды переходов

а) Безусловные переходы

б) Условные переходы

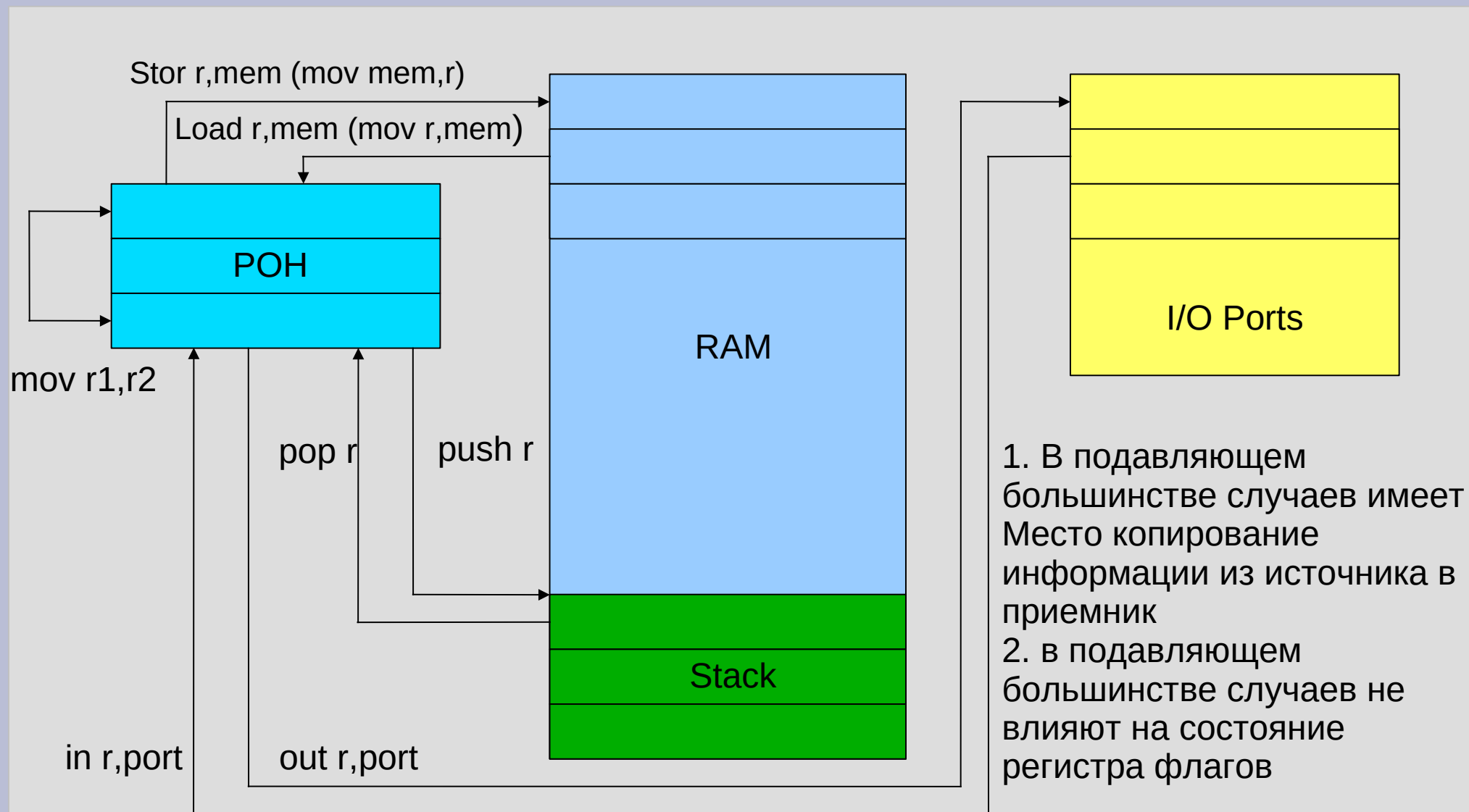
в) Циклы

г) Организация подпрограмм

д) Обработка прерываний

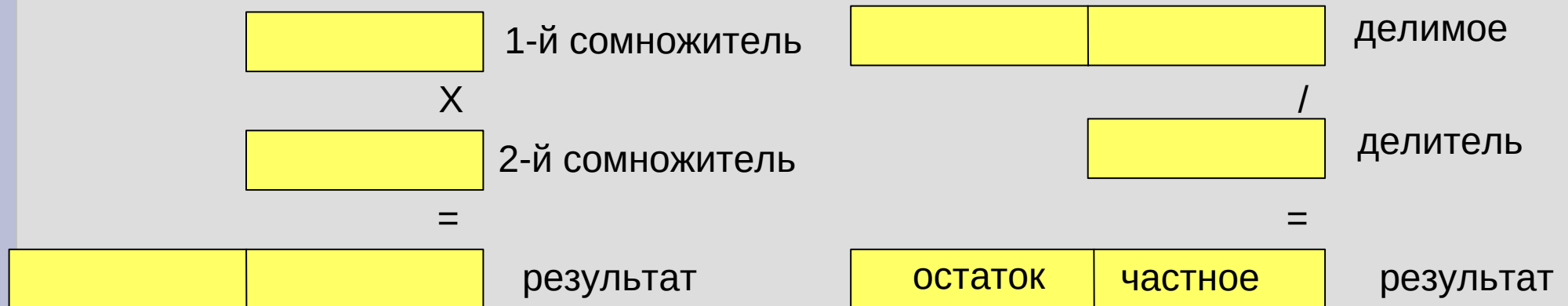
4. Команды управления состоянием процессора

Команды пересылки



Арифметические инструкции

1. используют блоки АЛУ
2. устанавливают признак результата
3. операции сложения и вычитания могут дополнительно устанавливать признак переноса/заёма (carry/borrow flag — C)
4. операции умножения могут дополнительно устанавливать флаг переполнения (overflow — V)
5. операции умножения и деления используют регистр двойной Длины (результат операции умножения, делимое и результат Деления — частное и остаток)



Логические инструкции

Логическая операция И (AND)

операнд1	операнд2	Результат
0	0	0
1	0	0
0	1	0
1	1	1

Логическая операция ИЛИ (OR)

операнд1	операнд2	результат
0	0	0
1	0	1
0	1	1
1	1	1

**Логическая операция
ИСКЛЮЧАЮЩЕЕ ИЛИ (XOR)**

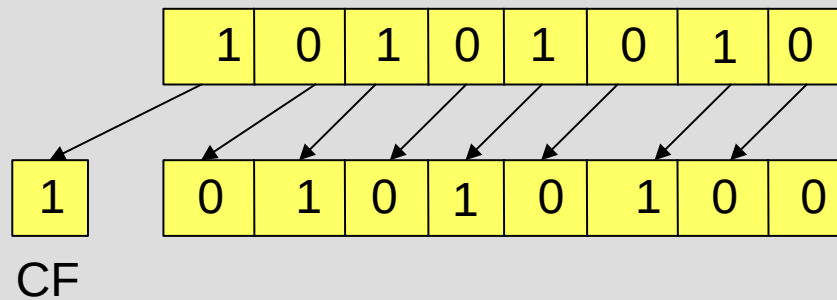
операнд1	операнд2	результат
0	0	0
1	0	1
0	1	1
1	1	0

Логическая операция НЕ (NOT)

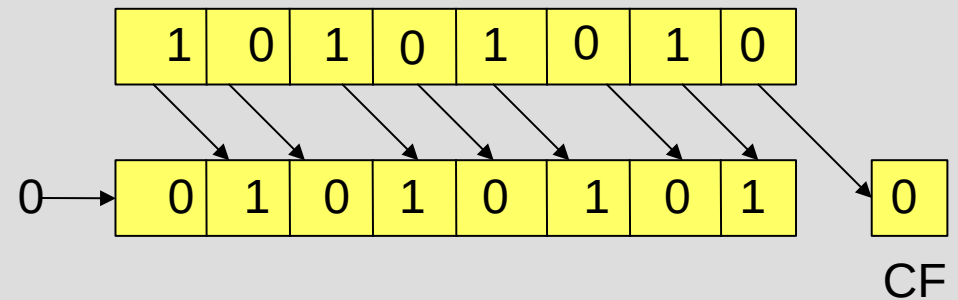
операнд	результат
0	1
1	0

Инструкции сдвигов

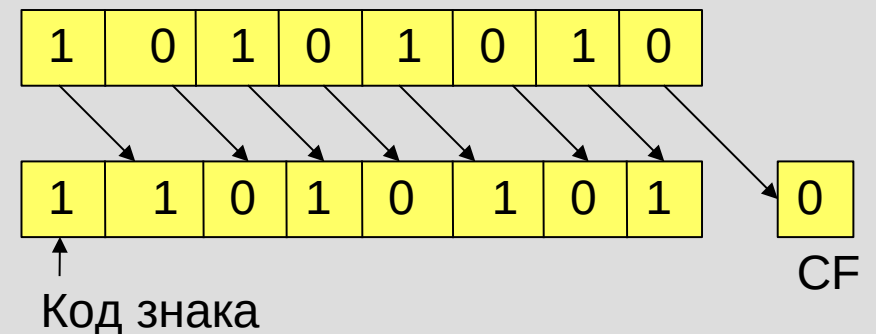
Арифметический и логический
Сдвиг влево



Логический сдвиг вправо



Арифметический сдвиг вправо



Устанавливают регистр флагов и
флаг переноса
Дополнительно бывают циклические
сдвиги(вращения) и
циклические сдвиги через флаг
переноса

Инструкции переходов

Безусловный переход — значение адреса перехода записывается в программный счетчик (значение адреса перехода может быть как абсолютным, так и вычисляемым)



Условный переход:

1. проверяется состояние регистра флагов
2. если флаги, соответствующие условиям перехода, выставлены, то в программный счетчик записывается адрес перехода, Иначе содержимое IP не меняется

Условия перехода

флаги

Переход по 0 (переход по равно)

Z=1

Переход по + (переход по больше)

P=1

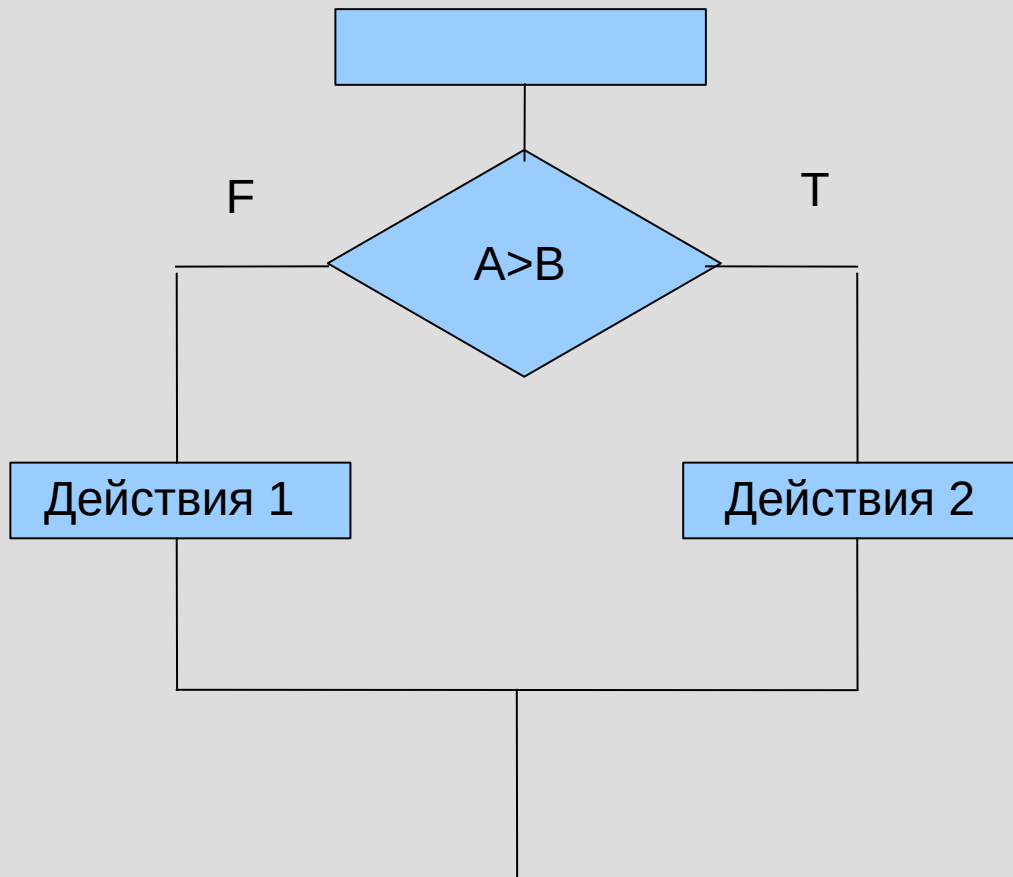
Переход по - (переход по меньше)

N=1

Переход по 0 или + (больше или равно)

Z=1 или P=1

Применение инструкций переходов



...

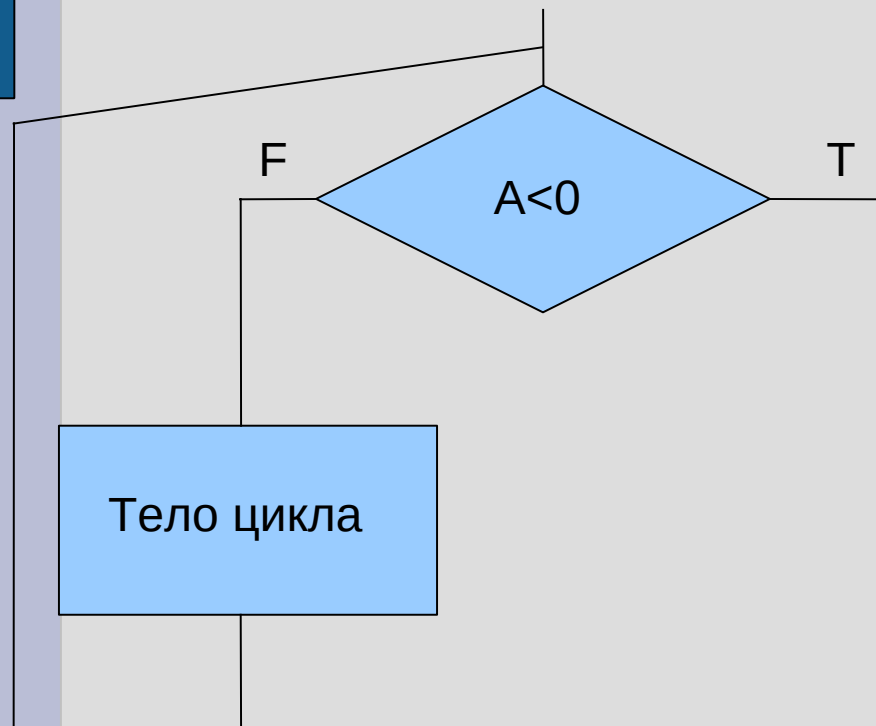
CMP A,B
JP M1

Выполнение
Действий 1
JMP M2

M1: Выполнение
Действий 2

M2: ...

Организация циклов с применением инструкций переходов



Cycl: CMP A,0x00
 JN Out
 тело
 цикла
 JMP Cycl
Out: ...

Организация цикла со счетчиком

Команда организации цикла со счетчиком LOOP

Перед началом выполнения цикла в регистр-счетчик заносится количество повторений тела цикла;

При каждом выполнении команды LOOP выполняется два действия:

1. из содержимого регистра-счетчика вычитается единица, и результат заносится в Регистр-счетчик;
2. выполняется команда условного перехода по ненулевому результату

Цикл с предусловием

	Загрузить в Rсч N
Cycl:	Loop Body
	JMP Out
Body:	Тело
	Цикла
	JMP Cycl
Out:

Цикл с постусловием

	Загрузить в Rсч N
Cycl:	Тело
	цикла
	loop Cycl

Команды управления состоянием процессора

Команды, обеспечивающие управление состоянием процессора, режимами его работы и состоянием вычислительного процесса (Wait, Halt)

Перевод процессора в состояние ожидания внешнего события или останова

Установка и сброс отдельных флажков

В регистре флажков (clc, stc, cli, sti и др.)

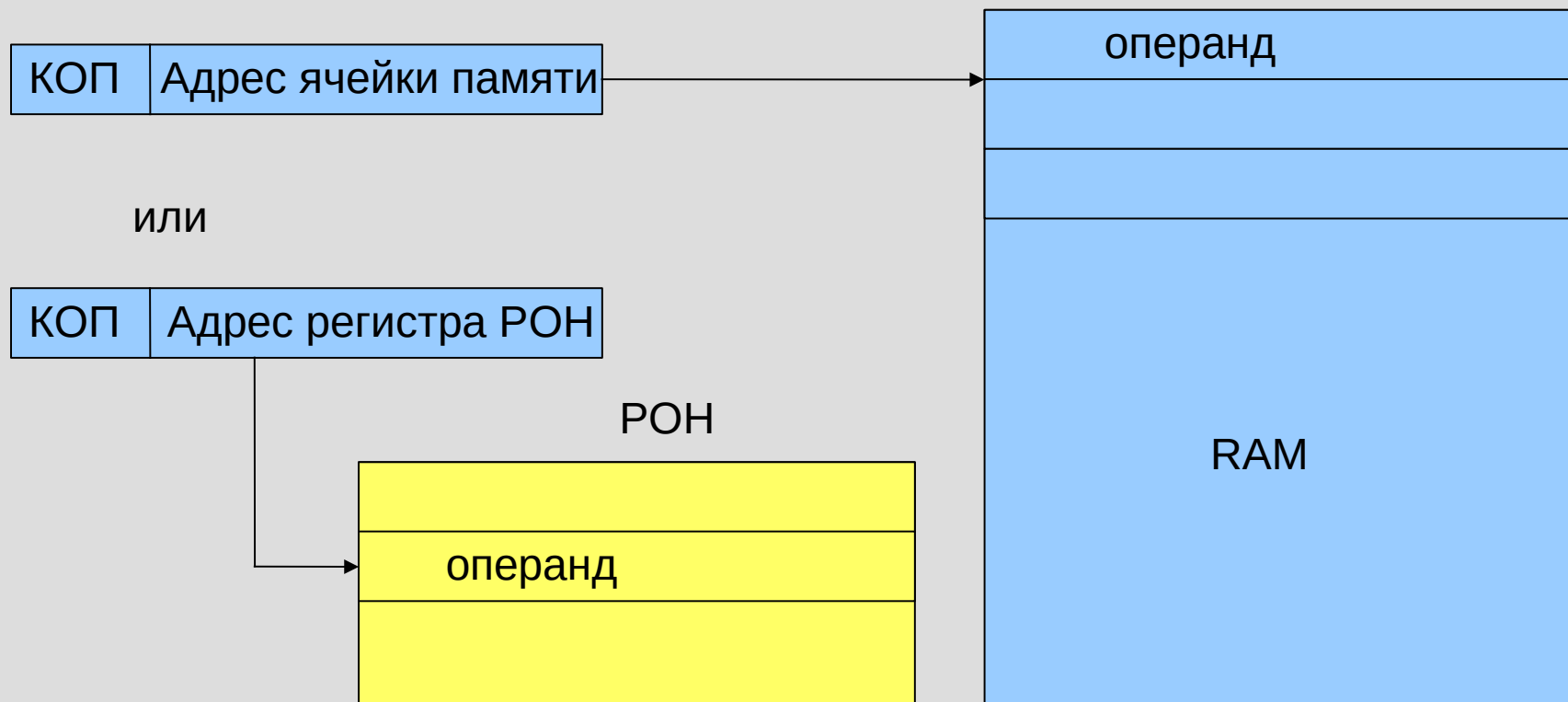
Методы адресации

При доступе к операндам, размещенным в регистрах, памяти и портах ввода/вывода выделяются следующие методы адресации:

- прямая (абсолютная адресация);
- относительная адресация;
- индексная адресация;
- непосредственная адресация;
- косвенная адресация;
- неявная адресация;

Кроме того, в современных компьютерах используется безадресная память

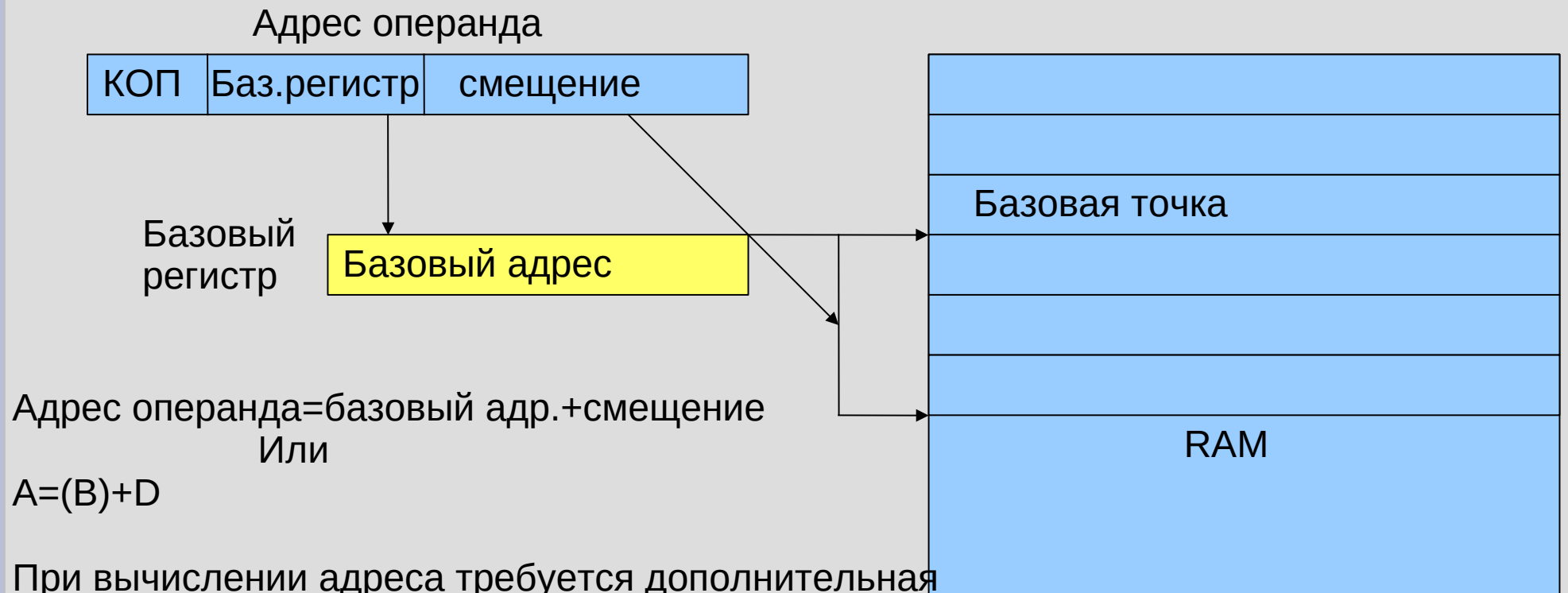
Прямая адресация



Быстрая адресация — выбрали команду — получили адрес операнда

С ростом разрядной сетки растёт длина команды и время выборки
Двоичный код программы неперемещаемый

Относительная (базовая) адресация



При вычислении адреса требуется дополнительная арифметическая операция

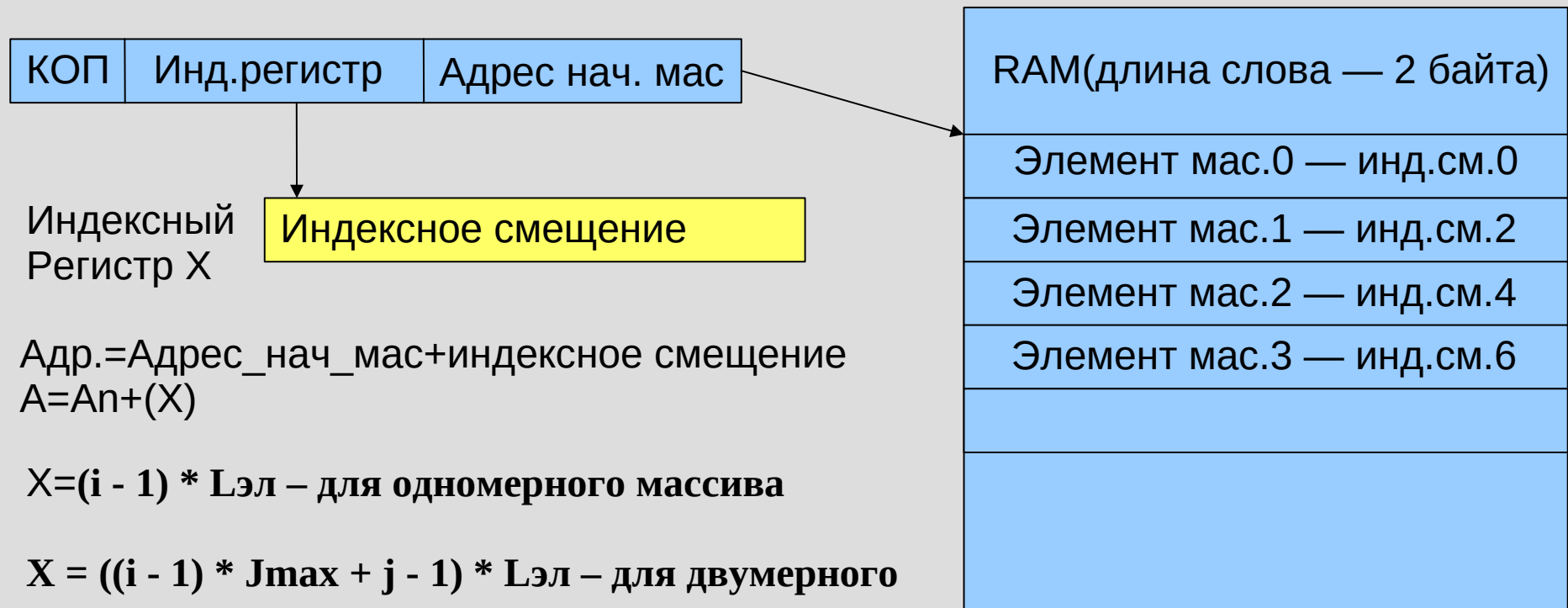
Компактизируется поле операнда и сокращается длина команды

Программа с использованием относительной адресации перемещается в памяти

Базовый регистр:

1. Спец. Регистр процессора
2. Один из РОН
3. IP
4. SP

Индексная адресация



КОП	Баз.регистр	Инд.регистр	смещение
-----	-------------	-------------	----------

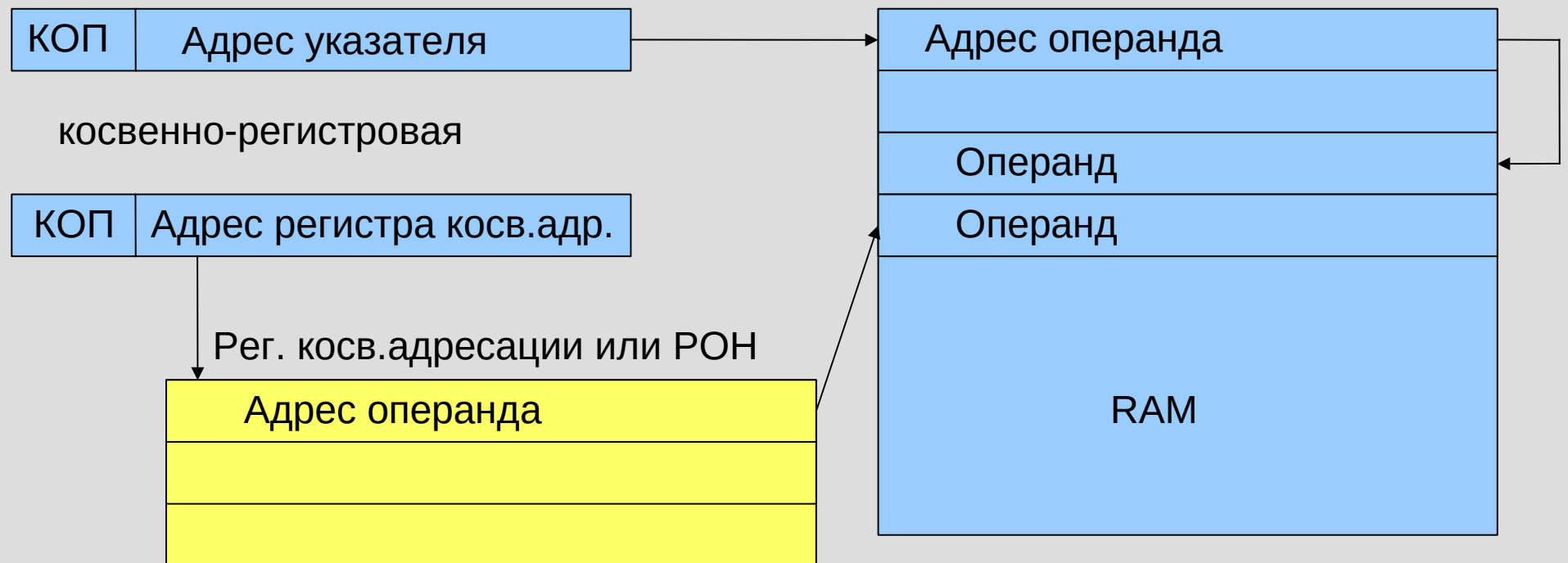
$$A = (B) + (X) + D$$

Непосредственная адресация

КОП	Непосредственный операнд
-----	--------------------------

Самая быстрая форма адресации — операнд выбирается вместе с командой

Косвенная адресация



Количество указателей в цепочке — кратность косвенной адресации
Работает медленно — чем больше кратность — тем больше выборов из памяти
Является удобным механизмом для работы с динамическими структурами данных, память под которые выделяется в процессе работы программы

Неявная адресация и безадресная память

Неявная адресация — операнд в поле операндов не указывается, определяется типом команды и архитектурой процессора

Безадресная память — стек — реализуется областью Обычной оперативной памяти и регистром-указателем стека

Стек традиционно растет от старших адресов к младшим, при аппаратной и программно-аппаратной организации стека указатель стека при стековых операциях Изменяется автоматически

