

2022 年度 3 回生前期学生実験 HW
team02 実施状況報告書

実施状況報告書作成者: 植田健斗

グループメンバー：

伊藤舜一郎 (学籍番号:1029-32-7548)

植田健斗 (学籍番号:1029-32-6498)

提出期限：5 月 12 日 18 時 提出日: 2022 年 5 月 6 日

1 モジュール分割

それぞれの機能を持った回路ごとにモジュール分割した。各回路につけた名前は図??に示した通りである。(次の章の図??でまとめている。)

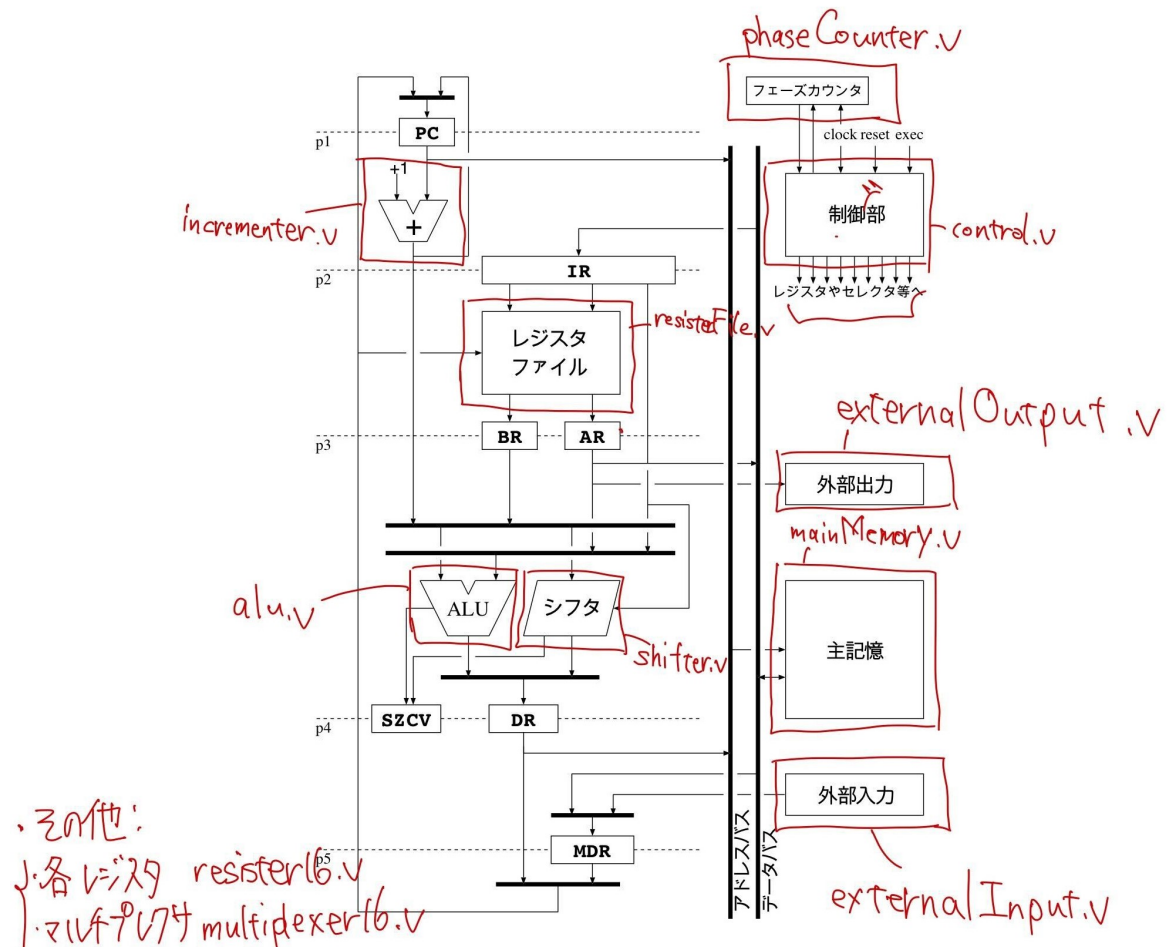


図 1: シミュレーションの結果続き、上段から a[3:0]、out[7:0]、seletor を表す。

2 役割分担

役割分担の表を以下の図??に示す。その他の multiplexer16.v, resister16.v についてはそこまで大きな回路ではないので、分担をしていない。

モジュール名	対応ファイル名	担当
レジスタファイル	resisterFile.v	植田
フェーズカウンタ	phaseCounter.v	
制御部	control.v	
PCをインクリメントする組み合わせ回路	incrementer.v	
主記憶	mainMemory.v	
外部入力	externalInput.v	
マルチプレクサー	multiplexer16.v	
イネーブル・レジスタ	resister16.v	
ALU	alu.v	伊藤
シフター(ALUとまとめてもよい)	shifter.v	
外部出力	externalOutput.v	
全体	processsers.v	両方

図 2: 役割分担 (4 月 22 日時点)

3 最終課題に対する現在の進捗状況

4 今後の進捗計画