

数字电子技术基础

CH1 数字逻辑基础

§1.2. 码制：
→ 除基取余，乘基取整

二. 码制转换：1. 多项式 2. 基数除 3. 2进制的转换

三. 码制：1. 有权：8421, 5421 BCD. 2. 无权：余三码 3. 移位码

§1.3. 运算：

一. 算术运算：1. 加减乘除 2. 原码、反码、补码

二. 逻辑运算基础

1. 概念：逻辑状态、逻辑变量、逻辑电平、逻辑运算

2. 基本运算：1) 与(逻辑乘) $\boxed{\&}$ - 2) 或(逻辑加) $\boxed{+}$ - 3) 非 - $\boxed{\neg}$

三. 复合逻辑运算：P19.

$$L = \overline{AB} \quad L = \overline{A+B} \quad L = \overline{AB+CD} \quad L = A \oplus B = \overline{AB} + AB \quad L = A \oplus B = \overline{AB} + AB$$

优先：非 > 指示 > 乘除 > 取或/异或 > 加减 > 无“除”“减”

四. 基本定理。

1. 基本定理：· 分配律： $A(B+C) = (A+B)(A+C)$ $A(B+C) = AB + AC$

· 吸收律： $AB + A\bar{B} = A$; $\bar{A}B + A = A + B$ $(A+B)(A+\bar{B}) = A$

· 反演律： $\overline{A \cdot B \cdot C \cdot \dots} = \overline{A} + \overline{B} + \overline{C} + \dots$ $\overline{A + B + C + \dots} = \overline{A} \cdot \overline{B} \cdot \overline{C} \cdot \dots$

· 多余项： $AB + \bar{A}C + BC = AB + \bar{A}C$ $(A+B)(\bar{A}+C)(B+C) = (A+B)(\bar{A}+C)$

2. 规则：

1) 代入

2) 香农：

$\cdot \leftrightarrow + ; 0 \leftrightarrow 1 ; L \leftrightarrow \bar{L}$ 1. 计算顺序不变 2. 表非变

3) 对偶：

$\cdot \leftrightarrow + ; 0 \leftrightarrow 1 ; F \rightarrow F'$

3.1.4 逻辑函数及表示

一、逻辑函数: $L = f(A, B, C, \dots)$

三、最小项:

1. 定义: n 个变量的乘积 2. 简写: ABC 从高到低 3. 性质: ① P_{min} ② 和为 1 ③ 积为 0

· 逻辑函数有唯一的最小项之和的表示式

四、卡诺图: 00, 01, 11, 10 → 以格高码取排序

几何相邻: ① 相连 ② 对称 ③ 循环 逻辑相邻: 除一个变量互为非, 其余相同

3.1.5 逻辑函数化简

一、代数

二、卡诺图

三、无关项: “约束项、任意项”

CH3. 组合逻辑电路.

3.3.4. 译码器. 编码器.

一. 译码器: 1. 3线-8线译码器: 74LS138 · P95.

二. 编码器: 10线-4线反码输出BCD码: 74147; 优先编码器

3.3.5. 多路选择器和多路分配器:

一. 多路选择器: 双4选1: 74LS253; 8选1: 74LS151

二. 多路分配器: 使用74LS138, 将信号接入S1A, 用A₂A₁A₀控制分配

3.3.6. 加法器及比较器

一. 加法器:

1. 半加器: $S = A \oplus B$, $C = AB$. 全加器: $S = A \oplus B \oplus C_i$, $C_o = (A \oplus B) C_i + AB$

2. 超前进位全加器: 74LS283: “最简单的全加器”

二. 数值比较器: CC14585

$A_3 B_3 \rightarrow A_0 B_0$

$\downarrow I_{A \leq B} \rightarrow I_{A=B} \rightarrow I_{A > B}$

} 优先级.

CH4. 锁存器与触发器.

§4.2. 锁存器:

· 基本RS锁存器: 1) 输入取反 2) $\bar{S} = 0 = \bar{R}$ 不允许. $S = \bar{R} = 1$: 保持 $S = 0, \bar{R} = 0$: 清0

· 时钟控制RS~~: 1) ~不取反 2) $CP = 0$: 保持 3) $S = R = 1$: 不允许.

74LS373: 8位D锁存器

$S = 1, R = 0$: 保持 $S = 0, R = 1$: 清0

· ~~D锁存器: 1) ~不取反 2) 自动清0 $(RS = 0)$ 3) $CP = 0$: 保持; $CP = 1, Q^{n+1} = D$

§4.5. 触发器的逻辑功能.

· D触发器(上升沿) $D \downarrow CP \downarrow$ 保持 $CP \uparrow Q^{n+1} = D$

· JK~~(下降沿) $CP \uparrow$ 保持

$LP \downarrow J_0 K_0$ 保持

$$Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n \quad CP \downarrow \quad J_1 \quad K_0 \quad Q^{n+1} = 1$$

$$CP \downarrow \quad J_0 \quad K_1 \quad Q^{n+1} = 0$$

$$CP \downarrow \quad J_1 \quad K_1 \quad Q^{n+1} = \overline{Q^n}$$

· T触发器(下降沿)

$$CP \uparrow \quad Q^{n+1} = Q^n$$

$$CP \downarrow \quad \overline{T_0} \quad Q^{n+1} = \overline{Q^n}$$

$$CP \downarrow \quad \overline{T_1} \quad Q^{n+1} = \overline{\overline{Q^n}}$$

$$\therefore Q^{n+1} = T \oplus Q^n$$

若 $T = 1$, 则由T触发器: $Q^{n+1} = \overline{Q^n}$

CH5. 时序逻辑

3.5.4. 集成计数器

一. 异步集成计数器.

1. 二-八-十六进制, 下降沿触发: 74293

2. 二*五-10进制. ~~~~~: $7429_0 \rightarrow S_{9(1)} = S_{9(2)} \Rightarrow$ 清零. $I = S_{R_{0(1)}} = R_{0(1)} \Rightarrow$ 清零

二. 同步集成计数器.

1. 74160~74163: (CO \nearrow 同步函数) 进位输出

$\cdot \overline{CR} = 0$ 清零 $\rightarrow \overline{LD} = 0$, 直数 $\rightarrow \overline{CP_D} \cdot \overline{CT} = 0$: 保持 $\rightarrow \overline{CP_D} \cdot \overline{CT} = 1$: 上升计数

74161: 异步清零 2进制: $CO = Q_3 Q_2 Q_1 Q_0 \cdot CT$

74160: ~~~~ 10进制: $CO = Q_3 Q_2 \cdot CT$

74163: 同步清零: 2进制: $CO = Q_3 Q_2 Q_1 Q_0 \cdot CT$

74162: 同步 ~: 10进制: $CO = Q_3 Q_2 \cdot CT$

2. 4位二进制同步可逆计数器 74193

$CR = 1$: 异步清零 $\rightarrow \overline{LD} = 0$, 异步进数

$CP_D = 0$, $clk \rightarrow CP_u$. 加法计数

\overline{CO} , 加法进位: 负脉冲

$CP_u = 1$, $clk \rightarrow CP_D$. 减法计数

\overline{CO} : 减法借位: 负脉冲

三. 独立进制计数器

• $M \geq n$. 单片. $M < N$. 多片.

\rightarrow 同步 S_M , 异步 S_n

• 反馈清零法: n 进制 S_n 的编码: $z_i = S_n$ 取 2 进制

10进制 取 8421 BCD

• 反馈进位: $F = \prod_{i=1}^n z_i$ (高有效) $\overline{\prod_{i=1}^n z_i}$ (低有效)

855. 寄存器

一、寄存器：

1. 8位上升沿D寄存器：74273 $\overline{CR} = 0$: 异步清零 $\rightarrow D_i = 0/1, Q_i^{\text{out}} = 0/1$

2. 4位三态并行输入并行输出：7473

1) $CR = 0$, 清零 2) $\overline{ST_A} + \overline{ST_B} = 0$ 且 $CP \uparrow$: 允许置数

3) $\overline{EN_A} + \overline{EN_B} = 0$: 允许读数

·多个寄存器与bus相连时，同时送数的只能有1个，其余 $\overline{EN} = 1$.

二、移位寄存器。

1. 8位单向移位寄存器：74164

\overline{CR} : 异步清零； $D_o = D_8ADSB$; $CP \uparrow$:

寄存器

$Q_0^m \leftarrow D_0$
 $Q_1^m \leftarrow Q_0^n$
...
 $Q_7^m \leftarrow Q_6^n$

2. 4位双向移位寄存器：74194 或 P192

M_1, M_0 : 00 保持 01. 右移: DSR, Q_0^n, Q_1^n, Q_2^n ; 10. 左移: $(Q_1^n, Q_2^n, Q_3^n) DS_L$

11. 直数: D_0, D_1, D_2, D_3

3. 移位计数器:

1) 环形: 将74194的 Q_3 接入 DS_R , 右移状态。①不能自启动: $Q_0, Q_1, Q_2, Q_3 \xrightarrow{M_1=1} M_0, 1$

② n位环形计数器 n进制

2) 扭环形: ~~~~~ 取非后接 DS_R , 右移状态。① $Q_0, Q_1, Q_2, Q_3 \xrightarrow{M_1=0} M_0, 1$

② n位扭环形计数器: 2n进制

CH6. 脉冲的产生与整形电路

§6.1. 脉冲的基本知识

$$\cdot T = \frac{1}{f} \cdot U_m \cdot t_w \cdot t_r \cdot t_f \quad \cdot q = \frac{t_w}{T}$$

§6.3. 555定时器及其应用

→ 555定时器: P234

二. 用555构成的施密特触发器:

$$\Delta U_T = U_{T+} - U_{T-} \quad \cdot \text{不考虑 } U_{CO}: \quad U_{T+} = \frac{2}{3} U_{CC} \quad U_{T-} = \frac{1}{3} U_{CC}$$

$$\cdot \text{考虑 } U_{CO}: \quad U_{T+} = U_{CO} \quad U_{T-} = \frac{1}{2} U_{CO}$$

三. 四种单稳态触发器:

$$t_w = RC \cdot \ln 3 \approx 1.1 RC$$

四. 三种多谐振荡器:

$$\text{充电: } T_1 = (R_1 + R_2) C \ln 2 \approx 0.693 (R_1 + R_2) C$$

$$\text{放电: } T_2 = R_2 C \ln 2 \approx 0.693 R_2 C$$

$$\cdot f = \frac{1}{T_1 + T_2}$$

$$\cdot q = \frac{T_1}{T_1 + T_2} \Rightarrow P239: q = \frac{T_1}{T} = \frac{R_A}{R_A + R_B}$$

CH7. 数模和模数转换

§7.1. 数模转换 DAC

一. 将n位二进制数 $D_n = d_{n-1}d_{n-2}\dots d_1d_0$ 转化为电压 U_o 或电流 I_o

$$U_o = (d_{n-1}2^{n-1} + d_{n-2}2^{n-2} + \dots + d_12^1 + d_02^0) U_a = D_n U_a$$

· U_a 为基准量化电压. $U_a \stackrel{\text{def}}{=} U_o | D_n=1$; $U_{a\max} = (2^n - 1) D_n U_a$

· 电流电压转换电路: $U_o = -i_F R_F$

二. 常用转换技术

1. 反电阻网络 ① 模拟开关由二进制数码控制. ② 多个阻值成倍数的电阻

$$\cdot \text{四位: } U_o = -i_F R_F = -(8d_3 + 4d_2 + 2d_1 + d_0) V_{REF} / 16$$

2. 用T形电阻网络 ① 逐级分流-线性叠加 ② 仅用 R , $2R$ 两种电阻

$$\cdot U_o = D_n \left(\frac{-R_F V_{REF}}{2^n R} \right)$$

3. 反电流网络: ① 用恒流源 ② 由T形电阻网络+晶体管构成

$$\cdot \text{四位: } U_o = D_n I_{RF} / 16 \rightarrow I_{RF} / 16 \text{ 为基准量化电压}$$

三. 参数及误差: 略

四. 集成DAC:

1. DAC0808: 8位反电流: $U_o = D_8 \frac{R_F V_{REF}}{2^8 R} = \frac{D_8 V_{REF}}{2^8}$

2. AD561: $U_o = D_{10} / 2^{10}$

§7.2 模数转换: ADC

一、基本原理:

1. 输入、输出关系: $D_n = [u_1/u_n] \quad u_n \leq u_i / (B Z^{n-1})$

2. 采样保持: 时间连续 \rightarrow 时间离散

3. 量化-编码: 数值连续 \rightarrow 离散 \rightarrow 编码; 量化误差 \rightarrow 四舍五入: $\frac{1}{2}u_n$

三、并行比较ADC:

1) 尾数: $R \dots R$. 2) 四舍五入: $\frac{3}{2}R, R, \dots, R, \frac{1}{2}R$.

2. n 位 ADC 需 $Z^n - 1$ 个比较器: 成本 \uparrow , 速度 \uparrow , 精度 \downarrow

四、逐次渐近型:

\rightarrow 转换 n 位需 $n+2$ 个脉冲.

1. 逐个比较, 高速、低噪. \rightarrow 高速 \uparrow , 抗干扰 \uparrow

2. u_o 减去 $u_n/2$ 后得 u_g , 再与 u_i 相比 \rightarrow 最终误差小于 $\frac{1}{2}u_n$

五、双积分型 ADC:

1. 原理: 忽略

$$2. D_n = \frac{\Delta t}{T_{CP}} = \frac{T_1 u_i}{T_{CP} V_{REF}} = \frac{u_i \cdot Z^n}{V_{REF}} \quad \text{速度} \uparrow, \text{精度} \uparrow$$

六、 $\Sigma-\Delta$ 型 ADC:

$$\frac{n-m}{n+m} = \frac{u_i}{V_{REF}} \Rightarrow \text{数字抽取法} \xrightarrow{\text{抽样}} (m+n), (n-m), \quad D_n = \sum^n \frac{n-m}{n+m}$$

- 导通压降: 硅 0.7V, 锗 0.3V
- $I_{DQ} = I_{DQ0} + (1+\beta) \frac{U_T}{I_{DQ}} \rightarrow I_{DQ} = (1+\beta) I_{DQ0}, \alpha = \frac{\beta}{1+\beta}$
- FET 的导通状态:
 - 耗尽型: $U_{GS} > U_{GS(\text{off})}, U_{DS} \geq U_{GS} - U_{GS(\text{off})}$
 - 增强型: $U_{GS} > U_{GS(\text{th})} > 0, U_{DS} \leq U_{GS(\text{th})}$
- FET 的 Q 点:
 - 自给: $U_{GS} = -I_{DQ} R_S, U_{DS} = U_{DD} - I_{DQ} (R_D + R_S), (I_D = I_S)$
 - 分压: $U_{GS} = \frac{R_{G2}}{R_{G1} + R_{G2}} U_{DD} - I_{DQ} R_S$
- I_{DR} :
 - 耗尽型: $I_{DR} = I_{DSS} \left(1 - \frac{U_{GS}}{U_{GS(\text{off})}}\right)^2$
 - 增强型: $I_{DR} = K \sqrt{(U_{GS} - U_{GS(\text{th})})}$
- g_m :
 - 耗尽型: $g_m = \frac{2\sqrt{I_{DQ} T_{DS}}}{U_{GS(\text{off})}}$
 - 增强型: $2\sqrt{K I_{DQ}}$