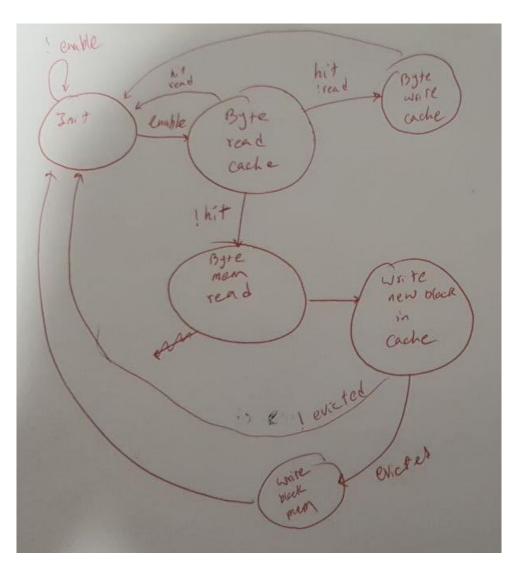
در این فاز، ماژول هایی از پردازنده آپدیت و ماژول های جدیدی به آن اضافه شدند تا در دستورات مربوط به حافظه چند کلاک متوقف شود و همچنین این توقف ها به حداقل برسند. حافظه cache از نوع write back با سایز پیش فرض کمکیلوبایت می باشد و نوع نگاشت آن direct mapping می باشد.

همچنین این حافظه طبق نمودار FSM زیر، قابلیت نوشتن روی یک بایت را هم دارد.



در ماژول کنترل، با اضافه کردن state ، دستوراتی که وابسته به حافظه نیستند، صرفا در همان یک کلاک انجام می شوند و دستوراتی که وابسته به حافظه هستند، (LW, SW, LB, SB) با توجه به این استیت ها، در چند کلاک انجام می شوند. سیگنال های مورد استفاده این دستورها در استیت سوم به آن ها داده می شود. تا زمانی که حافظه کارش به اتمام نرسید در استیت چهارم می مانیم و هنگامی که سیگنال mem_ready که نشان دهنده ی پایان کار با حافظه است، هنگامی که سیگنال صفر شده و با مقداردهی اولیه به استیت، دستور بعدی خوانده می شود.

ماژول کش مموری، داده ها را در خود نگه میدارد و با گرفتن آدرس، دیتای مدنظر را خروجی می دهد. همچنین اطلاعاتی از قبیل hit, eviction, ready و ... از خروجی های این ماژول هستند. با توجه به دیزاین کلی، valid bit و valid bit و نیز در این ماژول مقداردهی و مشخص می شوند. آدرس بلاک از بازه ی نیز در این ماژول مقداردهی و مشخص می شوند. آدرس بلاک از بازه ی از بازه ی از بازه ی از بازه ایم ایم ایم ایم ایم باشد. هنگام خواندن، اگر دیتای مد نظر هم آدرس تگ یکسانی داشت و هم ولید بود، نام رخ می دهد و در غیر این صورت آدرس تگ یکسانی داشت و هم ولید بود، نام رخ می دهد و در غیر این صورت می دهد. هنگام نوشتن هم، ابتدا چک می شود که آیا ceviction ی رخ داده و یا خیر و سپس بعد از مقداردهی به این سیگنال، دیتا نوشته می شود. ماژول کش کنزلر، مسئول ارتباط بین کش مموری، حافظه و کنزل می باشد. ماژول کش کنزلر، مسئول ارتباط بین کش مموری، حافظه و کنزل می باشد.

می شوند. در این ماژول، اینستنسی از کش مموری وجود دارد و با سیگنال های ورودی ای که می گیرد، سیگنال های خروجی اش را هندل می کند. استیت های مختلفی در کش کنترلر وجود دارند. در حالتی که دستورات بایتی فعال نباشند، کد در ه استیت کار می کند. اگر دستورات بایتی فعال باشند، استیت ها متفاوت بوده و با توجه به شرایط، در استیت های متفاوتی کار انجام می شود (وابسته به hit یا hit).

در نهایت اینستنس کش کنترلر به mips_core اضافه شده و با بقیه ماژول ها در ارتباط قرار می گیرد.