

# מעבדה במבוא למעגלים

## דוח 8

**Simple Current mirror**

שמות המגישים + ת"ז:

רותם סילם | 206663437

עדן גריין | 324965946

תאריך הגשה:

07.06.2025

**תוכן עניינים:**

3.....	סעיף 1.....5
4.....	סעיף 2.....2
10.....	סעיף a.3.....
12.....	סעיף b.3.....
13.....	סעיף 4.....4
16.....	סעיף a.5.....
19.....	סעיף b.5.....

## 1. עייף

1.a In this assignment you will be building the following common sources as shown in the figures below:

(a) Common source driving resistor as shown in Fig-7.2 (sections 2-4).

**Short explanation:** The biasing circuit will create a DC value for  $V_g$  in order to mirror  $I_1$  current ( $M_0$  and  $M_1$  are identical transistors). On this value a small signal AC will be placed on  $V_g$  through the  $C_1$  cap ( $V_{in}$ ). This signal passes through a high pass filter created by  $C_1$  and  $R_1$ . This high pass filter should have a pole at relatively low frequency, such that  $M_1$  is still capable of amplifying the signal at  $V_g$ . The initial values can be 1p for  $C_1$ , 1k for  $R_1$ , and 100K for  $R_L$ .

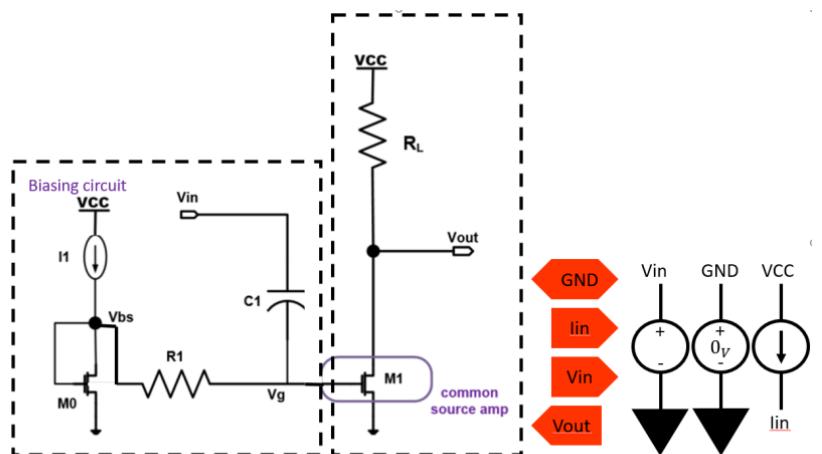
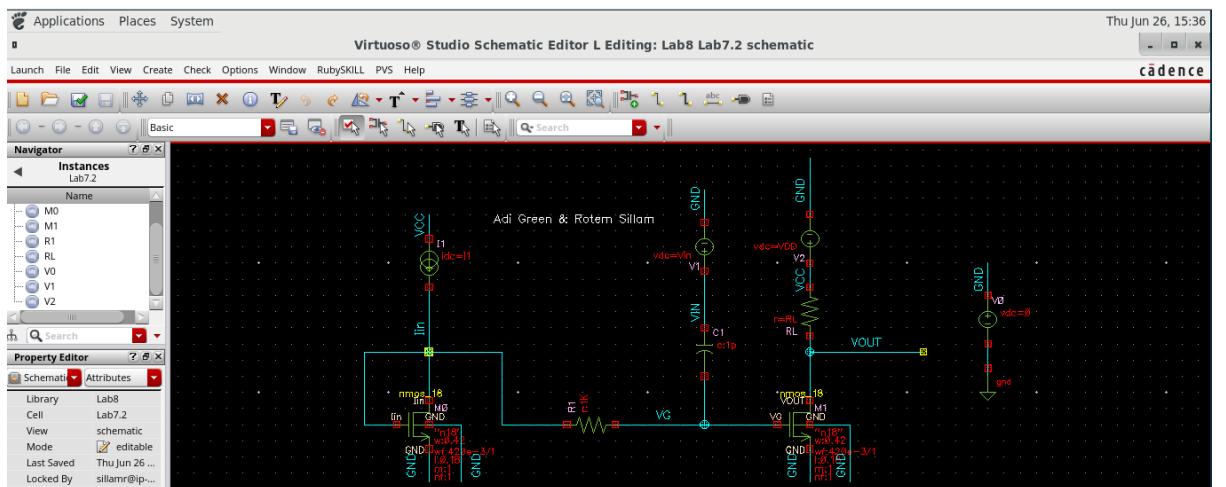


Figure 7.2: common source driving load resistor (RL) schematic



הגדרנו כפי שהתקבךנו את הערכים:

$$R_1 = 1\text{K}$$

$$C_1 = 1\text{pF}$$

הנגד  $RL$  בתור פרמטר

מקור מתח DC במתוך  $V_{in}$  עם משתנה: DC Voltage=  $V_{in}$

מקור זרם DC שהגדרנו כפרמטר 1

## סעיף 2

**2. DC simulation (biasing) 7.2 • To find the best biasing conditions run a DC sweep on I1 from 0.1uA < I1 < 3uA. Plot Vout and gm of M1 vs. I1. Explain your results. For saturation conditions plot Vds-Vdsat of M1 with respect to I1. Select RL to give sufficient range to keep M1 saturated and to get an Av of at least 10-20. (Hint: what is the theoretical AV of this circuit?) For further simulation choose I1 that will ensure this high gain and saturation.**

הרצינו סימולציה שבה הגדרנו:

VDD=2v  
RL=100KΩ  
Vin=0

נעשה DC analysis על הזרם I1 - נע בטוווח:  $0.1\mu A < I1 < 3\mu A$  כנדרש.

המעגל מתחולק ל-2 חלקים- common source-i biasing circuit

בזרם DC הקבל הוא נתק, ולכן החלק של ה-h biasing circuit מתפקיד זרם מראה, כפי שלמדנו במעבדה 7.

כאשר  $V_{th} < V_{gs}$  כלומר הטרנזיסטור במצב ON:

$V_{gs} - V_{th} < V_{ds}$

המתוך source של M0 הוא GND ולכן בסאטורציה יתקיים:  $V_g - V_{th} < V_d$

חיברנו את החילון drain-gate ולקן  $V_g = V_d$ , כלומר בסאטורציה יתקיים  $V_g - V_{th} < V_d$ , כלומר בעזרת חיבור זה קיבל שאנו תמיד במצב סאטורציה.

חיברנו לM0 mosN מקור זרם DC, שזרים זרם I1. למדנו שהתכונה של המושט N היא לראות איזה זרם נכנס אליו ב-drain, ולהתאים מתח  $V_{gs}$  כך שכל הזרם יתפרק ל-source אותו חיברנו לאדמה. נזכיר כי ההתנגדות של Gate אינסופית, ולכן הוא צורף זרם אףו.

בנוסף ניתן לראות שהgate של M0 והgate של M1 מחוברים. משום שההתנגדות בgate אינסופית, זורם זרם אףו בחיבור בין ה-gate'ים. נוכל להבין מכך שהנגד 1R כמעט ולא משפיע. ולכן ניתן להגיד בקירוב ש-  $V_{gs0} = V_{gs1}$ .

$$I_{ds} = \frac{\mu_n C_{ox} W}{2} \frac{V_{gs} - V_t}{L} (1 + \lambda V_{ds})$$

במצב סאטורציה הזרם הינו:  $V_{gs}$  שאננו מזניחים את אפקט התקוצרות התעללה, כאשר נגדיר שני טרנזיסטורים עם פרמטרים שווים, נקבל שמה שיקבע את הזרם דרך הטרנזיסטור הוא  $V_{gs}$ .

משום שבמקרה שלנו הגדרנו אותם פרמטרים עבור M0, 1, ובנוסף חיברנו בין ה-gate'ים שלהם, נקבל שהזרם שעובר דרכם כמעט זהה - וזהו בדיקת המטרה של current mirror. ולכן הזרם  $I_{ds}$  ברכיב M1 הינו שווה ל-I1.

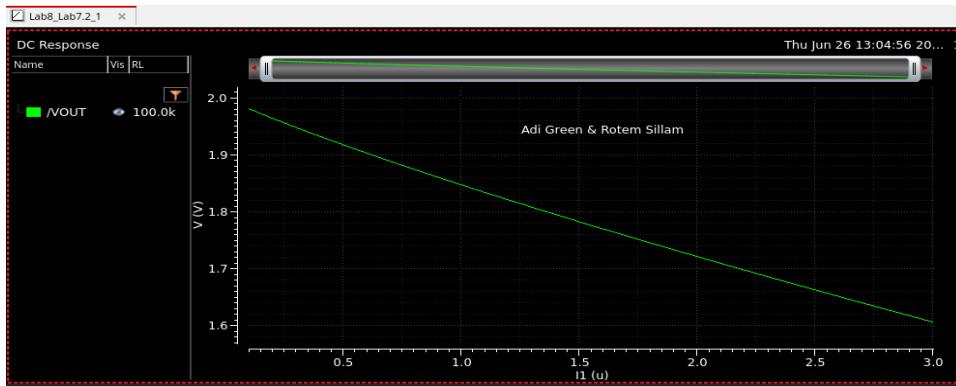
לפי חוק אוהם מתקיים:  $V = IR$

$$(VDD - V_{out}) = I_{ds1} * RL$$

$$(2 - V_{out}) = I_{ds1} * 100k$$

כאשר נגדיל את I1, הזרם  $I_{ds1}$  יגדל (אנו עושים sweep על הזרם) ובעקבות כך לפי המשוואה ניתן לראות ש-  $V_{out}$  יקטן.

גרף של  $V_{out}$  כתלות ב- $I_1$ :

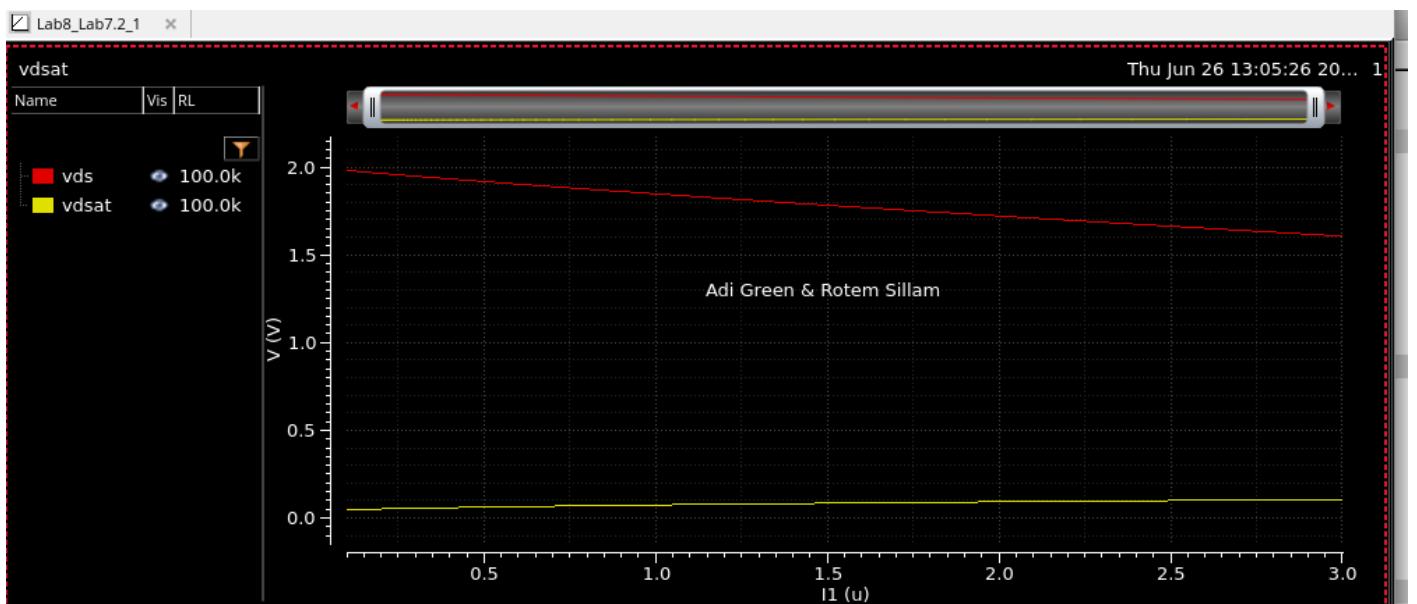


כפי שאמרנו, ניתן לראות שככל שהזרים  $I_1$  גדל כך  $V_{out}$  קטן.

בנוסף הרצינו את הסקריפט של שanon כפי שלמדו במעבדה קודמת על מנת לקבל במסטרו ערכים אותם נרצה להריץ. מחקנו את אלו שהיו נראים לנו לא רלוונטיים.

```
ENICSSaveOpPoint( "M" list( "vdsat" "vds" "gm" "RL") ?spare t ?spec 0.05 ?sweeptype "dc")
```

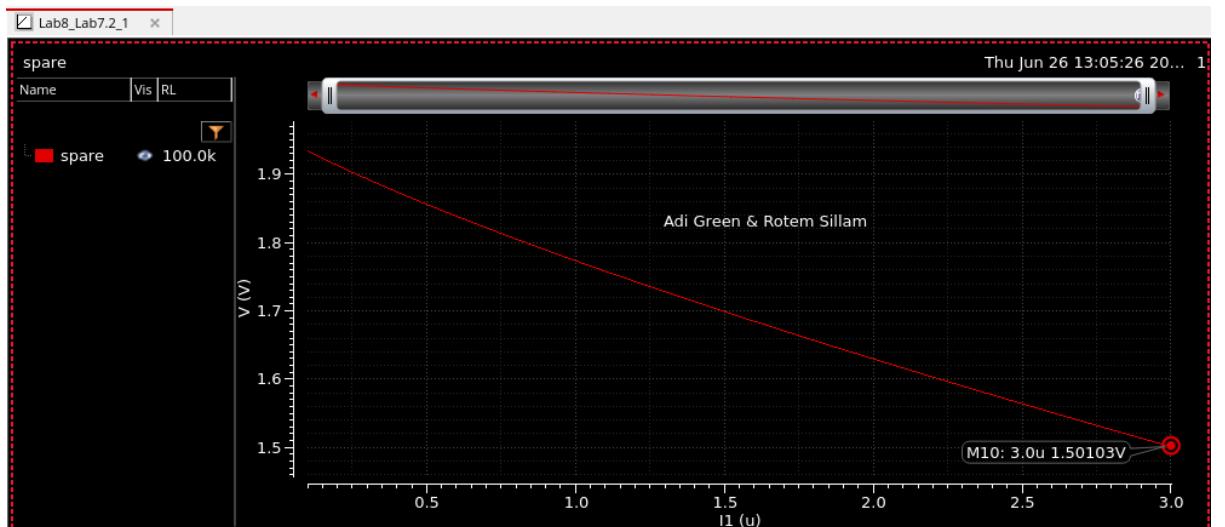
לקחנו רק את הערכים של M1.  
ניתן לראות שבסימולציה זו תמיד  $vdsat > vds$ , כלומר הרכיב M1 בסאטורציה:



הграф של  $sdp$  יורד ( $vds1=vout$ ) כפי שהסבירנו קודם. הגרף של  $vdsat=vg-vth$  עולה כי  $vdsat$  מוגדרת כ- $v_{th}$  וולטה. וכך גם  $vdsat$  עולה.

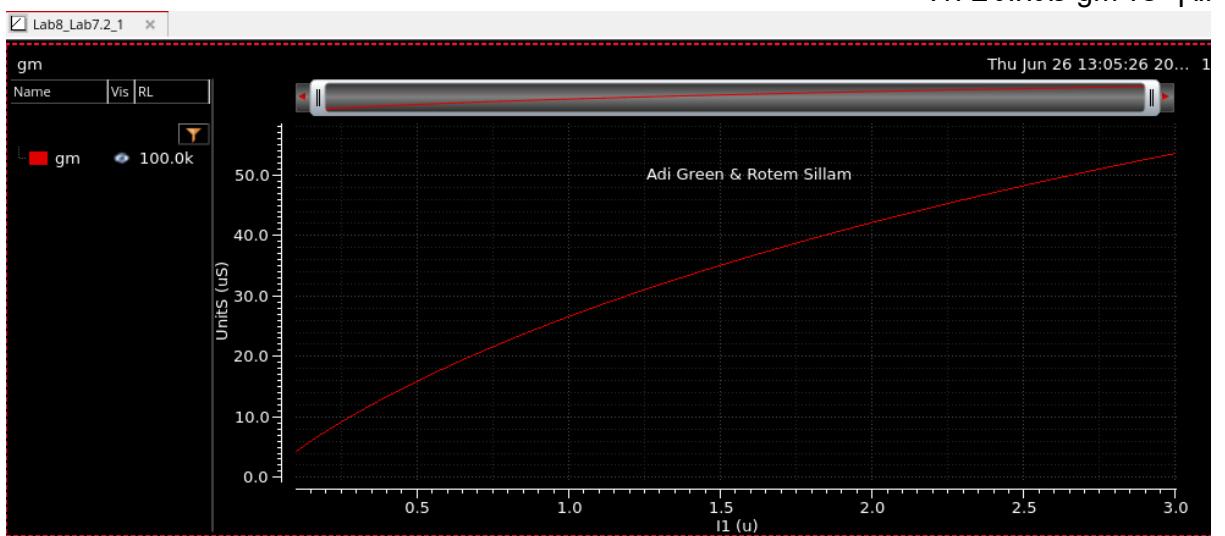
נראה שאנו בסאטורציה לכל אורך הסימולציה גם בגרף של  $sdp$  שהוא שווה  $vdsat-sdp$ , כאשר נקבל ערך חיובי אנחנו בסאטורציה, ונitinן לראות שקיבלים ערכים חיוביים לאורך כל סימולציה זו.

גרף של  $spare$  כתלות ב- $I_1$ :



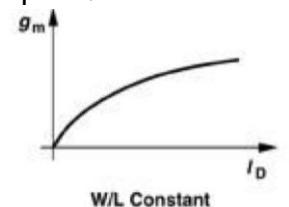
הגרף של  $spare$  יורך מאחר ש-  $vds = vdsat$ , ולכן  $spare = vds - vdsat$  עולה, אך יורך.

גרף של  $gm$  כתלות ב- $I_1$ :



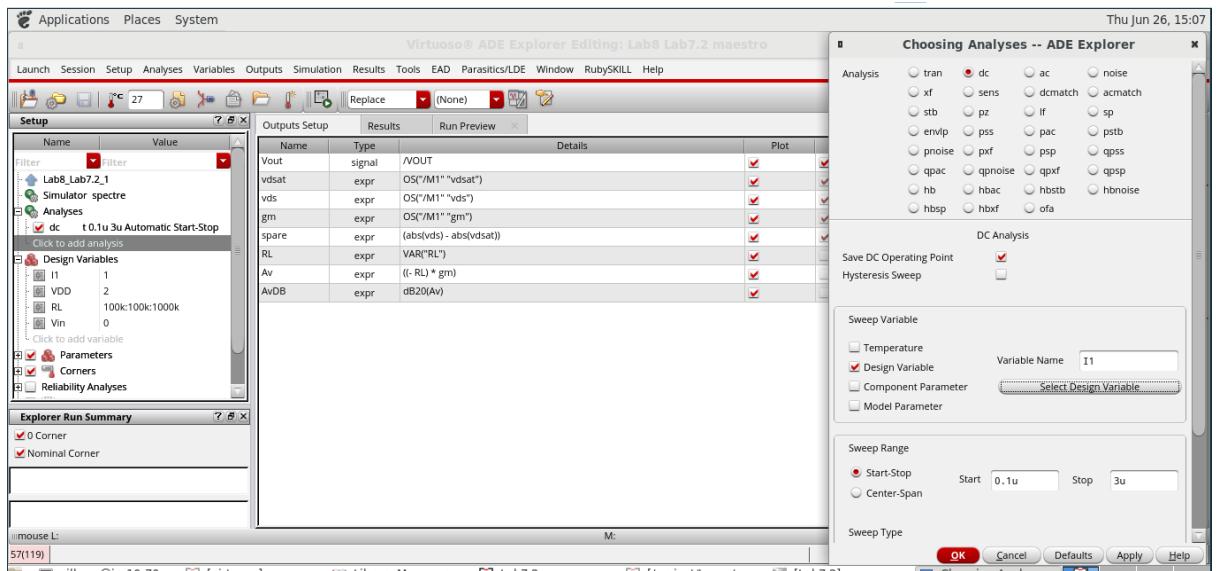
ניתן לראות שככל ש- $I_1$  גדל אז  $gm$  גדל. כפי שהסבירנו מוקדם המתח  $Vgs$  משתנה לפי הזרם  $I_1$ . בנוסף הסבירנו כי מתקיים  $I_1 = M_p V_{ds} / 2$  במעגל שלנו. כלומר, בהתאם לשינוי של  $M_p$  נקבל שינוי של  $I_1$ , ושל  $Vgs$  - שיגדלו ככל  $M_p$  יגדל.

בנוספַף לפי הנוסחה  $gm = \sqrt{2\mu C_{ox} \frac{W}{L} I_D}$  שלמדו בהרצאה ניתן לראות שככל ש- $I_1$  גדל, כך גם  $gm$  יגדל: בהרצאה גם הופיע אופיון  $gm$  כתלות ב- $I_1$ , ונitinן לראות שקיבלנו גרף דומה לו:

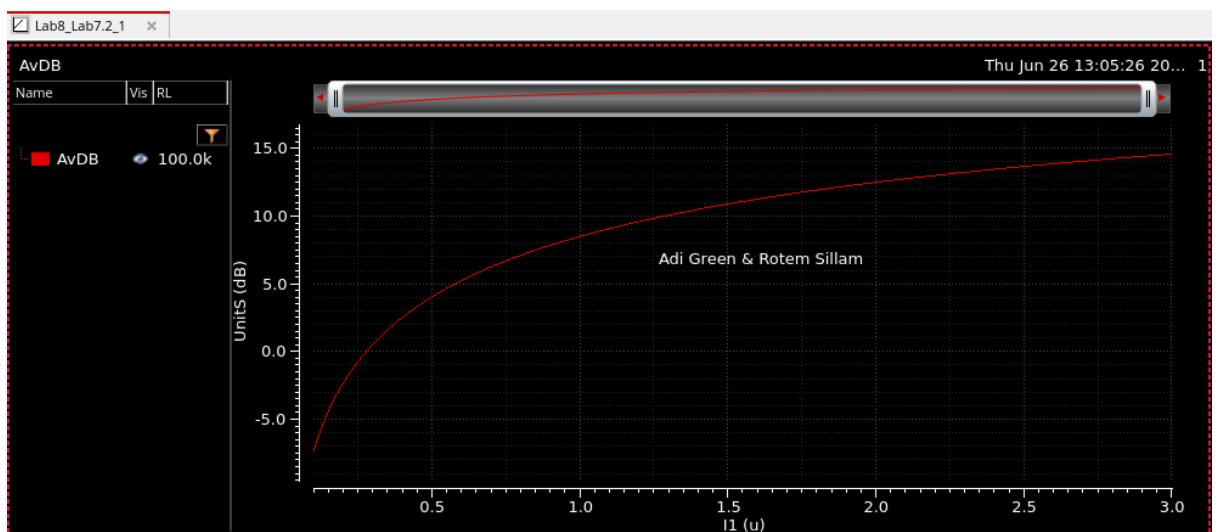


נחשב את ההגבר A בדיציבלים.

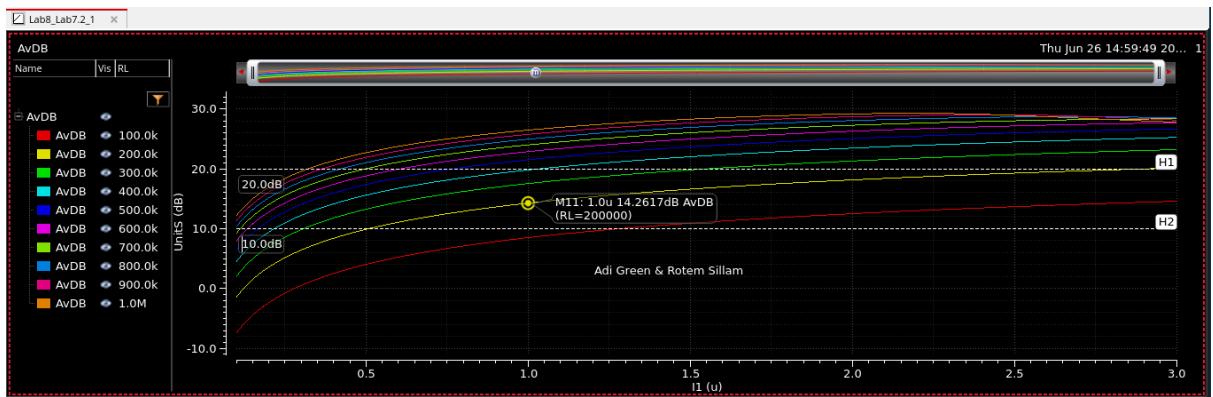
למדנו בתרגול כי עבור "common source driving load resistor" ההגבר הינו:  $A_v = -gm \cdot RL$  ובדיציבלים (נשים ערך מוחלט אחר שלא ניתן לעשות לוג על מס' שלילי):  $\log(|A_v|) = 20 \log(gm \cdot RL) = A_v \text{dB} 20$



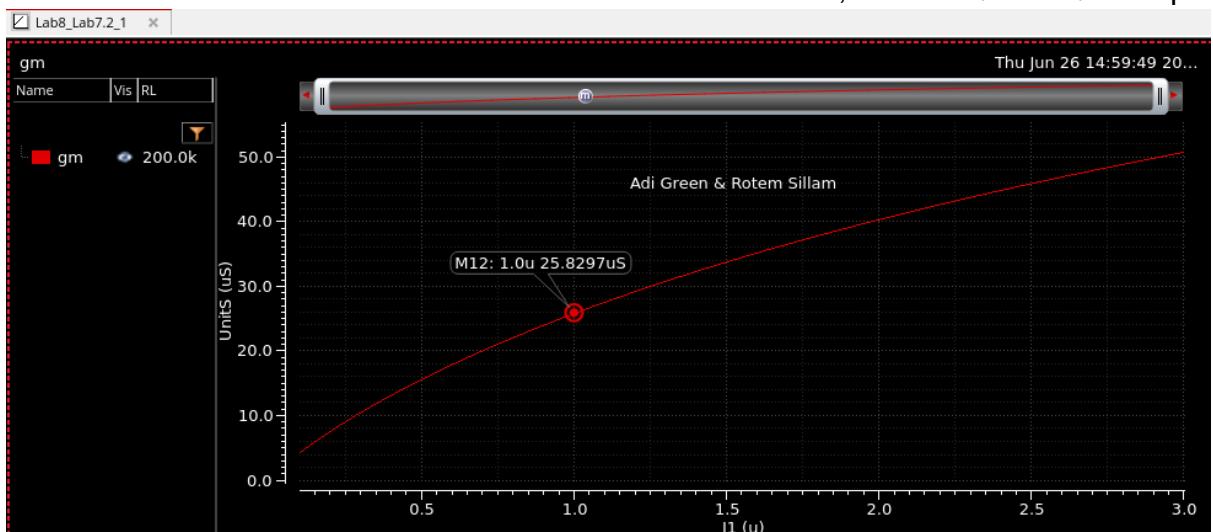
הגבר עולה ככל שהזרם גדול, לאחר ש- $m_{os}$  גדול ככל שהזרם עולה (והנגד  $RL$  קבוע). ניתן לראות שעבור זרמים גדולים אכן מקבלים את ההגבר בטוויח הרצוי שהינו בין 20-10 דציבילים. נבדוק האם יש ערך אחר של  $RL$  אשר מביא טווח יותר מדויק.



הרכנו את ההגבר A בדיציבלים על ערכים שונים של RL:



ניתן לראות שהగראף של  $k\Omega 200$  נמצא בטוחה בצורה טובה.  
ולכן נבחר עבור המעגל  $A$ ,  $I_1=1\mu A$ ,  $RL=200k\Omega$ .



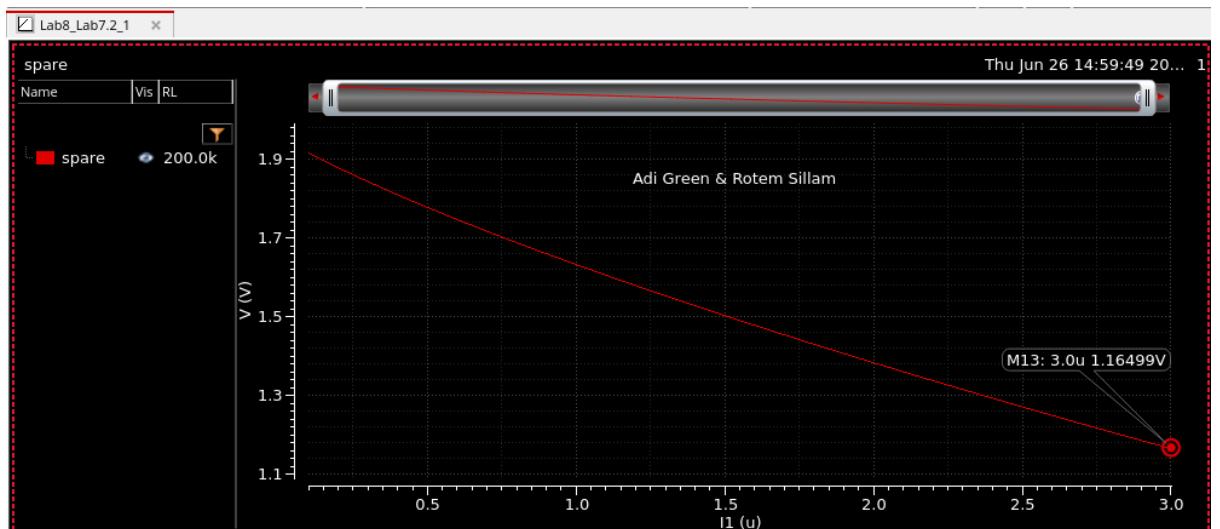
נחשב את  $gm$  לפי המשוואות הבאות של מダン:

$$14.2617 = 20 \log(av)$$

$$10^{\frac{14.2617}{20}} = av$$

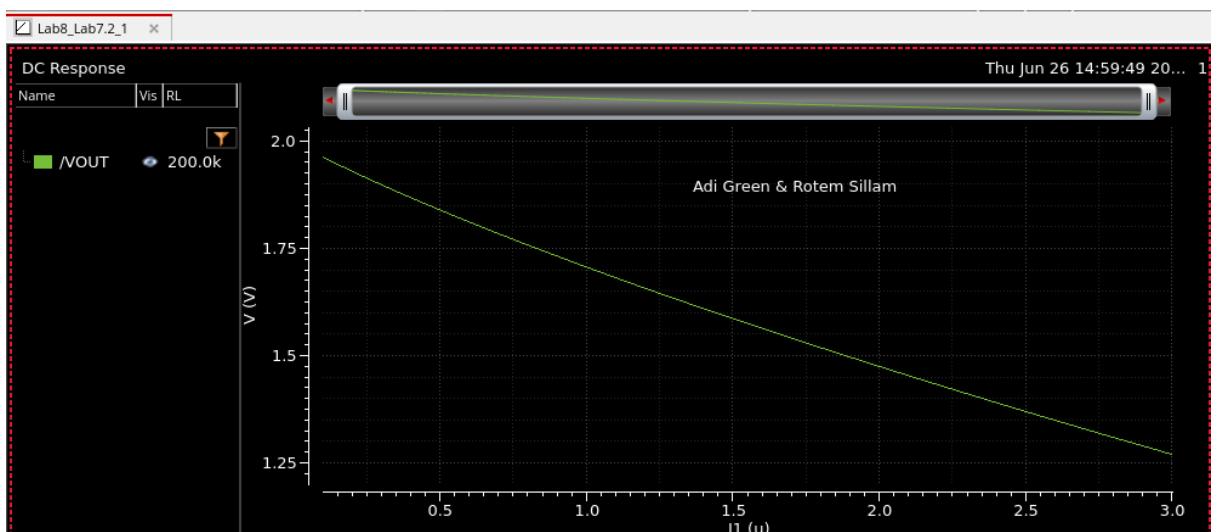
$$= \frac{av}{RL} = \frac{10^{\frac{14.2617}{20}}}{200K} = 25.82 * 10^{-6} \text{ uS}$$

ניתן לראות שערך  $gm$  בגרף שלנו תואם לחישובים.  
כפי שאמרנו, מדובר בערךו המוחלט של  $gm$ , ערכו של  $gm$  הינו שלילי.



לכן עבור spare גדול מ- $50\mu\text{A}$  יהיה בסaturated (vdssat) ועבור ערכיהם קטנים מ- $50\mu\text{A}$  יהיה הליינרי. וכן ניתן לראות שעבור כל הזרמים בגנג  $200\Omega\text{k}$  ובפרט בזרם שבחרנו -  $I_D=1\text{A}$ , יהיה בסaturated.

הגרף של  $V_{out}$  בגנג  $200\Omega\text{k}$  כתלות ב- $I_L$ :



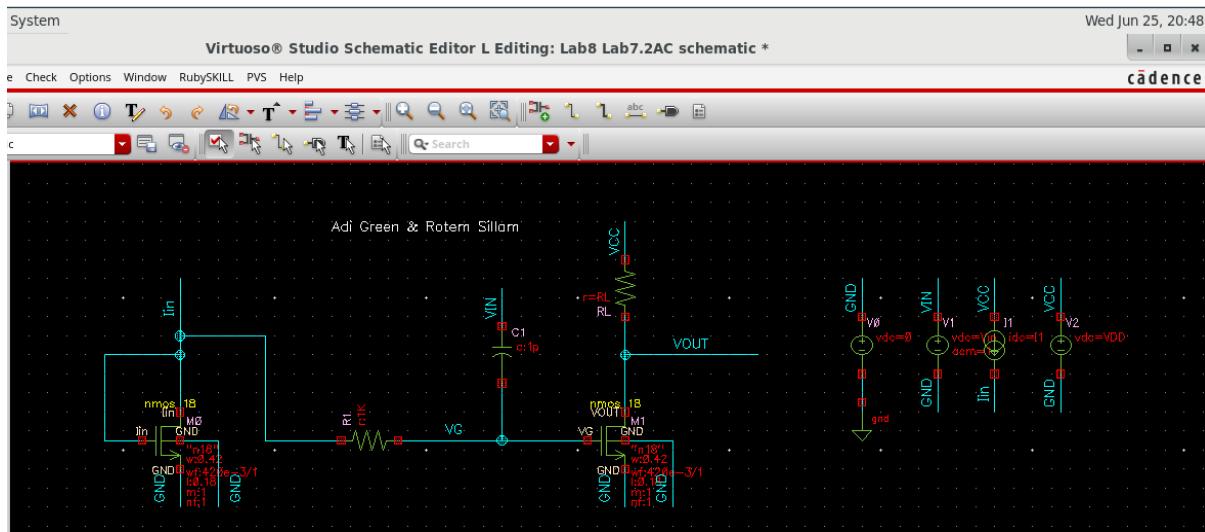
כפי שהסבירנו עבור הגרף של  $V_{out}$  בגנג  $100\Omega\text{k}$ , ככל  $I_L$  גדול,  $V_{out}$  קטן לפי המשוואה

### 3.3 בעיה 3

#### 3. AC simulation

(a) Plot  $V_g$  vs.  $V_{in}$  for frequencies from 10Hz – 10GHz. (Place  $V_{in}$  supply as described in the general rules, note that the DC value comes from the biasing circuit).  $R_1$  and  $C_1$  should be selected such that  $V_g \approx V_{in}$  above the pole. Please explain the graph.

לאחר שמצאנו את הערבים עבור ה-large signal, נרצה לבצע AC simulation בשביל ה-small signal. מושגים ל  $V_{in}$  מתח AC קטן (נרצה לראות את ההשפעה של שינויים קטנים מתחת על המוגול) לעומת אלו שנמצאים ב- small signal. נשים לב כי נשארנו עם הערבים שעבורם רכיב  $M_1$  נמצא במצב סטטורי עם ההגבר הרצוי, כפי שמצאנו בסעיפים הקודמים.

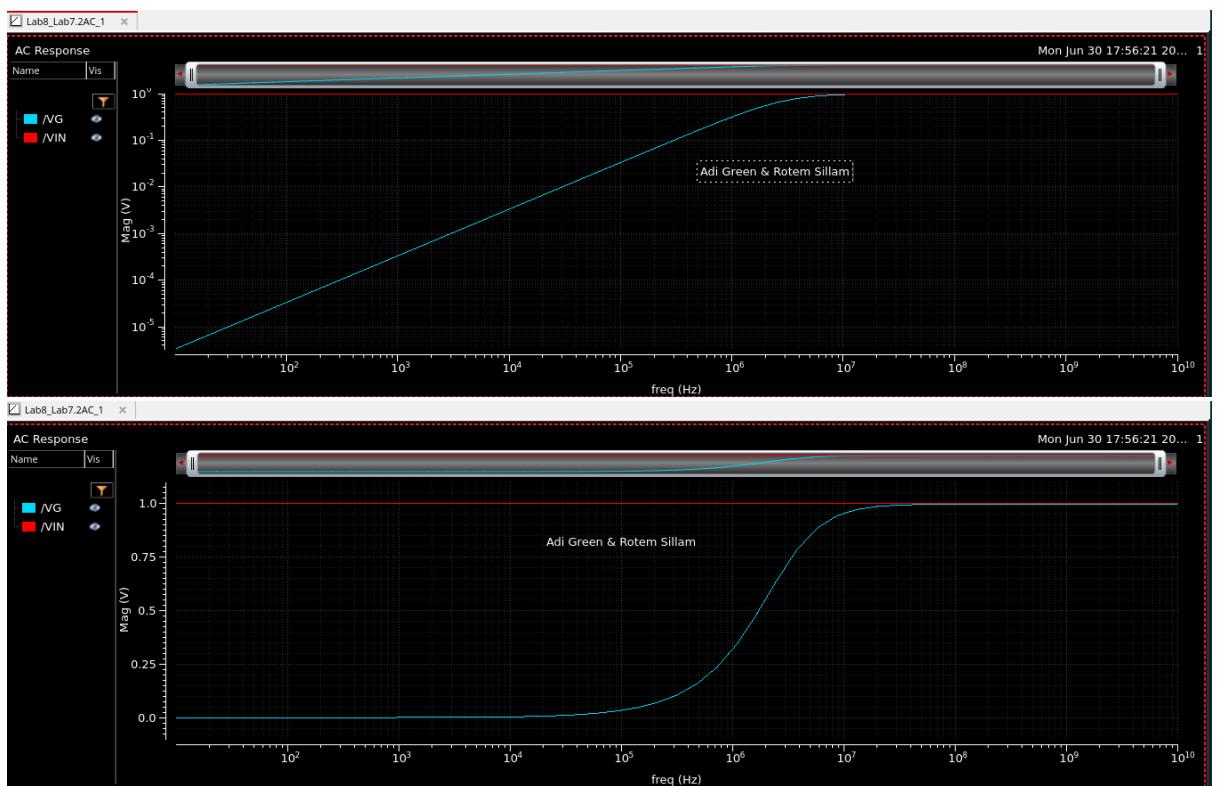
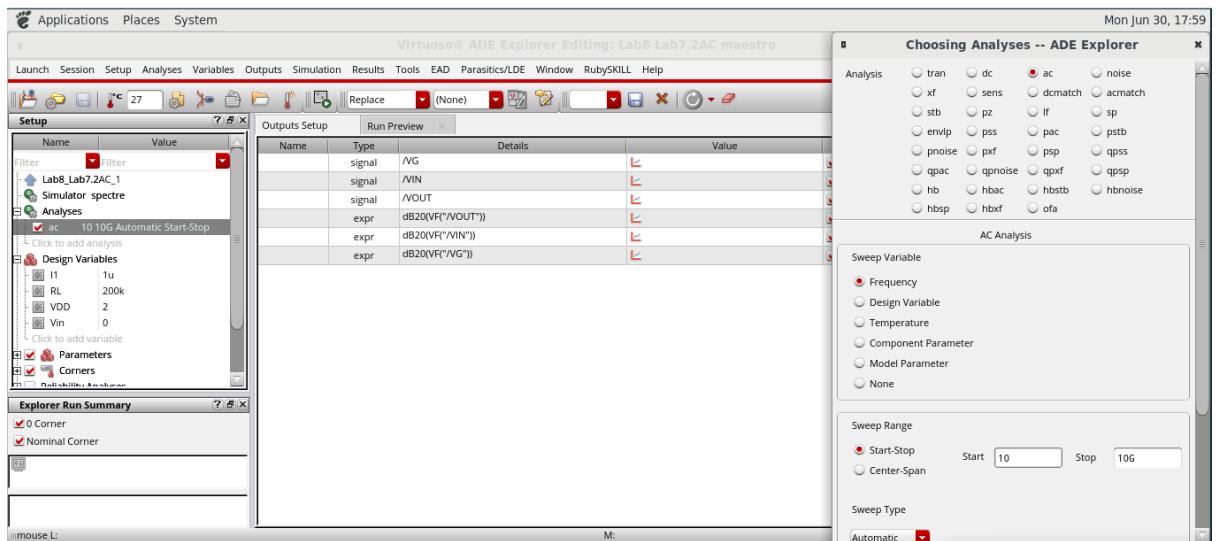


את המתח  $V_{in}$  הגדרנו כך:



כasher בסימולציה אנו מגדרים  $V_{in}=1V$ .  
בחרנו את הערבים כפי שהסבירו ב-General rules.

## הרצנו סימולציית AC:



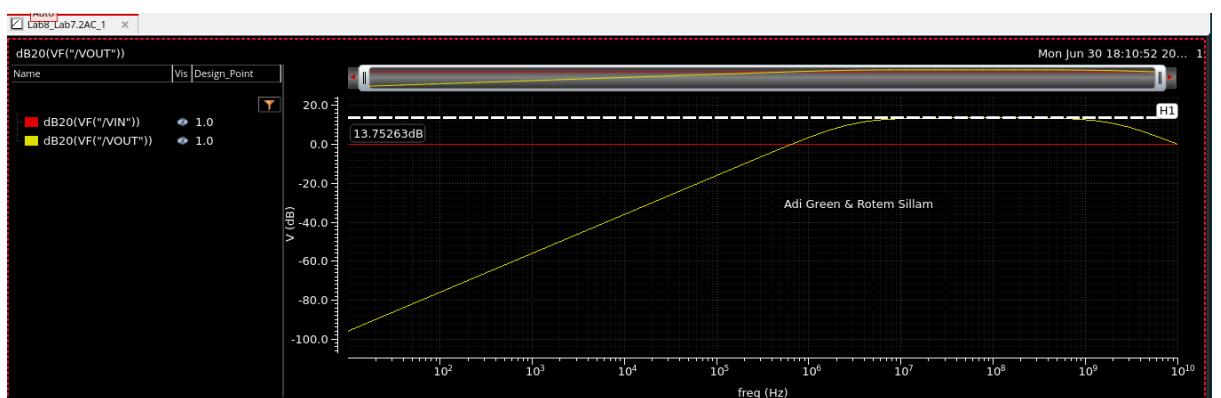
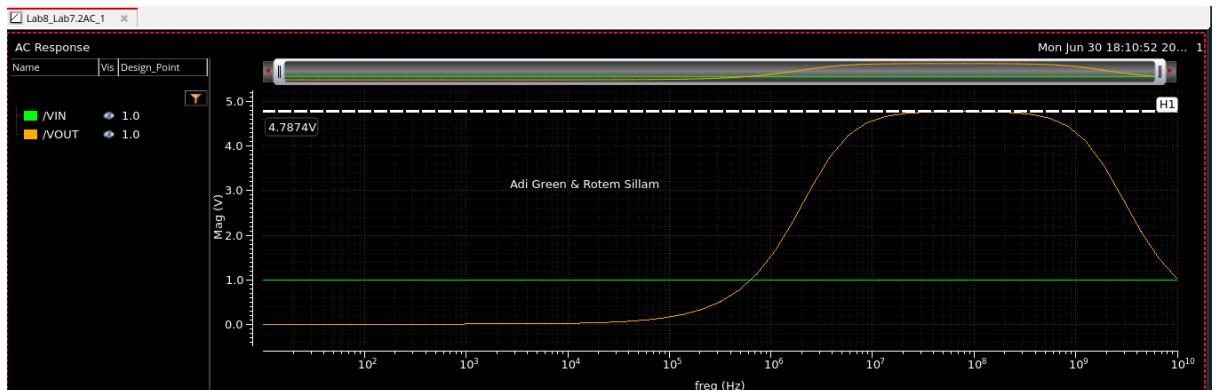
הגרף של  $V_{in}$  נשאר קבוע על 1 וולט לאחר שזויה האמפליטודה שהגדכנו, ובדיציבלים- $V_{in}=0dB$ .  
לממנו כי ב-signal small signals מתחי DC מתאפסים, ולכן במקורה שלנו נגד מחובר ל-GND ואנו מקבלים מעגל RC של HPF.  
1  
וכן ניתן לראות בגרף כי עברו תדריות נמוכות  $V_{in}=0$  (התקבל נתק וכן אין זרם במעגל, ניתן לראות זאת לפי העכבה  $jwC$ ) כאשר משאייפים את  $V_{in}$  לתדריות נמוכות- נקבל התנוגות אינטופית), ובעבר תדריות גבהות  $V_{in}=1$ - שזאת האמפליטודה של  $V_{out}$ , וזה קורה מאחר שעבור תדריות גבהות הקבל הוא קצר (התנוגות אפסית). ניתן לראות בגרף של הדיציבלים שעבור תדריות גבהות  $V_{in}=0dB$  (שווה ל-1 וולט).  
כפי שפרקטורי יוסי שור הסביר בהרצאה, הקוטב נובע כתוצאה מהקיבול של HPF. כפי שניתן לראות אכן נקבל  $V_{out} \approx V_{in}$  מעיל הקוטב.

$$H(jw) = \frac{VG(jw)}{VIN(jw)} = \frac{jwR_1C_1}{1 + jwR_1C_1}$$

פונקציית התמסורת של HPF במקורה זה היא:

## סעיף 3.b

**(b) Plot Vout vs. Vin from 10Hz – 10GHz. as described in the general rules. Explain the Av observed in this simulation and compare to the expected theoretical Av based on the gm which was obtained in step 2 (DC). Remember the Av should be 10-20dB.**



כפי שניתן לראות בגרף, יש 2 קטבים. זהה מאחר שהסיגנל עובר דרך הקבל של HPF (קוטב אחד), ואז בטרנזיסטור שהוא בעל קבל פרזייטי (קוטב שני שמתקיים מסדר שני).

ניתן לראות כי המקסימום יתאפשר סיבוב התדריות  $10^8$  Hz. המקסימום של  $V_{out}$  הוא ההגבר אחר ש-  $A_v = V_{out}/V_{in}$ , כאשר במקרה זה האמפליטודה של חוו  $V_{in}$  הינה 1 וולט ולכן  $A_v = V_{out}$ .

ניתן לראות מהגרף של הדציבלים שקיבלנו:  $A_v = 13.75$  dB. כפי שחישבנו בשאלת 2 אנו מוצאים ל-  $-B_d = 14.26$  dB כולם קיבלו בסעיף זה הגבר יותר נמוך, אך ערכו יחסית קרובה (כנראה נובע מאי דיווקים ומרקיבים פיזיים במעגל כמו לדוגמה ערך ההתנגדות שנבחר לנגד).

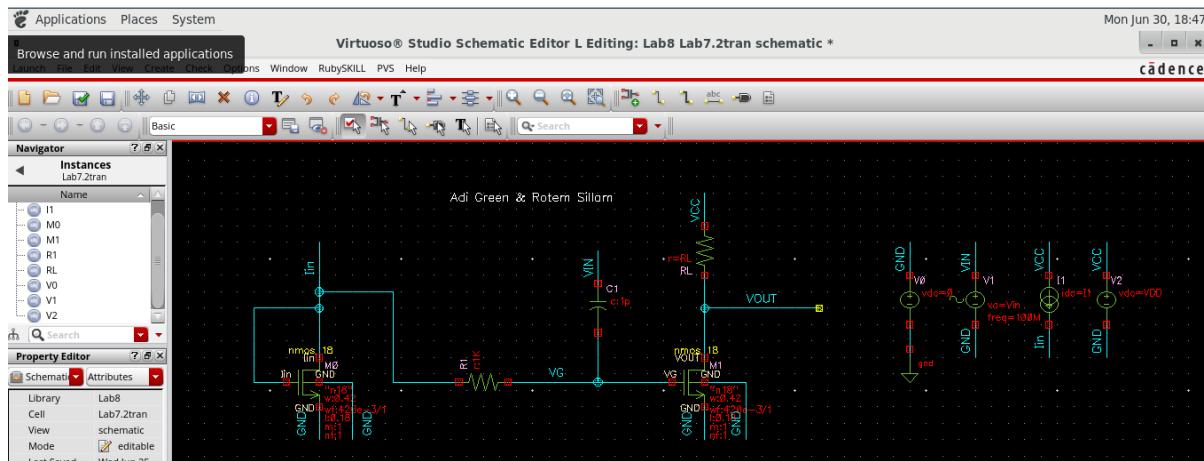
## 4. עייף

**4. Transient simulation • Place a Vin=1mV sin wave (vsin) at a frequency where the Av is maximized and measure Vout. Is M1 saturated at all points? What happens if the sin amplitude is 200mV?**

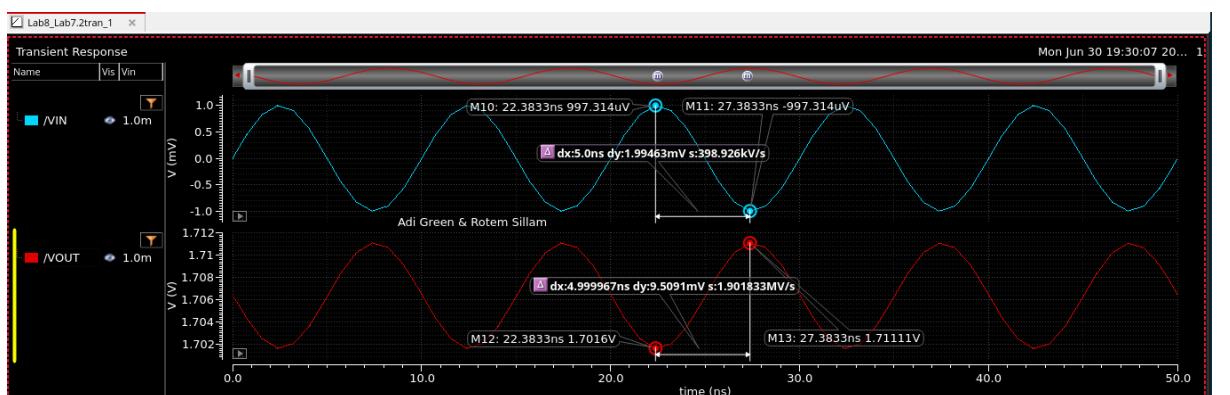
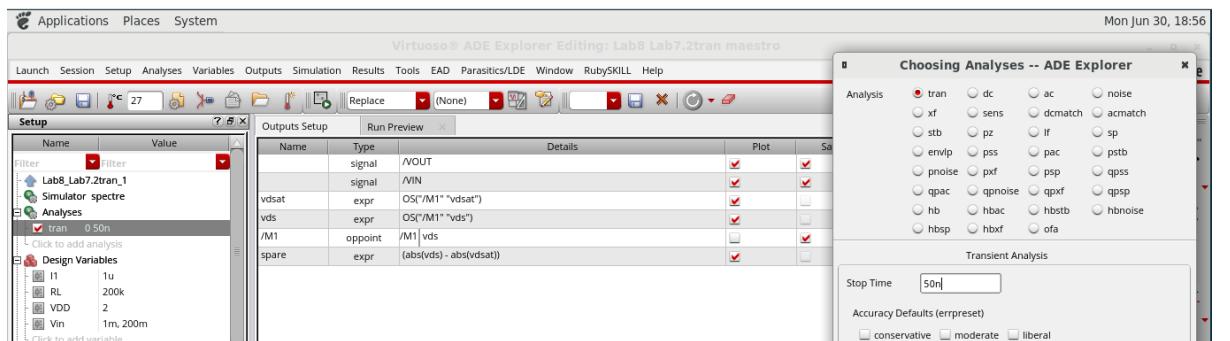
בסעיף הקודם קיבלנו כי ההגבר המקסימלי הוא בתדרות  $M100 = 10^8$  הרץ. ולכן שינויו למקור מתח  $V_{IN}$  כאשר הגדרנו באמפליטודה פרמטר  $V_{IN}$  כנדרש, עם תדרות של  $M100$  הרץ.

נريיצ' גם את הסקריפט של שanon בהתאם לSomolcitit `:tran`:

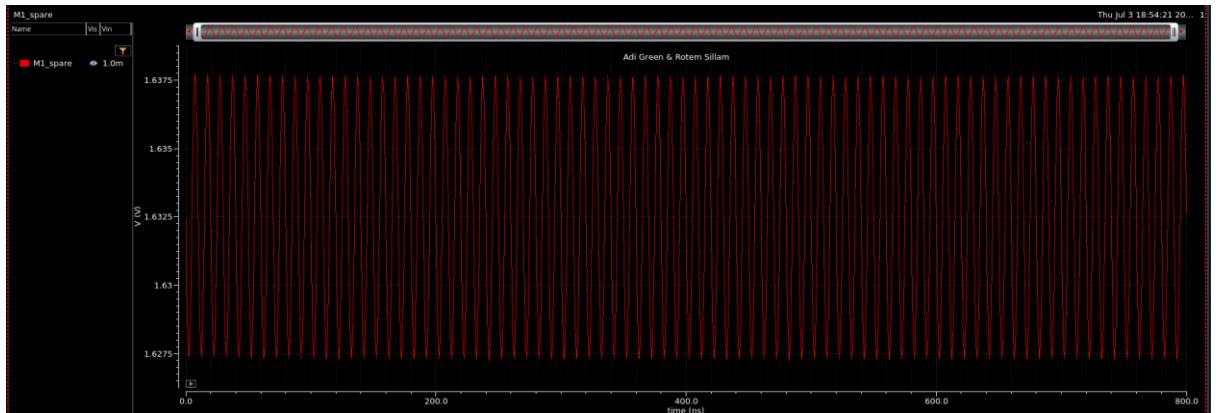
```
ENICSsaveOpPoint( "M" list( "vdsat" "vds" "gm" "RL" ) ?spare t ?spec 0.05 ?sweeptype "tran")
```



הגדרנו את הפרמטרים כנדרש:

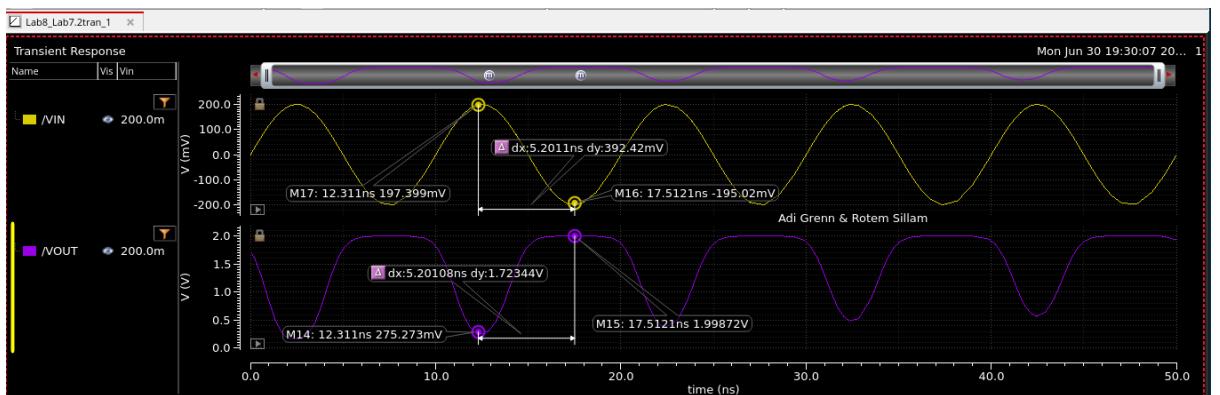


נחשב את ההגבר-  $\text{Chi} = \text{Vout}/\text{Vin}$ , ע"י 2 נקודות מאחר שמדובר בגל סינוס. קיבלנו:  $\text{Chi} = \text{Vout}/\text{Vin} = 9.5091\text{m}/1.99463\text{m} = 4.7673$ . זה בדיק ההגבר שקיבלנו בשאלת 3. בונסף, ניתן לראות שיש היפוך בין הכניסה ליציאה- כאשר מקבל מוקסימום בכניסה נקבל מינימום ביציאה, וכך גם היפוך. כלומר, הפרש פазה של 180 מעלות. ניתן לראות שהאמפליטודה של Chi הינה 1 וולט כפי שהגדכנו. גраф של ה- $\text{spare}$ :



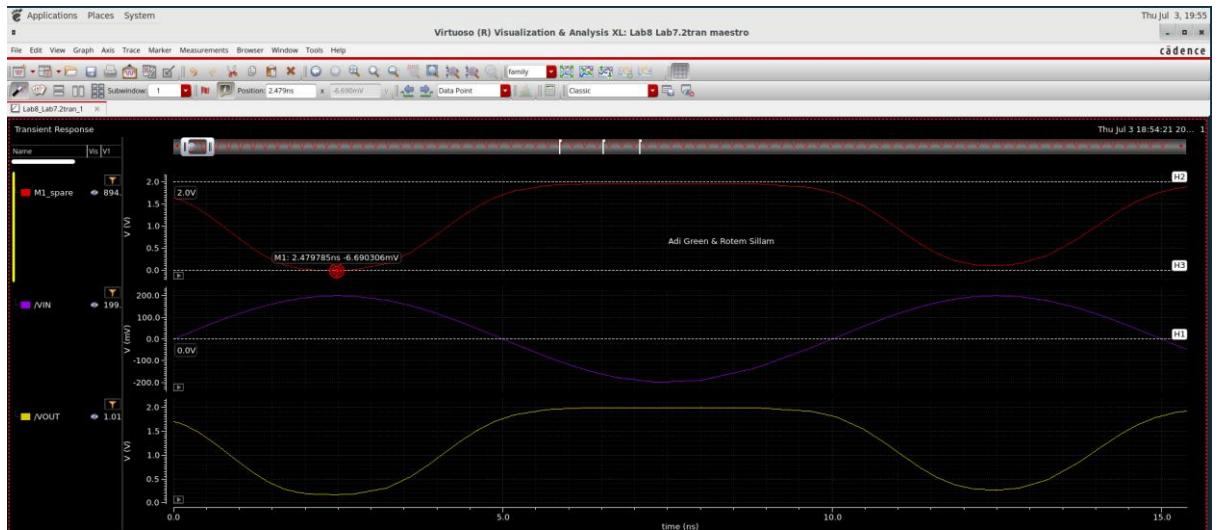
ניתן לראות שעבור כניסה  $\text{Vin}=1\text{mV}$  מקבל שאחנהו תמיד בסאטורציה ( $\text{v}_s = \text{vds} - \text{vdsat} > 0\text{v}$ ).

הגרפים עבור הכניסה  $\text{Vin}=200\text{mV}$ :



ניתן לראות כי התנהגות של  $V_{out}$  לאורק הסימולציה אינה זהה, ולכן אין ערך הגבר אחיד (הגבר הינו  $V_{out}/V_{in}$ ).

נראה מהגרף של ה- $spar$  שהרכיב לא נמצא לכל אורק הסימולציה בסאטורציה:



במקרה זה, הגדלנו את  $V_{in}$  בדומה לכך שהרכיב יוציא מסטורציה, כלומר לא מתקיימת המשוואה  $V_{ds} > V_{gs} - V_{th}$ , מכך שלא לאורק כל הסימולציה מתקיים כי  $50mV > 50mV$ .

בנוסף ניתן לראות כי ה- $spar$  מגיע לערך מקסימלי, ככלمر ישנו תחום מסוים בו הוא מתישר (קטום).

זה קורה משום>Anchored מכנים בוחן מתח מאד גדול למעגל שלנו. נסביר:

הגדרכנו  $V_{CC}=2V$ , שזהו מקור המתח הנופל על צד אחד של RL. מצד שני של הנגד, יש לנו את המתח  $V_{out}$ .

כאשר אנחנו מגדילים את המתח  $V_{in}$  ל-200mV, אז נקבל שהגבר יתון  $V_{out}$  יותר גדול בהתאם.

הערך של  $V_{out}$  כאשר מתח הכניסה הינו 200mV, קיבל את הערך המקסימלי של  $V_{out}$ , אבל לאחר שמתוך זה גודל מ- $V_{CC}$  שהינו supply V, זה לא יתכן וכן הערך המקסימלי של  $V_{out}$  הוא 2V, וכך נקבל עבור זמן יותר גדולערכים במתוך זה. זה מה שאנו רואים כאן.



נשים לב כי ניתן לראות שעבור  $V_{in}=200mV$  (הערך המקסימלי שהכננו), קיבל בזנוב ערך מינימלי.

עבור  $V_{in}=200mV$  (הערך המינימלי שהכננו) ניתן לראות שנתקבל בזנוב ערך מקסימלי.

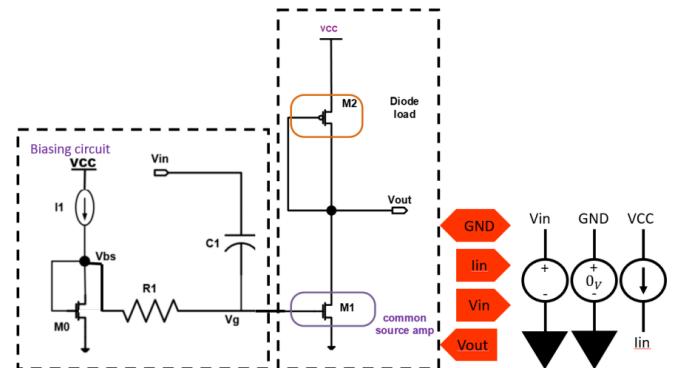
זה קורה משום שיש מעבר אחד מ- $gate$  ל- $drain$  בטרנזיסטור M1, ולמדנו שכטזאה מכך נוצר היפוך (הפרש פaza של 180 מעלות). לכן נקבל התנהגות כפי שモוצגת בגרף.

## ויע' 5.5

### 5. Diode connected load - DC + AC 7.3

(a) Replace RL with a diode connected PMOS (lower figure). Run a DC simulation (as in step 2) to ensure M1 is saturated, and extract gm1 and gm2.

התבקשנו להחליף את הנגד ל- $\text{oscom}$  כפי שמצוג בתמונה עם מקור מתח DC, על מנת לקבל - common source driving diode:



**Virtuoso® Studio Schematic Editor L Editing: Lab8 Lab7.3 schematic**

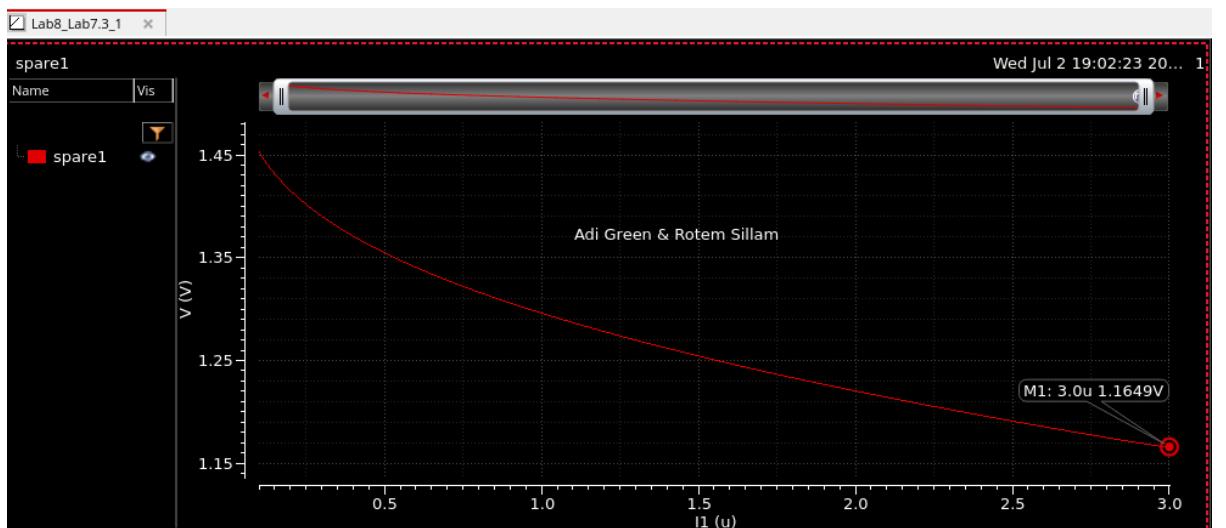
Wednesday Jun 25, 20:56

**Virtuoso® ADE Explorer Editing: Lab8 Lab7.3 maestro**

Wednesday Jul 2, 19:10

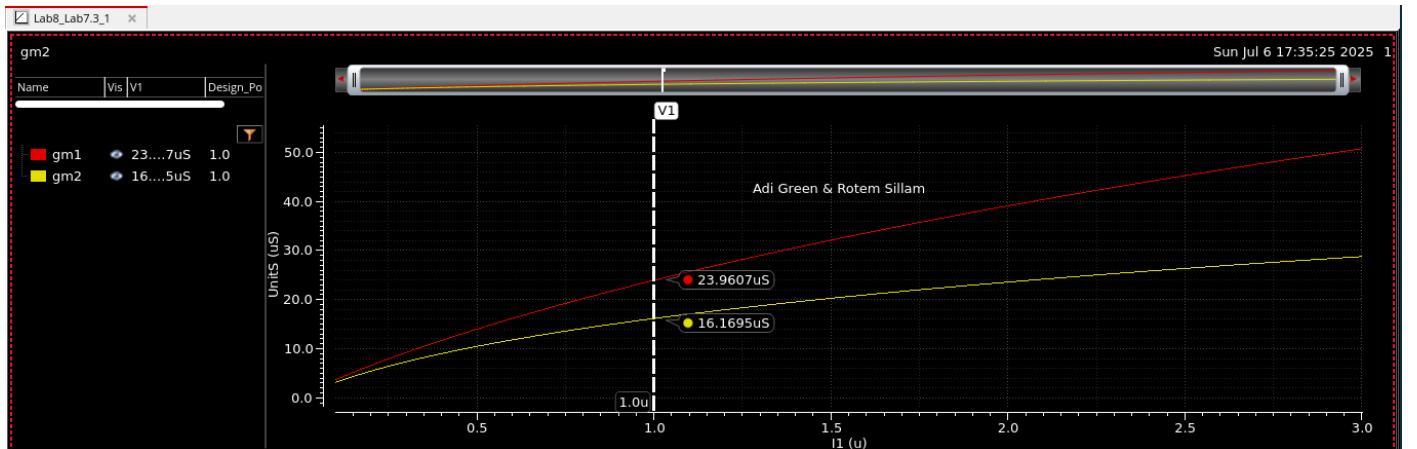
The screenshot shows the Virtuoso Studio Schematic Editor and the ADE Explorer. The schematic editor displays a circuit with two PMOS transistors (M1, M2) and a diode-connected load. The ADE Explorer window shows the setup for a DC analysis, listing variables like vdsat1, /M1, gm1, vds1, /M2, vds2, gm2, spare1, spare2, Av, AvDB, lin, and VG. The analysis type is set to DC, and the sweep variable is Design Variable (I1).

גרף של spare כתלות ב-  $I_1$ :



ניתן לראות כי הרכיב M<sub>1</sub> נמצא עבור הערבים ששמוני בסאטורציה. לכל אורך הסימולציה  $V_{ds} > 0.05V$ . בסאטורציה מתקיים  $V_{ds} = V_{dsat}$  כלומר  $V_{ds} - V_{dsat} = 0$  וזה גם מה שקרה פה. בנוסף, רכיב M<sub>2</sub> תמיד בסאטורציה, לאחר שמדובר ב-PMOS בחיבור דיוד, כלומר מתקיים:  $|V_{ds}| = |V_{gs}|$ , וכך  $V_{ds} = |V_{gs}| - |V_{ds}| = |V_{ds}| - |V_{ds}| = 0$ . כלומר, הרכיב M<sub>2</sub> תמיד בסאטורציה.

הגרפים של  $gm_1$ ,  $gm_2$  כתלות ב-  $I_1$ :



כפי שאמרנו, כאשר  $I_1$  גדל  $-V_g$  גדל ו-  $g_m$  גדל (לפי הנוסחה של זרם בסאטורציה).

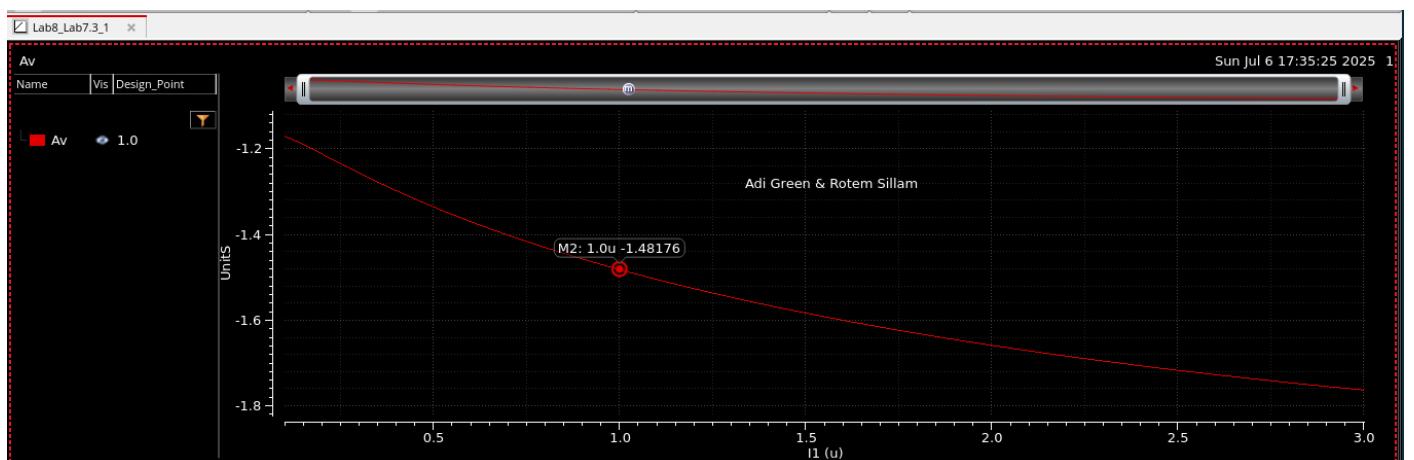
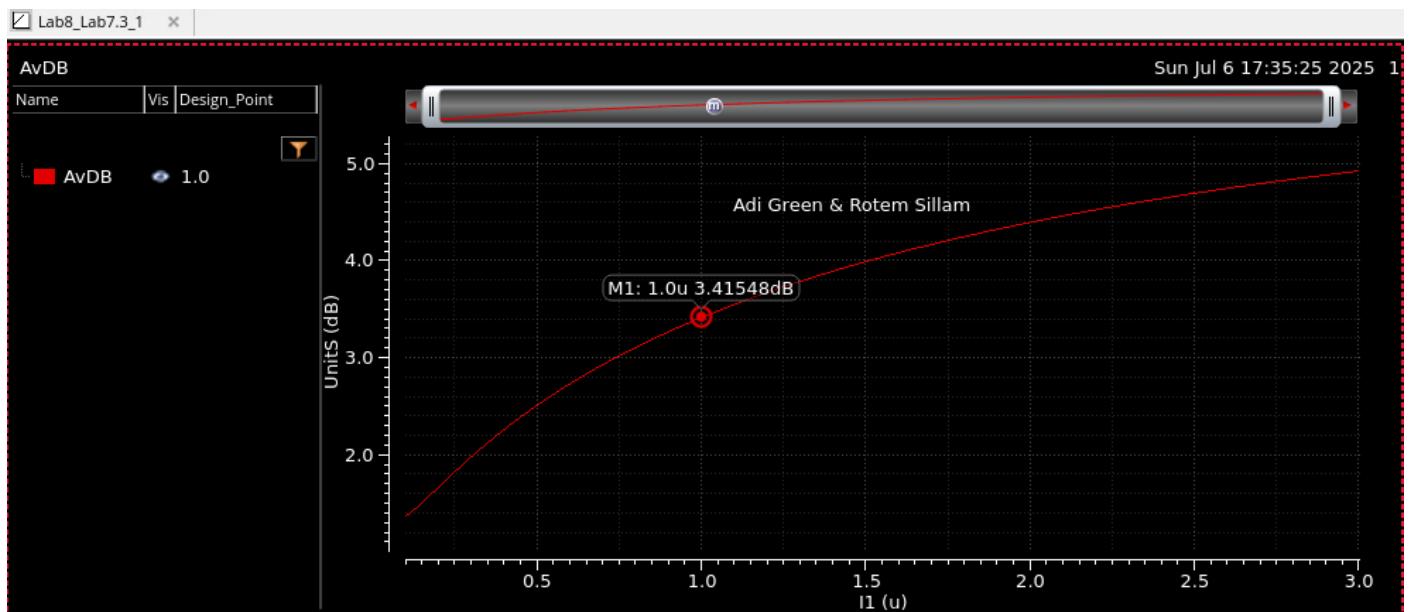
לפי הנוסחה:  $g_m = \sqrt{2\mu_n C_{ox} \frac{W}{L} I_D}$   
ניתן לראות שכאשר  $I_D$  גדל אז  $g_m$  גדל אף הוא.

למדנו שעבור חיבור זה - חיבור דיוד של סומק, ההגבר הוא  $A_v = \frac{-gm_1}{gm_2}$ .  
במציאות נוסחה זו, הוציאנו את הגרפים של  $A_v$ .

כמו כן, בחרנו את ההגבר עבור  $A_v = 1$  (כפי שבחרנו בשאלות הקודמות).

గրף AV בדציבלים - עשינו  $20 \log \left| \frac{-gm_1}{gm_2} \right| = 20 \log \frac{gm_1}{gm_2}$  על מנת להוציא את הגראף:

- ניתן לראות שעבור זרם A=1 נקבל הגבר שווה 3.41dB.

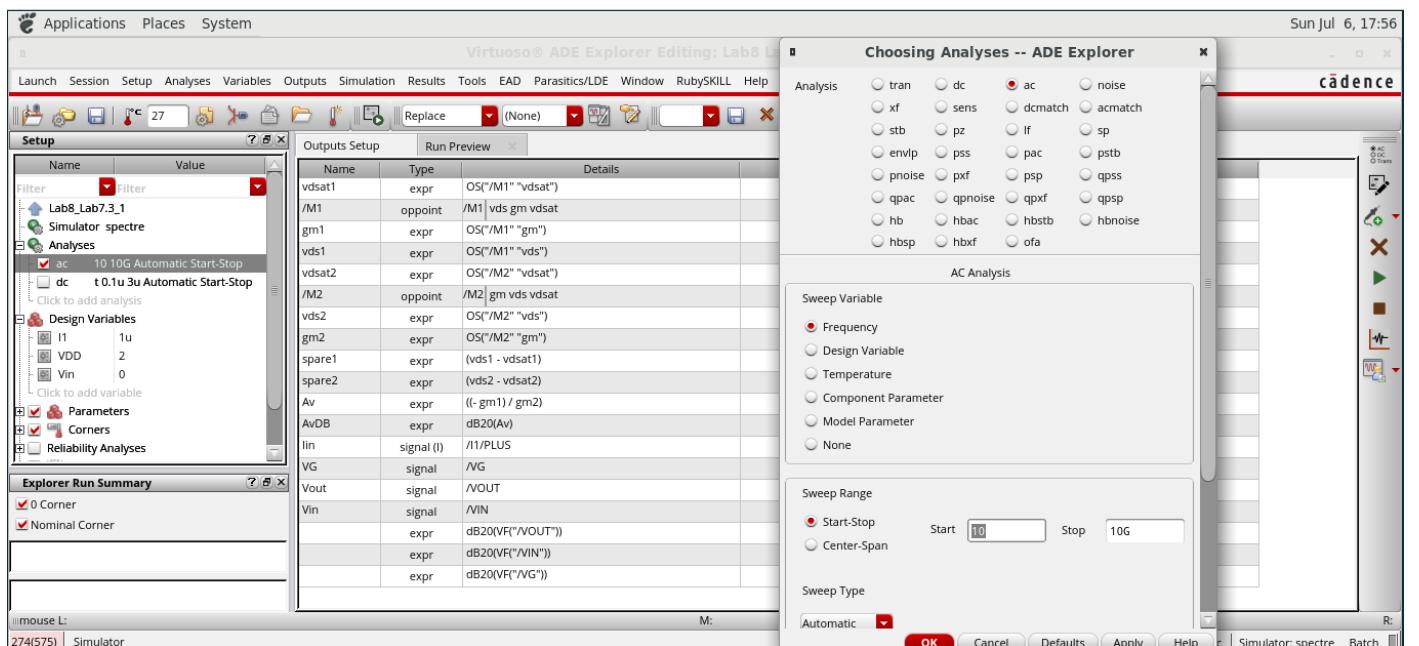
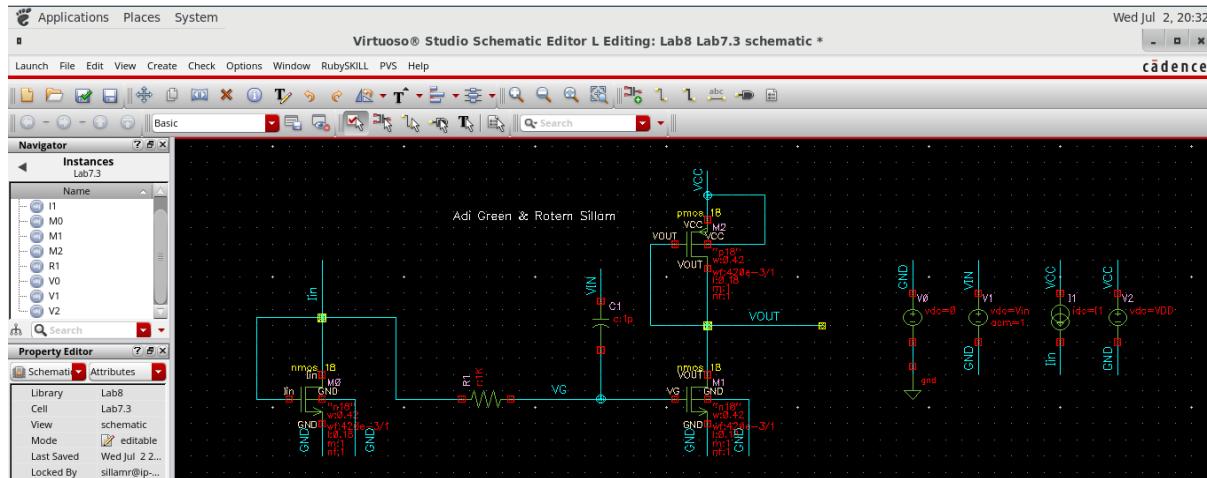


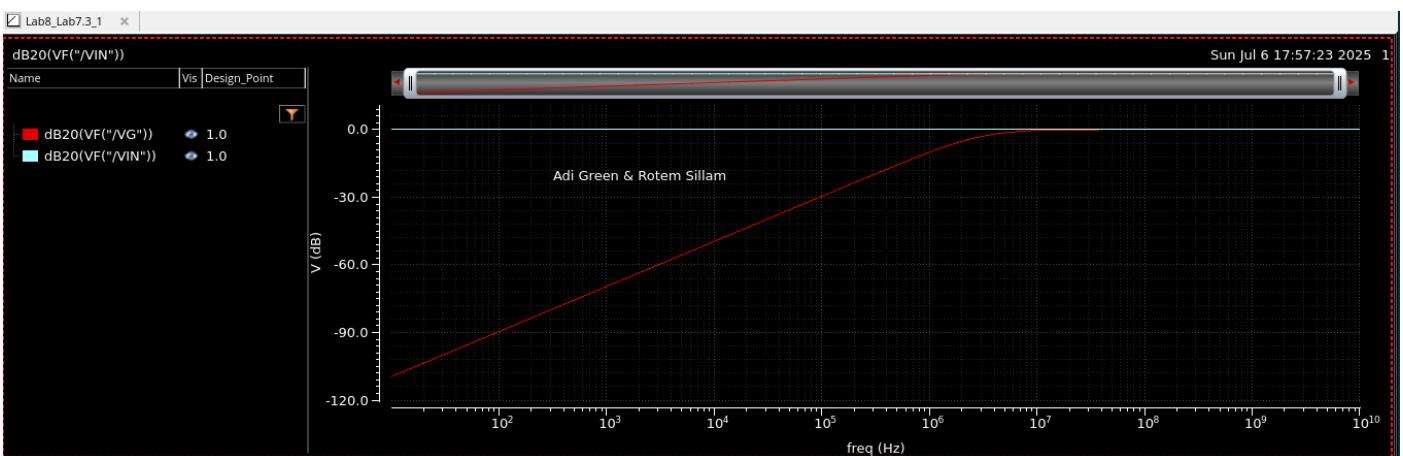
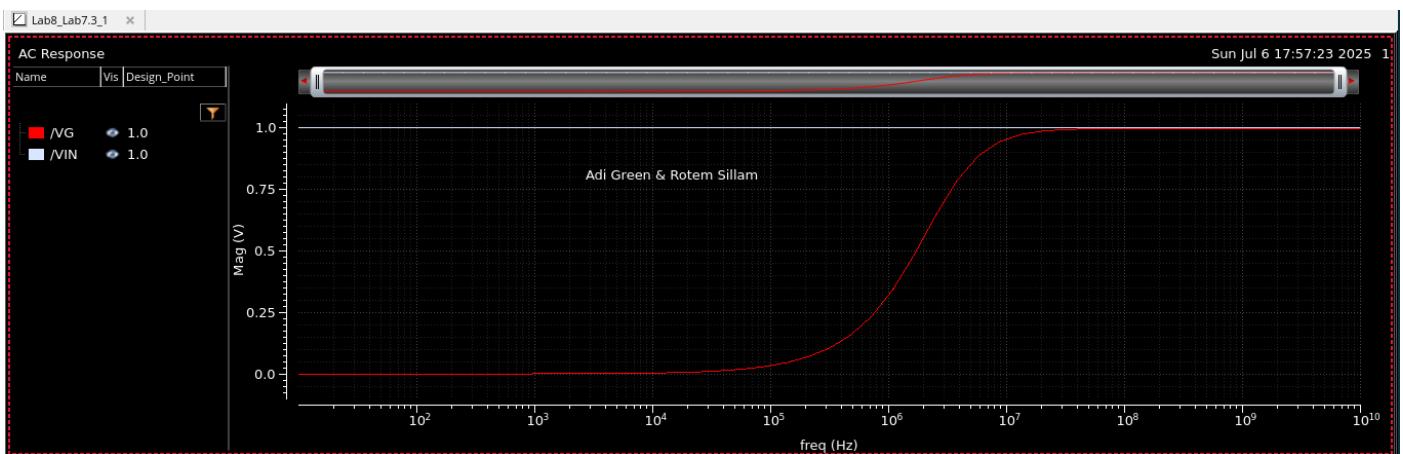
$$Av = \frac{-gm_1}{gm_2} = -1.48176$$

## סעיף b.5

**(b) Repeat step 3 (AC simulation). does the AV coincide with the expected theoretical DC gain (gm1 and gm2)?**

.General Rules .  
הוסףנו למתח DC של Vin מגנטודה של AC, לפי ההסביר של ה-DC, כי שעשינו בשאלת 3, הגדרנו את האמפליטודה של AC להיות 1 וולט.

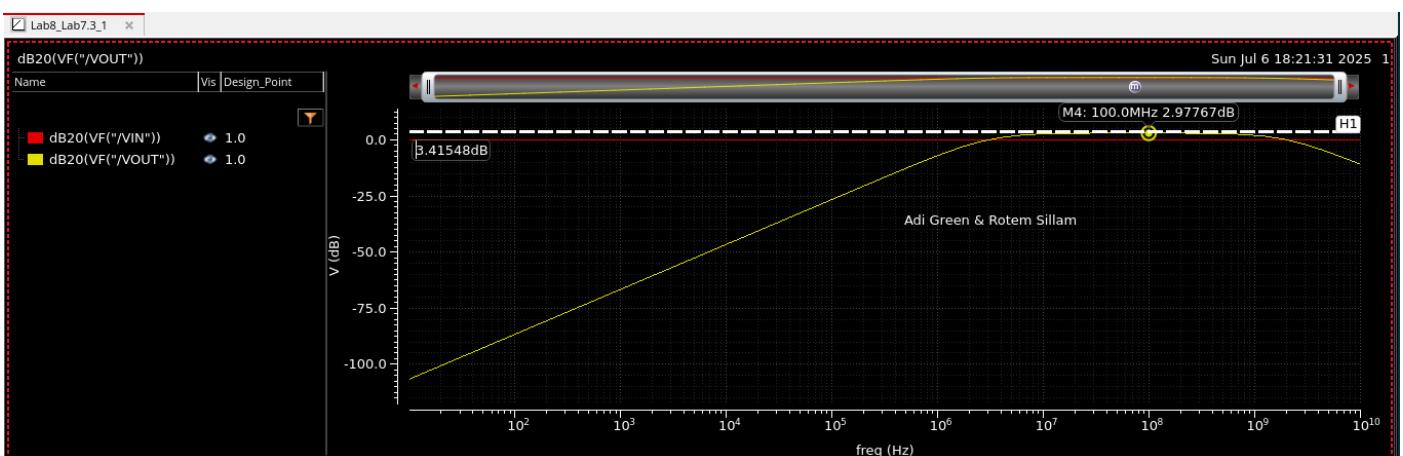


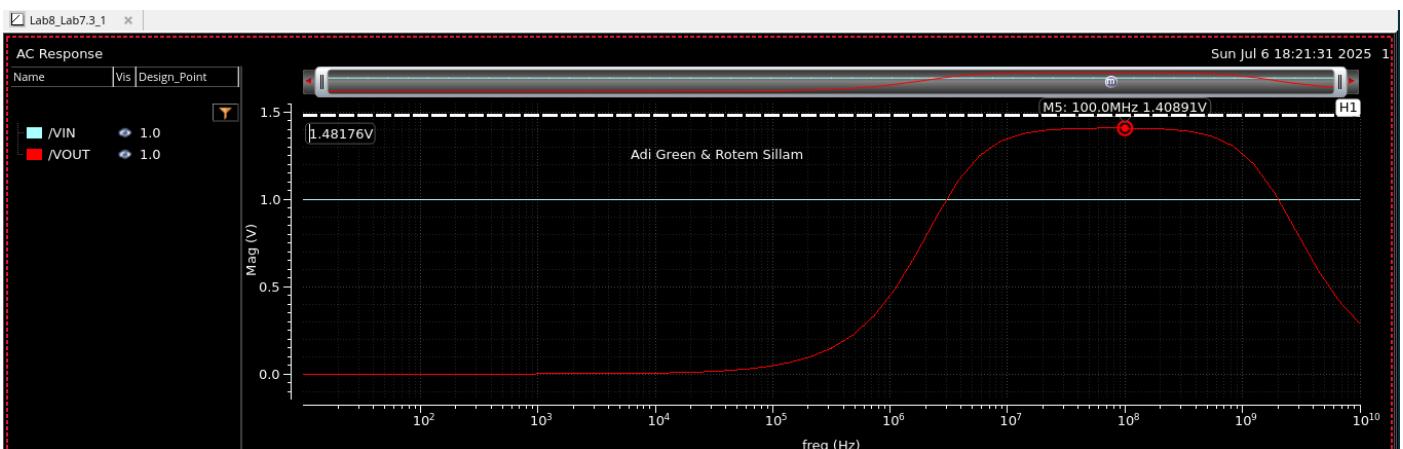


בדומה להסביר בשאלת 3, הגраф של  $V_{in}$  נשאר קבוע על 1 וולט לאחר שזוויות האמפליטודה שהגדרכנו, ובdziבלים- $V_{in}=0$ dB. עבור תדריות נמוכות  $V_g=0$ dB (הקל נתק), ועבור תדריות גבוהות  $V_g=1$ v=0dB (הקל קצר). ונקבל מעגל RC של HPF.

$$H(jw) = \frac{VG(jw)}{VIN(jw)} = \frac{jwR_1C_1}{1 + jwR_1C_1}$$

פונקציית התמסורת של HPF במקרה זה היא:





ניתן לראות כי המקסימום תתקבל סכיב התדרות  $Hz^{10^8}$ .  
המаксימום של  $V_{out}$  הוא הగבר אחר ש-  $A_v=V_{out}/V_{in}$ , כאשר במקרה זה האmplיטודה של  $V_{in}$  הינה 1 וולט ולכן  $A_v=V_{out}$ .

עבור גרפ V-A בדציבליים קיבלנו בסעיף קודם (dc analysis) הגבר של dB 3.41548dB, ובסעיף זה (ac analysis) קיבלנו 2.97767dB  
עבור גרפ V-A קיבלנו בסעיף קודם (dc analysis) הגבר של 1.48176 (חסר יחידות) ובסעיף זה (ac analysis) קיבלנו 1.40891 (בערך מוחלט).

ניתן לראות שהתקבלו ערכים מאד קרובים עבור שתי הסימולציות, כלומר קיבלנו עבור הנוסחה התיאורית (סעיף קודם) ערך מאד קרוב לערך שהתקבלו בסימולציית ac. נשים לב שבסעיף זה קיבלנו הגבר יותר נמוך (כנראה נובע מאי דוקים ומרקבים פיזים במעגל כמו לדוגמה ערך ההתנגדות שנבחר לנגד).

ניתן לראות כי עבור זרם 1A זהה וערכי רכיבים זהים, נקבל שהגבר בשאלת 5 של PMOS בחיבור דוידי יותר קטן מההגבר של מגבר דוחף נגד בשאלות 2-3. דבר זה נובע מאחר שכפי שמדנו בהרצאה:  $R_{out}$  של שאלה 5 הינו  $\frac{1}{gm^2}$ , ובשאלות 2-3 הוא  $RL$ . ככל ש-  $R_{out}$  יותר גדול כך הగבר יותר גדול, מאחר שמתקיים:  $A_v=R_{out} \cdot gm^2$ .  
בנוסף למדנו בהרצאה כי מתקיים,  $R_{ext}>1/gm$ , ולכן נקבל הגבר יותר גדול במוגבר דוחף נגד.