

מעבדה במבוא למעגלים דוח 5

The CMOS Inverter

שמות המגישים + ת"ז:

רותם סילם | 206663437

עדי גרין | 324965946

תאריך הגשה:

22\05\2025

חישוב ה-VDD במקרה שלנו:

$$G = 7+6=13$$

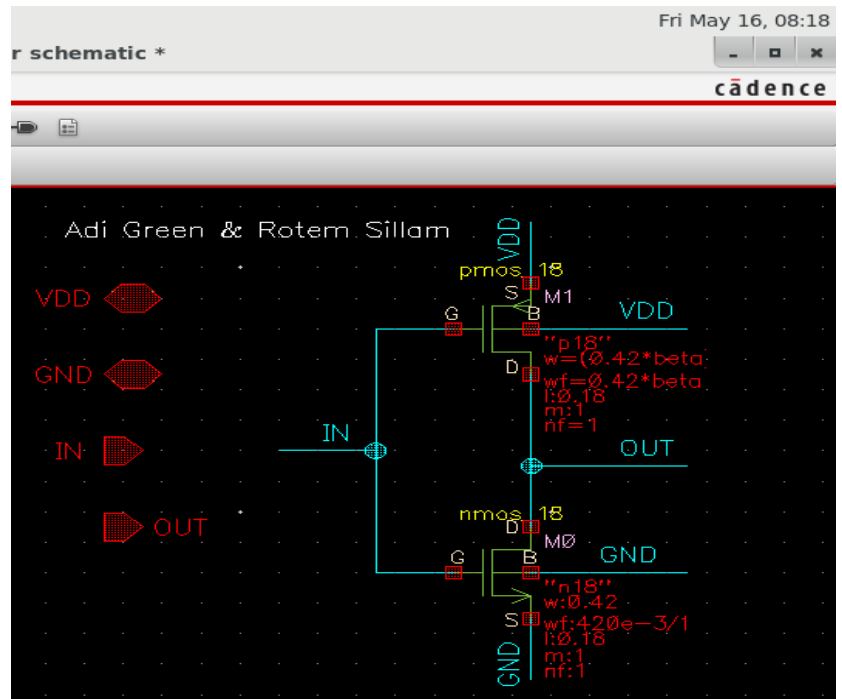
$$VDD = 1.5 + (G \bmod 10)/10 \Rightarrow VDD = 1.8v$$

$$V_m = VDD/2 = 0.9v$$

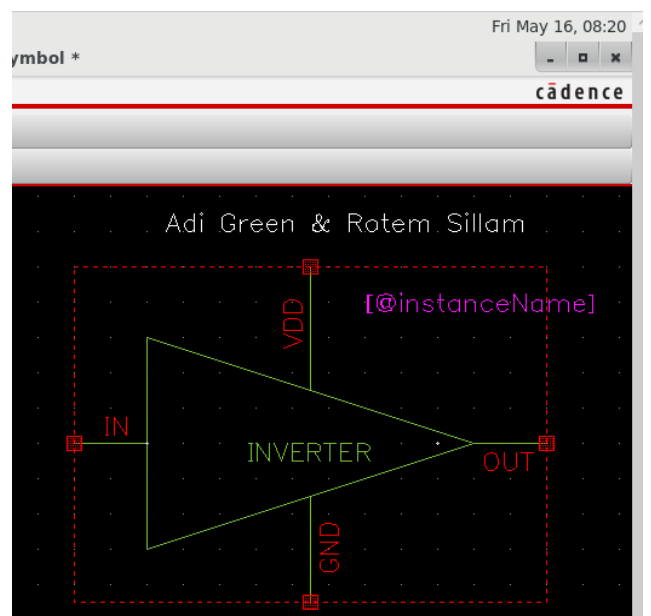
1. The last example in the booklet was finding V_m of an inverter. Simulate the circuit and find the β value which will derive $V_m \approx VDD/2$. Use the Specifications as you learned in Lab 4. Explain the results.

פתחנו תיקייה בשם "5Lab", ואז cell view בשם "Inverter".
יצרנו את המעגל של המהפך.

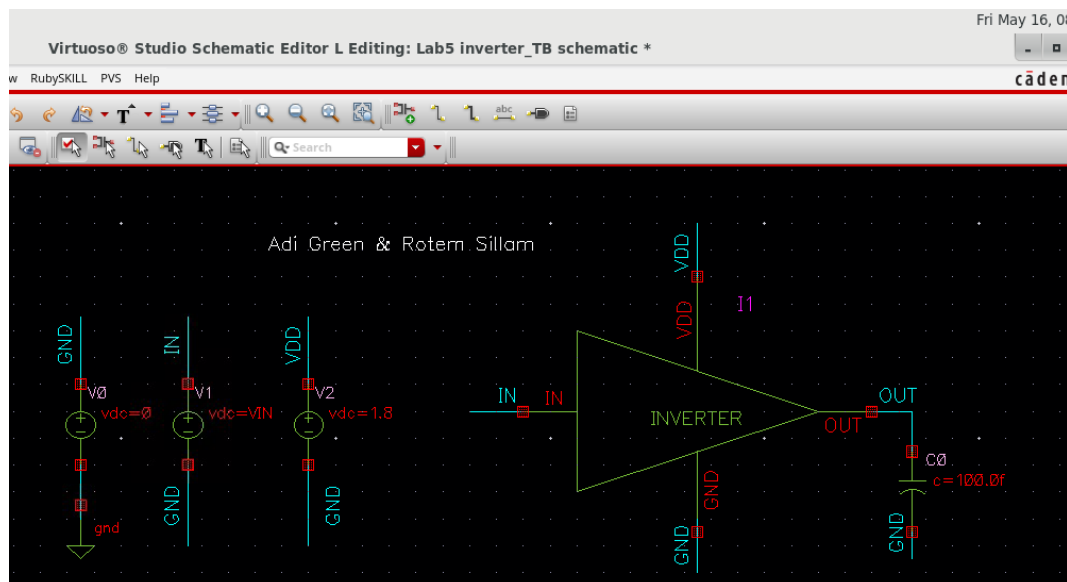
לשים לב כי הגדרנו את הפרמטר של β בטרנזיסטור של pmos. הגדרנו שה-Finger Width שווה ל- $\beta \cdot 0.42$ כפי שנאמר בסרטון.



לאחר מכן, בנינו symbol למעגל:

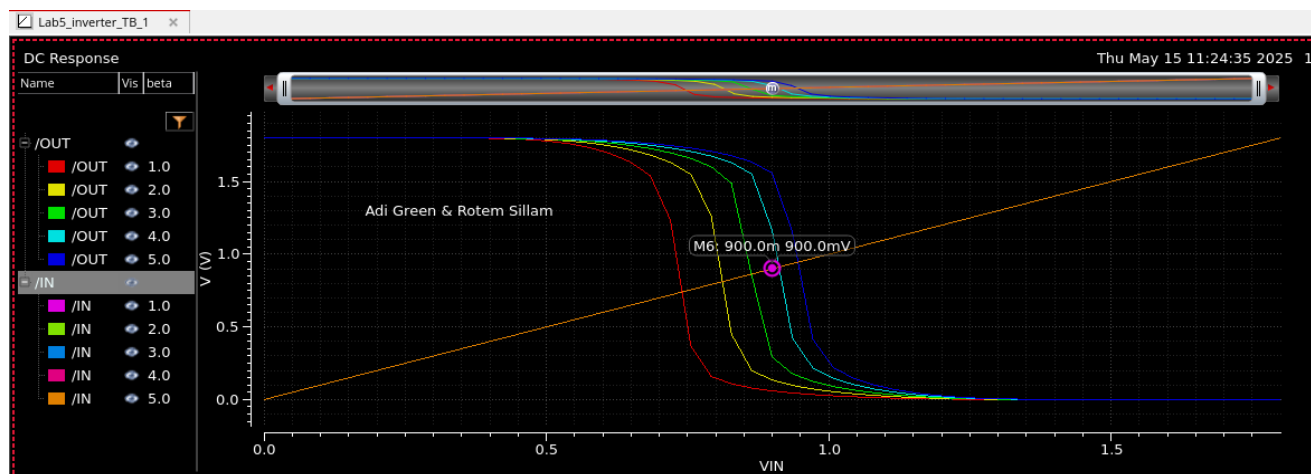


יצרנו test bench וקראנו לו "Inverter_TB".
הוספנו את ה-symbol של המהפך, הגדרנו מתחים, הגדרנו ש- $V_{DD}=1.8\text{V}$ כפי שיצא בחישוב של המקרה שלנו. הוספנו קבל שהגדרנו את קיבולו להיות 0.1pF (לפי הנאמר בסרטון).

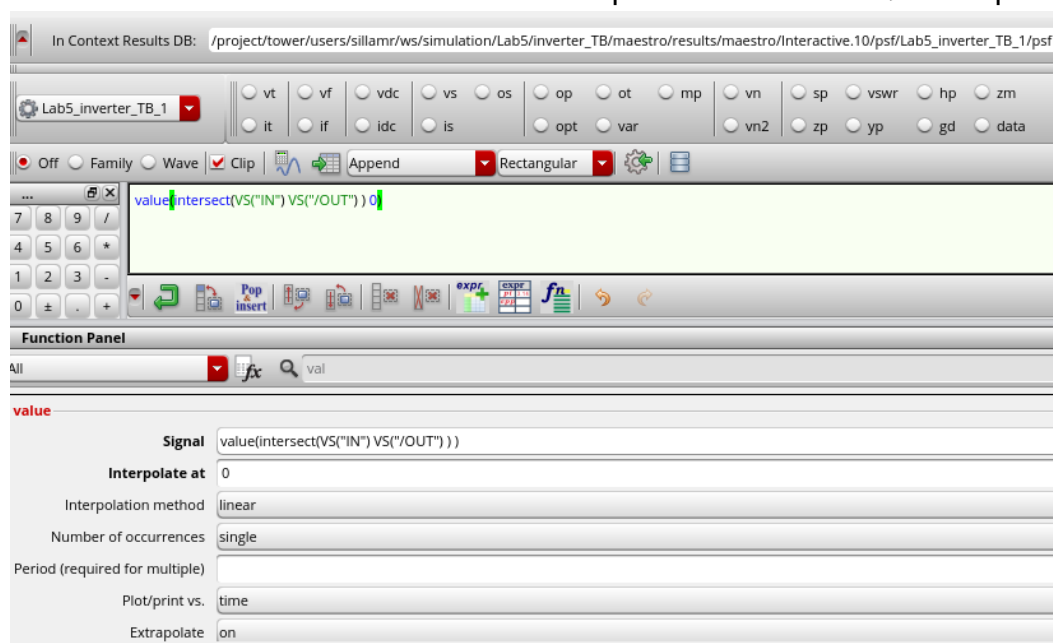


הגדרנו סימולציה על המתח v_{in} (אנליזה של dc) כאשר שהוא משתנה מ-0 וולט ל- $V_{DD}=1.8\text{V}$, הגדרנו את המתח v_{in} להיות בעל ערך דיפולטיבי של 1 וולט. הגדרנו את β להיות 1:1:5, כלומר מ-1 עד 5 עם קפיצות של 1 כך שנקבל את העקומות של β כאשר היא היא שווה לערכים: 1,2,3,4,5.

יצרנו הרצה של הסימולציה על 2 גרפים, אחד הוא V_{out} כתלות ב- V_{in} (שבו ניתן לראות את השינוי של β), והשני הוא V_{in} כתלות ב- V_{in} (בו β לא משתנה) על מנת שנוכל לבדוק עבור איזה β מתקיים ש- $V_m=V_{DD}/2=0.9\text{V}$. ניתן לראות כי אנו מקבלים ערך זה עבור β בטווח הערכים בין 3 ל-4.



נרצה לחשב ערך זה במדויק באמצעות calculator, כפי שמוסבר בסרטון ובקובץ booklet של Lab5. שמנו בcalculator את השורה שבתמונה. השתמשנו בפונקציית intersect שמוצאת את הנקודה שבה $V_{in}=V_{out}$, ובאמצעות הפקודה value קיבלנו את הערך של נקודה זו. לבסוף לחצנו על הגלגל שיניים כדי לצרף אותה להרצה שלנו:



ראינו בהרצאה וגם בגרף הקודם, שהערך $v_{0.9}$ הוא בקירוב בין הערך β של 3 ל 4. הרצנו וקיבלנו את ערכי value הבאים - כאשר עבור $\beta=3.7$ לבין $\beta=3.8$ נקבל ערכים סביב 900mv (שזה $v_{0.9}$ עבורו נרצה למצוא את ה β).

Point	Test	Output	Nominal	Spec	Weight	Pass/Fail
Filter	Filter	Filter	Filter	Filter	Filter	Filter
Parameters: beta=3						
1	Lab5_inverter_T...	/OUT				
1	Lab5_inverter_T...	value(intersect(...	863.2m			
Parameters: beta=3.1						
2	Lab5_inverter_T...	/OUT				
2	Lab5_inverter_T...	value(intersect(...	870.7m			
Parameters: beta=3.2						
3	Lab5_inverter_T...	/OUT				
3	Lab5_inverter_T...	value(intersect(...	876.3m			
Parameters: beta=3.3						
4	Lab5_inverter_T...	/OUT				
4	Lab5_inverter_T...	value(intersect(...	880.8m			
Parameters: beta=3.4						
5	Lab5_inverter_T...	/OUT				
5	Lab5_inverter_T...	value(intersect(...	884.7m			
Parameters: beta=3.5						
6	Lab5_inverter_T...	/OUT				
6	Lab5_inverter_T...	value(intersect(...	888.6m			
Parameters: beta=3.6						
7	Lab5_inverter_T...	/OUT				
7	Lab5_inverter_T...	value(intersect(...	892.8m			
Parameters: beta=3.7						
8	Lab5_inverter_T...	/OUT				
8	Lab5_inverter_T...	value(intersect(...	897.7m			
Parameters: beta=3.8						
9	Lab5_inverter_T...	/OUT				
9	Lab5_inverter_T...	value(intersect(...	903.6m			
Parameters: beta=3.9						
10	Lab5_inverter_T...	/OUT				
10	Lab5_inverter_T...	value(intersect(...	908.3m			
Parameters: beta=4						
11	Lab5_inverter_T...	/OUT				
11	Lab5_inverter_T...	value(intersect(...	912.2m			

הקטנו את טווח הערכים של beta כך שנבדוק את הערכים בין 3.7 ל-3.8 בקפיצות של 0.02, וזאת על מנת שנמצא את הערך היותר מדויק שיתן ערך של 0.9 וולט.

Point	Test	Output	Nominal	Spec	Weight	Pass/Fail
Filter	Filter	Filter	Filter	Filter	Filter	Filter
Parameters: beta=3.7						
1	Lab5_inverter_T...	/OUT				
1	Lab5_inverter_T...	value(intersect(...	897.7m			
Parameters: beta=3.72						
2	Lab5_inverter_T...	/OUT				
2	Lab5_inverter_T...	value(intersect(...	898.8m			
Parameters: beta=3.74						
3	Lab5_inverter_T...	/OUT				
3	Lab5_inverter_T...	value(intersect(...	900m			
Parameters: beta=3.76						
4	Lab5_inverter_T...	/OUT				
4	Lab5_inverter_T...	value(intersect(...	901.3m			
Parameters: beta=3.78						
5	Lab5_inverter_T...	/OUT				
5	Lab5_inverter_T...	value(intersect(...	902.4m			
Parameters: beta=3.8						
6	Lab5_inverter_T...	/OUT				
6	Lab5_inverter_T...	value(intersect(...	903.6m			

כפי שניתן לראות, על מנת לקבל 0.9 וולט, ערכה של beta היא בקירוב 3.74.

לסיכום, כפי שלמדנו בהרצאה, beta הוא ערך חסר יחידות שנותן את היחס בין רוחב לאורך הטרנזיסטור של pmos ל-nmos:

$$\beta = \frac{\left(\frac{W_p}{L_p}\right)}{\left(\frac{W_n}{L_n}\right)}$$

Beta גדול	Beta קטן
<p>Pmos חזק יותר</p> <p>הוא מסוגל להעביר זרם גדול יותר עבור אותו מתח Vin (ביחס ל-beta קטן יותר).</p> <p>על מנת לקבל את נקודת האיזון Vm, צריך שNMOS יקבל מתח Vin גבוה יותר על מנת שהוא יזרים זרם דומה לזה של PMOS, לכן נקודת האיזון מתרחשת עבור Vin גבוה יותר.</p>	<p>Nmos חזק יותר</p> <p>הוא מסוגל להעביר זרם גדול יותר עבור אותו מתח Vin (ביחס ל-beta גדול יותר).</p> <p>על מנת לקבל את נקודת האיזון Vm, צריך שNMOS יקבל מתח Vin נמוך יותר על מנת שהוא יזרים זרם דומה לזה של PMOS, לכן נקודת האיזון מתרחשת עבור Vin נמוך יותר.</p>

לסיכום:

המוביליות של החורים בpmos נמוכה מהמוביליות של האלקטרונים בnmos כלומר Pmos יעביר פחות זרם עבור אותו Vin עבור אותו גודל טרנזיסטורים.

על מנת "לחזק" את pmos נוכל להגדיל את הערך של beta, כלומר להגדיל את הרוחב של pmos ביחס לשל nmos. אנחנו רוצים לקבל מהפך מאוזן, כלומר שהpmos והnmos יהיו חזקים באותה מידה, ויעבירו זרם שווה בגודלו.

כדי לקבל זאת אנחנו צריכים beta עבור $V_{DD} = V_m/2$ כאשר Vm מגדירים את Vm להיות המתח שעבורו $V_{in} = V_{out}$.

2. Set $\beta = 2$. Simulate the Propagation Delay (t_{pd}) as a function of V_{DD} (from 0.1V to V_{DD} with steps of 0.1V). Explain the effect of V_{DD} on t_{pd} based on the results. Does the gate works for every V_{DD} ? If not, explain.

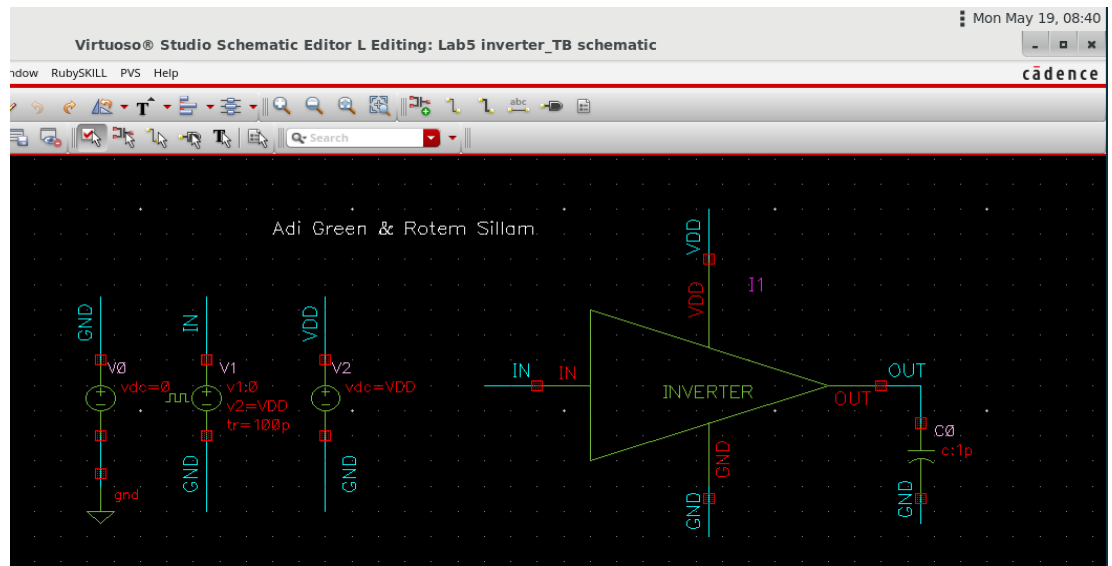
שינינו את מתח הכניסה להיות מסוג מדרגה.

בחרנו ערכים אלו לפי הbooklet:

period = 100ns

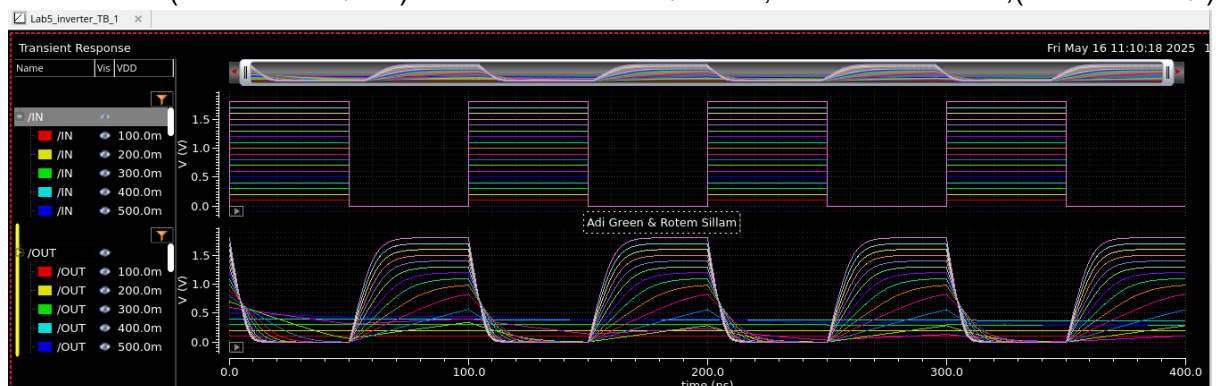
fall&rise time = 100ps

load capacitance = 1pF



עשינו אנליזת tran, על מנת לראות את השינוי של V_{out} כתלות בשינוי בזמן של V_{in} , והגדרנו שמשך זמן הריצה הוא 400ns. שינינו את הערכים של ה- V_{DD} מ-0.1V ל-1.8V, בקפיצות של 0.1V. כנדרש.

ניתן לראות את פעולת הinverter בתמונה שלמטה כך שאם V_{in} הוא ערך V_{DD} כלשהו, V_{out} נראה ירידה לערך 0V בהתאם (עם דיילי מסויים), וכאשר V_{in} שווה 0V, נראה עלייה של V_{out} בהתאם (גם עם דיילי מסויים).



כעת, על מנת למצוא את t_{pd} השתמשנו בcalculator, שם שמנו את המשוואות הנתונות בbooklet 5 עבור T_{plh} , ועבור

T_{phl} כאשר $T_{pd} = (T_{plh} + T_{phl}) / 2$

תמונה מהבוקלט:

Name	Type	Details
	signal	/IN
	signal	/OUT
Tphl	expr	(cross(VT("/OUT") (0.5 * VAR("VDD"))) 1 "falling" nil nil) - cross(VT("/IN") (0.5 * VAR("VDD"))) 1 "rising" nil nil)
Tplh	expr	(cross(VT("/OUT") (0.5 * VAR("VDD"))) 1 "rising" nil nil) - cross(VT("/IN") (0.5 * VAR("VDD"))) 1 "falling" nil nil)
Tpd	expr	((Tphl + Tplh) / 2)

Figure 3.7: Propagation Delay Expressions

לאחר מכן לחצנו בcalculator על גלגל השיניים על מנת לייבא את הנוסחה לאנליזה שלנו.
הגדרנו לכל נוסחה כזאת שם על מנת שנוכל לשים אותו בחישוב Tpd.

The screenshot shows the Cadence Virtuoso ADE Explorer interface for the project 'Lab5_inverter_TB_1'. The top toolbar contains various simulation and analysis tools. The central workspace displays a schematic of the inverter circuit. The bottom panel shows the 'Outputs Setup' table and the 'Design Variables' list.

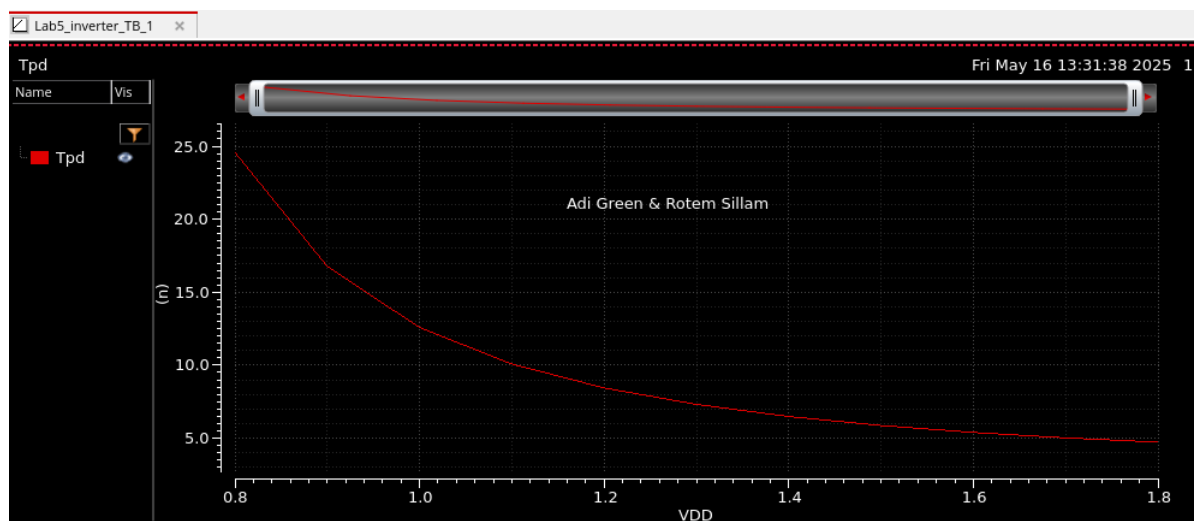
Name	Type	Details	Plot	Save	Spec
signal	signal	/OUT	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
signal	signal	/IN	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
Tphi	expr	$(\text{cross}(\text{VT}(\text{"/OUT"}) (0.5 * \text{VAR}(\text{"VDD"})) 1 \text{"falling"} \text{nil nil}) - \text{cross}(\text{VT}(\text{"/IN"}) (0.5 * \text{VAR}(\text{"VDD"})) 1 \text{"rising"} \text{nil nil}))$	<input checked="" type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
Tphi	expr	$(\text{cross}(\text{VT}(\text{"/OUT"}) (0.5 * \text{VAR}(\text{"VDD"})) 1 \text{"rising"} \text{nil nil}) - \text{cross}(\text{VT}(\text{"/IN"}) (0.5 * \text{VAR}(\text{"VDD"})) 1 \text{"falling"} \text{nil nil}))$	<input checked="" type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
Tpd	expr	$((\text{Tphi} + \text{Tphi}) / 2)$	<input checked="" type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>

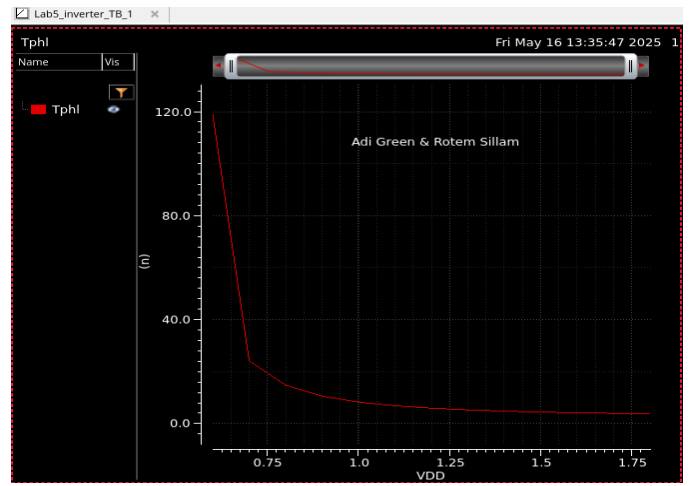
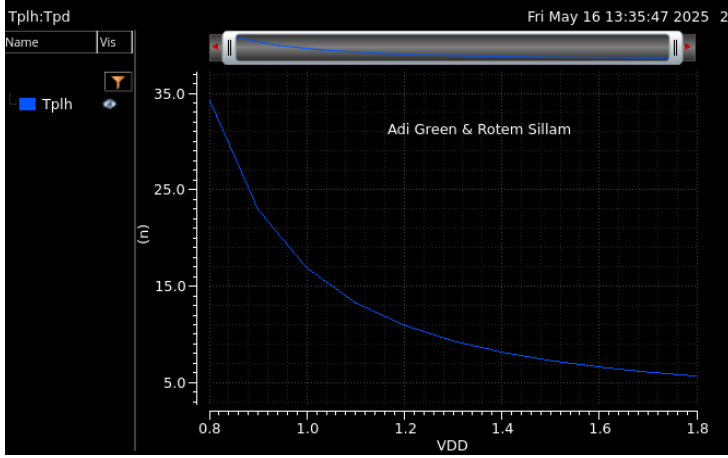
The 'Design Variables' list includes:

- beta: 2
- VDD: 0.1:0.1:1.8

The 'Explorer Run Summary' shows 0 Corner and Nominal Corner.

לאחר מכן הרצנו את האנליזה על הפרמטרים המופיעים בתמונה הקודמת, כך שקיבלנו את הגרפים והערכים הבאים:





Point	Test	Output	Nominal
Filter	Filter	Filter	Filter
Parameters: VDD=100m			
1	Lab5_inverter_TB_1	/OUT	
1	Lab5_inverter_TB_1	/IN	
1	Lab5_inverter_TB_1	Tphl	eval err
1	Lab5_inverter_TB_1	Tplh	eval err
1	Lab5_inverter_TB_1	Tpd	eval err
Parameters: VDD=200m			
2	Lab5_inverter_TB_1	/OUT	
2	Lab5_inverter_TB_1	/IN	
2	Lab5_inverter_TB_1	Tphl	eval err
2	Lab5_inverter_TB_1	Tplh	eval err
2	Lab5_inverter_TB_1	Tpd	eval err
Parameters: VDD=300m			
3	Lab5_inverter_TB_1	/OUT	
3	Lab5_inverter_TB_1	/IN	
3	Lab5_inverter_TB_1	Tphl	eval err
3	Lab5_inverter_TB_1	Tplh	eval err
3	Lab5_inverter_TB_1	Tpd	eval err
Parameters: VDD=400m			
4	Lab5_inverter_TB_1	/OUT	
4	Lab5_inverter_TB_1	/IN	
4	Lab5_inverter_TB_1	Tphl	eval err
4	Lab5_inverter_TB_1	Tplh	eval err
4	Lab5_inverter_TB_1	Tpd	eval err
Parameters: VDD=500m			
5	Lab5_inverter_TB_1	/OUT	
5	Lab5_inverter_TB_1	/IN	
5	Lab5_inverter_TB_1	Tphl	eval err
5	Lab5_inverter_TB_1	Tplh	eval err
5	Lab5_inverter_TB_1	Tpd	eval err
Parameters: VDD=600m			
6	Lab5_inverter_TB_1	/OUT	
6	Lab5_inverter_TB_1	/IN	
6	Lab5_inverter_TB_1	Tphl	118.9n
6	Lab5_inverter_TB_1	Tplh	eval err
6	Lab5_inverter_TB_1	Tpd	eval err
Parameters: VDD=700m			
7	Lab5_inverter_TB_1	/OUT	
7	Lab5_inverter_TB_1	/IN	
7	Lab5_inverter_TB_1	Tphl	24.13n
7	Lab5_inverter_TB_1	Tplh	eval err
7	Lab5_inverter_TB_1	Tpd	eval err
Parameters: VDD=800m			
8	Lab5_inverter_TB_1	/OUT	
8	Lab5_inverter_TB_1	/IN	
8	Lab5_inverter_TB_1	Tphl	14.79n
8	Lab5_inverter_TB_1	Tplh	34.37n
8	Lab5_inverter_TB_1	Tpd	24.58n
Parameters: VDD=900m			
9	Lab5_inverter_TB_1	/OUT	
9	Lab5_inverter_TB_1	/IN	
9	Lab5_inverter_TB_1	Tphl	10.59n
9	Lab5_inverter_TB_1	Tplh	22.94n
9	Lab5_inverter_TB_1	Tpd	16.77n

Parameters: VDD=1			
10	Lab5_inverter_TB_1	/OUT	
10	Lab5_inverter_TB_1	/IN	
10	Lab5_inverter_TB_1	Tphl	8.266n
10	Lab5_inverter_TB_1	Tplh	16.9n
10	Lab5_inverter_TB_1	Tpd	12.58n
Parameters: VDD=1.1			
11	Lab5_inverter_TB_1	/OUT	
11	Lab5_inverter_TB_1	/IN	
11	Lab5_inverter_TB_1	Tphl	6.874n
11	Lab5_inverter_TB_1	Tplh	13.28n
11	Lab5_inverter_TB_1	Tpd	10.08n
Parameters: VDD=1.2			
12	Lab5_inverter_TB_1	/OUT	
12	Lab5_inverter_TB_1	/IN	
12	Lab5_inverter_TB_1	Tphl	5.937n
12	Lab5_inverter_TB_1	Tplh	10.95n
12	Lab5_inverter_TB_1	Tpd	8.442n
Parameters: VDD=1.3			
13	Lab5_inverter_TB_1	/OUT	
13	Lab5_inverter_TB_1	/IN	
13	Lab5_inverter_TB_1	Tphl	5.296n
13	Lab5_inverter_TB_1	Tplh	9.331n
13	Lab5_inverter_TB_1	Tpd	7.313n
Parameters: VDD=1.4			
14	Lab5_inverter_TB_1	/OUT	
14	Lab5_inverter_TB_1	/IN	
14	Lab5_inverter_TB_1	Tphl	4.804n
14	Lab5_inverter_TB_1	Tplh	8.162n
14	Lab5_inverter_TB_1	Tpd	6.483n
Parameters: VDD=1.5			
15	Lab5_inverter_TB_1	/OUT	
15	Lab5_inverter_TB_1	/IN	
15	Lab5_inverter_TB_1	Tphl	4.446n
15	Lab5_inverter_TB_1	Tplh	7.289n
15	Lab5_inverter_TB_1	Tpd	5.868n
Parameters: VDD=1.6			
16	Lab5_inverter_TB_1	/OUT	
16	Lab5_inverter_TB_1	/IN	
16	Lab5_inverter_TB_1	Tphl	4.169n
16	Lab5_inverter_TB_1	Tplh	6.62n
16	Lab5_inverter_TB_1	Tpd	5.394n
Parameters: VDD=1.7			
17	Lab5_inverter_TB_1	/OUT	
17	Lab5_inverter_TB_1	/IN	
17	Lab5_inverter_TB_1	Tphl	3.949n
17	Lab5_inverter_TB_1	Tplh	6.094n
17	Lab5_inverter_TB_1	Tpd	5.022n
Parameters: VDD=1.8			
18	Lab5_inverter_TB_1	/OUT	
18	Lab5_inverter_TB_1	/IN	
18	Lab5_inverter_TB_1	Tphl	3.77n
18	Lab5_inverter_TB_1	Tplh	5.676n
18	Lab5_inverter_TB_1	Tpd	4.723n

ניתוח:

עד למתח $V_{DD}=600\text{mV}$, אנו מקבלים error עבור הזמנים, ולאחר מכן מקבלים רק את הערך של t_{plh} .
כאשר מתח ה- V_{DD} עולה, הזמנים t_{pd}, t_{phl}, t_{plh} יורדים.

- **הזמן t_{plh} -** זהו הזמן שלוקח ליציאה לעלות ממתח נמוך למתח גבוה. זהו ההפרש בין הזמן שלוקח ל- V_{out} לעבור את ה-50% כאשר הוא עולה ממתח נמוך לגבוה, לבין הזמן שלוקח ל- V_{in} לעבור את ה-50% כאשר הוא יורד ממתח גבוה לנמוך.
- **הזמן t_{phl} -** זהו הזמן שלוקח ליציאה לרדת ממתח גבוה למתח נמוך. זהו ההפרש בין הזמן שלוקח ל- V_{out} לעבור את ה-50% כאשר הוא יורד ממתח גבוה לנמוך, לבין הזמן שלוקח ל- V_{in} לעבור את ה-50% כאשר הוא עולה ממתח נמוך לגבוה.
- את החישוב הזה נעשה בעזרת הפונקציה שהגדרנו עבורם ב-calculator, כאשר היא משמשת בפונקציית cross המחזירה את הזמן שבו האות חוצה את הערך שהגדרנו לו (אנחנו הגדרנו $0.5 \cdot V_{DD}$), ואת כיוונו (כיוון עלייה או ירידה בהתאם לנדרש).
- על מנת לקבל את t_{pd} נעשה ממוצע של שני הפרמטרים האלו (t_{plh}, t_{phl}).

ככל ה- V_{DD} עולה, זרם גדול יותר עובר ב-cmos, הקבל נטען מהר יותר והזמנים t_{phl} ו- t_{plh} מתקצרים, ובעקבותם- הממוצע (t_{pd}) מתקצר.

עבור ערכים נמוכים של V_{DD} , המתח במוצא לא מגיע למתח V_m (0.9) ולכן נקבל error. זה קורה בגלל שהמתח V_{out} לא עובר את רמת המתח שהיא 50% מ- V_{DD} אשר נדרשת לחישוב הפונקציות של T_{plh} ו- T_{phl} . בנוסף נראה שעבור זמנים מסויימים נקבל ערכים עבור t_{phl} , אבל עבור t_{plh} לא נקבל ערכים. הסיבה היא של- t_{phl} מושפע מ-Nmos, ועבור $\beta=2$, Nmos חזק יותר מ-Pmos ולכן הוא צריך V_{dd} יותר נמוך על מנת להגיע למתח V_m .

נשים לב כי אנחנו יודעים ש-Nmos חזק יותר עבור β זאת, מאחר שבשאלה 1 ראינו כי המצב המאוזן ($0.9v$) בין הרכיבים הוא כאשר $\beta=3.74$.

כאשר $\beta=2$, כלומר קטן מהמצב המאוזן, נקבל ש-Nmos חזק יותר מ-Pmos, כפי שהסברנו בשאלה 1.

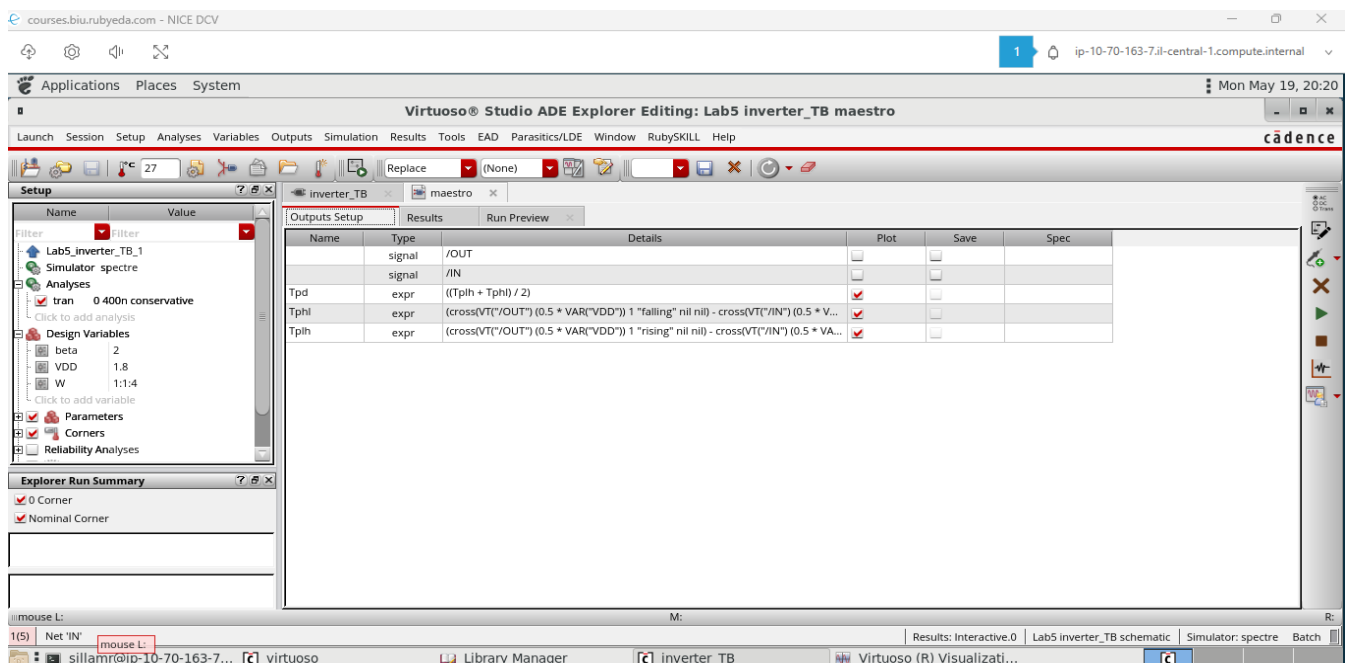
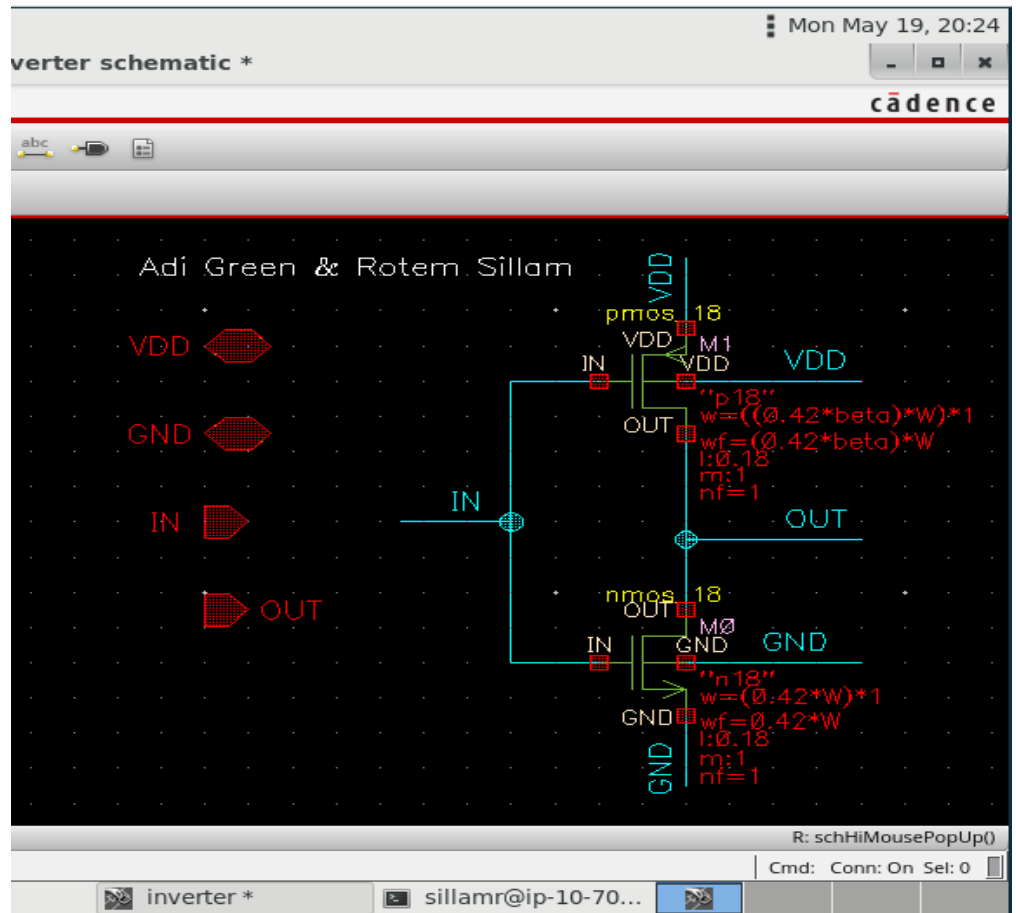
3. Simulate the tpd as a function of transistor's width (NMOS and PMOS, increase it from 1X to 4X for both of them simultaneously). Explain the results

נקבע את VDD על 1.8 (בהתאם למתח שלנו).

התבקשנו לשנות את רוחב הטרנזיסטורים פי 1 עד פי 4 מערכם המקורי. ולכן, הגדרנו משתנה W שאותו הכפלנו ב- Finger Width של nmos ו- pmos (שאותם הגדרנו בסעיף 1).

נריך את הסימולציה באנליזה של tran (עם אותן ההגדרות של סעיף 2), על מנת לראות את השינוי של tpd, tphi, tphi. את W הרצנו מ-1 עד 4 בקפיצות של 1.

השארנו את ערכה של beta להיות קבוע על 2, כמו בסעיף הקודם.



Virtuoso® Studio ADE Assembler Editing: Lab5_inverter_TB maestro

Launch File Create Tools Options Run EAD Parasitics/LDE Window RubySKILL Help

No Parasitics/LDE No Sweeps Single Run, Sweeps and Corners

Data View

Filter Name Value

Tests

Global Variables

Parameters

Corners

Documents

Setup States

Reliability Analyses

Checks/Asserts

Run Summary

1 Test

1 Point Sweep (Test Sweep Pc) 0 Corner

Outputs Setup Results Run Preview

Detail

Filter Filter Filter Filter Filter Filter Filter

20 rows

Point	Test	Output	Nominal	Spec	Weight	Pass/Fail
1	Lab5_inverter_T...	/OUT				
1	Lab5_inverter_T...	/IN				
1	Lab5_inverter_T...	Tpd	4.723n			
1	Lab5_inverter_T...	Tphl	3.771n			
1	Lab5_inverter_T...	Tplh	5.675n			
Parameters: W=2						
2	Lab5_inverter_T...	/OUT				
2	Lab5_inverter_T...	/IN				
2	Lab5_inverter_T...	Tpd	2.273n			
2	Lab5_inverter_T...	Tphl	1.957n			
2	Lab5_inverter_T...	Tplh	2.589n			
Parameters: W=3						
3	Lab5_inverter_T...	/OUT				
3	Lab5_inverter_T...	/IN				
3	Lab5_inverter_T...	Tpd	1.467n			
3	Lab5_inverter_T...	Tphl	1.313n			
3	Lab5_inverter_T...	Tplh	1.621n			
Parameters: W=4						
4	Lab5_inverter_T...	/OUT				
4	Lab5_inverter_T...	/IN				
4	Lab5_inverter_T...	Tpd	1.081n			
4	Lab5_inverter_T...	Tphl	977.4p			
4	Lab5_inverter_T...	Tplh	1.185n			



הזמן t_{phl} - זהו הזמן שלוקח ליציאה לעלות ממתח נמוך למתח גבוה.

הזמן t_{phl} - זהו הזמן שלוקח ליציאה לרדת ממתח גבוה למתח נמוך.

על מנת לקבל את ה t_{pd} נעשה ממוצע של שני הפרמטרים האלו (t_{phl} , t_{phl}). נראה זאת באמצעות העקומה האדומה בגרף.

אנחנו רואות בגרף (ובטבלה עם הנתונים המדויקים) שהזמן t_{phl} ארוך יותר מהזמן t_{phl} . זה קורה בגלל המבנה של CMOS.

כדי שהיציאה תעלה (low to high) צריך שהמתח v_{out} מקבל מקבל יהיה גבוה על מנת לטעון את הקבל - PMOS אחראי על פעולה זו.

כדי שהיציאה תרד (high to low) צריך שהקבל יפרוק למתח אדמה - את זה עושה NMOS.

למדנו כי הזרם ב PMOS הוא של חורים, שהמובילות שלהם נמוכה יותר משל אלקטרונים המעבירים את הזרם ב NMOS. כלומר

PMOS טוען את הקבל לאט יותר ולכן t_{phl} יותר ארוך מ t_{phl} . ניתן לראות זאת בגרף (הגרף הירוק של t_{phl} , גבוהה יותר

מהצוב של t_{phl}).

ניתן לראות שככל שרוחב הטרנזיסטורים יותר גדול, כלומר W יותר גדול, הזמנים מתקצרים.

מכיוון שעובר יותר זרם.

ניתן לראות במשוואה $I_{DS} = \frac{1}{2} \mu C_{ox} \frac{W}{L} (V_{GS} - V_{th})^2$ - כאשר מגדילים את הרוחב W הזרם גדל ביחס ישר.

ניתן לראות במשוואה $t_{pHL} \approx t_{pLH} \approx \frac{C_{load} \Delta V}{I_{DS,avg}}$ שכאשר הזרם גדל - הזמנים t_{phl} , t_{phl} קטנים, ולכן הממוצע שלהם שהינו ה- t_{pd} קטן אף הוא.

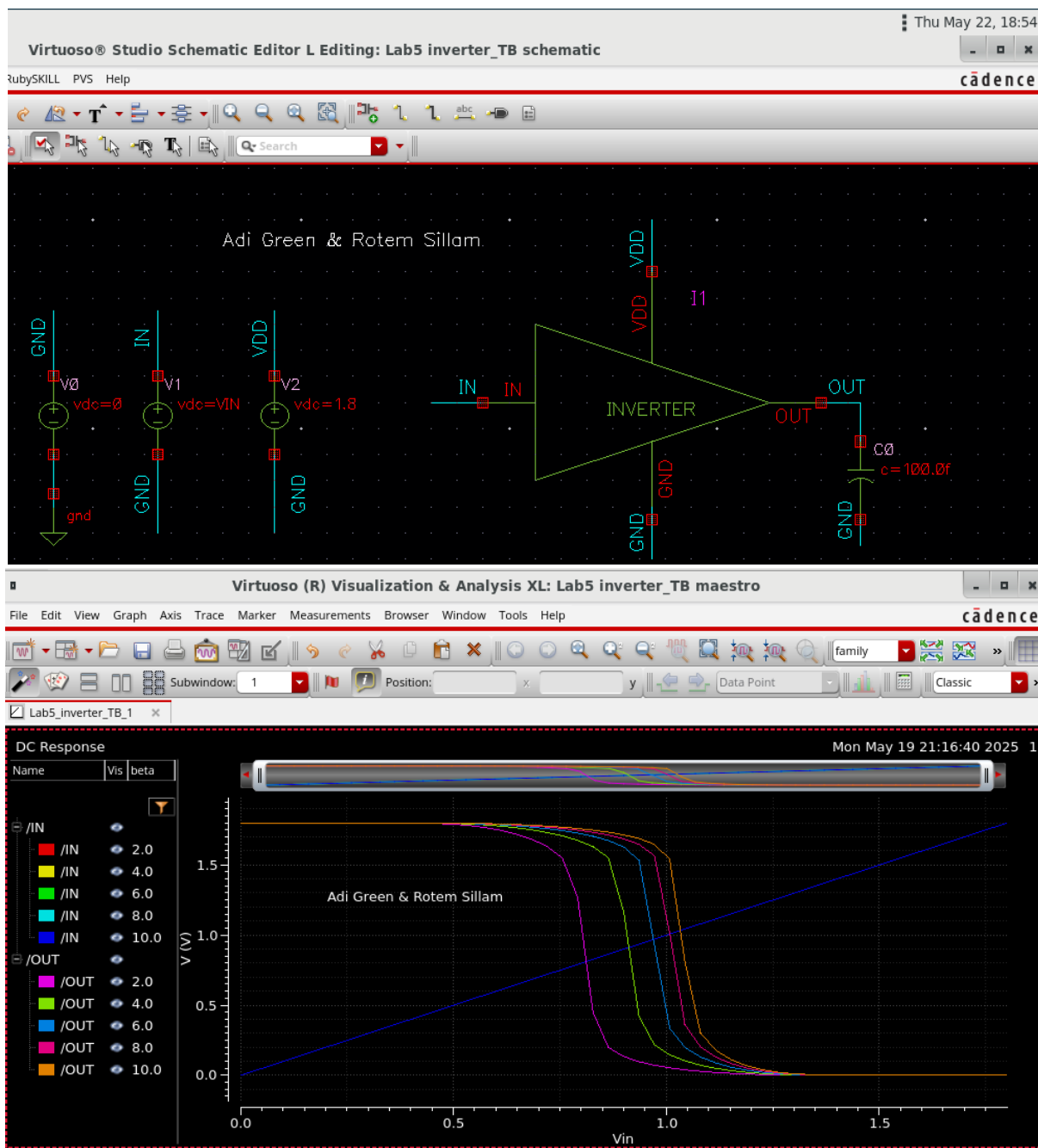
לסיכום, הטרייד אופ כתוצאה מהגדלת W הוא:

יתרונות: זרם גבוה יותר <= טעינה/פריקה מהירה יותר של הקבל <= זמן השהיה קטן יותר

חסרונות: שימוש בשטח שבב גדול יותר <= יקר יותר לייצור.

4. Simulate VTC as a function of β (from 2 to 10 with steps of 2, for nominal VDD). Explain the results in terms of the Noise Margins (without calculations) and VM.

החזרנו את המעגל inverter להגדרות כפי שניתנו בשאלה 1 כדי שנוכל להריץ סימולציה VTC = $\frac{V_{out}}{V_{in}}$ הגדרנו מתח כניסה DC כפרמטר V_{in} ואותו הרצנו בסימולציה מ 0 עד $V_{DD}=1.8$ כנדרש. קיבענו מתח כניסה DC של המתח V_{DD} ל 1.8.



• בנקודה V_m מוגדר כי $V_{out}=V_{in}$.

NMh - "Noise Margin high": $NMh = V_{OH} - V_{IH}$.

NMI - "Noise Margin low": $NMI = V_{IL} - V_{OL}$.

$NM = \min(NMh, NMI)$

$$\beta = \frac{\left(\frac{W_p}{L_p}\right)}{\left(\frac{W_n}{L_n}\right)}$$

ככל ש β קטן, NMOS חזק יותר, הוא מסוגל להעביר זרם גדול יותר עבור אותו מתח V_{in} כלשהו. על מנת לקבל את נקודת האיזון V_m , כלומר שהזרמים של NMOS וה PMOS יתאזנו, צריך ש NMOS יקבל מתח V_{in} נמוך יותר על מנת שהוא יזרים זרם דומה לזה של PMOS. ולכן נקודת האיזון מתרחשת עבור V_{in} נמוך יותר ($V_m = V_{in} = V_{out}$) – כלומר V_m קטן ככל ש β קטן. בגרף - נקודת האיזון היא נקודת החיתוך של הגרף V_{in}/V_{in} והגרף V_{out}/V_{in} . עבור β גדול- PMOS חזק יותר, ואותו דבר מתרחש רק הפוך- כך ש-נקודת האיזון מתרחשת עבור V_{in} גבוה יותר, כלומר V_m גדל ככל ש β גדל. בפועל נראה שכל β גדלה, הנקודה V_m כאילו זזה ימינה ביחד עם הגרף.

Noise Margins:

- ניתן לראות שכל β גדל, שיפוע הגרף במעבר ממתח גבוה לנמוך תלול יותר.
- β שבעבורה מתקבל $V_m = \frac{V_{DD}}{2}$ מתקיים $NM = NM_L = NM_H$ כפי שלמדנו בהרצאה.
- עבור β שקטנה עם הזמן (Nmos נהיה יותר חזק מ Pmos) נקבל:
ניתן לראות מהגרף שעבור V_{IH} קטן, ולכן לפי נוסחה זו $NM_H = V_{OH} - V_{IH}$, נקבל ש NM_H גדל. בנוסף ניתן לראות מהגרף שכאשר V_{IL} קטן, ולכן לפי נוסחה זו $NM_L = V_{IL} - V_{OL}$, נקבל ש NM_L קטן.
בסהכ קיבלנו ש $NM_H > NM_L$
ולכן נקבל מהנוסחה $NM = \min(NM_H, NM_L)$
ולכן נקבל $NM = NM_L$
ולכן נקבל עבור יותר ערכים ב V_{in} של "1" לוגי ערכי V_{out} של "0" לוגי (כלומר $V_{DD}=1.8$).
ועבור פחות ערכים ב V_{in} של "0" לוגי, נקבל ערכי V_{out} של "1" לוגי.
- עבור β שגדלה עם הזמן (Pmos נהיה יותר חזק מ Nmos) נקבל:
לפי הגרף V_{IH} גדל, ולכן לפי נוסחה זו $NM_H = V_{OH} - V_{IH}$, נקבל ש NM_H קטן. בנוסף ניתן לראות מהגרף V_{IL} גדל, ולכן לפי נוסחה זו $NM_L = V_{IL} - V_{OL}$, נקבל ש NM_L גדל.
בסהכ קיבלנו ש $NM_L > NM_H$
ולכן נקבל מהנוסחה $NM = \min(NM_H, NM_L)$
ולכן נקבל $NM = NM_H$
ולכן נקבל עבור יותר ערכים ב V_{in} של "0" לוגי ערכי V_{out} של "1" לוגי (כלומר $V_{DD}=1.8$).
ועבור פחות ערכים ב V_{in} של "1" לוגי, נקבל ערכי V_{out} של "0" לוגי.