

ЛАБОРАТОРНЫЙ ПРАКТИКУМ ПО ДИСЦИПЛИНЕ «ИНТЕРФЕЙСЫ И УСТРОЙСТВА ВЫЧИСЛИТЕЛЬНЫХ МАШИН» (заочная ФО)

1. Требования к лабораторным работам:

Язык программирования: C++

Операционная система: Windows

Не использовать высокоуровневые библиотеки для работы с устройства (как WMI в NET.)

ЭОР по дисциплине: [ссылка](#)

2. Задания на лабораторные работы:

1. Конфигурационное пространство PCI

Вывести список всех устройств, подключенных к шине PCI, с их характеристиками (DevicedID и VendorID состоящие из 4-х символов) в виде таблицы.

Подключение к шине производить с помощью готовых библиотек нельзя!!! Подключение к шине реализовать с применением портов ввода-вывода.

Дополнительная информация для выполнения лабораторной работы представлена после всех заданий на лабораторные работы.

2. Веб-камера

Вывести информацию об установленной веб-камере.

Осуществить захват изображения (фото и видео) с последующим сохранением в файл.

По вариантам:

- предусмотреть скрытый вариант фотонаблюдения, когда на мониторе и на панели задач не отображается информация о Вашем работающем приложении;

- предусмотреть скрытый вариант видеонаблюдения, когда на мониторе и на панели задач не отображается информация о Вашем работающем приложении.

3. ДОПОЛНИТЕЛЬНАЯ ИНФОРМАЦИЯ ДЛЯ ВЫПОЛНЕНИЯ ЛАБОРАТОРНЫХ РАБОТ №2 и №3

Лабораторная работа №2

PCI (Peripheral Component Interconnect) – шина соединения периферийных компонентов, до недавнего времени являлась основной шиной расширения персональных компьютеров и систем с идентичной архитектурой. Разрабатывалась в расчете на платформу Intel Pentium, но нашла применение и в последующих разработках корпорации Intel. Первая версия, PCI 1.0, появилась в 1992 г. В настоящее время развитие шины PCI приостановлено ввиду появления периферийной шины нового поколения – PCI Express. Последней официальной версией, изданной курирующей организацией PCI SIG (Special Interest Group), является версия PCI 3.0. Это полностью переработанная спецификация шины, в которую внесены некоторые изменения, например, исключена поддержка устройств с напряжением питания 5 В.

Поначалу шина PCI вводилась как пристройка (mezzanine bus) к системам с основной шиной ISA, став позже центральной периферийной шиной ПК: она соединяется с системной шиной процессора или, в новых архитектурах, с кросс-коммутатором процессора при помощи микросхем системной логики. С устранением из архитектуры ПК устаревших периферийных шин, к каковым относится и PCI, рассматриваемая шина отодвинута "на периферию" системной архитектуры, и ее центральный мост входит в состав южного моста системной логики (при наличии такового). Вместе с тем механизмы конфигурирования и управления, принятые в шине PCI, унаследованы более современными шинами и используются в качестве сквозного механизма управления совокупной логической системной шиной.

Шина PCI является **синхронной** – фиксация всех сигналов выполняется по положительному перепаду (фронту) сигнала CLK. Номинальной **частотой синхронизации** считается 33 МГц; начиная с версии 2.1, допускается повышение частоты до 66 МГц при поддержке всех устройств на шине (режим PCI-66). Номинальная **разрядность** шины данных – 32 бита, спецификация определяет возможность расширения разрядности до 64 бит. При частоте шины 33 МГц теоретическая **пропускная способность** достигает 132 Мбайт/с для 32-битной шины и 264 Мбайт/с для 64-битной; при частоте синхронизации 66 МГц – 264 и 528 Мб/с соответственно. Однако эти пиковые значения достигаются лишь во время передачи пакета. Из-за протокольных накладных расходов реальная средняя суммарная пропускная способность шины оказывается ниже.

С устройствами PCI процессор может **взаимодействовать** командами обращения к памяти (MOV и т.д.) и портам ввода-вывода (IN/OUT), адресованным к областям, выделенным каждому устройству при конфигурировании в общем адресном пространстве памяти и портов соответственно. Устройства могут вырабатывать запросы маскируемых и немаскируемых прерываний. Понятия каналов DMA для шины PCI нет, но агент шины может сам выступать в роли инициатора, поддерживая высокопроизводительный обмен с памятью и не занимая ресурсов центрального процессора. Таким образом, к примеру, может быть реализован обмен в режиме DMA с устройствами ATA, подключенными к контролеру с интерфейсом PCI.

Спецификация PCI требует от устройств способности **перемещать** все занимаемые ресурсы в пределах доступного пространства адресации. Это позволяет обеспечивать бесконфликтное распределение ресурсов для многих устройств. Для управления устройствами рекомендуется вместо портов ввода-вывода по возможности использовать диапазоны адресов памяти. Одно и то же функциональное устройство может быть сконфигурировано по-разному, отображая свои регистры либо на пространство памяти, либо на пространство ввода-вывода. Драйвер может определить текущую настройку, прочитав содержимое регистра базового адреса устройства. Драйвер также может определить и номер запроса прерывания, который используется устройством. Упомянутая информация хранится в конфигурационных регистрах, о которых далее.

Для шины PCI принята **иерархия** понятий адресации: шина, устройство, функция. Эти понятия фигурируют только при обращении к регистрам конфигурационного пространства. К этим регистрам обращаются на этапе конфигурирования – переучета обнаруженных устройств, выделения им непересекающихся ресурсов (областей памяти и пространства ввода-вывода) и назначения номеров аппаратных прерываний. При дальнейшей регулярной работе устройства будут отзываться на обращения по назначенным им адресам памяти и ввода-вывода, доведенным до сведения связанных с ними модулей ПО (драйверов). Эти адреса принимаются по шине AD в начале каждой транзакции. Для доступа к нужному устройству в процессе выполнения конфигурационного запроса используются аппаратные линии IDSEL.

Устройством (PCI device) называется микросхема или карта расширения, подключенная к одной из шин PCI и использующая для идентификации выделенную ей линию IDSEL. Устройство может быть многофункциональным, то есть состоять из множества (от 1 до 8) так называемых **функций** (PCI device function). Каждой функции отводится конфигурационное пространство в 256 байт. Многофункциональные устройства должны отзываться только на конфигурационные циклы с номерами функций, для которых имеется конфигурационное пространство. При этом функция с номером 0 должна быть обязательно, номера остальных функций назначаются разработчиком устройства произвольно (в диапазоне 1-7). Простые (однофункциональные) устройства, в зависимости от реализации, могут отзываться либо на любой номер функции, либо только на номер функции 0.

Шина PCI – набор сигнальных линий, непосредственно соединяющих интерфейсные выводы группы устройств (слотов, микросхем на системной плате). В системе может присутствовать несколько шин PCI, соединенных мостами PCI. Мосты электрически отделяют интерфейсные сигналы одной шины от другой, соединяя их логически; главный мост соединяет главную шину с ядром системы (процессором и памятью). Каждая шина имеет свой **номер шины** (PCI bus number). Шины нумеруются последовательно; главная шина имеет нулевой номер.

С точки зрения конфигурирования, минимальной адресуемой единицей этой иерархии является **функция**; ее полный адрес состоит из трех частей: номера шины, номера устройства и номера функции. Короткая форма идентификации вида PCI 0:1:2 (например, в сообщениях ОС Unix) означает функцию 2 устройства 1, подключенного к главной (0) шине PCI.

В шине PCI принята **географическая адресация** – номер устройства определяется местом его подключения. Номер устройства (device number или dev) определяется той линией шины AD, к которой подключена линия сигнала IDSEL данного слота. Часто для слотов используются убывающие номера устройств, начиная с 20. Группы соседних слотов могут подключаться к разным шинам; на каждой шине PCI нумерация устройств независимая (могут быть и устройства с совпадающими номерами dev, но разными номерами шин). Устройства PCI, интегрированные в системную плату, используют ту же систему адресации. Их номера «запаяны намертво», в то время как адреса карт расширения можно изменять перестановкой их в разные слоты. Одна карта PCI может содержать только одно

устройство шины, к которой она подключается, поскольку ей в слоте выделяется только одна линия IDSEL. Если на карте размещают несколько устройств (например, 4-портовая карта Ethernet), то на ней приходится устанавливать мост – тоже устройство PCI, к которому и обращаются по линии IDSEL, выделенной данной карте. Этот мост организует на карте дополнительную шину PCI, к которой можно подключить множество устройств.

1.1.2. Программный доступ к конфигурационному пространству

Поскольку конфигурационное пространство PCI обособлено, в главный мост приходится вводить **специальный механизм** доступа к нему командами процессора, который «умеет» обращаться только к памяти или вводу-выводу. Этот же механизм используется и для генерации специальных циклов. Для PC-совместимых компьютеров предусмотрено два механизма, из которых в спецификации PCI, начиная с версии 2.2, оставлен только первый (Configuration Mechanism #1). Номер механизма, которым пользуется конкретная системная плата, можно узнать путем вызова PCI BIOS.

Конфигурационные циклы адресуются к конкретному устройству (PCI device), для которого должен быть сформирован сигнал выборки IDSEL (единичное значение). Номер функции и адрес регистра декодируется самим устройством. Поскольку сигнал IDSEL воспринимается устройством только в фазе адреса, для него используют позиционное кодирование в линиях старших битов шины AD (конфигурационное пространство всех устройств занимает лишь малую часть пространства с 32-битной адресацией). На этих линиях в фазе адреса конфигурационного обращения может быть лишь один единичный бит, остальные – нулевые. Таким образом, только одно устройство будет выбрано сигналом IDSEL.

Для работы механизма № 1 в общем пространстве ввода-вывода зарезервированы 32-битные **порты** с адресами 0x0CF8 и 0x0CFC, относящиеся к главному мосту (Host bridge) первичной шины PCI, подключенной к шине процессора.

Последовательность действий, необходимых для обращения к заданной функции устройства PCI для чтения или записи заданного регистра в конфигурационном пространстве, следующая:

- 1) Записать в порт CONFIG_ADDRESS (0x0CF8) 32-разрядный адрес регистра, состоящий из четырех компонент – номеров шины, устройства, функции и регистра. Формат адреса приведен в табл. 1.1. Адрес будет разобран мостом и сохранен в буфере для выполнения следующей операции.
- 2) Прочитать или записать в порт CONFIG_DATA (0x0CFC) содержимое регистра (32 бита). Шина PCI через мосты доведет данную операцию до адресованного на предыдущем шаге устройства.

Таблица 1.1. Формат адреса для вызова конфигурационного цикла (механизм №1)

31	30	24	23	16	15	11	10	8	7	2	1	0
1	00000000			номер шины	номер устройства		номер функции	адрес регистра		0	0	

Если конфигурационный цикл не воспринимается ни одним из устройств, мосты могут эту ситуацию отрабатывать двояко: либо фиксировать отсутствие устройства (сработает Master Abort), либо выполнять операции вхолостую. Однако в любом случае чтение конфигурационного регистра несуществующего устройства (функции) должно возвращать значение 0xFFFFFFFF (это будет безопасной информацией, поскольку даст недопустимое значение идентификатора устройства).

1.1.3. Структура конфигурационного пространства

В стандарт PCI заложены возможности автоматического распределения системных ресурсов (пространств памяти и ввода-вывода и линий запроса прерываний) между устройствами. Каждая функция каждого устройства имеет **конфигурационное пространство** (блок регистров) размером 256 байт, не приписанных ни к пространству памяти, ни к пространству ввода-вывода. Доступ к ним осуществляется по специальным циклам шины Configuration Read и Configuration Write, вырабатываемым с помощью одного из вышеописанных механизмов. В этом пространстве есть области, обязательные для всех устройств, и области специфические. Конкретное устройство может иметь регистры не во всех адресах, но должно поддерживать нормальное завершение для адресуемых к ним операций. При этом чтение несуществующих регистров должно возвращать нули, а запись выполняться как холостая операция.

После аппаратного сброса (или при включении питания) устройства PCI не отвечают на обращения к пространству памяти и ввода-вывода, они доступны только для операций конфигурационного считывания и записи. В этих операциях устройства выбираются по индивидуальным сигналам IDSEL и сообщают о потребностях в ресурсах и возможных вариантах конфигурирования. После распределения ресурсов, выполняемого программой конфигурирования (во время теста POST), в конфигурационные регистры устройства записываются параметры конфигурирования. В том числе в процессе конфигурирования выставляются биты, разрешающие устройствам отслеживать адреса, передаваемые по шине в обычных транзакциях ввода-вывода. И только после этого к устройствам становится возможным доступ по командам обращения к памяти и портам ввода-вывода. Для того чтобы всегда можно было найти работоспособную конфигурацию, все ресурсы, занимаемые картами, должны быть перемещаемыми в своих пространствах. Для многофункциональных карт каждая функция должна иметь собственное конфигурационное пространство.

Конфигурационное пространство устройства начинается со стандартного заголовка, в котором содержатся **идентификаторы производителя, устройства** и его **класса**, а также описание требуемых и занимаемых системных ресурсов. После заголовка могут располагаться регистры, специфичные для устройства; они могут занимать адреса конфигурационного пространства в пределах 40-FFh.

Формат заголовка приведен в табл. 1.2.

Таблица 1.2. Конфигурационное пространство устройства PCI, обязательные поля

смещение, байт	31	24	23	16	15	8	7	0
0x00	Device ID				Vendor ID			
0x04	Status				Command			
0x08	Class ID						Revision ID	
0x0C	BIST		Header type		Latency timer		Cache line size	
0x10-0x24	Base address registers							
0x28	Cardbus CIS pointer							
0x2C	Subsystem ID				Subsystem vendor ID			
0x30	Expansion ROM base address							
0x34	reserve						Capabilities ptr	
0x38	reserve							
0x3C	max lat		min gnt		Interrupt pin		Interrupt line	

Перечисленные ниже поля идентификации допускают только чтение:

- **Device ID** – идентификатор устройства, назначаемый производителем.
- **Vendor ID** – идентификатор производителя микросхемы PCI, назначенный PCI SIG. Идентификатор 0xFFFF является недопустимым; это значение должно возвращаться при чтении конфигурационного пространства несуществующего устройства.
- **Revision ID** – версия продукта, назначенная производителем. Используется как расширение поля Device ID.
- **Header Type** – тип заголовка (биты 6:0), определяющий формат ячеек в диапазоне 0x10-0x3F и несущий признак многофункционального устройства (если бит 7=1). На рисунке приведен формат заголовка типа 0, относящийся именно к устройствам PCI. Тип 01 относится к мостам PCI-PCI; тип 02 относится к мостам шины CardBus и т.д.
- **Class Code** – код класса, определяющий основную функцию устройства, а иногда и его программный интерфейс, если он стандартизирован. Старший байт (адрес 0x0B) определяет базовый класс, средний – подкласс, младший – программный интерфейс.
- **Subsystem Vendor ID** – название производителя устройства, которое содержит данный контроллер; если производитель контроллера и всего устройства совпадают, либо устройство входит в состав микросхем системной логики (чипсета), данное поле содержит 0.

Остальные поля заголовка являются регистрами устройств, допускающими как запись, так и чтение. В данной методичке они не рассматриваются.