

Universidade Federal Rural do Semiarido Departamento de Ciências Exatas e Naturais Ciência da Computação Prof. Sílvio Fernandes

1.2 - Lista de Exercícios de Arquitetura de Computadores - Assembly MIPS

1. Os problemas a seguir lidam com a tradução de C para MIPS. Suponha que as variáveis *f*, *g*, *h* e *i* sejam dadas e possam ser consideradas inteiros de 32 bits, conforme declarado em um programa C.

а	f = g-h;
b	f = g + (h-5)

- a. Para essas instruções C, qual é o código assembly MIPS correspondentes? Use um número mínimo de instruções assembly do MIPS.
- b. Para essas instruções C, quantas instruções assembly do MIPS são necessárias a fim de executar a instrução C?
- c. Se as variáveis *f*, *g*, *h* e *i* possuem o valor de 1, 2, 3 e 4, respectivamente qual é o valor final de f?
- 2. Os problemas a seguir lidam com a tradução de MIPS para C. Suponha que as variáveis f, g, h e i sejam dadas e possam ser consideradas inteiros de 32 bits, conforme declarado em um programa C.

а	addi f, f, 4
b	add f, g, h
	add f, i, f

- a. Para essas instruções MIPS, qual é a instrução C correspondente?
- b. Se as variáveis *f*, *g*, *h* e *i* têm valores 1, 2, 3 e 4, respectivamente, qual é o valor final de *f*?
- 3. Os problemas a seguir lidam com a tradução de C para MIPS. Suponha que as variáveis *f*, *g*, *h*, *i* e *j* sejam atribuídas aos registradores \$s0, \$s1, \$s2, \$s3 e \$s4, respectivamente. Considere que o endereço de base dos arrays A e B estejam nos registradores \$s6 e \$s7, respectivamente.

а	f = g + h + B[4];
b	f = g - A[B[4]]

Prof. Sílvio Fernandes Página 1

- a. Para essas instruções C, qual é o código assembly do MIPS correspondente?
- b. Para as instruções C anteriores, quantas intruções assembly do MIPS são necessárias a fim de executar a instrução C?
- c. Para as mesmas instruções C, quantos registradores diferentes são necessários a fim de executar a instrução C?
- 4. Nos problemas a seguir estaremos investigando as operações da memória no contexto de um processador MIPS. A tabela a seguir mostra os valores de um array armazenados na memória. Considere que o endereço de base do array está armazenado no registrador \$s6 e faça o offset considerando o endereço de base do array.

а	Endereço	Dados
	20	4
	24	5
	28	3
	32	2
	34	1
b	Endereço	Dados
	24	2
	38	4
	32	3
	36	6
	40	1

- a. Para os locais de memória na tabela anterior, escreva o código C de modo a classificar os dados do mais baixo ao mais alto, colocando o menor valor no menor local de memória mostrado na tabela. Suponha que os dados mostrados representem a variável C chamada Array, que é um array do tipo int. Suponha que essa máquina e particular seja uma máquina endereçável por byte e uma word consista em 4 bytes.
- b. Para os locais de memória na tabela anterior, escreva o código MIPS que classifique os dados do mais baixo ao mais alto, colocando o menor valor no menor local de memória. Use um número mínimo de instruções MIPS. Suponha que o endereço de base Array esteja armazenado no registrador \$s6.
- c. A fim de classificar o array anterior, quantas instruções são necessárias para o código MIPS? Se você não tiver permissão para usar o campo imediato nas instruções lw e sw, de quantas instruções MIPS você precisa?

Prof. Sílvio Fernandes Página 2

5. Implemente em assembly do MIPS o seguinte código C

6. Para estes problemas, a tabela mantém diversos valores binários para o registrador \$t0. Dado o valor de \$t0, você deverá avaliar o resultado de diferentes desvios.

а	0010 0100 1001 0010 0100 1001 0010 01002	
b	0101 1111 1011 1110 0100 0000 0000 00002	

Note que o resultado da execução de tais instruções em certos registradores. Qual é o valor de \$t2 depois das seguintes instruções?

7. Suponha que o registrador \$t0 contenha, em momentos diferentes, os valores (0x00101000; 0x80001000). Qual é o valor de \$t2 depois das seguintes instruções para cada um dos valores de \$t0?

```
sll $t0, $t0, 2
slt $t2, $t0, $0
```

Prof. Sílvio Fernandes Página 3