

2º CONTROL CURSO 13-14

NOTAS IMPORTANTES

- El único resultado válido será la que se indique en la casilla de solución.
- La resolución de las cuestiones sin una mínima explicación escrita de los pasos seguidos para la obtención de los resultados, producirá penalización en la calificación, considerándose no válida la respuesta.
- La resolución de las cuestiones se realizará en el mismo examen.
- La fecha de publicación de las calificaciones y de la revisión estará dentro de los márgenes establecidos según normativa.
- La duración y puntuación del ejercicio se indica en cada parte.

Cuestión 1

(10%)

Detalle de forma breve las principales diferencias entre la arquitectura de un CPLD y una FPGA genéricas.

Cuestión 2

(10%)

En una aplicación, se precisa realizar un circuito lógico para el cambio entre niveles CMOS 3,3V y CMOS 2,5V. Indique qué tipo de dispositivo utilizaría, razonando la respuesta.

Cuestión 3

(10%)

Describa el funcionamiento de un CAD tipo FLASH. Indique sus ventajas, inconvenientes y casos de aplicación.

Cuestión 4

(20%)

Se desea realizar la medida de una temperatura y digitalizarla. Para ello se usará un sensor lineal con sensibilidad $S = 40 \mu\text{V}/^\circ\text{C}$. Se requiere que la precisión en la medida sea igual o mejor que $0,25^\circ\text{C}$ en el margen comprendido entre 0°C y 250°C . Se pide:

1. Indicar el número de bits de convertidor.
2. Hallar su relación señal a ruido.
3. Si se utiliza un convertidor en rampa simple, averigüe el valor de salida para $T = 23,5^\circ\text{C}$.
4. Halle la máxima frecuencia de la señal de entrada al convertidor, si su reloj es de 10 MHz.
5. Repita el apartado anterior si cambiamos a un convertidor de aproximaciones sucesivas.

Cuestión 5

(20%)

Módulos IP:

1. ¿Qué son?
2. ¿Cuál es su utilidad?
3. ¿Qué tipos existen y cuáles son sus características?

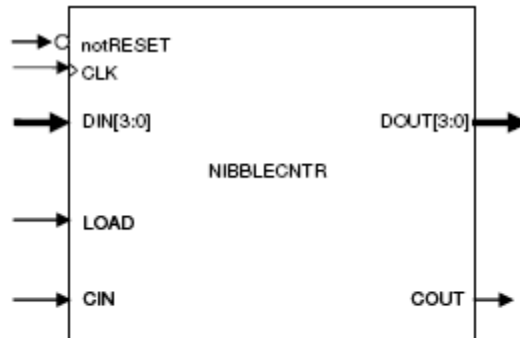
Cuestión 6

(30%)

Se quiere crear para una biblioteca un contador de un dígito cuya cuenta máxima sea configurable mediante un genérico, con precarga síncrona y que pueda conectarse en cadena para crear contadores de cualquier

número de dígitos. La interfaz de este contador, NIBBLECNTR, se muestra en la figura adjunta y su comportamiento ha de ser el siguiente:

- La cuenta máxima se podrá establecer a través de un genérico, cuyo valor por defecto será 9.
- Reset asíncrono negado.
- Reloj activo en el flanco de subida.
- Precarga síncrona (en el flanco activo del reloj) a través de DIN cuando LOAD = 1.
- Avance ascendente. Sólo habrá avance si CIN = 1.
- La precarga tiene precedencia sobre el avance.
- COUT = 1 si se ha alcanzado la cuenta máxima y CIN = '1'; COUT = 0 en cualquier otro caso.
- Salida a través de DOUT.



Se pide:

1. Descripción en *VHDL* del circuito de NIBBLECNTR.