

Aufgabe 1: Timing (4 + 4 Punkte)

Zur Berechnung der Funktion $f := a \oplus b \oplus c \oplus d$ kann die Realisierung aus Abb. 1 verwendet werden. Die Anstiegs- und Abfallzeiten an den primären Eingängen sind kleiner als $\delta = 0.13ns$. Weiterhin sind die Anstiegs- und Abfallzeiten an den Ausgängen eines Gatters kleiner als δ , falls die Anstiegs- und Abfallzeiten an den Eingängen des Gatters kleiner als δ sind. Alle primären Eingänge schalten zum Zeitpunkt t_0 auf die neuen logischen Werte, d.h. in dieser Aufgabe bezieht sich t_0 nicht auf M , sondern auf den Zeitpunkt zuvor, an dem die primären Eingänge umgeschaltet werden.

Bis zu welchem Zeitpunkt liegt an Signal f mindestens der alte logische Wert an und ab welchem Zeitpunkt liegt sicher der neue logische Wert an, wenn

- ein \oplus -Gatter durch die Realisierung aus fig. 2a zusammengesetzt wird?
- ein \oplus -Gatter durch die Realisierung aus fig. 2b zusammengesetzt wird?

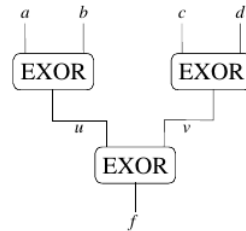
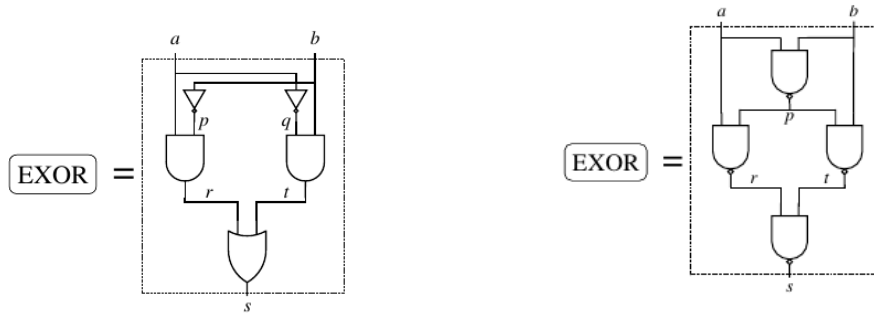


Abbildung 1: Realisierung der \oplus -Funktion mit 4 Eingängen.



(a) \oplus -Gatter mit NOT/AND/OR

(b) \oplus -Gatter mit NAND

Abbildung 2: Gatter varianten

| | AND | | NAND | | OR | | NOT | |
|-----------|------|------|------|------|------|------|------|------|
| | min | max | min | max | min | max | min | max |
| t_{PLH} | 0.02 | 0.12 | 0.01 | 0.15 | 0.02 | 0.11 | 0.01 | 0.15 |
| t_{PHL} | 0.02 | 0.12 | 0.01 | 0.12 | 0.04 | 0.14 | 0.00 | 0.08 |

Aufgabe 2: ReTI Pfade (4 + 4 Punkte)

Prüfen Sie, ob die folgenden Befehle mit den vorgestellten Datenpfaden der ReTI und der vorgestellten groben zeitlichen Planung durch idealisierte Timing-Diagramme realisierbar sind. Vernachlässigen Sie dabei eventuelle Probleme mit der Codierung der Befehle und der Unterbringung neben den bereits definierten Befehlen.

Für jeden der Befehle:

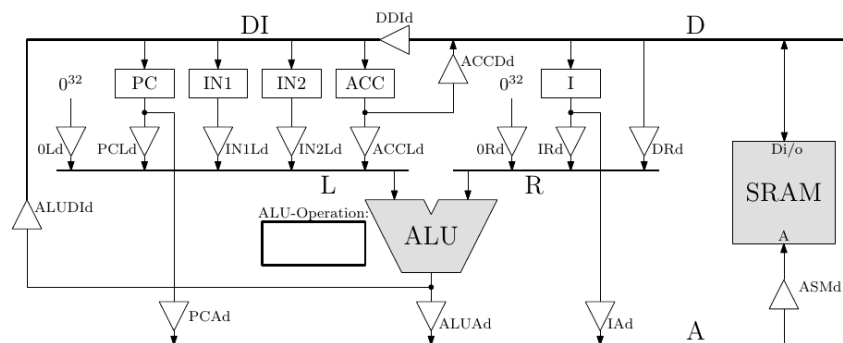
- Ergänzen Sie (falls nötig) in dem entsprechenden Diagramm eine minimale Menge von zusätzlichen Treibern, um den Befehl für alle $S, D \in \{ACC, IN1, IN2, PC\}$ ausführen zu können.
- Markieren Sie exemplarisch für $S = IN1$ und $D = IN2$ die in der Execute-Phase aktiven Datenpfade bzw. die aktiven Treiber.
- Geben Sie im Kasten neben der ALU an, welche Operation die ALU ausführen muss. Die ALU unterstütze dabei wie üblich die Operationen

$$([l] + [r]), ([l] - [r]), ([r] - [l]), ([l] \wedge [r]), ([l] \vee [r]) \text{ und } ([l] \oplus [r])$$

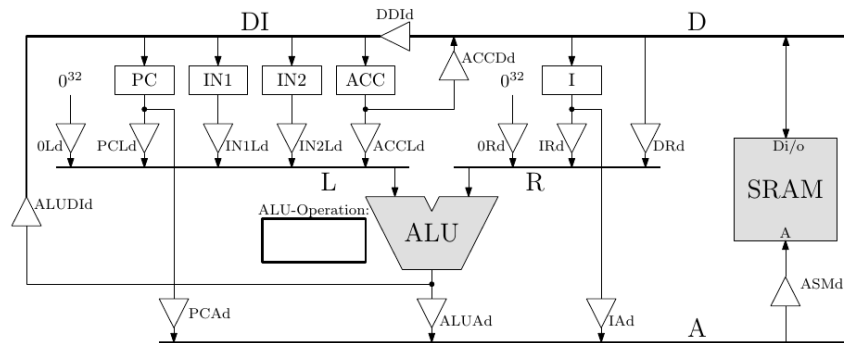
l sei hierbei das Wort auf dem Bus L , r das Wort auf dem Bus R .

- Ist ein Befehl selbst mit zusätzlichen Treibern nicht realisierbar, begründen Sie dies kurz am Ende der Aufgabe.

| Befehl | Wirkung |
|-----------------|------------------------------------|
| LOADREL $D \ i$ | $D := M(\langle PC \rangle + [i])$ |



| Befehl | Wirkung |
|------------------|------------------------------------|
| STOREREL $S \ i$ | $M(\langle PC \rangle + [i]) := S$ |



| | |
|------------------|------------------------------------|
| Befehl | Wirkung |
| STOREREL $S \ i$ | $M(\langle PC \rangle + [i]) := S$ |

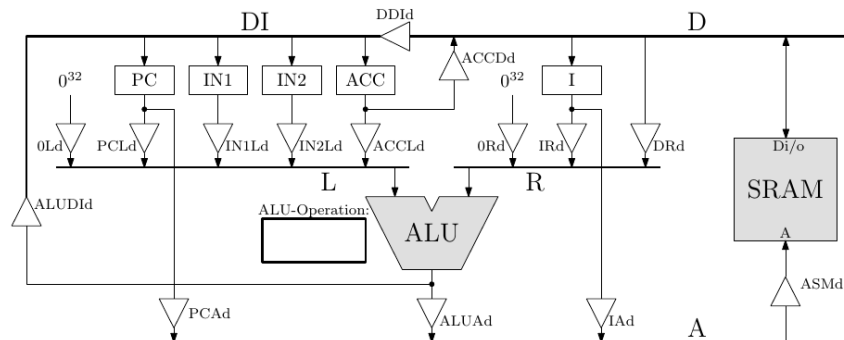


Abbildung 3: Zusatzversuch