

Prof. Dr. Christoph Scholl
Dr. Paolo Marin

Freiburg, 15. Januar 2016

Technische Informatik Übungsblatt 10

Aufgabe 1 (4 Punkte)

Betrachten Sie den unvollständigen Schaltkreis in Abb. 1. Geben Sie eine Gatter-Implementierung für die Teilschaltkreise f und g an, so dass der gesamte Schaltkreis die Funktionsweise eines Tristate Treibers mit Output-Enable $/OE$ realisiert.

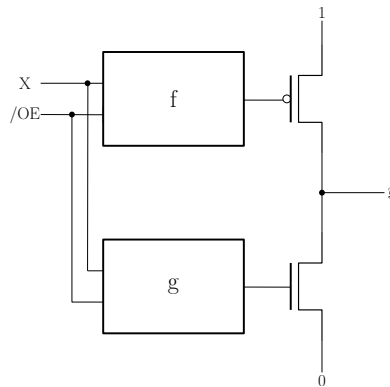


Abbildung 1: Unvollständige Implementierung eines Treibers

Aufgabe 2 (2 + (0 + 4 (Bonus)) + 2 Punkte)

Zeigen Sie, dass für jedes $b, s \in \mathbb{N}$ und $x \in \{1, \dots, b^s\}$ ein Baum $T(x, s)$ mit Ausgangsgrad $\leq b$ und den folgenden Eigenschaften existiert:

- $T(x, s)$ hat x Blätter.
- Für die Zahl der inneren Knoten gilt: $I(T(x, s)) \leq \frac{x}{b-1} + s$.
- Alle Pfade von der Wurzel zu einem Blatt in $T(x, s)$ haben Länge s .

Hinweis: Vollständige Induktion über s .

Zur Erinnerung: In der Vorlesung wurde angedeutet, dass man Treiberbäume auf einen solchen Baum $T(x, s)$ zurückführen kann. Die Anzahl der inneren Knoten von T entspricht hierbei den Kosten und die Pfadlänge von T der Tiefe des Treiberbaumes. Aus der Tiefe lässt sich dann die Verzögerungszeit bestimmen.

Aufgabe 3 (3 + 4 + 3 Punkte)

Betrachten Sie den allgemeinen Aufbau eines SRAMs, so wie er in der Vorlesung vorgestellt wurde (Kap. 4.4, Folie 5).

- a) Zeichnen Sie zunächst einen 2-Bit-Dekodierer D_2 nur mit den Grundgattern (Standardbibliothek $BIB = \{and, or, xor, not\}$). Die Treiber können dabei vernachlässigt werden, da der Ausgangsgrad kleiner als zehn ist.
- b) Zeichnen Sie nun ein 4-Bit SRAM. Dabei sollen der Dekodierer und das mehrfach-OR in Grundgatter aufgelöst werden. Latches dürfen verwendet werden, Treiberbäume können wiederum vernachlässigt werden.
- c) Nehmen Sie an, dass die D-Latches L_0, L_1, L_2, L_3 in dem 4-Bit SRAM mit $L_0 = 0, L_1 = 1, L_2 = 0, L_3 = 1$ belegt sind:
 - 1) Zeichnen Sie die Signalbelegungen bei einem Lesezugriff auf die Adresse 3 ein.
 - 2) Zeichnen Sie die Signalbelegungen bei einem Schreibzugriff auf die Adresse 0 ein, der 1 schreibt.

Diese können in das im vorherigen Teil gezeichnete Schaltbild eingezeichnet werden.

Aufgabe 4 (3 + 3 Punkte)

Betrachten Sie die Befehlstabelle (auf der Webseite der Vorlesung unter Hilfsmaterial zu finden) und die Datenpfade von ReTI (s. Abb. 2).

- a) Bei welchen Befehlen muss in der Execute-Phase
 - 1) $/IA_{doe}$
 - 2) $/IN1L_{doe}$
 - 3) $/ALUA_{doe}$enabled werden?
- b) Welcher der Treiber wird in der Execute-Phase *nie* enabled?

Abgabe: 22. Januar 2016, 17⁰⁰ über das Übungsportal

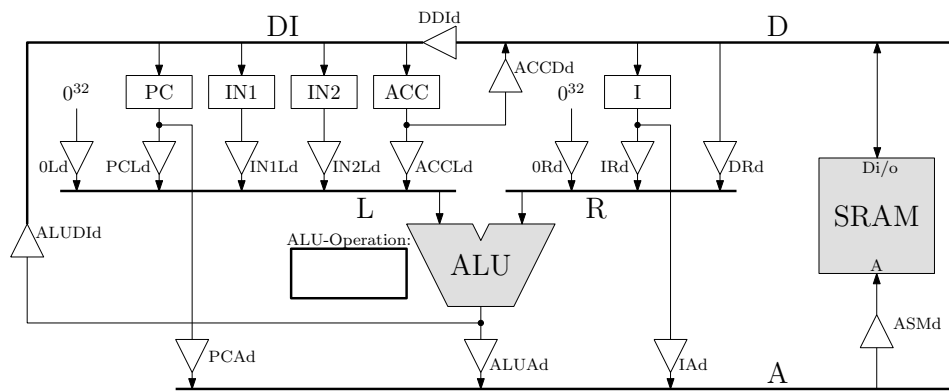


Abbildung 2: Datenpfade von ReTI