Pentru instrucțiunile de tip Register(Shift-Right Arithmetic și bitwise eXclusive-OR) a fost nevoie de modificarea componentei UC pentru a adăuga modificarea semnalelor de control, respectiv a componentei EX pentru implementarea efectivă a operațiilor spre a fi transmise către unitatea Write-Back. Pentru And Immediate s-a facut la fel ca la instrucțiunilor anterioare. Pentru instrucțiunea Branch on Greater than Zero, pe lânga pașii anteriori, a fost necesară adăugarea operatiei de comparare dintre cele doua registre, rezultatul fiind X”0000” daca fals si X”0001” daca adevarat. S-a mai adăugat un port de ieșire suplimentar la Unitatea de Control numit Branch\_gt care semnalează dacă instrucțiunea din memorie este de tip BGTZ pe baza opcode-ului. Apoi semnalul PCSrc va lua valoarea (Branch and zero) || (Branch and not\_zero) pentru a vedea daca facem saltul la urmatoarea adresa sau la una anumita data de branch.

Am probat Mips-ul inainte de adaugarea Registrelor Pipeline din test\_env si functiona dar dupa adaugarea lor nu am mai reusit sa il testez pe placuta.