Introdução aos Sistemas Digitais

Circuitos anitméticos



Introdução aos Sistemas Digitais, Iouliia Skliarova



Representação de números negativos

Represente o número -17_{10} em sinal e módulo, complemento para 1 e complemento para 2 com 8 bits.





Adição de números

É bastante difícil construir um circuito digital que some dois números representados em sinal e módulo dado que é necessário comparar as magnitudes dos operandos para determinar o sinal do resultado.

Números em complemento para 1 podem ser adicionados aplicando regras habituais de adição binária. Transportes para além do bit mais significativo devem ser somados ao resultado (para evitar que o zero seja contado duas

Números em complemento para 2 podem ser adicionados aplicando regras habituais de adição binária ignorando transportes para além do bit mais

Overflow ocorre se a soma de dois números positivos produzir um resultado negativo, ou se a soma de dois números negativos produzir um resultado

Em complemento para 2 overflow ocorre se no bit mais significativo c_{in} ≠ c_{out}.



Introdução aos Sistemas Digitais



Subtração de números em complemento para 2

Números em complemento para 2 podem ser subtraídos complementando o segundo operando e realizando a operação de soma:

$$A - B = A + (-B)$$

Exemplos:

0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
-8	1	0	0	0
-7	1	0	0	1
-6	1	0	1	0
-5	1	0	1	1
-4	1	1	0	0
-3 -2	1	1	0	1
-2	1	1	1	0
-1	1	1	1	1

0 0 0 0 0 1 0

overflow

Para somar e subtrair números em complemento para 2 precisamos de apenas um circuito somador.





Circuitos somadores

Um *half adder* (semi-somador) soma dois operandos de 1 bit cada e produz um resultado de 2 bits que varia entre 0 e 2.

а	b	Cout	hs
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

$$c_{out} = a \cdot b$$

$$hs = a \oplus b$$







Introdução aos Sistemas Digitais



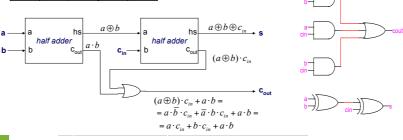
Somador completo

Para somar operandos com mais que 1 bit temos que assegurar a transferência de transportes (*carries*) entre vários bits. Tal somador multi-bit pode ser construído à custa de somadores completos – *full adders*.

C _{in}	а	b	c _{out}	S
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

$$c_{out} = a \cdot b + a \cdot c_{in} + b \cdot c_{in}$$

$$s = a \oplus b \oplus c_{in}$$

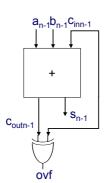


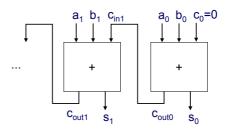




Somadores em cascata (ripple adders)

Dois operandos binários de n bits podem ser somados com uma cascata de n somadores completos cada um dos quais calcula um bit do resultado.





- + são fáceis de construir
- muito lentos

Circuito iterativo – para calcular um resultado de n bits existem n módulos idênticos interligados em cascata em que cada um dos módulos "seguintes" faz cálculos com base nos resultados produzidos pelo módulo "anterior".



Introdução aos Sistemas Digitais



Subtrator completo

Para subtrair operandos com mais que 1 bit temos que assegurar a transferência de transportes (*borrows*) entre vários bits. Tal subtrator multi-bit pode ser construído à custa de subtratores completos.

b _{in}	а	b	b _{out}	d
0	0	0	0	0
0	0	1	1	1
0	1	0	0	1
0	1	1	0	0
1	0	0	1	1
1	0	1	1	0
1	1	0	0	0
1	1	1	1	1

$$b_{out} = \overline{a} \cdot b + \overline{a} \cdot b_{in} + b \cdot b_{in}$$

$$d = a \oplus b \oplus b_{in}$$

$$b_{out} = c_{out}$$

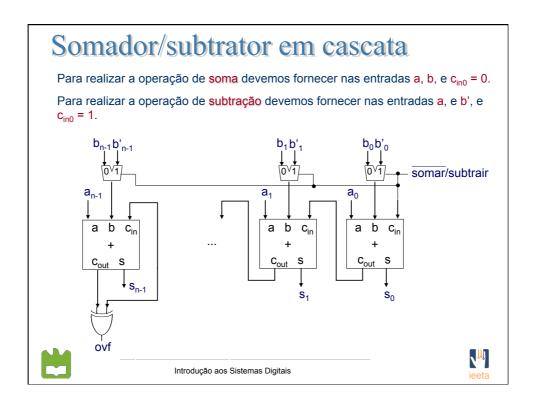
$$c_{out}$$

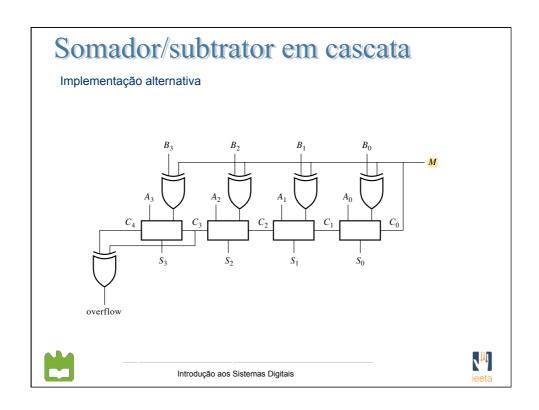
Um somador completo pode realizar a operação de subtração a - b fazendo o cálculo de a +1sc(b) + 1 (dado que -b =1sc(b) + 1).

$$\begin{split} c_{out} &= a \cdot b + a \cdot c_{in} + b \cdot c_{in} & \overline{b}_{out} = (a + \overline{b}) \cdot (a + \overline{b}_{in}) \cdot (\overline{b} + \overline{b}_{in}) = \\ s &= a \oplus b \oplus c_{in} & = a \cdot \overline{b} + a \cdot \overline{b}_{in} + \overline{b} \cdot \overline{b}_{in} \\ d &= a \oplus \overline{b} \oplus \overline{b}_{in} \end{split}$$



ieeta

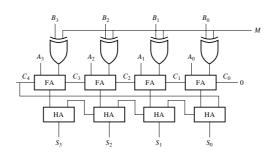




Exercícios

É possível construir um circuito que faça a soma de dois valores de 2 bits em complemento para 2 só com 2 níveis de atraso?

Compare o circuito abaixo com o do slide anterior. Comprove que faz a soma de dois valores de 4 bits em complemento para 1 (a partir de somadores completos). Acrescente a lógia de detecção de overflow





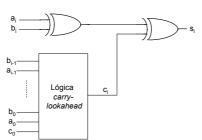
Introdução aos Sistemas Digitais



Somadores carry lookahead

$$S_i = a_i \oplus b_i \oplus c_i$$

$$c_{i+1} = a_i \cdot b_i + a_i \cdot c_i + b_i \cdot c_i$$



 $c_{i+1} = g_i + p_i \cdot c_i$

Na fase i é **gerado um** carry se para alguma combinação de a_i e b_i é produzido c_{i+1} =1, independentemente das entradas $a_0,...,a_{i-1},\ b_0,...,b_{i-1}$ e c_0 .

g – sinal de geração de carry

$$g_i = a_i \cdot b_i$$

Na fase i é propagado um carry se é produzido c_{i+1} =1 na presença de tal combinação de entradas $a_0,...,a_{i-1}$, $b_0,...,b_{i-1}$ e c_0 que causam c_i = 1.

p – sinal de propagação de carry

$$p_i = a_i + b_i$$





Somadores carry lookahead (cont.)

Para um somador de 4 bits:

$$c_{1} = g_{0} + p_{0} \cdot c_{0}$$

$$c_{2} = g_{1} + p_{1} \cdot c_{1} = g_{1} + p_{1} \cdot (g_{0} + p_{0} \cdot c_{0}) = g_{1} + p_{1} \cdot g_{0} + p_{1} \cdot p_{0} \cdot c_{0}$$

$$c_{3} = g_{2} + p_{2} \cdot c_{2} = g_{2} + p_{2} \cdot (g_{1} + p_{1} \cdot g_{0} + p_{1} \cdot p_{0} \cdot c_{0}) =$$

$$= g_{2} + p_{2} \cdot g_{1} + p_{2} \cdot p_{1} \cdot g_{0} + p_{2} \cdot p_{1} \cdot p_{0} \cdot c_{0}$$

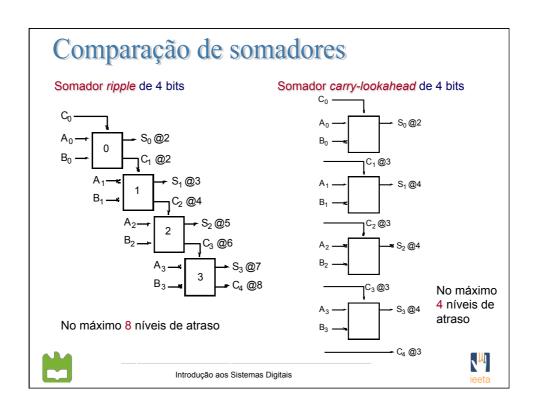
$$c_{4} = g_{3} + p_{3} \cdot c_{3} = g_{3} + p_{3} \cdot (g_{2} + p_{2} \cdot g_{1} + p_{2} \cdot p_{1} \cdot g_{0} + p_{2} \cdot p_{1} \cdot p_{0} \cdot c_{0}) =$$

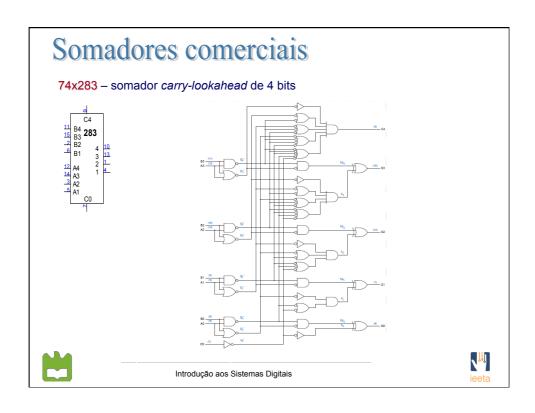
$$= g_{3} + p_{3} \cdot g_{2} + p_{3} \cdot p_{2} \cdot g_{1} + p_{3} \cdot p_{2} \cdot p_{1} \cdot g_{0} + p_{3} \cdot p_{2} \cdot p_{1} \cdot p_{0} \cdot c_{0}$$

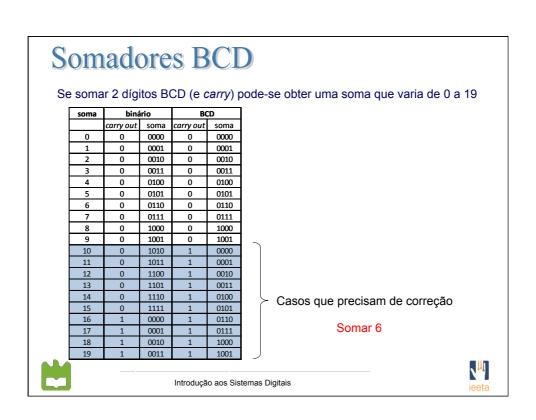
Todos os sinais de transporte (carry) são calculados só com 3 níveis de atraso.

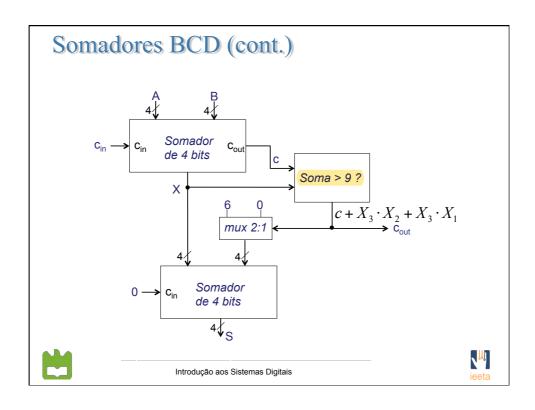


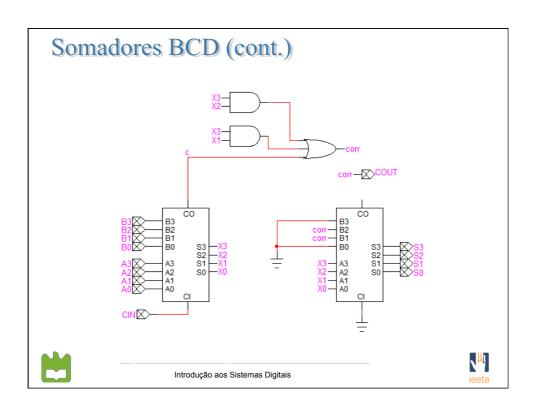


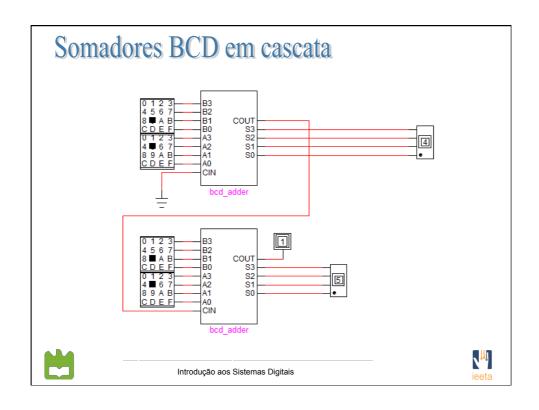


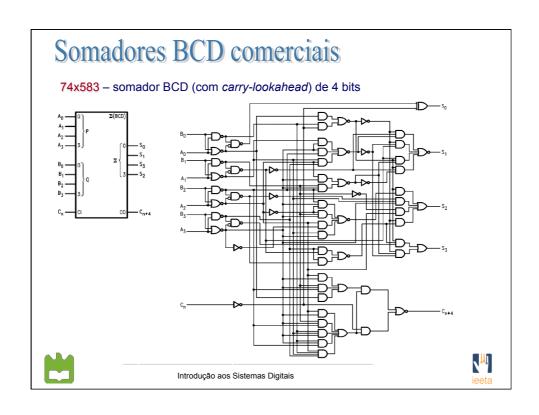








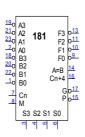




Unidades aritméticas e lógicas

Uma unidade aritmética e lógica (ALU – *Arithmetic and Logic Unit*) é um dispositivo combinatório que executa qualquer operação aritmética ou lógica (de um conjunto predefinido) sobre um par de operandos de b bits.

A operação a executar é especificada com entradas de seleção de função.



S3	S2	S1	S0	M=0 (op. aritm.)	M=1 (op. lógica)
0	0	0	0	F = A - 1 + CIN	F = Ā
0	0	0	1	F = A <i>AND</i> B – 1 + CIN	F = Ā OR Ē
0	0	1	0	$F = A AND \overline{B} - 1 + CIN$	F = Ā OR B
0	0	1	1	F = 1111 + CIN	F = 1111
0	1	0	0	$F = A + (A OR \overline{B}) + CIN$	$F = \bar{A} AND \bar{B}$
0	1	0	1	$F = A AND B + (A OR \overline{B}) + CIN$	F = B
0	1	1	0	F = A - B - 1 + CIN	F = A XOR B
0	1	1	1	F = A OR B + CIN	F = A OR B
1	0	0	0	F = A + (A OR B) + CIN	F = Ā AND B
1	0	0	1	F = A + B + CIN	F = A XOR B
1	0	1	0	$F = A AND \overline{B} + (A OR B) + CIN$	F=B
1	0	1	1	F = A OR B + CIN	F = A OR B
1	1	0	0	F = A + A + CIN	F = 0000
1	1	0	1	F = A AND B + A + CIN	F = A AND B
1	1	1	0	F = A AND B + A + CIN	F = A AND B
1	1	1	1	F = A + CIN	F = A



Introdução aos Sistemas Digitais



Multiplicação de números sem sinal

Os processos de multiplicação no sistema binário obedecem às mesmas regras básicas existentes no sistema decimal.

Exemplo:

$$12 \times 13 = 156$$





