



PPI

LO+Architektúry počítačov



Literatúra

- **Frištacký, N., Kolesár, M., Kolenička, J., Hlavatý, J.: Logické systémy; ALFA Bratislava 1986, 1990, 591 str., ISBN 80-05-00414-1.**
- **Krajčovič, T.: Počítače; STU, Bratislava 2000, 157 str., ISBN 80-227-1399-6**
- **JELŠINA, M. -- HAULIŠ, M. -- DZURIAK, M. -- ÁDÁM, N. *Architektúry počítačových systémov : technické prostriedky praktiká.* Košice: Elfa, 2002. 218 s. ISBN 80-8086-021-1.**
- **Prednášky prof. Frištackého a prof. Kolesára**

/



Odporúčané

- Vokorokos, L. A kol.: Princípy počítačového inžinierstva. FEI TU Košice, študijný materiál dostupný na <http://hornad.fei.tuke.sk/kpi/person/vokorokos/ppi>

flochova@fiit.stuba.sk

tomalova@fiit.stuba.sk

AIS-dokumentový server



1. **CVIČENIA** Zobrazenie informácií v počítači.

Opakovanie a precvičovanie vedomostí o číselných sústavách a prevodoch, úprava logických výrazov.

2. - 6. **Analýza a syntéza logických obvodov.**


Oboznámenie sa so systémami LOG (LOGISIM, FITBOARD), ESPRESSO.

7. - 9. **Simulátor SimulAnt.** Oboznámenie sa so simulátorom pracujúcim na úrovni medziregistrových prenosov. Zostavenie programu pre simulátor a jeho overenie simuláciou.

10. - 12. **Simulátor Mipsim.** Oboznámenie sa so simulátorom procesora s prúdovým spracovaním. Vyriešenie zadanej úlohy.



- <http://aplo.fiit.stuba.sk/aps/>
- [**http://aplo.fiit.stuba.sk/ls/moodle/login/index.php**](http://aplo.fiit.stuba.sk/ls/moodle/login/index.php)
- **Aplikácie a údajové súbory na serveroch SIRIUS a HOME v CPU**
- **ALS - dokumentový server ALS**

- 
- Vyriešenie zadanej úlohy 1. *Bodový zisk max. 2 body*
Vyriešenie zadanej úlohy 2. *Bodový zisk max. 5 bodov*
 - Vyriešenie zadanej úlohy. *Bodový zisk max. 6 bodov*
 - Vyriešenie zadanej úlohy Simulant. *Bodový zisk max. 6 bodov*
 - Vyriešenie zadanej úlohy MIPSIM. *Bodový zisk max. 3 body*
 - Priebežný test z analýzy a syntézy obvodov 7.- 8. týždni
8 bodov.
 - **Spolu cvičenia 30 bodov.**
 - **Skúška 70 bodov, otázky 10*5 bodov
+ 5*4 body.**



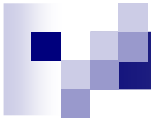
Logické obvody

- 1. Pojem digitálneho a logického systému, správanie a štruktúra**
- 2. Analýza-formálne modely správania a opis štruktúry logických obvodov ako sú boolovské funkcie a výrazy a pojmy, konečné stavové stroje a opisné jazyky**
- 3. Syntéza a štruktúrna implementácia kombinačných logických obvodov**
- 4. Syntéza štruktúry synchrónnych sekvenčných obvodov**
- 5. Implementácia obvodov v programovateľnej logike**



1. Pojem digitálneho (číslicového) systému logického obvodu

- Vzt'ah modelu a technického zariadenia
- Formálny opis číslicového (digitálneho) systému,
- Triedenie logických systémov
- Pojem štruktúry digitálneho systému a jeho implementácie
- Úrovne implementácie digitálneho systému v oblasti HW implementácií
- Úlohy spojené s návrhom logických obvodov




- Formálne modely správania sa kombinačných obvodov
 - a) Opis správania – špecifikácia kombinačných obvodov
 - b) Zápis boolovských funkcií - Logické výrazy
 - c) Návod na vytvorenie Karnaughovej mapy



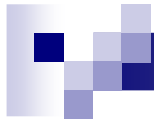
Architektúry počítačov

1. **Základná koncepcia počítačových systémov**
2. **Zobrazovanie informácií v počítači**
3. **Logická úroveň počítačového systému**
4. **Architektúra počítačového systému**
5. **Základy počítačových sietí**
6. **Bezpečnosť v počítačových systémoch a sieťach**
7. **Paralelné a neurónové počítače**



1. Základná koncepcia číslicového počítača

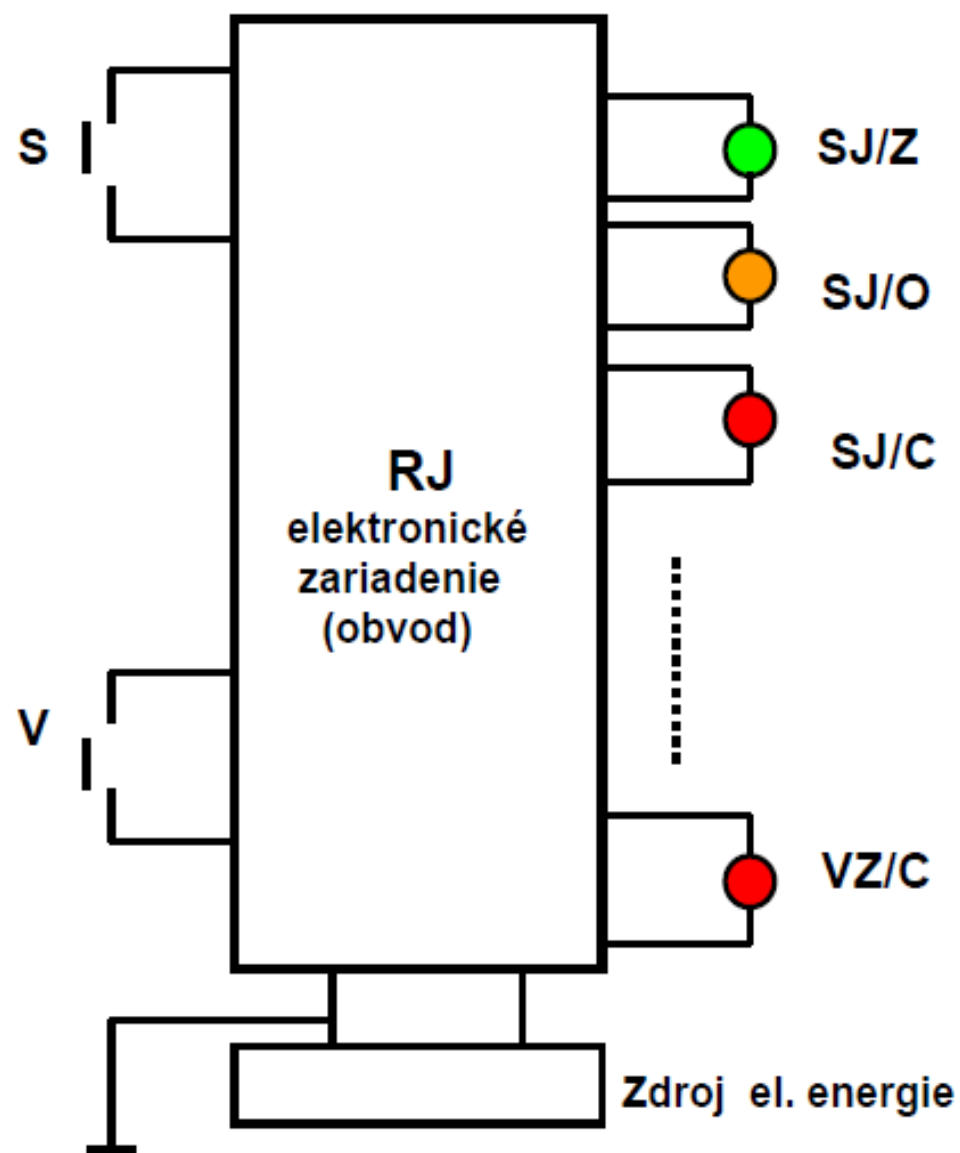
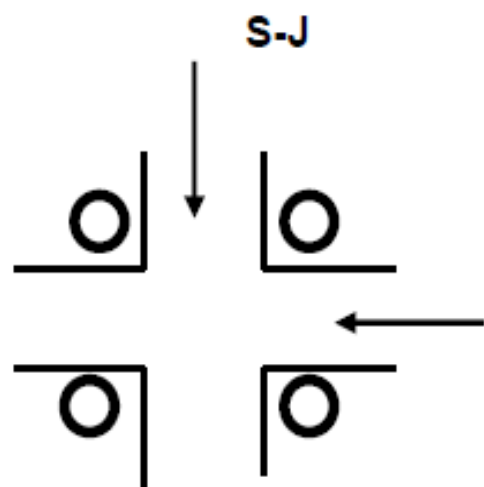
- Základná koncepcia číslicového počítača
- Počítače riadené tokom inštrukcií (von Neumannovské počítače)
- Princetonská a Harvardská architektúra
- Počítače riadené tokom údajov (data-flow systémy)
- Počítače riadené tokom údajov (data-flow systémy)
- Klasifikácia počítačov, Rozdelenie podľa aplikačného určenia, Rozdelenie podľa architektonickej koncepcie



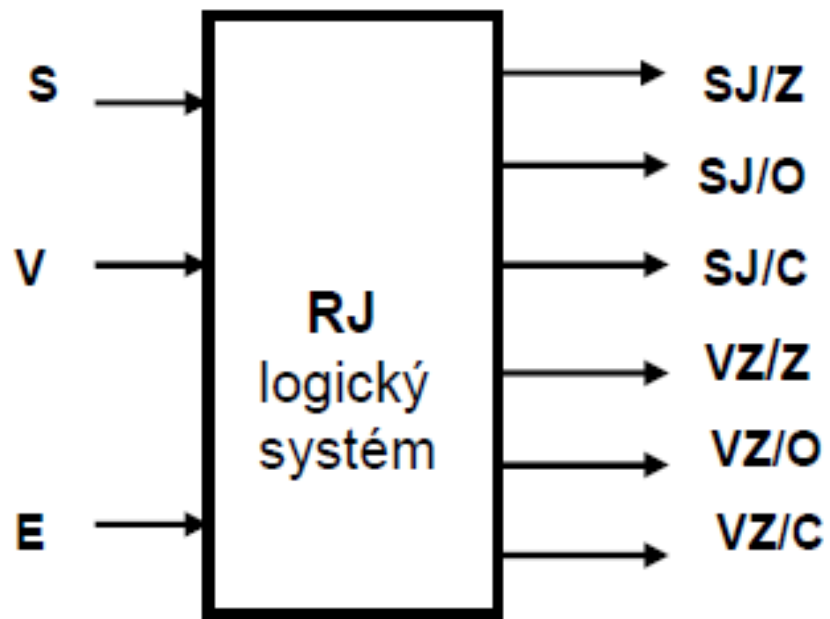
Príklad LO

- Zariadenie na riadenie procesu prepínania svetiel na križovatke dvoch ciest v dvoch smeroch Z-V (západ - východ) a S-J (sever - juh). Toto zariadenie má "štartovacie tlačidlo", ktorým sa uvedie do činnosti (funkcie) a má "vypínacie tlačidlo, ktorým sa odstaví. Dané zariadenie automaticky ovláda zapínanie a vypínanie známych troch svetiel v každom smere: zeleného, žltého a červeného. [1]

[1] Norbert Frištacký **LOGICKÉ SYSTÉMY**, Návrh digitálnych systémov na úrovni logických obvodov, Katedra informatiky a výpočtovej techniky FEI-STU, Bratislava 2003

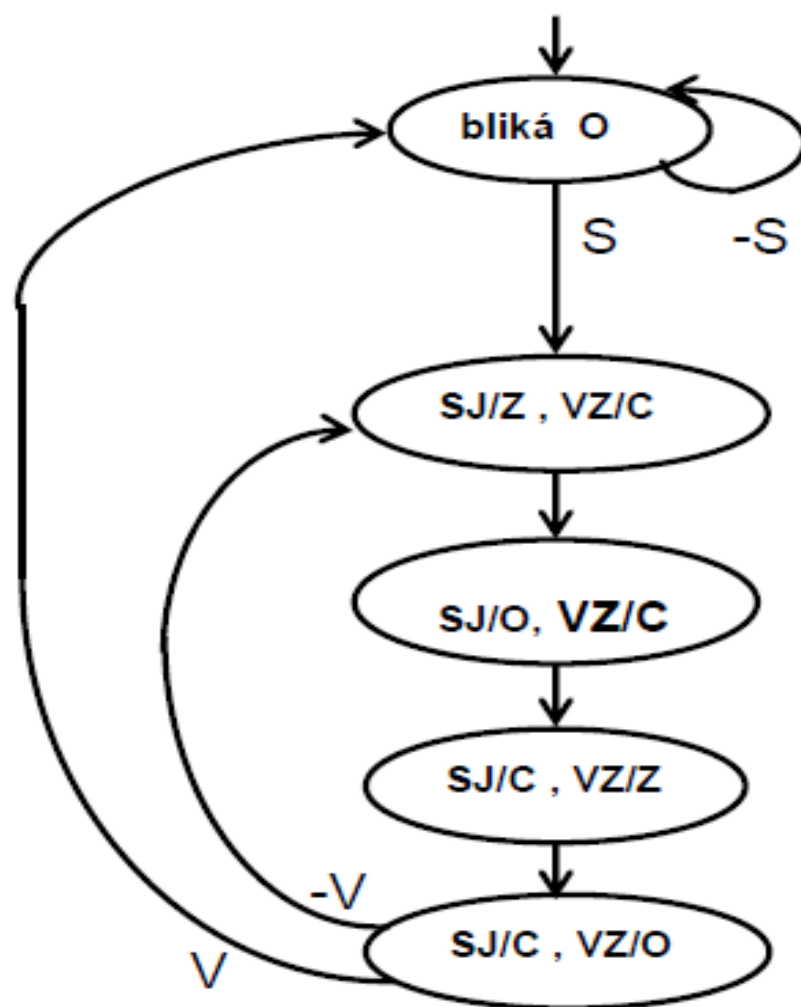


Prepínanie svetiel [1]

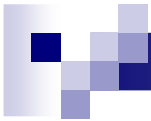


**Premenné majú
sú dvojhodnotové
ZAP, VYP => 0, 1**

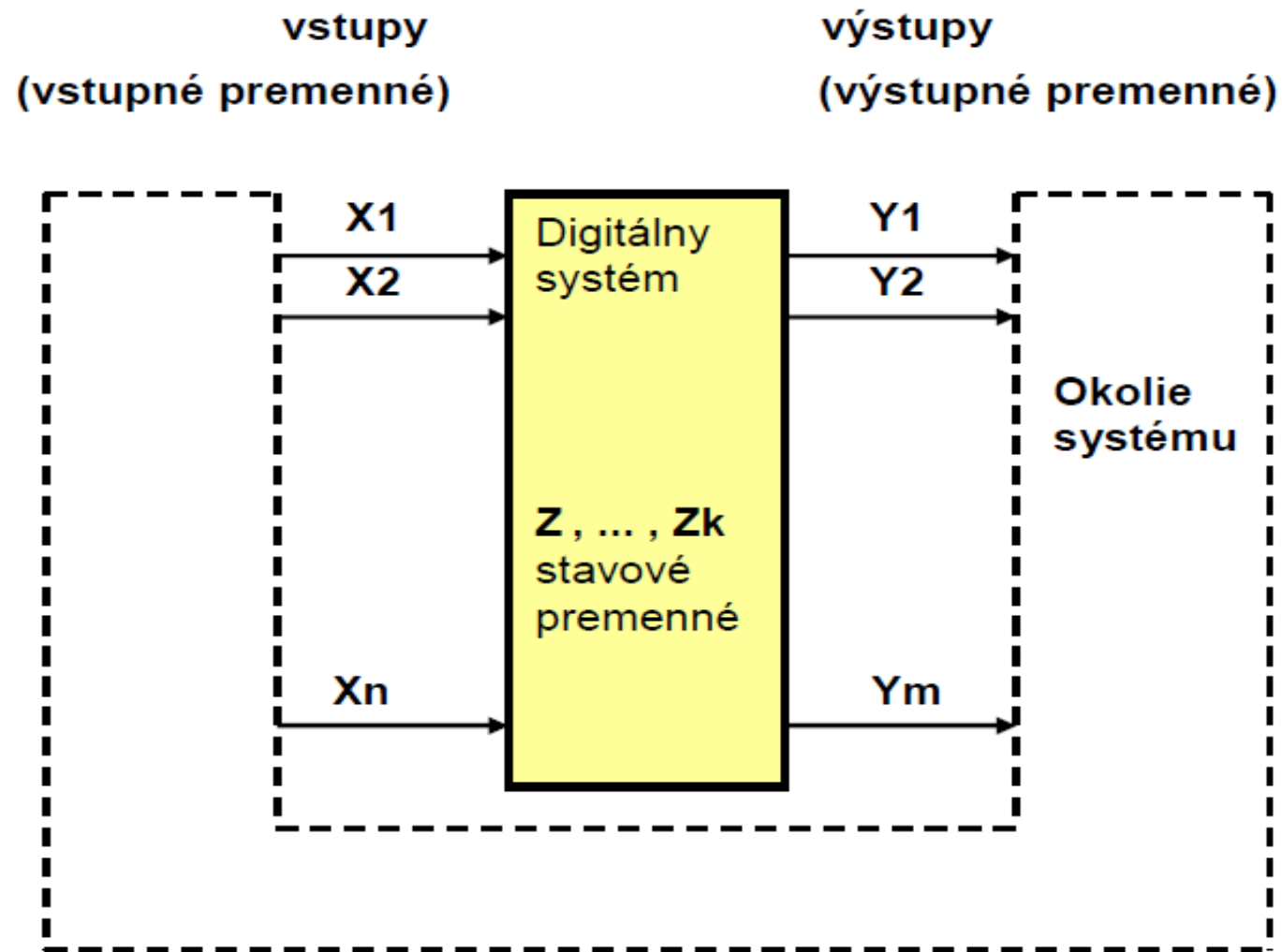
Vstupy a výstupy systému ako celku sa alternatívne nazývajú primárne vstupy resp. výstupy ale vstupné a výstupné porty



System má 5 stavov, v ktorých sa generujú hodnoty výstupov pre ovládanie svetiel. Pri činnosti RJ prechádza z niektorého stavu do iného stavu podľa pravidiel do vyžadovaného stavu. „Prechody“ medzi stavmi sú vyznačené šípkami.



Po pripojení energie a pripravenosti zariadenia pre korektnú funkciu (po nadobudnutí hodnoty $E = 1$) sa systém dostane do začiatočného stavu riadiacej jednotky, pri ktorom všetky oranžové svetlá blikajú s periódou 2 s. Po indikovaní vstupného signálu $S = 1$ začne sa RJ správať tak, že riadi zapnutie svetiel podľa požadovaného poradia s danými časovými odstupmi. RJ prechádza pritom viacerými stavmi (pozri prechodový graf hore). Pri indikovaní signálu $V=1$ (vypni cyklovanie) RJ prejde z ľubovoľného stavu do jej začiatočného stavu, v ktorom všetky oranžové svetlá blikajú. Takáto situácia je tu zakreslená (ako príklad) iba v „dolnom“ stave (v poslednom stave cyklu križovatky). Pri $V=1$ v dolnom stave systém prechádza do začiatočného stavu; pri $V=0$ v dolnom stave sa pokračuje v činnosti cyklovania svetiel. Avšak v skutočnosti z každého stavu by mala vychádzať dvojica šípok označená V resp $-V$: a to pri V do začiatočného stavu a pri $-V$ do nasledujúceho stavu svetelného cyklu. Kvôli zjednodušeniu sme to v grafe vynechali. Po vypnutí energie, t. j. ak dôjde k zmene z $E=1$ do $E=0$ je RJ nefunkčná, nenachádza sa ani v jednom z uvedených 5 stavov.



1. Logický systém [1]
2. Cvienia rozpoznávanie vstupnej postupnosti 0,1

Fischertechnik-model

AB PLC

