

Zadání laboratorní úlohy číslo 2

Návrh převodníků kódů v jazyce VHDL, realizace převodníku z kódu BCD do kódu 7segmentového displeje

1. Téma

Tato laboratorní úloha slouží jako **první seznámení se s jazykem VHDL, vývojovým prostředím Intel Quartus a přípravkem Terasic DE10-Lite**. Úkolem je navrhnout a realizovat převodník z kódu BCD na kód sloužící pro zobrazování číslic na 7segmentovém displeji. V rámci tohoto návodu je ukázkově navržen obdobný převodník z kódu BCD na některý z kódů, např. váhové kódy (kód 5421, kód 84-2-1), Grayův kód a kód F+3. Převodníky kódů jsou typickým představitelem kombinačních obvodů, skládají se tedy čistě ze základních logických hradel bez využití sekvenčních obvodů, hodinového taktu, paměti předchozího stavu apod. Pro prvotní seznámení se s prostředím Intel Quartus a přípravkem DE10-Lite bude v rámci této úlohy využit **schematický editor** umožňující ruční kreslení logického obvodu z dostupných základních bloků (hradel) a úkolem je rovněž realizovat stejný převodník i přímo v jazyce VHDL pomocí tzv. RTL (dataflow) popisu. Pro ověření správnosti a funkčnosti návrhu bude provedena implementace vytvořeného převodníku do přípravku DE10-Lite a jeho otestování při převodu kódu a zobrazení číslic na 7segmentovém displeji.

2. Domácí příprava

1. Prostudujte teoretický úvod k úloze.
2. Proved'te úplný návrh převodníku z BCD kódů do kódu 7segmentového displeje se společnou anodou uvedeného v tab. č. 2 teoretického úvodu, využijte ukázkou s výstupem pro segmenty s_6 a s_5 v kapitole 2 teoretického úvodu a proved'te návrh pro zbylé výstupy (segmenty) s_4 , s_3 , s_2 , s_1 a s_0 . Proved'te minimalizaci výstupů, запиšte minimální disjunktí tvary výstupních funkcí jednotlivých segmentů a nakreslete jejich realizace pouze s použitím hradel typu NAND.

3. Úkoly

1. Pomocí schematického editoru v prostředí Intel Quartus vytvořte zapojení převodníku z BCD kódu do kódu 7segmentového displeje se společnou anodou.
2. Proved'te implementaci převodníku do přípravku Terasic DE10-Lite a ověřte dle tab. č. 2 teoretického úvodu správnost návrhu a realizace.
3. Realizujte tento převodník rovněž pomocí RTL (dataflow) popisu v jazyce VHDL.
4. Opět proved'te implementaci převodníku zapsaného pomocí RTL (dataflow) popisu do přípravku DE10-Lite a ověřte dle tab. č. 2 teoretického úvodu správnost návrhu a realizace.

4. Použité přístroje a vybavení

- PC s nainstalovaným programem Intel Quartus,
- přípravek Terasic DE10-Lite.

5. Literatura

- [1] Přednášky předmětu dostupné na Moodlu: <https://moodle.fel.cvut.cz/>.
- [2] Lafata, P. - Hampl, P. - Pravda, M.: Digitální technika. 1. vyd. Praha: Česká technika – nakladatelství ČVUT, 2011. 164 s.