



به نام خدا

پروژه‌ی درس مدار منطقی و سیستم‌های دیجیتال
گروه‌های ۱ و ۳

۱۳۹۹-۱

تاریخ تحویل: ۲۰ بهمن ۱۳۹۹

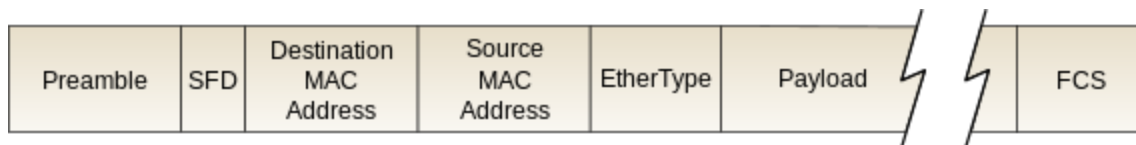
نکاتی در مورد تحویل پروژه:

فایل تحویلی را به صورت یک فایل zip با عنوان شماره دانشجویی ، شامل کد پروژه به همراه گزارش کامل از مراحل کد، استدلال لازم برای نوشتن الگوریتم و همچنین پاسخ کامل به سوالات تشریحی پروژه، در سامانه CW آپلود کنید.

توضیحات پروژه:

پیاده سازی لایه data link پروتکل Ethernet با وریلاگ:

Ethernet یک روش ارتباطی برای متصل کردن کامپیوترهای موجود در یک شبکه ی محلی (local are network) می باشد که داده ها در قالب یک فریم به صورت سریال تبادل پیدا می کنند. اطلاعات باید در قالب های مشخصی منتقل بشوند که بتوان در مقصد متوجه شد که چه زمانی اطلاعات جدید وارد می شود، آیا این اطلاعات درست هستند یا در مسیر خطایی به وجود آمده و مشخصات اطلاعات ورودی مشخص شوند. به این قالب کلی فریم (Frame) می گویند. هدف در این پروژه پیاده سازی فریم Ethernet به زبان وریلاگ می باشد. در شکل زیر فریم Ethernet به طول کلی مشخص شده است:



برای اطلاعات بیشتر به لینک زیر و یا سایر منابع مرتبط مراجعه کنید:

https://en.wikipedia.org/wiki/Ethernet_frame

سوالات تشریحی:

1. بخش Preamble در ساختار Ethernet چند بایت است و چه کاربردی دارد؟
2. بخش SFD چند بایت است و چه کاربردی دارد؟ آیا با ارسال هر فریم این مقدار تغییری میکند؟
3. کاربرد قسمت های Destination MAC Address و Source MAC Address را بیان کرده و تعداد بایت های هر کدام را مشخص نمایید.
4. EtherType برای چه مواردی استفاده می شود و چند بایت است؟
5. با توجه به متغیر بودن تعداد بایت های داده ی موجود در Payload چگونه میتوان متوجه شد که اندازه ی هر فریم داده چقدر می باشد؟

6. بخش آخر هر فریم که به FCS اختصاص دارد چه کاربردی دارد و چند بایت را به خود اختصاص می دهد؟

7. استاندارد تشخیص خطای CRC32 را توضیح دهید و با یک مثال و محاسبه نشان دهید که چگونه می توان از آن برای تشخیص خطا استفاده نمود.

کد وریلاگ:

برای این قسمت شما باید قسمت گیرنده این راه ارتباطی را پیاده سازی کنید. کد شما باید شامل ماژولی باشد که از یک کلاک خارجی استفاده میکند و به صورت سریال بیت های ورودی را خوانده و دیتای منتقل شده را بعد از تصحیح خروجی دهد. در هر کلاک یک بیت از فریم به عنوان ورودی وارد ماژول میشود.

خروجی این ماژول یک سیگنال Done می باشد که نشان می دهد فریم به طور کامل دریافت شده است، و هم چنین طول داده و خود داده (به صورت بردارهای با سایز مناسب) در زمانی که Done فعال می شود در خروجی قرار می گیرند. به محض شروع فریم بعدی سیگنال Done غیر فعال می شود.

لازم است که به کمک شبیه سازی عملکرد ماژول تایید شود و پروژه مربوطه در درس افزار ارسال شود.

برای یکسان شدن جواب همه دانشجویان، برای چند جمله ای CRC32 این چند جمله ای را در نظر بگیرید:

$$\text{Poly} = x^{32} + x^{26} + x^{23} + x^{22} + x^{16} + x^{12} + x^{11} + x^{10} + x^8 + x^7 + x^5 + x^4 + x^2 + x^1 + 1$$