

电子学基础实验（二）硬件实验报告

班级：八班 成员1：吴欣谕 231180167 成员2：曾冰颖 231180173

一、预期目标

所设计电路能将采集频带在 $0.2Hz$ 至 $90Hz$ 的心电信号，抑制共模干扰信号、滤除 $50Hz$ 工频干扰信号，并将其放大约1200倍至单片机可处理范围。其中，系统输入阻抗需大于 $5M\Omega$ ，共模抑制比要达到 $60dB$ 以上。

二、方案描述

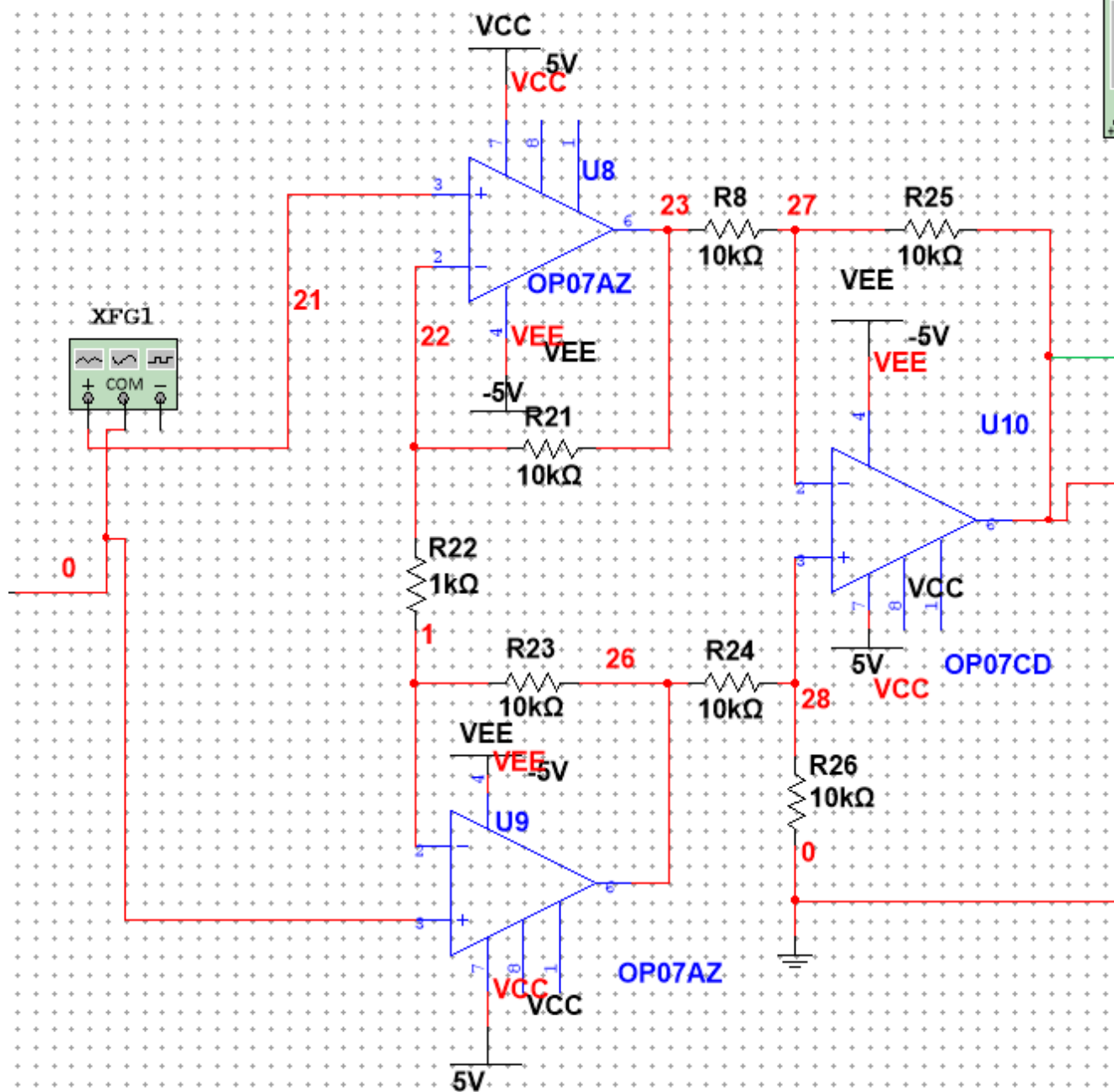
为实现高输入阻抗与高共模抑制比，本小组选择三运放仪用放大器作为前置放大电路，先将采集到的差模信号放大。接着将信号依次接入二阶有源高通滤波器和二阶有源低通滤波器，通频带设置为 $70mHz$ $90Hz$ ，然后将信号接入主级放大，放大信号，再通过 $50Hz$ 陷波器降低 $50Hz$ 工频干扰，最后接入电压抬升电路，将放大后的心电信号加上直流偏置使其在单片机输入电压范围内。

三、电路模块设计与分析

（1）前置放大电路

前置放大电路使用 $OP07$ 芯片构建采用三仪用差分放大电路，输入峰峰值为 $2mV$ 的正弦信号。输入部分的对称对共模信号有较好的抑制作用，此处采用的电阻都是精密电阻以进一步削弱共模信号。由于共模信号、直流偏置的存在，差分放大器的放大倍数不能太大，该模块的理论放大倍数为

$$\frac{R_{23} + R_{22} + R_{21}}{R_{22}} = 21$$



(2) 滤波器电路

滤波电路使用TL084芯片搭建有源二阶高通、低通滤波器，根据心电信号频率范围设置截止频率。其中在高通滤波器接入负反馈回路，补偿倍数设为1.6。特别注意此处反馈回路放大倍数不能高于为3，否则会引起自激振荡。

高通滤波器的理论截止频率

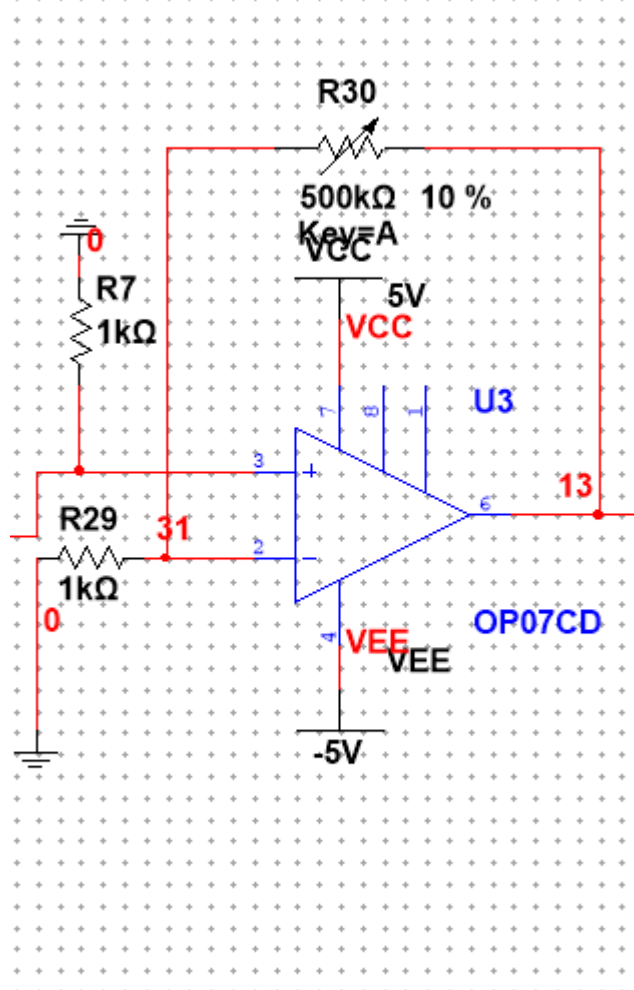
$$f_H = \frac{1}{2\pi RC} = 70.9mHz$$

低通滤波器的理论截止频率为

$$f_L = \frac{1}{2\pi RC} = 93Hz$$

(3) 主级放大电路

主级放大器使用OP07芯片搭建负反馈放大电路，



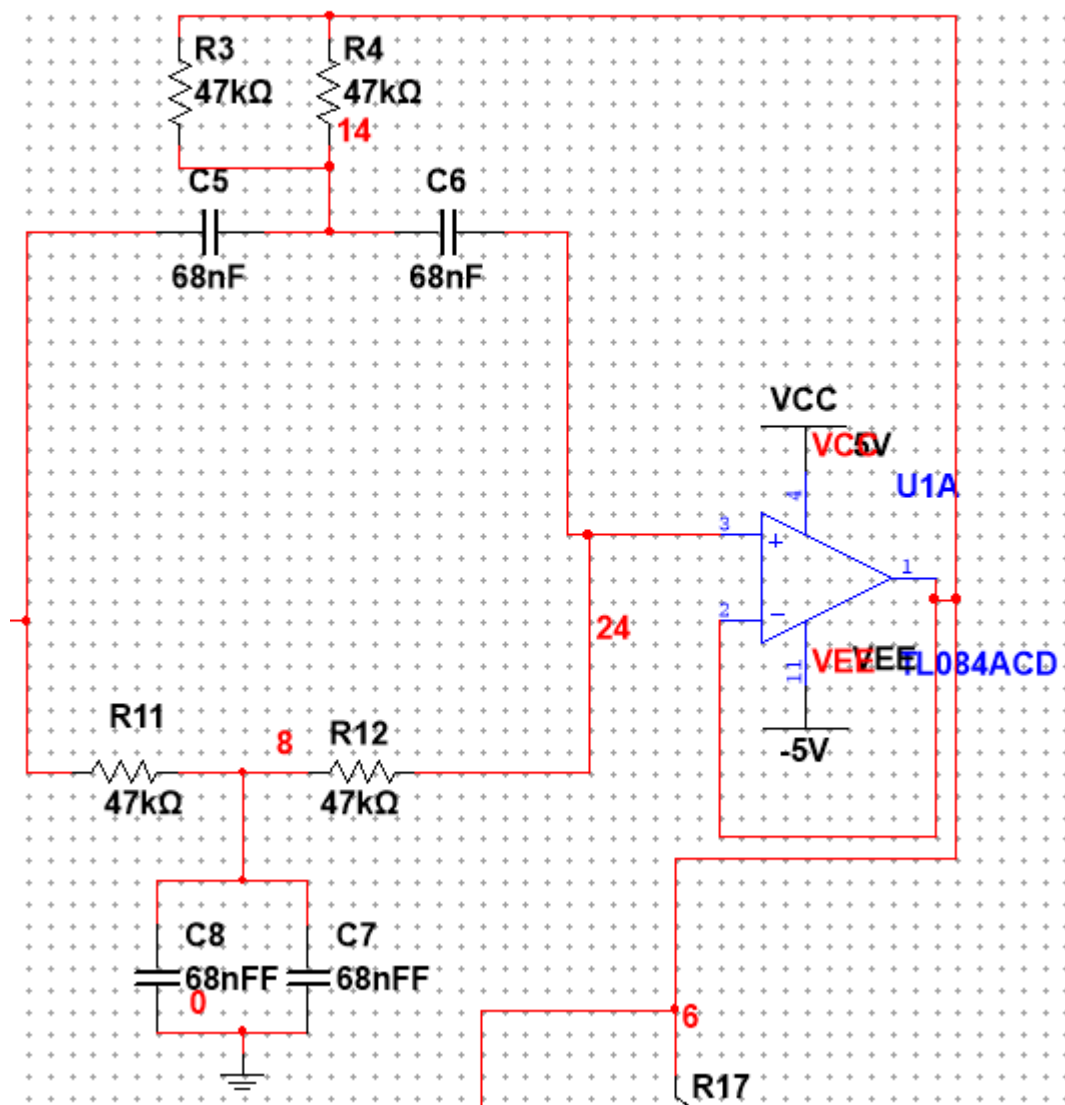
放大倍数设置为

$$1 + \frac{R_{30}}{R_{29}}$$

设置 R_{30} 为 50Ω ，理论放大倍数为50倍

(4) 50赫兹陷波器电路

采用双T型滤波电路实现 $50Hz$ 陷波，

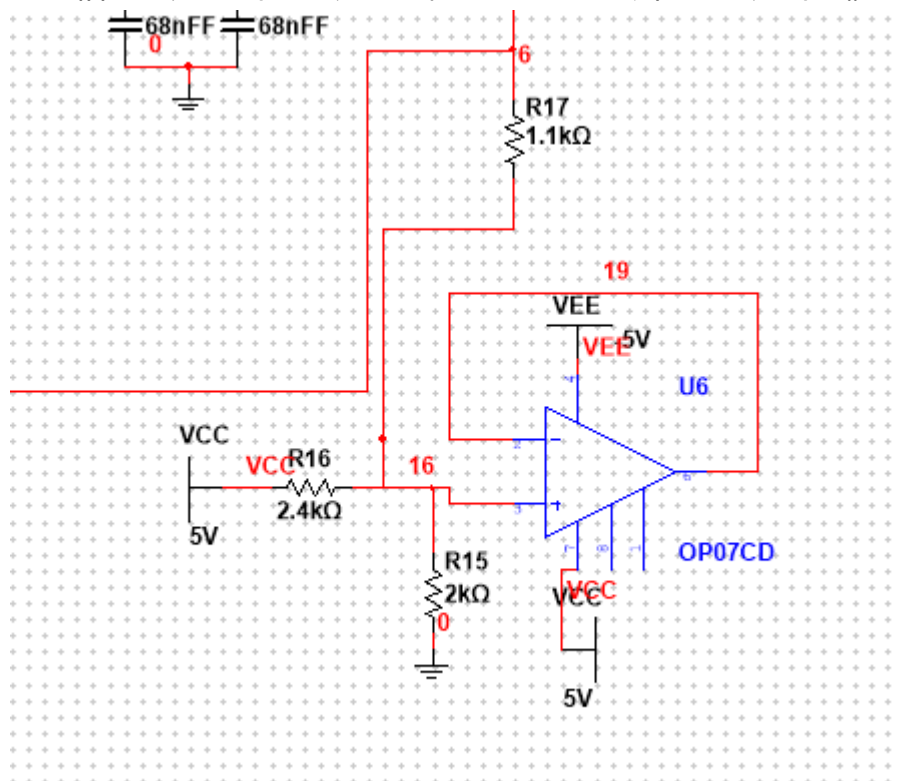


陷波器的理论中心频率为

$$f = \frac{1}{2\pi R_4 C_7} = 49.798Hz$$

(5) 电压抬升电路

在同相端由分压引入直流偏置，根据虚短虚断将此直流引入输出电压中，



$$\frac{V_6}{R_{17}} + \frac{V_{cc}}{R_{16}} = \frac{V_{out}}{R_{15}}$$

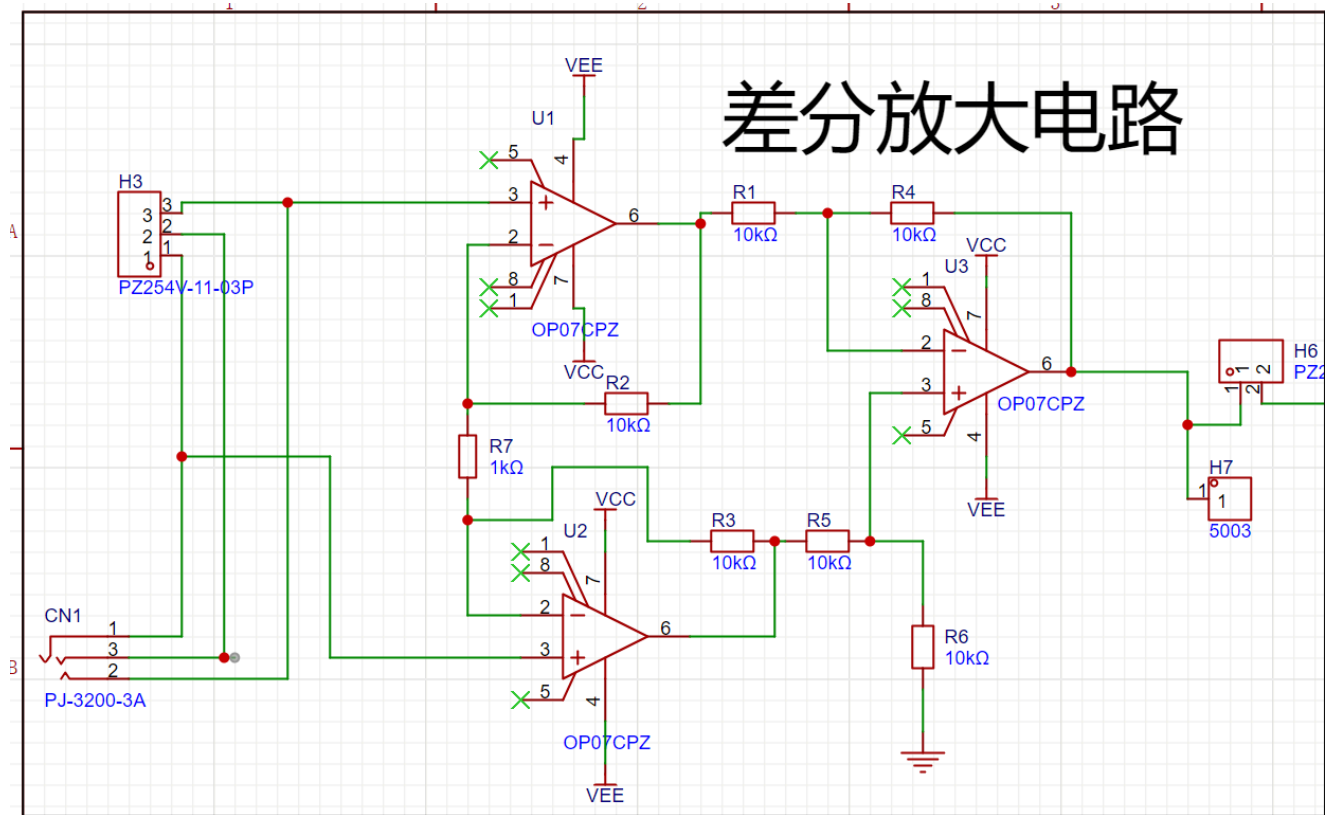
理论的总放大倍数为

$$A_{\text{前置放大}} * A_{\text{滤波}} * A_{\text{主级放大}} = 21 * 1.6 * 50 = 1680$$

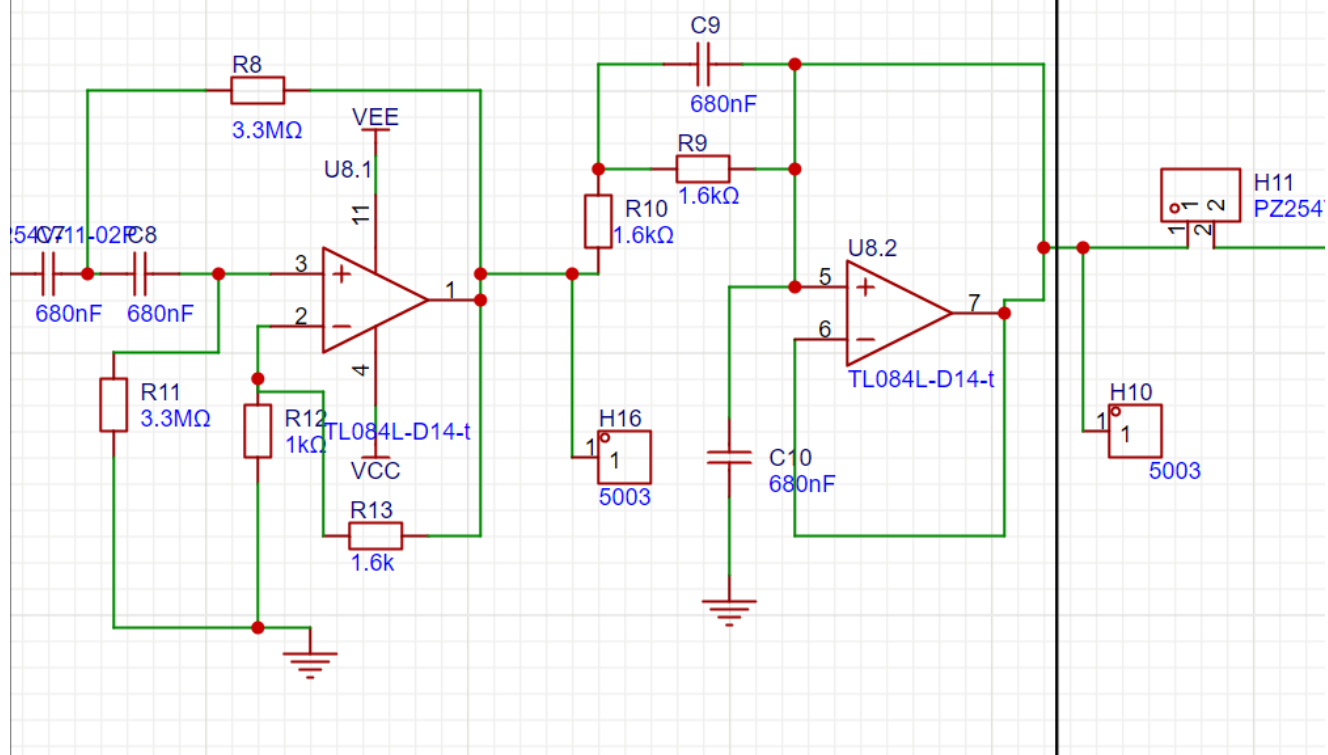
四、电路设计

(1) 原理图

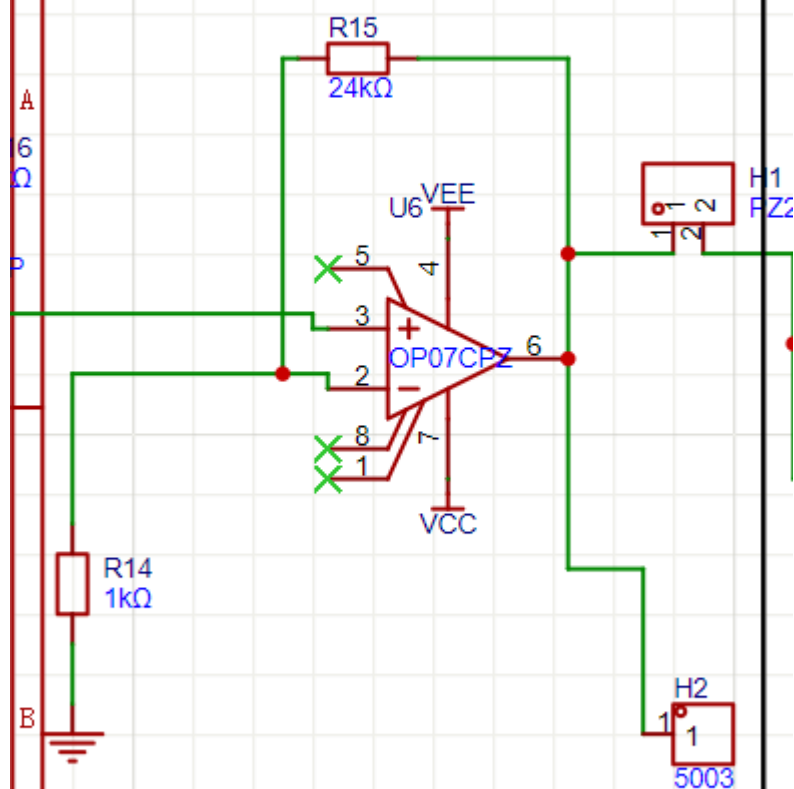
差分放大电路



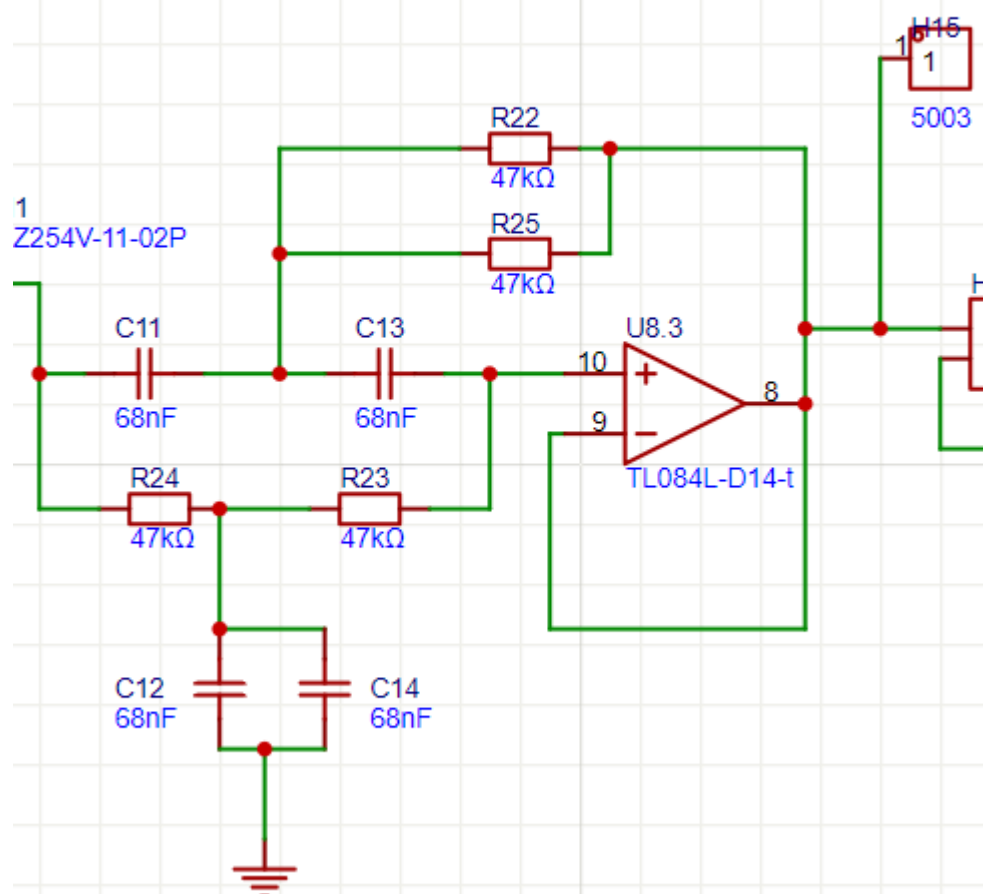
滤波



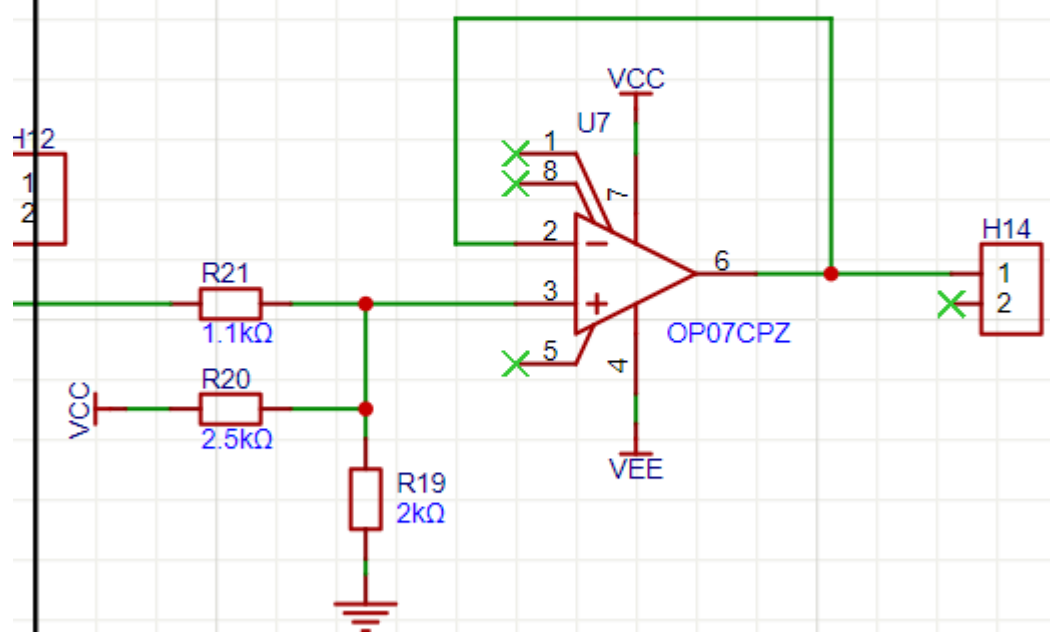
主级放大



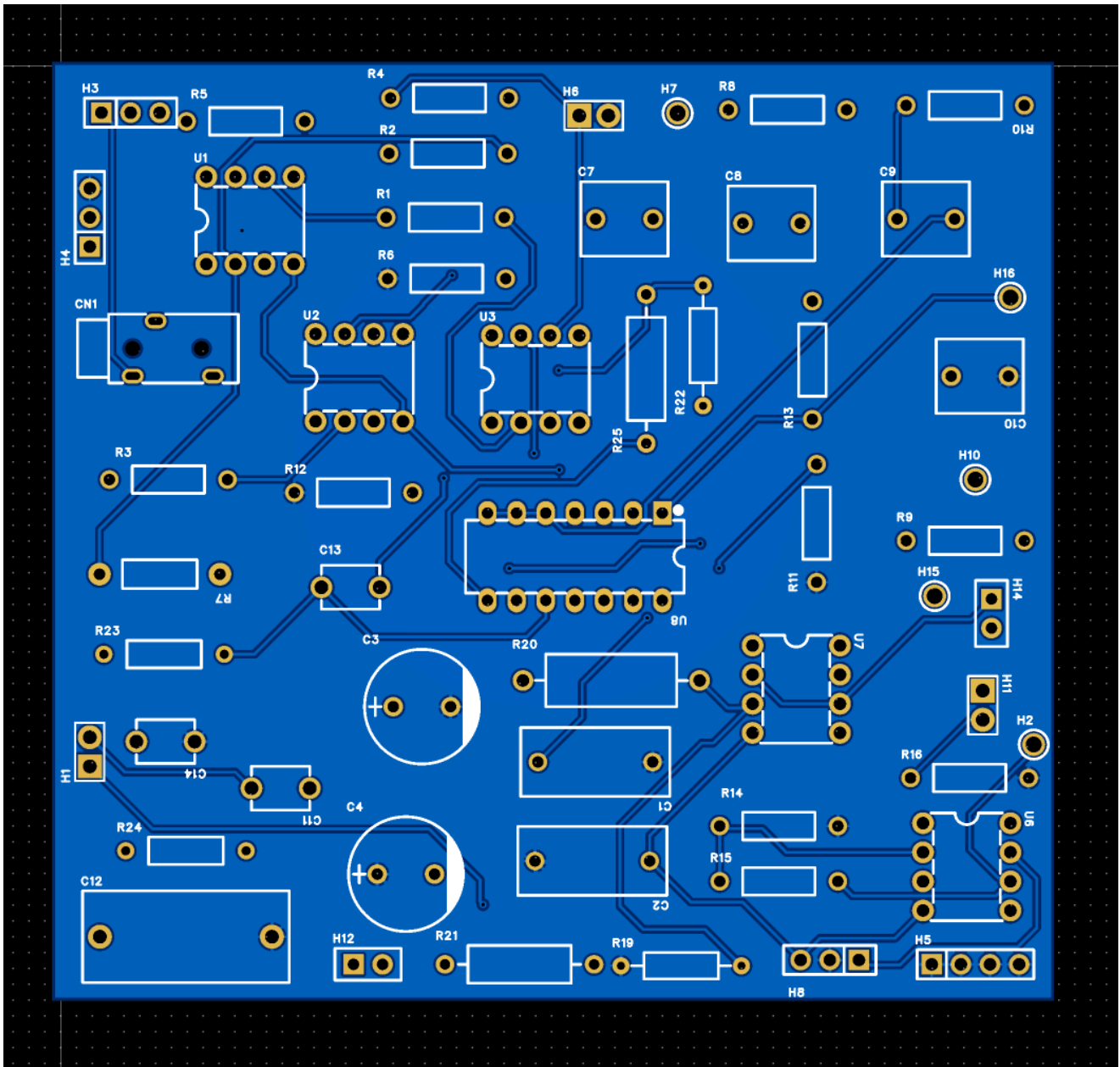
50Hz陷波器电路



电压抬升电路



(2) PCB图



五、电路元件

电阻值	10k	1k	1.1k	3.3M	1.6k	47k	2.6k	2k	2.5k
个数	6	2	1	2	1	2	1	1	2
电容值	680nF	68nF	100nF	10uF（极性					
个数	4	4	2	2					
芯片类型	OP07	TL084							
个数	5	1							
滑动变阻器	500k								
个数	1								

六、测试方案与结果

1. 差模输入

LA端接入 $2mV_{pp}$ 、 $20Hz$ 正弦信号，RA端接地。

(1) 差模增益

测量最终输出电压 V_{out} 大约为 $2.8V_{pp}$ ，计算差模增益为 $A_d = V_o/V_i = 1400$ （换算为分贝值为 $63dB$ ）。

(2) 带宽范围（陷波前）

断开陷波及以后的电路，示波器接在陷波前测试环。调节输入信号的频率找到最大输出电压。调整频率找到最大幅值0.707倍的频率点，低频截止频率 $f_L = 70mHz$ ，高频截止频率 $f_H = 92Hz$ 。

2. 共模输入

两输入端接入同一信号源，输入 $2mV_{pp}$ 、 $20Hz$ 正弦信号，测得最终输出信号大约为 $5mV_{pp}$ ，共模增益 $A_c = 2.5$ 。由共模抑制比为 $CMRR = 20\log \frac{A_d}{A_c} \approx 55dB$

3. 短路噪声

所有输入端均接地，打开示波器交流耦合测量最终输出的电压值，得到短路噪声大致为 $5mV$ 。

4. 陷波器

断开陷波器模块的连接，直接接入 $3V_{pp}$ 、 $50Hz$ 正弦信号，小幅调整输入信号频率，观察示波器找出输出电压最小时对应的频率，得到实际中心频率大致为 $48Hz$ 。

然后固定 $50Hz$ 频率的输入，测出此时输出电压大小为 $110mV$ ，实际陷波 $-28.7dB$ 。

七、实验总结

通过本次实验，我们学习了如何设计和构建心电探测电路，并掌握心电信号的采集、放大和滤波技术。

我们意识到了扎实的模拟电路基础在电路设计中的重要性。例如在设计滤波电路引入反馈时，由于小组成员对自激振荡的起振条件知识点的遗忘，导致在滤波电路部分反馈量过大引起自激振荡。

我们也学到了很多电路调试和期间操作的方法。从一开始面对电路无输出无从下手，只知道重新焊接一块电路板，到能够熟练使用滤波器、直流电源等实验器材，能够逐个板块分析，找出问题的具体所在，我们在这7周的硬件课程中收获了知识，提升了能力。感谢实验课老师为我们做出指导。

我们还在实验中感受到了细节的重要性。比如我们一开始在设计电路时将最后一块OP07芯片的4、7引脚电源接反，导致我们的第一版PCB无法使用，一周的焊接调试工作以失败告终。又比如在第二版的PCB中，由于一个小小的引脚虚焊导致滤波电路无输出。这些经历都让我们感受到了细节的重要性：即使在这样一个小型项目中一个小小的失误都会影响整个电路的输出，更何况更大型的电路呢？

我们还在实验过程中提升了团队协作能力。及时与组员沟通、讨论，一起焊接、调试，会让

整个实验的效率大大提升。感谢组员一路上的陪伴和支持。

七周的时间一路磕磕绊绊，我们曾经一边吃着手中的三明治一边讨论着电路参数的设计，也曾见过洒落到实验室一角的夕阳，曾有过走出实验室天色已晚，“披星戴月”而归。最终我们完成了硬件部分的电路，蓦然回首，自己已然提升了很多。

八、参考资料与文献

[1] 童诗白，华成英，叶朝辉. 模拟电子技术基础（第五版）[M]. 北京：高等教育出版社，2015.

[2] 清华大学电子教研组. 心电信号采集系统设计及PSpice仿真验证 [J]. 基于OrCAD PSpice16.3, 2015.